

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4640345号
(P4640345)

(45) 発行日 平成23年3月2日(2011.3.2)

(24) 登録日 平成22年12月10日(2010.12.10)

(51) Int.Cl.

H01L 23/48 (2006.01)

F 1

H01L 23/48

G

請求項の数 1 (全 11 頁)

(21) 出願番号 特願2007-14734 (P2007-14734)
 (22) 出願日 平成19年1月25日 (2007.1.25)
 (65) 公開番号 特開2008-182074 (P2008-182074A)
 (43) 公開日 平成20年8月7日 (2008.8.7)
 審査請求日 平成20年11月11日 (2008.11.11)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100113077
 弁理士 高橋 省吾
 (74) 代理人 100112210
 弁理士 稲葉 忠彦
 (74) 代理人 100108431
 弁理士 村上 加奈子
 (74) 代理人 100128060
 弁理士 中鶴 一隆
 (72) 発明者 日野 泰成
 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

最終頁に続く

(54) 【発明の名称】電力用半導体装置

(57) 【特許請求の範囲】

【請求項 1】

半導体素子と、

前記半導体素子の表面電極に対向して略平行に配設された貫通孔を有する導体と、
 前記貫通孔の側壁と前記表面電極とを接続する導電性接合材と、
 を備え、
 前記導電性接合材が前記表面電極と反対面側の前記貫通孔の開口面より凸状に突出してあり、
 一つの前記表面電極と複数の前記貫通孔の側壁とが接続されており、

前記導体には前記貫通孔と前記貫通孔との中間部にスリットが設けられていることを特徴とする電力用半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、大電流容量に対応した配線接続構造を有する電力用半導体装置に関するものである。

【背景技術】

【0002】

近年、環境問題に配慮して、高効率で省エネルギーに対応した電力用半導体装置の必要性が高まっている。特に、産業機器、モータを備えた家電の駆動制御機器、電気自動車、ハ

イブリッド自動車向けの車載制御機器として用いられ、高電力に対応した電力用半導体装置が求められている。さらには、電力用半導体装置の低コスト化、配線接続部における接続強度の安定化および高寿命化が要求されている。

一般的に、電力用半導体装置では、大電流をスイッチング制御し、動作電流として大電流を流す必要から、半導体素子の電極と外部導体との接続は、アルミ等の太い線径の金属ワイヤを用いて複数本並列にワイヤボンディングし、固相接合されている。しかし、さらなる高電圧、大電流化の要求に対応する必要性に迫られており、ワイヤボンディング法による固相接合では、金属ワイヤの並列本数の増加や金属ワイヤの線径の増大化に繋がり、電力用半導体装置の小型化の要求に反し、逆に接合に必要な電極面積の増大を招き、構造的にも実装においても困難性が高くなり、限界に達しつつあった。これに対して、特許文献1に記載されている電力用半導体装置においては、銅製の導板である外部導体と半導体素子各電極との接続を、はんだを用いて直接接合している。これにより、大電流の通電に対応が可能となった。

【0003】

【特許文献1】特開2001-332664号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、導体と半導体素子の電極をはんだで直接接合する従来の電力用半導体装置においては、電流の増大化につれて、接合面積の増大化を招き、その結果、導体と半導体の熱膨張係数の違いから、電力用半導体装置が使用される過酷な温度変化環境下において、半導体素子への熱応力が増加し、半導体素子の損傷および接続部の劣化等、信頼性の確保や高寿命化を満足させることは困難であった。

【0005】

本発明は、上述のような問題点を解決するためになされたものであり、電気抵抗を下げ、大電流通電が可能な配線接続を実現するとともに、接続信頼性を向上させ、高寿命で、生産性が高い電力用半導体装置を提供することを目的としている。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明に係る電力用半導体装置は、半導体素子と、半導体素子の表面電極に対向して略平行に配設された貫通孔を有する導体と、貫通孔の側壁と表面電極とを接続する導電性接合材と、を備え、導電性接合材が表面電極と反対面側の貫通孔の開口面より凸状に突出してあり、一つの表面電極と複数の貫通孔の側壁とが接続されており、導体には貫通孔と貫通孔との中間部にスリットが設けられていることを特徴とする。

【0007】

本発明によれば、導体の貫通孔の側壁と半導体の表面電極との間が導電性接合材により接続されているので、導電性接合材が配線としての役目を果たし、導体と半導体素子の間に大電流を流すことができる。

【発明の効果】

【0008】

本発明の電力用半導体装置によれば、導電性接合材が配線として利用され、これにより電気抵抗を下げることができ、その結果、通電能力を増大させることができ、大電流通電が可能な配線接続を実現し、さらに、簡易な接続構造で、充分な接続強度が得られ、生産性が高く、かつ接続強度の高寿命化が図れ、小型化が可能である。

【発明を実施するための最良の形態】

【0009】

以下、図面を参照して本発明の実施の形態に係る電力用半導体装置について説明する。
実施の形態1.

10

20

30

40

50

図1は、本発明の実施の形態1に係る電力用半導体装置を示す略断面図である。図2は、半導体素子の表面電極と貫通孔の側壁との接続部を示す略断面図である。

図1に示すように、電力用半導体装置1の第1の半導体素子(IGBT)2は、裏面のコレクタ電極2cと、第2の半導体素子(ダイオード)3は、裏面のカソード電極3cとは、金属板4に、それぞれ、はんだ5により接合され、この金属板4の反対の面には絶縁層11aと保護金属層11bからなる複合絶縁シート11が固着されており、半導体素子2のエミッタ電極2eと第1の導体6に設けられた第1の貫通孔7の側壁とは、第1の導電性接合材9により接続され、第2の半導体素子3の表面のアノード電極3aと第1の導体6に設けられた第2の貫通孔8の側壁とは、第2の導電性接合材10により接続されている。第1の半導体素子2のゲート電極2gは、金属ワイヤ13により第2の導体12に接続されている。また、金属板4には第3の導体14がはんだ15により接合され、これら全体は樹脂16によって封止されている。10

【0010】

次に、実施の形態1における電力用半導体装置の作製方法と動作について、図1を参照して説明する。

電力用半導体装置に使用される半導体素子の種類としては、表裏面に電極を備えた、例えば、表面電極として、ゲート電極とエミッタ電極、そして裏面電極として、コレクタ電極が配置されたトランジスタ機能を持った半導体素子と、ダイオード機能を持った半導体素子との2種類がある。本発明に係る電力用半導体装置1においては、この2種類の半導体素子すなわち第1の半導体素子2としてIGBT(Insulated Gate Bipolar Transistor:絶縁ゲート型バイポーラトランジスタ)と第2の半導体素子3としてダイオードとを一対で用いた場合について説明する。20

【0011】

半導体素子(IGBT)2の表面電極であるエミッタ電極2eおよび半導体素子(ダイオード)3の表面電極であるアノード電極3aと外部端子となる第1の導体6とは、導体6の貫通孔7および貫通孔8を利用して接続されている。導体6は、半導体素子2のエミッタ電極2eとの接続部付近で、また、半導体素子3のアノード電極3aとの接続部付近で、半導体素子2および半導体素子3の表面に略平行に所定の間隔dをあけて配設されている。具体的には、dは1mm以下の一定の距離である。この接続部において、半導体素子2のエミッタ電極2e上に配置された導体6には、貫通孔7が設けられている。この貫通孔7とエミッタ電極2eとは、導電性接合材9にて接続されている。同様に、半導体素子3のアノード電極3a上に配置された導体6には、貫通孔8が設けられている。この貫通孔8とアノード電極3aとは、導電性接合材10にて接続されている。貫通孔7の径は、半導体素子2のエミッタ電極2eの平面外径より小さく、貫通孔8の径も、半導体素子3のアノード電極3aの平面外径より小さく設定されている。本実施の形態の例では、電極の平面外形が15mm×15mmのIGBT、ダイオードを用いているので、10mm以下の貫通孔の径となっている。また、表面電極である半導体素子2のエミッタ電極2eおよび半導体素子3のアノード電極3aでは、1電極につき1貫通孔という関係となっている。図1に示すように、半導体素子2であるIGBTと半導体素子3であるダイオード上に配置されている導体は、同一の導体6であり、この形状は概ね平板形状となっている。また、導体6、12、14は、銅もしくは銅合金からなるもので、厚さ0.1~2mm程度の平板である。30

【0012】

なお、導体6は、電力用半導体装置1の小型化や内部配線接続の短縮化を図るため、外部へと繋がる入出力端子と同一導体となっている。導体6は平板形状でなく、階段状に折れ曲がりがあつても構わない。さらに、半導体素子にかかる熱応力、歪を緩和させるため導体6を折れ曲がらせて、ペンド形状としてもよい。

【0013】

本実施の形態1における半導体素子(IGBT)2の表面電極であるエミッタ電極2eと導体6の貫通孔7の側壁との導電接合材9による接続部の断面形状は図1、図2に示す40

よう、エミッタ電極 2 e から貫通孔 7 の側壁にかけて導電性接合材 9 の断面が凸状のフィレット形状 9 a が対称に得られている。これは、例えば導電性接合材 9 にはんだ材を使用し、接続時に半導体素子 2 のエミッタ電極 2 e と導体 6 との間を所定の距離 d で保持することにより、はんだ 9 の断面はテーパ部 9 a を有するフィレット形状が得られる。同様に、半導体素子（ダイオード）3 のアノード電極 3 a と導体 6 とのはんだ 10 の断面もテーパ部 10 a を有するフィレット形状が得られる。

【0014】

電力用半導体装置の動作時においては、内部の温度変化が大きいため、接続部においても大きな熱応力を受けることになる。Si（シリコン）からなる半導体素子 2 と銅（Cu）もしくは銅合金からなる導体 6 といった異なる材料間において、Si の熱膨張係数が凡そ 3 ppm であるのに対して、銅もしくは銅合金の熱膨張係数は凡そ 17 ppm と熱膨張差が大きいため、過大な熱応力、熱歪が生じる。さらに、温度変化量や接続部の面積が大きくなればなるほど、発生する熱応力、熱歪が大きくなるので、はんだ接続部の強度寿命は、低下する。また、半導体素子に対する応力が過大となって、半導体素子が破壊されてしまう可能性がある。

【0015】

通常、導体と半導体素子を電気的に接続する際、両者を平行に配置し、その間にはんだ層を形成して接合すると、図 1 とは異なり、導体側の接合長さが、半導体素子側の接合長さと略同一長となり、はんだの断面形状は、ほぼ四角形となり、接合部の長寿命化にとって望ましいフィレット形状を得ることができない。さらに、接合強度とは別の観点において、電気特性上からは、電気抵抗を小さくしたい、放熱性上からは、熱容量を大きくするため、導体の幅や厚みを大きくしたいという要求があるが、熱応力の増大は避けられない。

【0016】

そこで、貫通孔を使用した導体と半導体素子の接続において、導電性接合材であるはんだの断面形状を図 1、図 2 に示すフィレット形状とすることにより、熱応力を緩和でき、接続部の強度寿命が向上し、接続部の安定化が図れる。図 2 に、半導体素子の表面電極と貫通孔の側壁との接続部の断面形状の例を示す。図 2 (a) は、図 1 の実施の形態 1 に示したものであるが、はんだ 9 とともに導体 6 も加熱することにより、はんだ濡れ性を向上させている。図 2 (b) は、貫通孔 7 の導体 6 の上面側開口周辺部 17 a まではんだ 9 で覆ったものであり、アンカー効果により導体 6 と表面電極 2 e との接続強度が向上する。さらに、図 2 (c) は、貫通孔 7 の側壁を上面側の開口径が下面側部の開口径より大きくなり、はんだ 9 にテーパ部 9 a を持たせたものである。はんだ 9 との接続面積が増大し、接続部の強度を大きくすることができる。また、図 2 (d) は、貫通孔 7 の側壁に階段状の段差を設けたものである。さらに、図 2 (e) は、導体 6 の下面側開口周辺部 17 b まではんだ 9 で覆ったものである。いずれも、図 2 (a) に比べ、接続強度の信頼性を向上させる効果がある。ここで、導電性接合材であるはんだが図 1 および図 2 に示すようなフィレット形状を得るために、上述したように貫通孔下面の径は、半導体素子の表面電極の平面外径より小さくしている。

【0017】

次に、図 3 を用いて導電性接合材であるはんだを貫通孔へ充填する方法について、半導体素子 2 の表面電極であるエミッタ電極 2 e と導体 6 とを接続する場合について説明する。まず、予め半導体素子 2 がはんだ 5 で接合された金属板 4 を加熱プレートなどの上に配置し（図示せず）、はんだ 9 の融点以上に加熱しておく。次に、アクチュエータ（図示せず）が備わったシリング 18 でピストン 18 b により、はんだ槽 19 から溶融されたはんだ 9 が吸い上げられ、シリンドラ 18 a 内に貯えられる（図 3 (a)）。次に、エミッタ電極 2 e に対して所定の間隔 d で配置された導体 6 の貫通孔 7 上にシリング 18 が移動され、ピストン 18 b によりシリング 18 内のはんだ 9 が貫通孔 7 上で吐出される（図 3 (b)、図 3 (c)）。吐出されたはんだ 9 は、貫通孔 7 を通して半導体素子 2 のエミッタ電極 2 e 上に滴下、塗布され、貫通孔 7 を充填するまで供給される。ここで、はんだ 9 の濡

10

20

30

40

50

れ性を利用して、はんだ9がエミッタ電極2e上に濡れ拡がり、図3(d)に示すようなテーパ部9aを有するフィレット形状を持つはんだ9が得られる。その後、はんだ9、導体6および金属板4が冷却されて、はんだが凝固され、接続作業が完了する。このはんだ接続作業では、はんだの酸化を抑制するため窒素(N₂)等の不活性ガスまたは水素(H₂)等の還元ガスまたはその混合ガスで満たされた低酸素濃度の雰囲気内で行うことが望ましい。

半導体素子と導体の間隔を所定の値とするため、金属板4と導体6との間にはんだが凝固するまでの間、スペーサを配置することで、間隔を維持することができる。

【0018】

導体と半導体素子を接続した場合に、貫通孔の有無による半導体素子にかかる熱応力の違いを数値シミュレーションにより求めた結果を図4に示す。半導体素子の表面電極と導体との間隔dを0.1~1.0mmと変化させて応力を評価した。

図4の(a)は導体には貫通孔がなく、導体は半導体素子の電極表面全体に亘ってはんだで接続した場合の応力を示す。間隔が0.2mm以下では急激に応力が増加し、0.1mmでは60MPa以上にも達する。応力は間隔とともに低下するが、1.0mmでも40MPaと高い応力がかかる。

これに対して、図4の(b)は、導体に貫通孔を設けたもので、この貫通孔から半導体素子の表面電極にかけて、図2の(a)のようなフィレット形状を有する接続の場合の応力を示す。ここでは、貫通孔の径を2mmとした。図4の(a)の場合と同様、間隔が0.2mm以下では急激に応力が増加するが、0.1mmでも40MPaに留まる。応力は間隔とともに低下し、1.0mmでは25MPaと図4の(a)に比べ、大幅に半減する。

【0019】

間隔と熱応力との関係を見ると、間隔を大きくしたほうが、熱応力は小さくすることができるが、全域にわたって、導体に貫通孔がない場合よりも導体に貫通穴が設けられている場合のほうが熱応力は小さい。また、熱応力としては貫通孔がある場合、間隔が0.2mm以上であれば問題なく、それ以上では緩やかに厚みに応じて熱応力が抑制され、凡そ0.6mmで飽和する。したがって、導体と半導体素子との間隔は0.2mm以上に設定すればよく、さらには、0.6mm以上とすることが好ましい。

【0020】

この結果から、導体に貫通孔を設け、この貫通孔から半導体素子の表面電極にわたってはんだで接続されることによって、半導体素子の表面電極と導体とを接続させる本発明では、貫通孔がなく半導体素子の表面電極と同じ面積ではんだにより導体と接続した場合は、半導体素子と導体間の熱応力は接合部の全長に応じて発生するのに対して、大幅に熱応力を低減できることが確認できた。

【0021】

金属板4の裏面に固着された複合絶縁シート11は、絶縁層11aと保護金属層11bとの2層積層構造となっている。絶縁層11aには、窒化ホウ素(BN)やアルミナ(Al₂O₃)等のフィラーが混入されたエポキシ樹脂が用いられる。この絶縁層11aには、熱伝導性の高い銅、アルミニウム(Al)等からなる保護金属層11bが固着されている。

半導体素子2および半導体素子3で発熱した熱は、金属板4、複合絶縁シート11を伝わって放熱される。さらには本実施の形態では、省略し図示されていないが、通常、複合絶縁シート11には放熱板や複数のフィンを備えたヒートシンクが接合されており、放熱、冷却性能を向上させることができ、半導体素子2および半導体素子3の温度上昇が抑制される。

【0022】

金属板4としては、熱伝導率が凡そ400W/m·Kと大きく、かつ電気抵抗率が凡そ2μ·cmと小さい銅もしくは銅合金といった金属からなる厚さ3~5mm程度の板が使用され、放熱板としての機能を有する。上記のようなIGBT、MOSFET(Met

10

20

30

40

50

allic Oxide Semiconductor Field-Effect Transistor) 等の半導体素子は、大電流をスイッチング制御するために発熱量が大きい。したがって、このような熱伝導率の高い放熱板として機能する金属板 4 が必要となる。

【0023】

このように、実施の形態 1 の電力用半導体装置によれば、導体に貫通孔を設け、導体と半導体素子の表面電極の間隙を一定以上の距離に保持し、貫通孔下面の径を半導体素子の表面電極の平面外径より小さくすることにより、導電性接合材の形状は、図 1 および図 2 に示すようなフィレット形状となり、この結果、導電性接合材の断面形状が凸状で滑らかな曲線形状が得られるため、半導体素子が導体から受ける熱応力、熱歪が緩和され、接続部の長寿命化が可能となる。さらに、導電性接合材の使用により、接続部の断面積を大きくすることができ、また、半導体の表面電極と導体の距離も短くできることから、電気抵抗を小さくすることができ、電気特性に優れた配線接続を実現する効果が期待できるだけでなく、放熱性を向上させる効果も期待できる。

【0024】

実施の形態 2 .

図 5 は、本発明の実施の形態 2 に係る電力用半導体装置における半導体素子の表面電極と貫通孔の側壁との接続部を示す略断面図である。

本実施の形態 2 に係る電力半導体装置では、図 5 に示すように、導体 6 の貫通孔 7 の開口下部に突起高さ t が 0.5 mm 以下の突起 20 を設けたものである。この導体 6 の突起 20 の製造方法は、プレスにて押し込むことにより、図 4 に示すような貫通孔を形成すると同時に、突起 20 も作製することができる。その他の構成は実施の形態 1 と同様である。

【0025】

このように、実施の形態 2 における電力半導体装置によれば、接続時に導体 6 とエミッタ電極 2e の間隔 d が一定以下すなわち突起高さ t 以下にはならず、一定の距離を保つことができ、より安定した接続強度が得られる効果がある。さらに、半導体素子 2 と導体 6 の間に、一定の間隔が設けられたことにより、次工程の樹脂モールド工程で、樹脂 16 が半導体素子 2 、半導体素子 3 および導体 6 の間隙に充填されるので、接続部の高寿命化を図ることができる効果もある。

【0026】

実施の形態 3 .

図 6 は、本発明の実施の形態 3 に係る電力用半導体装置を示す略平面図と A - A 部断面図である。図 6 (a) は、電力用半導体装置の平面図を示すものであり、図 6 (b) は、図 6 (a) の A - A 部断面図を示す。

実施の形態 3 が実施の形態 1 と異なる点は、一つの表面電極に対して複数の貫通孔で導体と導電性接合材により電気的に接続されている点である。すなわち、半導体素子 2 の表面電極 2e と接続する導体 6 には複数の貫通孔 7 が設けられ、また、半導体素子 3 の表面電極 3a と接続する導体 6 には複数の貫通孔 8 が設けられており、それぞれ、はんだ 9 および 10 で表面電極と導体が接続されている。その他は、実施の形態 1 と同様であり、説明を省略する。

なお、貫通孔 7、8 の穴形状は、円形であっても橢円形であっても構わない。

【0027】

このように、実施の形態 3 の電力用半導体装置によれば、一つの電極に対して複数の貫通孔で導体と接続することにより、一つ一つの貫通孔の接続部のサイズを小さくできるので、温度変化による生じる熱応力、熱歪を抑制することができる効果がある。また、大電流が流れることにより生じる熱が発熱箇所の一極に集中することを回避して、分散化を図ることにより接続部の信頼性を高めることができる。従来、電気抵抗率を小さくし、半導体素子からの放熱能力を増やすため、厚い導体を半導体素子に接合した場合に熱応力により半導体素子を破壊する心配があったが、接続部を分散させて熱応力を低減させてい

10

20

30

40

50

るため、半導体素子を破壊する事がない。また、複数個所で接続しているので、確実に安定して接続することができるといった効果がある。

【0028】

実施の形態4.

図7は、本発明の実施の形態4に係る電力用半導体装置を示す略平面図である。

実施の形態4が実施の形態1と異なる点は、一つの表面電極に対して複数の貫通孔があり、導体には複数の貫通孔の間にスリットが入れられている点である。すなわち、半導体素子2のエミッタ電極2eと接続する導体6にある複数の貫通孔7の間にスリット21が設けられ、また、半導体素子3のアノード電極3aと接続する導体6にある複数の貫通孔8の間にスリット22が設けられており、それぞれ、導体6と表面電極2e、3aとの間隙において、はんだ9および10が、接続しないように、同一電極において複数箇所で、表面電極と導体とが接続されている。導体6にスリット21および22が設けられていることによって、それぞれの接続箇所において所定のフィレット形状が形成されている。その他の構成は、実施の形態1および3と同様であり、説明を省略する。

【0029】

このように、実施の形態4の電力用半導体装置によれば、導体には複数の貫通孔の間に設けられたスリットにより、貫通孔間ではんだ同士が繋がることがなく、それぞれの貫通孔において安定して所定のフィレット形状が得られるので、実施の形態3で得られる効果の他、導体の重量が削減でき、半導体素子にかかる荷重、電力用半導体装置の使用環境下における熱応力、歪を小さくすることができる効果がある。また、はんだで接続した後、20次の外観検査工程において、半導体素子と導体間における接続箇所の外観検査、例えば、はんだが半導体素子および導体に対し、濡れ広がっているかどうか、所定のフィレット形状が形成されているかどうかといった確認が容易となる効果もある。

【0030】

なお、通常、導体や表面電極の酸化膜を除去し、はんだ材となる金属とを接合させるため、表面張力を小さくし、濡れ性を向上させるために、フラックスを用いる場合が多いが、本発明の実施の形態のプロセスにおいては、フラックスが不要となる。また、フラックスを用いた場合、洗浄工程が必要となるが、実施の形態を採ることにより、タクトが大きく生産工程上課題となる洗浄工程が不要となるため、生産効率が上がり、その結果生産性が向上する。さらには、この洗浄に使う溶剤は高価であるが不要となることにより、コストの低減も図ることができる。

【0031】

また、導体の貫通孔の側壁および上部周辺部のはんだ濡れ性を向上させるため、予め薬品処理やプラズマ等の処理を施すことは、接続強度の向上を図る上で、より好ましい。

【0032】

また、導電性接合材として用いるはんだ材としては、Snを主成分とするはんだ材の他、Pb、Zn、Ga、In、Bi、Auを主成分または含有するはんだ材でも同様な効果が得られる。封止樹脂としては、エポキシ樹脂の他、耐熱性を有するエンプラ系のPPS(ポリフェニレンサルファイド)やPBT(ポリブチレンテレフタレート)を主体とした樹脂であってもよい。

【0033】

また、実施の形態では、導電性接合材としてははんだ材を用いる場合について説明したが、導電性接合材として導電性接着剤を用いる場合においても、同様の効果を得ることができる。

【0034】

また、表面電極と導体の貫通孔のはんだ接続では、シリンジを用いる例について説明したが、予め表面電極にはんだを供給しておき、導体を上から所定の間隔になるまで近接させることによって貫通孔内にはんだを導入させる方法であっても、実施の形態と同様の効果が得られる。

【0035】

10

20

30

40

50

また、実施の形態では、半導体素子として、IGBTとダイオードを用いる場合について説明したが、IGBTとダイオードに限定されるものではなく、MOSFET等のトランジスタであってもよい。組み合わせは、同一種の半導体素子だけでなく、混在していても構わない。また、半導体素子として表裏面に電極を持つものについて説明したが、表面にのみ電極を持つものであっても同様の効果が期待できる。

【0036】

さらに、実施の形態では、複合絶縁シートを備えている場合について説明したが、複合絶縁シートや絶縁層を備えていない構成で金属板が露出している構成であってもよい。また、金属板および複合絶縁シートに代わって、絶縁性基板、例えば、窒化アルミ(AlN)等のセラミック基板であっても構わない。

10

【0037】

なお、図中、同一符号は、同一又は相当部分を示す。

【図面の簡単な説明】

【0038】

【図1】実施の形態1に係る電力用半導体装置を示す略断面図である。

【図2】実施の形態1に係る電力用半導体装置における半導体素子の表面電極と貫通孔の側壁との接続部を示す略断面図である。

【図3】実施の形態1に係る電力用半導体装置における導電性接合材の貫通孔への充填方法を説明する図である。

【図4】熱応力と間隔の関係を示すシミュレーション図である。

20

【図5】実施の形態2に係る電力用半導体装置における半導体素子の表面電極と貫通孔の側壁との接続部を示す略断面図である。

【図6】実施の形態3に係る電力用半導体装置を示す略平面図とA-A部断面図である。

【図7】実施の形態4に係る電力用半導体装置を示す略平面図である。

【符号の説明】

【0039】

1 電力用半導体装置

2 半導体素子(IGBT)

3 半導体素子(ダイオード)

5 はんだ

30

6、12、14 導体

8、9 貫通孔

9、10 導電性接合材

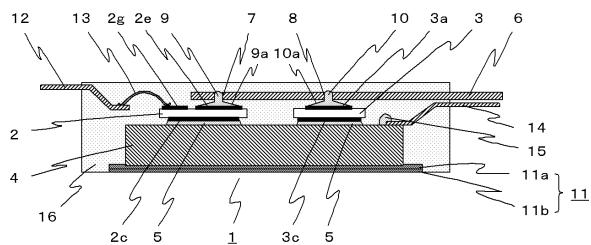
9a、10a テーパ部

17a、17b 開口周辺部

20 突起

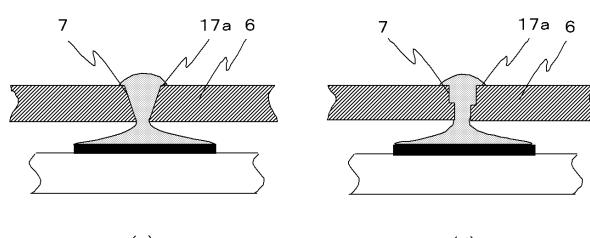
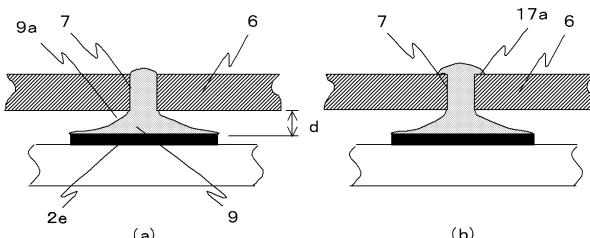
21、22 スリット

【図1】



1 電力用半導体装置 2 半導体素子(IGBT) 2e エミッタ電極
3 半導体素子(ダイオード) 3a アノード電極 6 導体
7, 8 貫通孔 9, 10 導電性接合材 9a, 10a テープ部

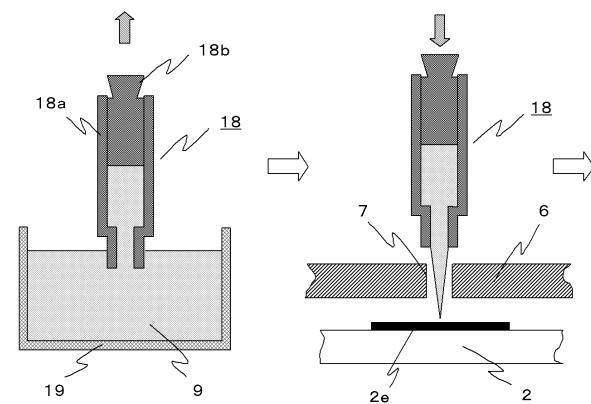
【図2】



17a, 17b 開口周辺部

(e)

【図3】



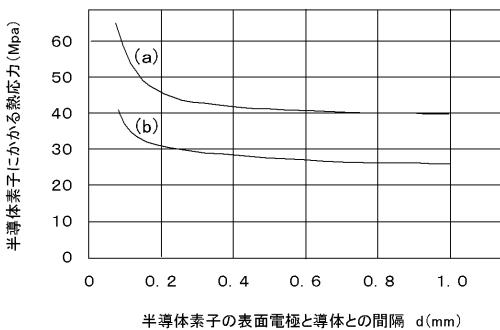
(a)

(b)

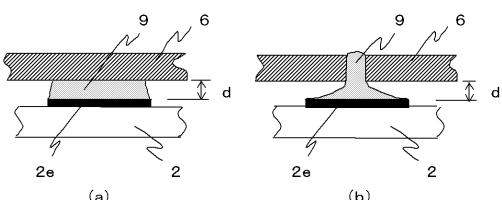
(c)

(d)

【図4】

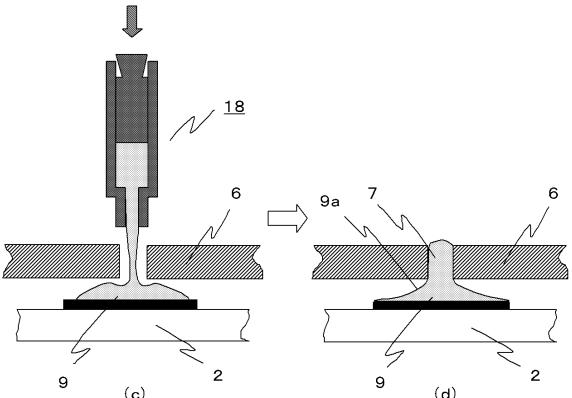


半導体素子の表面電極と導体との間隔 d(mm)



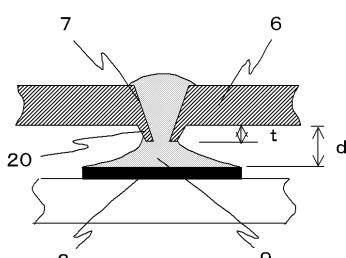
(a)

(b)



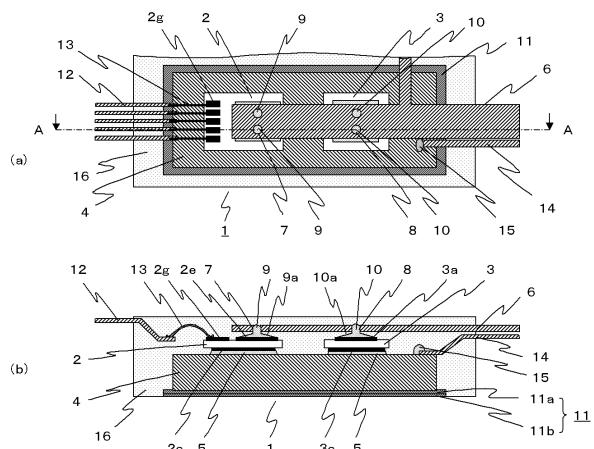
(d)

【図5】

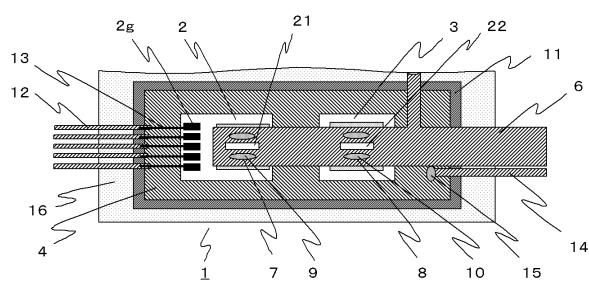


20 突起

【図6】



【 図 7 】



21、22 スリット

フロントページの続き

(72)発明者 中島 泰

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 平岡 功治

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 高尾 治雄

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 石野 忠志

(56)参考文献 特開昭58-119665(JP,A)

特開2004-228461(JP,A)

特開2004-303869(JP,A)

特開2006-060106(JP,A)

特開2003-218305(JP,A)

特開2003-318349(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/48