

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年8月29日(29.08.2013)



(10) 国際公開番号
WO 2013/125016 A1

- (51) 国際特許分類:
H04B 10/04 (2006.01) H04B 10/152 (2006.01)
H04B 10/06 (2006.01) H04B 10/26 (2006.01)
H04B 10/14 (2006.01) H04B 10/28 (2006.01)
H04B 10/142 (2006.01)
- (21) 国際出願番号: PCT/JP2012/054459
- (22) 国際出願日: 2012年2月23日(23.02.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 富士通オプティカルコンポーネンツ株式会社 (FUJITSU OPTICAL COMPONENTS LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 川添 健一 (KAWAZOE, Kenichi) [JP/JP]; 〒8148588 福岡県福岡市早良区百道浜2丁目2番1号 富士通九州ネットワークテクノロジーズ株式会社内 Fukuoka (JP). 石井 祐二 (ISHII, Yuji) [JP/JP]; 〒8148588 福岡県福岡市早良区百道浜2丁目2番

1号 富士通九州ネットワークテクノロジーズ株式会社内 Fukuoka (JP). 赤司 保 (AKASHI, Tamotsu) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通オプティカルコンポーネンツ株式会社内 Kanagawa (JP). 寺田 浩二 (TERADA, Koji) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通オプティカルコンポーネンツ株式会社内 Kanagawa (JP).

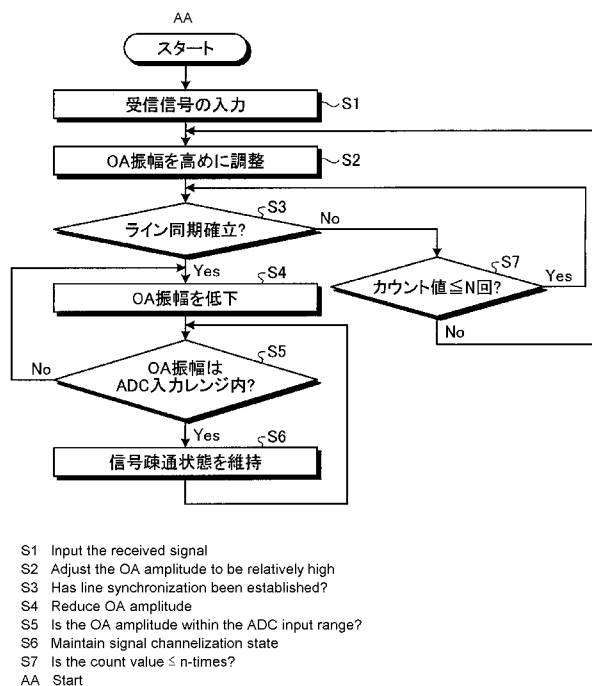
- (74) 代理人: 酒井 宏明 (SAKAI, Hiroaki); 〒1006020 東京都千代田区霞が関三丁目2番5号 霞が関ビルディング 酒井国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: LIGHT RECEIVER AND LIGHT RECEIVING METHOD

(54) 発明の名称: 光受信器、及び光受信方法

[図2]



(57) Abstract: A light receiver (100) receives coherent light. The light receiver (100) comprises OAs (108a-108d), a digital signal processing circuit (112), and a control circuit (113). The OAs (108a-108d) adjust the amplitude of an input signal and output the results. The digital signal processing circuit (112) inputs a digital signal generated using an analog signal output from the OAs (108a-108d), extracts a clock component from the digital signal, establishes synchronization between the clock component and a data component, and then extracts the data component from the digital signal and processes the same. Before synchronization is established according to the digital signal, the control circuit (113) sets the amplitude of the analog signal to a first amplitude, and after such synchronization is established, the control circuit changes the set amplitude to a second amplitude smaller than the first amplitude.

(57) 要約: 光受信器100は、コヒーレント光を受信する。光受信器100は、コヒーレント光を受信する。光受信器100は、OA108a~108dとデジタル信号処理回路112と制御回路113とを有する。OA108a~108dは、入力信号の振幅を調整して出力する。デジタル信号処理回路112は、OA108a~108dから出力されたアナログ信号を用いて生成されたデジタル信号を入力すると共に、該デジタル信号からクロック成分を抽出し、該クロック成分とデータ成分との同期を確立した後、上記デジタル信号から上記データ成分を抽出及び処理する。制御回

路113は、上記デジタル信号による同期の確立前は、上記アナログ信号の振幅を第1の振幅に設定し、上記同期の確立後は、該設定後の振幅を、上記第1の振幅より小さい第2の振幅に変更する。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：光受信器、及び光受信方法

技術分野

[0001] 本発明は、光受信器、及び光受信方法に関する。

背景技術

[0002] 近年、光伝送におけるトラフィック量の増大に伴い、光分散の影響が大きい100Gbps程度の高速伝送においても、高品質のデータ通信が可能な技術が求められている。このような技術の一つとして、デジタルコヒーレント技術がある。デジタルコヒーレント技術が適用された光通信装置として、例えば、OIF (Optical Internetworking Forum) で標準化中のDP-QPSK (Dual Polarization-Quadrature Phase Shift Keying) 変調方式を用いた光通信装置がある。この光通信装置では、光送信器において直行する偏波状態に多重化された信号を、光受信器が受信する。光受信器は、受信信号光と略同一波長の局発光源（例えば、LD: Laser Diode）を有し、その出力光を受信信号光と干渉させて、2つ（X、Y）の偏波のIQ成分の電気信号に変換（コヒーレント検波）する。変換された信号は、AD (Analog/Digital) 変換された後、歪補正や誤り訂正を経て、100Gbpsの情報信号として外部に出力される。

先行技術文献

特許文献

- [0003] 特許文献1：特開2010-93656号公報
特許文献2：特開2010-80665号公報
特許文献3：特開2008-109562号公報

発明の概要

発明が解決しようとする課題

- [0004] しかしながら、上述した光通信装置による光コヒーレント伝送では、以下の様な問題点があった。すなわち、光通信装置の受信器は、AD変換に先立

ち、入力される電気信号をA D C (Analog Digital Converter) のダイナミックレンジ内に最適化することで、復号化に伴うエラーレートを低減する。受信器は、最適化に際して、入力するアナログ信号のレベルを小さくするが、これに伴い、後段のデジタル信号処理回路において入力信号から抽出されるクロック成分のゲイン（利得）が低下する。クロック成分のゲイン低下は、同期の確立を困難にすると共に、経年変化やレーン間の特性ばらつきと相俟って、復号化エラーの発生要因となる。受信器におけるエラーレートの増加は、光伝送品質の向上を阻害する。一方、受信器は、クロック成分のゲインを維持するために上記アナログ信号のレベルを上げると、信号振幅がA D Cのダイナミックレンジを超過する。その結果、デジタル信号処理回路は、A D変換後のデジタル信号からデータ成分を抽出することができなくなる。

[0005] 開示の技術は、上記に鑑みてなされたものであって、光伝送品質を向上することができる光受信器、及び光受信方法を提供することを目的とする。

課題を解決するための手段

[0006] 上述した課題を解決し、目的を達成するために、本願の開示する光受信器は、一つの態様において、コヒーレント光を受信する。前記光受信器は、振幅調整回路と信号処理回路と制御回路とを有する。前記振幅調整回路は、入力信号の振幅を調整して出力する。前記信号処理回路は、前記振幅調整回路から出力されたアナログ信号を用いて生成されたデジタル信号を入力すると共に、該デジタル信号からクロック成分を抽出し、該クロック成分とデータ成分との同期を確立した後、前記デジタル信号から前記データ成分を抽出及び処理する。前記制御回路は、前記デジタル信号による同期の確立前は、前記アナログ信号の振幅を第1の振幅に設定し、前記同期の確立後は、該設定後の振幅を、前記第1の振幅より小さい第2の振幅に変更する。

発明の効果

[0007] 本願の開示する光受信器の一つの態様によれば、光伝送品質を向上することができるという効果を奏する。

図面の簡単な説明

[0008] [図1]図 1 は、実施例に係る光受信器の構成を示す図である。

[図2]図 2 は、実施例に係る光受信器の動作を説明するためのフローチャートである。

[図3]図 3 は、実施例に係る C D R 回路の構成を示す図である。

[図4]図 4 は、実施例に係る位相検出器の動作を説明するための図である。

[図5A]図 5 A は、実施例に係る位相検出器に入力される 2 つの信号の波形の一例を示す図である。

[図5B]図 5 B は、実施例に係る位相検出器から出力される信号の波形の一例を示す図である。

[図6]図 6 は、実施例に係るデジタルコヒーレント受信部の構成を示す図である。

[図7A]図 7 A は、入力振幅が小さい場合における同期確立の方法を説明するための図である。

[図7B]図 7 B は、入力振幅が大きい場合における同期確立の方法を説明するための図である。

[図8]図 8 は、実施例に係る光受信器の O A の利得特性の一例を示す図である。

[図9]図 9 は、変形例に係る光受信器の構成を示す図である。

発明を実施するための形態

[0009] 以下に、本願の開示する光受信器、及び光受信方法の実施例を、図面を参照しながら詳細に説明する。なお、以下の実施例により本願の開示する光受信器、及び光受信方法が限定されるものではない。

[0010] 図 1 は、実施例に係る光受信器 1 0 0 の構成を示す図である。光受信器 1 0 0 は、光送信器（図示せず）と共に、O I F で標準化中の D P - Q P S K 変調方式を用いた光通信装置を構成する。光送信器では、伝送される 1 0 0 G b p s の情報信号が、誤り訂正・符号化回路において 4 本の 2 8 G b p s の信号に変換された後、偏波多重光変調器に入力される。光送信器は、狭線

幅半導体レーザを用いた波長可変光源を送信光源として有する。送信光源からの出力光は、上記偏波多重光変調器内部にて2つの光に分離された後、2台のQPSK変調器に入力され、それぞれ、変調速度28Gbps (Giga symbol per second) の4値位相変調光に変換される。各QPSK変調器から出力される信号は、偏波合成器により、直交する偏波状態 (S偏波とP偏波) に多重されて出力される。その結果、偏波多重信号の伝送速度は、112Gbpsとなる。なお、QPSK変調器としては、入力された電気信号を直交合成して出力する複合光変調器を用いることができる。

[0011] 一方、光受信器100は、図1に示す様に、偏波分離器101とX偏波受信器102とY偏波受信器103とLD (Laser Diode) 104と偏波分離器105とTIA (Trans Impedance Amplifier) 106a~106dとAGC (Automatic Gain Controller) 107a~107dとを有する。また、光受信器100は、OA (Output Adjuster) 108a~108dとコンデンサ109a~109dとオフセット調整器110a~110dと高速ADC 111a~111dとデジタル信号処理回路112と制御回路113とを有する。これら各構成部分は、一方向又は双方向に、信号やデータの入出力が可能ないように接続されている。

[0012] 光受信器100は、受信信号光と同一波長の局発光源としてLD104を有し、LD104からの出力光を上記受信信号光と干渉させて、電気信号に変換することで、コヒーレント検波を行う。コヒーレント検波は、強い偏波依存性を有する。このため、1台の偏波受信器では、局発光と同一の偏波状態の光信号しか受信することができない。そこで、光受信器100は、受信信号を入力する部分に2つの偏波分離器101、105を設け、受信信号を、2つの直交偏波成分 (X成分、Y成分) に分離する。かかる構成を採ることにより、1つの光信号の受信に際して2台の受信器102、103が必要となるが、光受信器100は、信号光を偏波多重し、情報伝送量を2倍にすることにより、偏波成分の分離に伴う伝送速度の低下を補うことができる。

[0013] 偏波分離器101は、112Gbpsで入力された光信号P1を2つの直

交偏波成分に分離する。X偏波受信器102は、光90度ハイブリッド器102aと2個のバランス型フォトダイオード102b、102cとを有する。光90度ハイブリッド器102aは、信号光と局発光光(LD光)とを入力する。光90度ハイブリッド器102aは、これらの光を互いに同相(I)及び逆相(Q)で干渉させた1組の出力光P7、P8と、直交(90度、X)及び逆直交(-90度、Y)で干渉させた1組の出力光P9、P10との計4本の光を出力する。後段のバランス型フォトダイオード102b、102cは、2組の上記出力光P7~P10を差動受信する。これにより、バランス型フォトダイオード102b、102cは、信号光及び局発光光から不要な直流成分をキャンセルし、各光のビート成分のみを効率的に抽出することができる。バランス型フォトダイオード102b、102cは、X偏波のIQ成分及びY偏波のIQ成分の計4つに分離された受信光信号P7~P10を電気信号E1、E2(電流)に変換する。

[0014] 同様に、Y偏波受信器103は、光90度ハイブリッド器103aと2個のバランス型フォトダイオード103b、103cとを有する。Y偏波受信器103の構成及び動作は、受信対象の偏波成分がY成分である点を除き、X偏波受信器102の構成及び動作と同様である。したがって、共通する構成要素には、末尾が同一の参照符号を用いると共に、その詳細な説明は省略する。

[0015] TIA106a~106dは、バランス型フォトダイオード102b、102c、103b、103cからそれぞれ出力される電気信号E1~E4を入力する。すなわち、TIA106a、106bは、受信光信号P7、P8の同相干渉成分(I)と局発光信号P9、P10の直交干渉成分(Q)とを、2個のバランス型フォトダイオード102b、102cからそれぞれ入力する。同様に、TIA106c、106dは、受信光信号P11、P12の同相干渉成分(I)と局発光信号P13、P14の直交干渉成分(Q)とを、2個のバランス型フォトダイオード103b、103cからそれぞれ入力する。TIA106a~106dは、入力された電気信号E1~E4をイン

ピーダンス変換して増幅し、電気信号E 5～E 8として出力する。

[0016] AGC 1 0 7 a～1 0 7 dは、T I A 1 0 6 a～1 0 6 dから入力された電気信号E 5～E 8を、予め設定された振幅値に制御する。O A 1 0 8 a～1 0 8 dは、AGC 1 0 7 a～1 0 7 dからの入力信号E 9～E 1 2の振幅を調整して出力する。O A 1 0 8 a～1 0 8 dは、アナログ部分（X偏波受信器1 0 2、Y偏波受信器1 0 3、T I A 1 0 6 a～1 0 6 d、AGC 1 0 7 a～1 0 7 d、及び高速ADC 1 1 1 a～1 1 1 d等）の特性の不完全性に起因する、4つのレーン間のばらつきによる信号品質の劣化を個別に抑制して正規化する。

[0017] コンデンサ1 0 9 a～1 0 9 dは、O A 1 0 8 a～1 0 8 dからそれぞれ入力される電気信号E 1 3～E 1 6を静電容量により蓄えると共に放出する受動素子である。オフセット調整器1 1 0 a～1 1 0 dは、制御回路1 1 3からの指示に基づき、DC（Direct Current）カットされた高速信号E 1 7～E 2 0に対し、高速ADC 1 1 1 a～1 1 1 dの入力範囲に収まる様にバイアスを与える。

[0018] 高速ADC 1 1 1 a～1 1 1 dは、X偏波のI Q成分及びY偏波のI Q成分の計4つの電気信号E 2 1～E 2 4を入力すると、各々の信号を高速にAD変換し、デジタル信号に変換された信号D 1～D 4を、後続するデジタル信号処理回路1 1 2に出力する。高速ADC 1 1 1 a～1 1 1 dは、受信信号の2倍以上のサンプリング周波数でアナログ信号E 2 1～E 2 4を取り込み、デジタル信号D 1～D 4に変換した後、デジタル信号処理回路1 1 2に出力する。

[0019] デジタル信号処理回路1 1 2は、高速ADC 1 1 1 a～1 1 1 dから出力されるデジタル信号D 1～D 4を入力すると、制御回路1 1 3からの指示に基づき、これらのデジタル信号D 1～D 4に各種処理を施し、誤り訂正を行った後に、1 0 0 G b p sの情報信号D 5として外部に出力する。デジタル信号処理回路1 1 2は、例えば、光源周波数オフセット補償、搬送波位相推定、波長分散補償、偏波モード分散補償等の処理を実行する。

[0020] 制御回路 113 は、振幅調整用の O A 108 a ~ 108 d と A D 変換後のデジタル信号 D 1 ~ D 4 とを、28 G b p s 以上の高速信号の各レーン毎に常時監視し、各 O A 108 a ~ 108 d にフィードバック制御を掛ける。すなわち、制御回路 113 は、A D 変換後のデータをファーム処理により監視し、各高速 A D C 111 a ~ 111 d に固有のダイナミックレンジ内に入力信号 E 21 ~ E 24 の振幅を最適化する様に、O A 108 a ~ 108 d に対するフィードバック制御を行う。これにより、デジタル信号処理回路 112 における、データ成分の抽出を可能とする。

[0021] 次に、動作を説明する。図 2 は、実施例に係る光受信器 100 の動作を説明するためのフローチャートである。光受信器 100 の制御回路 113 は、光パワー L O S (Loss of Signal) の解除に伴い、偏波分離器 101 に対する光受信信号の入力を検知すると (S 1)、O A 108 a ~ 108 d における信号振幅の値を高めめの値に調整する (S 2)。すなわち、制御回路 113 は、A D 変換後の R M S (Root Mean Square) 値を常時モニタリングし、信号振幅の値を、事前に設定された高めめの振幅値にフィードバック制御する。高めめの振幅値とは、デジタル信号処理回路 112 がライン同期を確立するのに必要なクロック成分を入力信号 D 1 ~ D 4 から抽出可能な振幅値であり、好適には、600 mVpp 以上 (例えば、700 mVpp 程度) である。

[0022] S 3 では、制御回路 113 は、高速 A D C 111 a ~ 111 d からデジタル信号処理回路 112 を経て入力されるフィードバック制御信号 F 1 (図 1 参照) に基づき、高速 A D C 111 a ~ 111 d においてライン同期が確立されたか否かの判定を行う。当該判定の結果、ライン同期が確立された場合 (S 3 ; Y e s)、制御回路 113 は、フィードバック制御信号 F 2 (図 1 参照) により、S 2 で高めめに設定された振幅値の低下を O A 108 a ~ 108 d に指示する (S 4)。これにより、O A 108 a ~ 108 d における信号振幅の各値が、対応する高速 A D C 111 a ~ 111 d の入力レンジ内に収まった場合 (S 5 ; Y e s)、制御回路 113 は、振幅の最適化が完了したものと判断し、信号疎通状態を維持する (S 6)。

- [0023] 一方、S 5 において、O A 1 0 8 a ~ 1 0 8 d における信号振幅の各値の中に、対応する高速 A D C 1 1 1 a ~ 1 1 1 d の入力レンジ内に収まらない振幅値が存在する場合（S 5 ; N o ）には、再び S 4 に戻り、制御回路 1 1 3 は、上記振幅値を更に低下させる。振幅値の低下処理は、全ての O A 1 0 8 a ~ 1 0 8 d における信号振幅値が入力レンジ内に収まる（最適化される）まで繰り返し実行され、最適化の完了に伴って終了する。
- [0024] なお、制御回路 1 1 3 は、上記振幅値の低下処理を、入力レンジを超えるレーン（例えば、1 本）についてのみ個別に実行してもよいし、複数のレーン（例えば、2 ~ 4 本）に対して一律に実行してもよい。上記入力レンジの振幅値とは、デジタル信号処理回路 1 1 2 が処理対象のデータ成分を入力信号 D 1 ~ D 4 から抽出可能な振幅値であり、好適には、2 0 0 ~ 6 0 0 mVpp（例えば、3 0 0 ~ 5 0 0 mVpp 程度）である。
- [0025] 上記 S 3 において、振幅値を高め設定したにも拘らず、依然としてライン同期が確立されない場合（S 3 ; N o ）、制御回路 1 1 3 は、ライン同期が確立されるまで、S 2 で一旦設定された振幅値を徐々に増加させていく。すなわち、制御回路 1 1 3 は、振幅値を増加させる回数の上限值（例えば、1 0 回）をカウント値として予め保持し、増加回数（自然数 N 回）が当該カウント値に達するまで、振幅値を段階的に増加させていく（S 7 ）。その結果、ライン同期が確立された場合（S 3 ; Y e s ）には、制御回路 1 1 3 は、O A 1 0 8 a ~ 1 0 8 d における信号振幅の各値の低下を開始する（S 4 ）。これに対して、ライン同期が確立されない間（S 3 ; N o ）は、制御回路 1 1 3 は、振幅値の増加回数が上限のカウント値に到達する（S 7 ; Y e s ）まで、振幅値を増加させる（S 7 ; N o 、S 2 ）。
- [0026] なお、S 2 における振幅値の増加分に関し、初期設定値が 6 0 0 mVpp である場合、制御回路 1 1 3 は、例えば 1 0 ~ 2 0 mVpp 程度の幅で振幅値を増加させる。また、振幅値の 1 回当たりの増加分は、必ずしも毎回一定である必要はない。例えば、制御回路 1 1 3 は、前半の 5 回は 2 0 mVpp ずつ振幅値を増加させて、その後の 5 回は 1 0 mVpp ずつ振幅値を増加させるものとしても

よい。また、同期確立のために振幅値を増加させるか否かの判断指標となる上限値は、必ずしも回数（例えば、10回）により設定する必要はなく、振幅値自体に基づいて設定するものとしてもよい。かかる態様では、上記カウント値として、例えば800mVppの上限値が設定され、S7では、現時点での振幅値と当該上限値とが比較される。

[0027] 続いて、図3～図7Bを参照しながら、クロック成分を抽出する手法を説明する。併せて、光受信器100が、デジタル信号処理回路112に入力される信号の振幅を高くすることで、クロック成分の抽出が容易になり、同期確立までの特性が向上する理由について説明する。

[0028] 図3は、実施例に係るCDR (Clock Data Recovery) 回路200の構成を示す図である。図3に示す様に、CDR回路200は、バッファ201とPLL (Phase Locked Loop) 回路202とデータ復号回路(DECoder) 203とを有して構成される。更に、PLL回路202は、位相検出器(PD : Phase Detector) 202aとLPF (Low Pass Filter) 202bとVCO (Voltage Controlled Oscillator) 202cとを有する。これら各構成部分は、一方向又は双方向に、信号の入出力が可能ないように接続されている。

[0029] 100Gbps程度の高速光伝送では、伝送されるデジタル信号中にクロック成分が含まれる。CDR回路200は、データ成分にクロック成分が重畳されている伝送路上の信号を受信し、デジタル信号を、クロック成分とデータ成分とに分離する機能を有し、光受信器100のデジタル信号処理回路112により実現される。特に、デジタルコヒーレント通信では、CDR回路200は、送信器側でエンコード(FEC (Forward Error Correction) 符号化や誤り訂正等)された例えば4本のシリアル信号から、クロック成分を抽出する。このクロック成分は、高速ADC111a～111dにおいて、サンプリングクロックとして用いられる。

[0030] 受信側のデジタル信号処理回路112では、クロック、データの双方の成分を復号する必要がある。このため、PLL回路202に入力されるクロッ

ク成分及びデータ成分は、図3に示す様に、まずバッファ201を通過し、2つのパスに分岐される。一方のパスを通過して伝送されるデジタル信号D6は、クロック成分を抽出するPLL回路202に入力され、他方のパスを通過して伝送されるデジタル信号D9は、データ成分を生成するデータ復号回路203に入力される。位相検出器202aは、2つのデジタル信号D6、D7を入力し、これらの信号間の位相差に応じたデジタル信号D8を出力する。位相検出器202aは、例えば、2つの入力信号D6、D7の位相差が90度の時に出力電圧が0Vとなる様なデジタル信号D8を生成し、後段のLPF202bに出力する。

[0031] 次に、ミキサ型の位相検出器を例に採り、位相検出器202aの動作を説明する。図4は、実施例に係る位相検出器202aの動作を説明するための図である。図4に示す様に、正弦波のデジタル信号D6は、RF (Radio Frequency) ポートを介してミキサ型の位相検出器202aに入力される。同様に、矩形波のデジタル信号D7は、LO (Local Oscillator) ポートを介してミキサ型の位相検出器202aに入力される。異なる波形を有するデジタル信号D6、D7は、合波された後、ミキサの出力信号D8として、IF (Intermediate Frequency) ポート経由で、LPF202bに入力される。デジタル信号D8は、LPF202bにより、正の直流電圧となり、デジタル信号D10として出力される。

[0032] 図5Aは、実施例に係る位相検出器202aに入力される2つの信号の波形の一例を示す図である。図5Aでは、x軸に時間（単位は秒）が規定されると共に、y軸には入力信号電圧（単位はV）が規定されている。図5Aに示す様に、上述のデジタル信号D6は、振幅0.5V、波長10nsの正弦波を描き、上述のデジタル信号D7は、デジタル信号D6と同一の位相、振幅、及び波長を有する矩形波を描く。したがって、これらのデジタル信号D6、D7が位相検出器202aにて合波されると、図5Bに示す様な波形が生成される。図5Bは、実施例に係る位相検出器202aから出力される信号の波形の一例を示す図である。図5Bに示す様に、上述のデジタル信号D

8は、LPF202bを経由すると、高周波成分が除去され、正の直流電圧 V_{op} を有するデジタル信号D10として、LPF202bから出力される。

[0033] LPF202bからの上記出力電圧 V_{op} が、VCO202cに対する制御電圧となる。したがって、デジタル信号D6（図1に示したデジタル信号D1～D4に相当）の振幅が小さいと、電圧 V_{op} すなわちVCO202c制御電圧も小さくなり、その結果、VCO202cの追従可能なクロック速度が低下する。同時に、デジタル信号D6の振幅が減少するに連れて、 T_r/T_f の値も小さく（傾斜が緩やかに）なり、ノイズ等の影響を受け易くなる。その結果、ジッタ性能が劣化する。つまり、デジタル信号処理回路112への入力信号の振幅の減少に伴い、デジタル信号に含まれるクロック成分とデータ成分との間の同期確立は困難となる。尚且つ、デジタル信号D6の伝送速度は、28Gbps程度と高速である。このため、光受信器100には、より広い周波数帯域に対応した装置設計が求められる。そこで、光受信器100は、同期が確立されるまでは、デジタル信号D6の振幅値を高くして T_r/T_f の値を上昇させる。これにより、ノイズ等の影響を抑制し、VCO202cによる追従の可能な速度を高める。その結果、クロック成分の抽出が容易となる。

[0034] 図6は、実施例に係るデジタルコヒーレント受信部の構成を示す図である。図6に示す様に、位相シフタ203cは、PLL回路202にて同期の確立されたVCO202cからの出力クロック信号を、4つの位相（ 0° 、 90° 、 180° 、 270° ）にずらす。4位相サンプラ203bは、バッファ203aから入力されたデータを、位相シフタ203cによりずらされた各々のクロック位相にシフトさせる。4位相サンプラ203bにより4つの位相にシフトされたデータはそれぞれ、高速ADC203d-1、203d-2、203d-3、203d-4にてAD変換された後、デジタル信号として、FECフレーム同期検出回路203fに出力される。FECフレーム同期検出回路203fは、このデジタル信号から、FECフレームのプリアンブルパターン（F6 F6 F6 28 28 28）を検出する。

[0035] F E C フレーム同期検出回路 2 0 3 f は、データの変化点に近い位相のデータからは F E C フレームを検出することができないため、後段のデジタル信号処理回路 2 0 3 g において、データの変化点の midpoint に最も近いクロックを選択する。デジタル信号処理回路 2 0 3 g によるこの動作を「同期確立」と定義する。かかる動作により、データ復号回路 (D E C) 2 0 3、2 0 4、2 0 5、2 0 6 にそれぞれ入力された X I 入力信号 X 1、X Q 入力信号 X 2、Y I 入力信号 Y 1、Y Q 入力信号 Y 2 は、クロック成分とデータ成分との同期が確立された後、X I 出力信号 X 3、X Q 出力信号 X 4、Y I 出力信号 Y 3、Y Q 出力信号 Y 4 として外部に出力される。

[0036] 図 7 A は、入力振幅が小さい場合における同期確立の方法を説明するための図である。これに対して、図 7 B は、入力振幅が大きい場合における同期確立の方法を説明するための図である。図 7 A 及び図 7 B では、x 軸方向（時間方向）に入力信号の位相が規定され、y 軸方向に入力信号の電圧が規定されている。図 7 A に示す様に、入力振幅が小さい場合、デジタル信号処理回路 2 0 3 g は、データの変化点 Z 1、Z 2 に近い位相である 0° 、 270° （図 7 A の破線）をデータ変化点の位相と判断する。そして、デジタル信号処理回路 2 0 3 g は、これらの間に位置する 90° 、 180° （図 7 A の実線）の何れかの位相を、同期の確立に使用するクロックとしてサンプリングする。このため、入力信号の波長や周波数によっては、最適な位相が定まらず、必ずしも同期確立に最適なポイントのクロックが選択されない場合がある。

[0037] これに対して、図 7 B に示す様に、入力振幅が大きい場合、データの変化点 Z 3、Z 4 の midpoint Z 5 に最も近い位相は、 180° （図 7 B の実線）の位相に容易に特定される。このため、デジタル信号処理回路 2 0 3 g は、4 つの位相の中から、同期の確立に最適なポイントとなるクロック位相を、正確に選択することができる。すなわち、同期確立のためのサンプリング処理が簡易かつ迅速に実現される。上述した理由により、光受信器 1 0 0 は、入力振幅が大きい程、デジタル信号からクロック成分を抽出し易くなり、同期の

確立が容易となる。

[0038] 以上説明した様に、光受信器100は、コヒーレント光を受信する。光受信器100は、コヒーレント光を受信する。光受信器100は、OA108a~108dとデジタル信号処理回路112と制御回路113とを有する。OA108a~108dは、入力信号の振幅を調整して出力する。デジタル信号処理回路112は、OA108a~108dから出力されたアナログ信号を用いて生成されたデジタル信号を入力すると共に、該デジタル信号からクロック成分を抽出し、該クロック成分とデータ成分との同期を確立した後、上記デジタル信号から上記データ成分を抽出及び処理する。制御回路113は、上記デジタル信号による同期の確立前は、上記アナログ信号の振幅を第1の振幅（例えば、700mVpp程度の大きい振幅）に設定し、上記同期の確立後は、該設定後の振幅を、上記第1の振幅より小さい第2の振幅（例えば、400mVpp程度の小さい振幅）に変更する。

[0039] 光受信器100において、上記第1の振幅は、デジタル信号処理回路112が、上記デジタル信号を用いて、上記クロック成分と上記データ成分との間に同期を確立可能な振幅値以上の振幅である。また、上記第2の振幅は、デジタル信号処理回路112が、上記デジタル信号から上記データ成分を抽出可能な範囲内の振幅（最適化された振幅）である。更に、制御回路113は、上記同期の確立後、上記第2の振幅を、OA108a~108dに印加される制御電圧に対する、出力信号の振幅の利得（ゲイン）特性において線形を有する範囲内の振幅に制限するものとしてもよい。

[0040] すなわち、光受信器100は、コヒーレント受信される電気信号に対して、同期の確立までは振幅を高い値とし、同期確立後は、高速ADC111a~111dの入力レンジに合わせて振幅を減少させる。更に、光受信器100は、同期の確立後に、各レーンの信号振幅をフィードバック制御することで、電気信号の振幅を常に最適化する。より具体的には、光受信器100は、同期が確立されるまでは、入力信号のゲインを大きくし、同期確立の安定性を向上する一方、同期確立後は、AD変換されたデジタル値を常時監視す

ることで、アナログ入力信号のゲインを入力ダイナミックレンジ内に最適化するためのフィードバック制御を行う。その際、光受信器100は、同期確立後のゲイン調整において、波形歪みの生じ易い非線形範囲を使用しない様に制御することで、データ復号時のエラーを減少させ、信号伝送品質の向上を可能とする。

[0041] また、実施例では、光受信器100は、OA108a~108dをAGC107a~107dと別体に構成する。これにより、光受信器100は、AGC107a~107dにOAの機能を包含させる場合と比較して、コンデンサ109a~109dとオフセット調整器110a~110dとの間の信号のばらつきを抑制し、入力される光信号の変動に柔軟かつ容易に対応することができる。

[0042] より具体的には、光コヒーレント伝送では、クロック抽出時に最適な信号振幅の値と、データ疎通時に最適な信号振幅の値とが異なる。すなわち、従来のNRZ (Non Return to Zero) 強度変調の場合、光受信器は、入力信号振幅を大きくして T_r/T_f を急振させることで、クロック成分の抽出が容易となり、疎通状態での回線品質も向上する。これに対して、光コヒーレント伝送では、光受信器100は、高速ADC111a~111dの入力レンジに信号振幅が収まる様に、光受信FE (Front End) モジュールの出力振幅値を低めに設定する。この場合、高速ADC111a~111dの後段に設けられたデジタル信号処理回路112では、入力信号から抽出されるクロック成分の利得が低下する。これにより、データ成分とクロック成分とが同期しない、あるいは、同期の確立までに長い時間を要する、といった不都合が生じることとなる。

[0043] そこで、本実施例に係る光受信器100は、OA108a~108dと制御回路113とにより、データとクロックとの間にライン同期が確立されるまでは、高速ADC111a~111dへの入力信号の振幅を高い値に設定する。そして、ライン同期の確立後は、光受信器100は、上記振幅をADCダイナミックレンジ内に最適化する。ライン同期確立前の効果として、仮

に高速ADC 111a～111dへの入力信号（正弦波）が飽和しても、光受信器100は、内部PLL（Phase Locked Loop）のライン同期確立に際して、入力振幅を上げることで、入力信号からクロック成分を抽出する際の利得を増加させることができる。これにより、ライン同期の確率は上昇する。更に、ライン同期確立後の効果としては、光受信器100は、データ成分を容易に抽出することが可能となる。

[0044] 同期確立後の振幅制御に関し、光受信器100は、多様なフィードバック制御の態様を採ることができる。

[0045] 例えば、光コヒーレント伝送で使用されている既存の光受信FEモジュールには、AGC回路を内蔵するものもあるが、通常、これらの光受信FEモジュールは、光入力パワーへの依存度が大きいため、出力振幅が一定でないものもある。特に、バランス型フォトダイオード102b、102c、103b、103cから高速ADC 111a～111dまでのアナログ部分においては、光入力パワーの変動、温度変化、経年劣化等の各種要因により、高速ADC 111a～111dへの入力振幅が最適範囲から外れることがある。これに伴い、光伝送品質が劣化するという課題も生じ得る。

[0046] かかる課題に対応するため、光受信器100の制御回路113は、同期確立後の振幅を制御する際、AD変換後のRMS値の監視結果に基づき、フィードバック制御する方式を採ることもできる。あるいは、制御回路113は、デジタル信号処理回路112からの入力信号F1のエラー数に基づき、フィードバック制御する方式を採ることもできる。すなわち、光受信器100は、同期確立後の信号疎通状態において、デジタル信号処理回路112内のRMS値またはエラー数を、制御回路113にて常時監視することで、OA 108a～108dからの出力信号E13～E16の振幅をADCダイナミックレンジ内に常に最適化する。これにより、エラーレートが低下し、信号品質が向上する。すなわち、光受信器100は、内部クロックのライン同期確立後は、入力振幅をADC入力のダイナミックレンジ内に最適化して、波形歪による信号劣化を防ぐことにより、より高い透過性を実現する。併せて

、光受信器100は、制御回路113により、光入力パワーの変動、温度変化、経年劣化等に起因する出力データ特性のばらつきを監視し、該監視結果を基に、OA108a~108dにフィードバック制御をかける。これにより、常に最適な入力振幅が維持される。その結果、光信号品質の劣化が未然に防止される。

[0047] また、光受信器100による光コヒーレント伝送では、2つの偏波のIQ成分に対応する計4つの電気信号が、偏波受信器102、103とデジタル信号処理回路112とを結ぶ、異なる4つのレーンに分かれて伝送される。このため、特にアナログ部分のレーン間の特性にばらつきが生じ、このばらつきが振幅のばらつきに派生することが懸念される。各レーン間の振幅のばらつきは、伝送品質の劣化の要因となる。そこで、光受信器100は、全てのレーンに対し、各々、OA108a~108dを配設する。これにより、制御回路113は、同期確立後の振幅を制御する際、4つの各レーンに対して個別のフィードバック制御を施すことができる。したがって、制御回路113は、レーン間に生じる特性及び振幅のばらつきを軽減または解消することができる。その結果、エラーレートが低下し、信号品質が向上する。すなわち、光受信器100は、4つのレーンの入力振幅を個別に調整することで、レーン間のアナログ部分に生じるばらつきを無くし、後段のデジタル信号処理回路112の実行する波長分散補償や偏波モード分散補償における透過性の向上を可能とする。

[0048] 更に、光コヒーレント伝送では、フォトダイオードからADCまでのアナログ部分において、良好な線形性を保つことが重要である。図8は、実施例に係る光受信器100のOA108a~108dの利得特性の一例を示す図である。図8では、x軸には、各OA108a~108dに印加される電圧がOA制御電圧（単位はV）として規定されると共に、y軸には、各OA108a~108dから出力される電気信号の振幅値がOA出力振幅（単位はmVpp）として規定されている。図8に示す様に、OA出力振幅の値は、OA制御電圧の増加に伴って増加するが、その増加幅（傾き）はOA制御電圧の値

によって異なり、増加の過程において線形範囲と非線形範囲とが混在する。

[0049] 特に、振幅調整用の高速オペアンプは、出力レベルの範囲が予め決まっており、制御電圧の低い範囲（例えば、 $0 \sim 1.0 \text{ V}$ ）及び高い範囲（例えば、 1.8 V 以上）において、非線形な部分を有する。図8においては、OA制御電圧が V_1 以下の低い範囲に非線形範囲R1が存在する一方、OA制御電圧が V_2 以上の高い範囲にも非線形範囲R3が存在する。そして、OA制御電圧が $V_1 \sim V_2$ の間（約 $1.0 \sim 1.8 \text{ V}$ ）に、出力振幅の線形範囲R2（約 $200 \sim 700 \text{ mVpp}$ ）が存在している。したがって、光受信器100の高速ADC111a～111dにおいては、同期確立のために出力振幅値を高い値（例えば、 700 mVpp 以上）に設定すると、入力信号がクリップ（飽和）する可能性がある。反対に、最適化に際して出力振幅値を低い値（例えば、 200 mVpp 以下）に設定すると、量子化ノイズが増加し、信号品質が劣化するという問題が発生する。すなわち、振幅を上げ過ぎると波形が歪み、下げ過ぎるとノイズの影響を受け易く、周波数帯域が延びなくなる。

[0050] そこで、上記問題に対応するため、光受信器100は、同期確立後の振幅を制御する際、OA108a～108d等のアナログ部品の利得を考慮し、OA特性の良好な範囲（例えば、約 $200 \sim 700 \text{ mVpp}$ 、より好適には約 $300 \sim 500 \text{ mVpp}$ ）に出力振幅値を制限するフィードバック制御方式を採用のものとしてもよい。換言すれば、制御回路113は、同期確立後の信号疎通状態において、図8に示した線形範囲R2、及び高速ADC111a～111dの高いレンジ（最上位ビット（MSB: Most Significant Bit）側）を有効に活用する様に、フィードバック制御する。これにより、光受信器100は、アナログ部品の非線形範囲を使用しない様に、出力振幅値に制限をかけることができる。これにより、波形歪が抑制され、エラーレートが低下する。その結果、光信号品質が向上する。

[0051] また、光受信器100において、上述したフィードバック制御は、ファーム（Firm）処理によって実行される。このため、ファームウェアの制御負荷が増大し、受信器全体におけるファーム処理の量によっては、既存機能の劣

化といった問題が想定される。そこで、光受信器 100 の制御回路 113 は、光の出力特性の安定性に鑑み、同期確立後の振幅を制御する際、リアルタイムでの制御を行わず、所定時間（例えば、 $1 \sim 100 \mu s$ ）監視後に、監視結果に基づき一括してフィードバック制御を行う方式を採ることもできる。これにより、制御回路 113 によるファーム処理の量は減少する。その結果、光受信器 100 の処理負荷が低減される。

[0052] （変形例）

上述した実施例は、以下に説明する様な変形態様を採ることもできる。すなわち、上記実施例では、光受信器 100 は、OA108a $\sim$ 108d を、AGC107a $\sim$ 107d とは別体の独立した構成部分としたが、OA108a $\sim$ 108d の機能を AGC107a $\sim$ 107d に包含させるものとしてもよい。図 9 は、変形例に係る光受信器 100 の構成を示す図である。図 9 に示す様に、変形例に係る光受信器 100 の構成は、OA108a $\sim$ 108d を有さない点を除き、図 1 に示した光受信器 100 の構成と同様である。したがって、共通する構成要素には、同一の参照符号を用いると共に、その詳細な説明は省略する。AGC107a $\sim$ 107d は、TIA106a $\sim$ 106d から入力された電気信号 E5 $\sim$ E8 を、予め設定された振幅値に制御すると共に、電気信号 E5 $\sim$ E8 の振幅を調整し、調整後の電気信号 E9 $\sim$ E12 を、後段のコンデンサ 109a $\sim$ 109d にそれぞれ出力する。電気信号 E5 $\sim$ E8 の振幅は、フィードバック制御信号 F2 に基づくフィードバック制御により調整される。

[0053] 上記実施例では、上述したフィードバック制御は、光受信器 100 が振幅調整用の OA108a $\sim$ 108d を 4 本の各レーンに設けることで実施されることから、アナログ回路が増加し、これに伴い、実装面積も増大する。そこで、上記変形例では、光受信器 100 は、上述したフィードバック制御において、OA108a $\sim$ 108d ではなく、AGC107a $\sim$ 107d により、OA108a $\sim$ 108d と同様の振幅調整を行う。これにより、回路規模が縮小され、実装面積も減少する。その結果、光受信器 100 の小型化が

可能となる。また、消費電力の節減が可能となる。

[0054] なお、上記説明では、方式の異なるフィードバック制御について個別に説明した。しかしながら、1台の光受信器100が、上述した複数のフィードバック制御の機能を併せもつものとしてもよい。また、併有する方式の数についても、2つに限らず、3つ以上の組合せ等、任意の形態を採ることが可能である。更には、変形例に係る光受信器100に対して、上述した各種フィードバック制御方式を適用することも勿論可能である。例えば、光受信器100は、AD変換後のRMS値に基づくフィードバック制御の機能を、並列する4つのレーンに個別に適用するものとしてもよい。また、光受信器100は、エラー数に基づくフィードバック制御と、所定時間監視後の一括したフィードバック制御とを組み合わせてもよい。更に、変形例に係る光受信器100が、出力信号の振幅値を線形範囲内に制限する方式のフィードバック制御を行うものとしてもよい。

符号の説明

- [0055] 100 光受信器
101 偏波分離器
102 X偏波受信器
102a 光90度ハイブリッド器
102b、102c バランス型フォトダイオード
103 Y偏波受信器
103a 光90度ハイブリッド器
103b、103c バランス型フォトダイオード
104 LD
105 偏波分離器
106a～106d TIA
107a～107d AGC
108a～108d OA
109a～109d コンデンサ

- 1 1 0 a ~ 1 1 0 d オフセット調整器
- 1 1 1 a ~ 1 1 1 d 高速 A D C
- 1 1 2 デジタル信号処理回路
- 1 1 3 制御回路
- 2 0 0 C D R 回路
- 2 0 1 バッファ
- 2 0 2 P L L 回路
- 2 0 2 a 位相検出器（ミキサ）
- 2 0 2 b L P F
- 2 0 2 c V C O
- 2 0 2 d セレクタ
- 2 0 3、2 0 4、2 0 5、2 0 6 データ復号回路（D E C）
- 2 0 3 a バッファ
- 2 0 3 b 4 位相サンプラ
- 2 0 3 c 位相シフタ
- 2 0 3 d - 1、2 0 3 d - 2、2 0 3 d - 3、2 0 3 d - 4 高速 A D C
- 2 0 3 e A D C サンプリングクロック選択回路
- 2 0 3 f F E C フレーム同期検出回路
- 2 0 3 g デジタル信号処理回路
- D 1 ~ D 4、D 6 ~ D 1 0 電気信号（デジタル信号）
- D 5 情報信号（デジタル信号）
- E 1 ~ E 2 8 電気信号（アナログ信号）
- F 1、F 2 フィードバック制御信号
- P 1 ~ P 1 4 光信号
- R 1、R 3 O A 出力振幅の非線形範囲
- R 2 O A 出力振幅の線形範囲
- V₁ 線形範囲の開始する O A 制御電圧
- V₂ 線形範囲の終了する O A 制御電圧

V_{IH} 、 V_{IL} デジタル信号処理回路への入力電圧

V_{op} LPFからの出力電圧

X1 X I 入力信号

X2 X Q 入力信号

X3 X I 出力信号

X4 X Q 出力信号

Y1 Y I 入力信号

Y2 Y Q 入力信号

Y3 Y I 出力信号

Y4 Y Q 出力信号

Z1～Z4 データ変化点

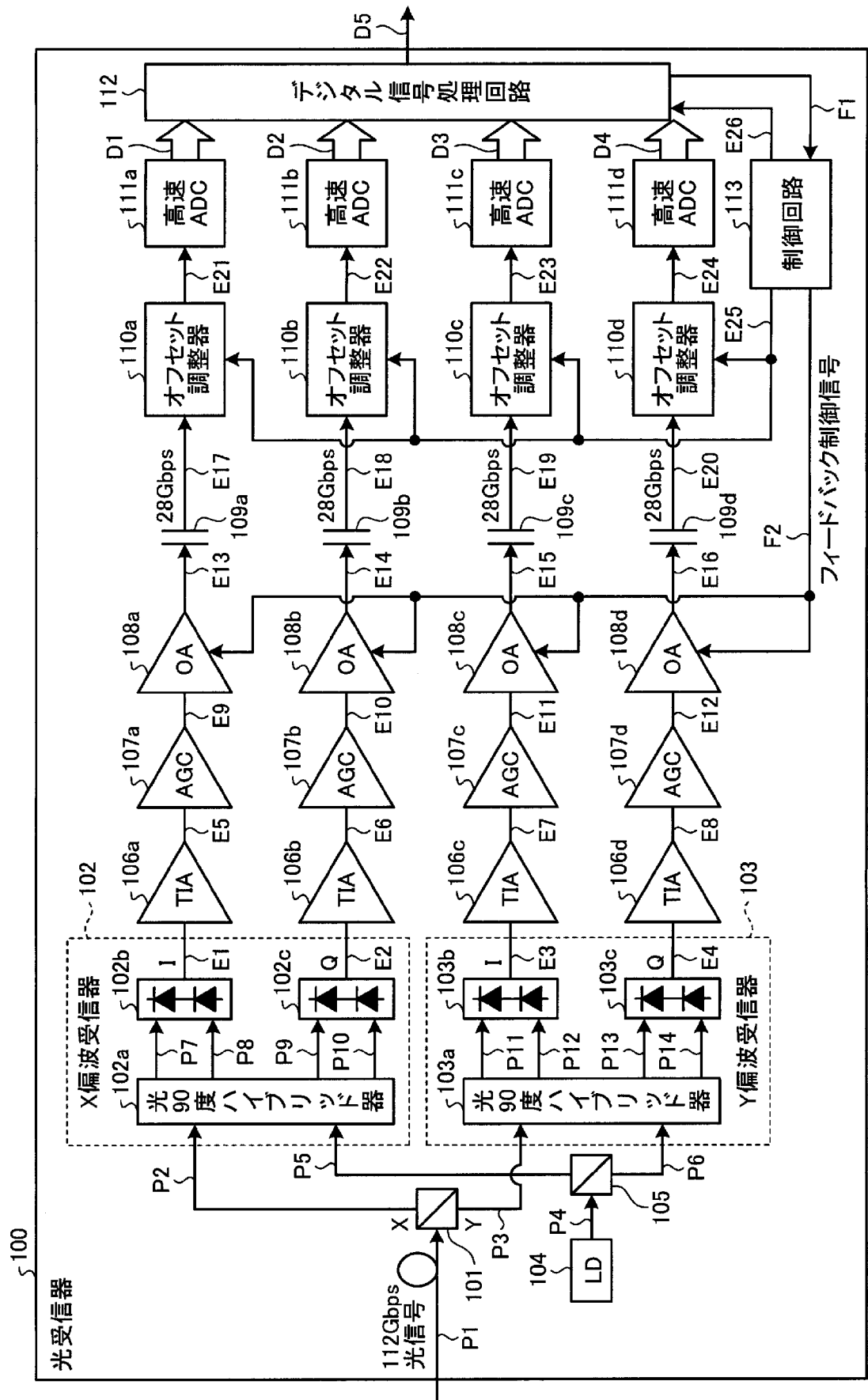
Z5 データ変化点の中点

請求の範囲

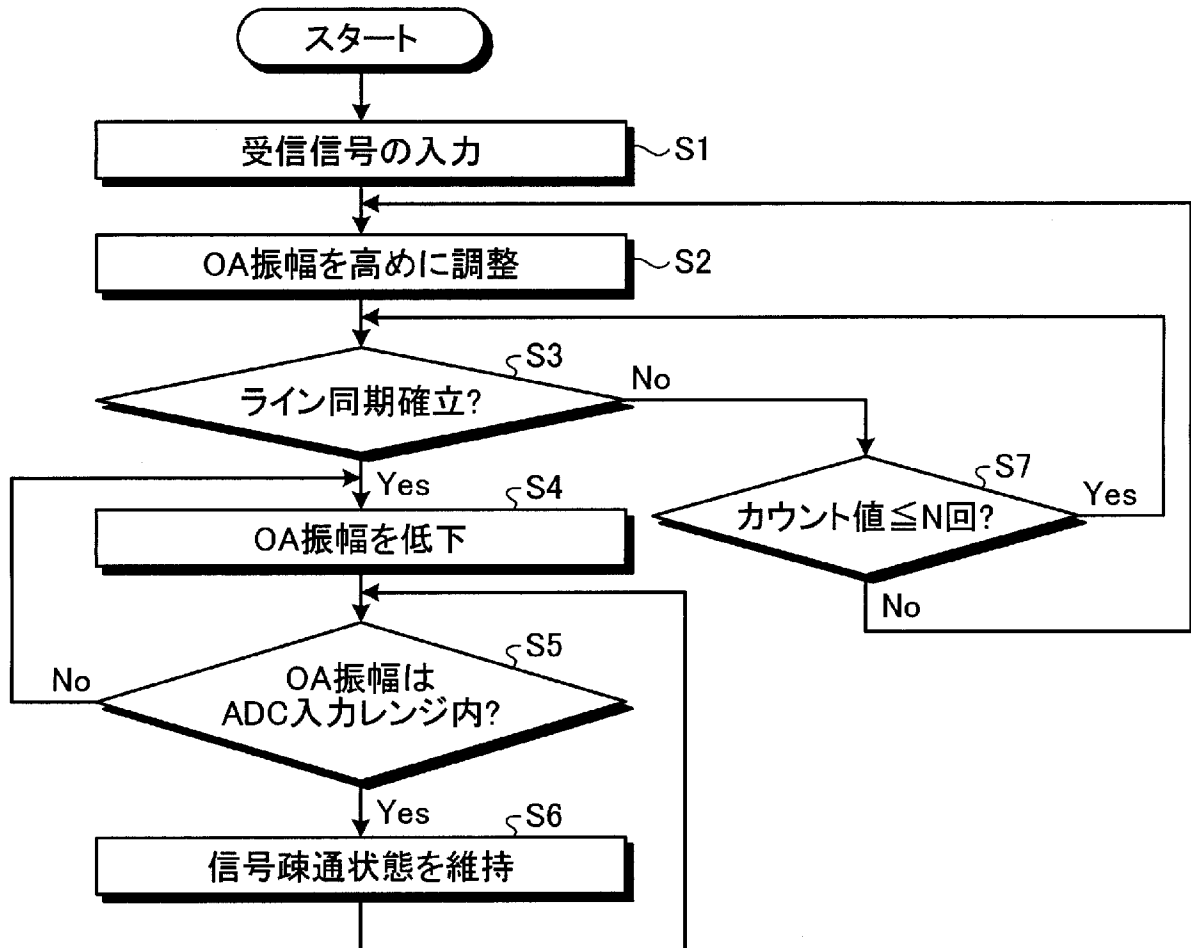
- [請求項1] コヒーレント光を受信する光受信器において、
 入力信号の振幅を調整して出力する振幅調整回路と、
 前記振幅調整回路から出力されたアナログ信号を用いて生成されたデジタル信号を入力すると共に、該デジタル信号からクロック成分を抽出し、該クロック成分とデータ成分との同期を確立した後、前記デジタル信号から前記データ成分を抽出及び処理する信号処理回路と、
 前記デジタル信号による同期の確立前は、前記アナログ信号の振幅を第1の振幅に設定し、前記同期の確立後は、該設定後の振幅を、前記第1の振幅より小さい第2の振幅に変更する制御回路と
 を有することを特徴とする光受信器。
- [請求項2] 前記第1の振幅は、前記信号処理回路が、前記デジタル信号を用いて、前記クロック成分と前記データ成分との間に同期を確立可能な振幅値以上の振幅であることを特徴とする請求項1に記載の光受信器。
- [請求項3] 前記第2の振幅は、前記信号処理回路が、前記デジタル信号から前記データ成分を抽出可能な範囲内の振幅であることを特徴とする請求項1に記載の光受信器。
- [請求項4] 前記制御回路は、前記同期の確立後、前記第2の振幅を、前記振幅調整回路に印加される制御電圧に対する出力振幅の利得特性において線形を有する範囲内の振幅に制限することを特徴とする請求項1に記載の光受信器。
- [請求項5] コヒーレント光を受信する光受信器が、
 入力信号の振幅を調整して出力し、
 出力されたアナログ信号を用いて生成されたデジタル信号を入力すると共に、該デジタル信号からクロック成分を抽出し、該クロック成分とデータ成分との同期を確立した後、前記デジタル信号から前記データ成分を抽出及び処理し、
 前記デジタル信号による同期の確立前は、前記アナログ信号の振幅

を第 1 の振幅に設定し、前記同期の確立後は、該設定後の振幅を、前記第 1 の振幅より小さい第 2 の振幅に変更することを特徴とする光受信方法。

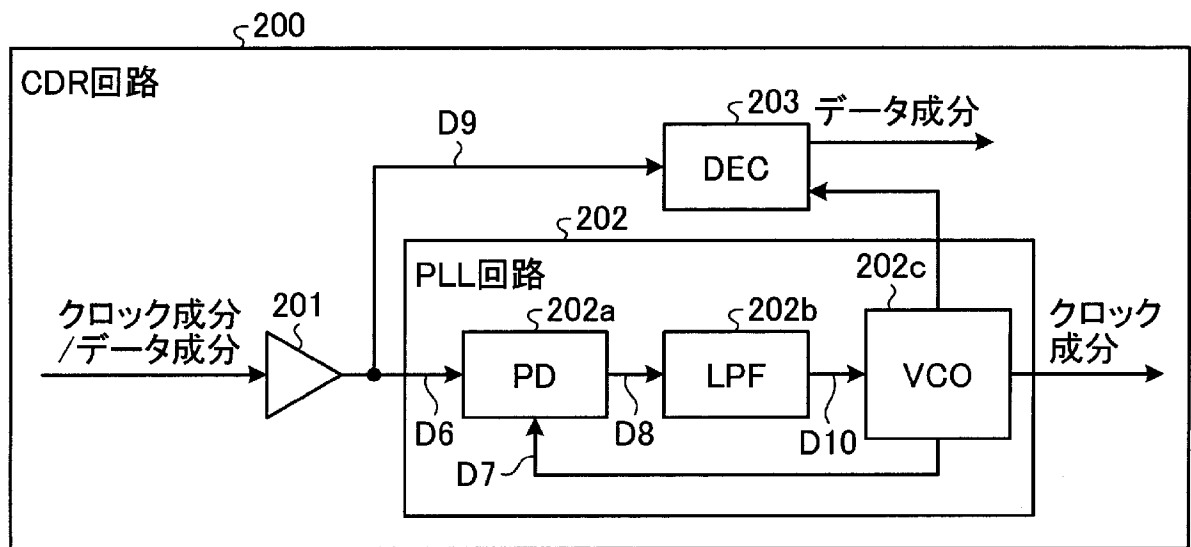
[図1]



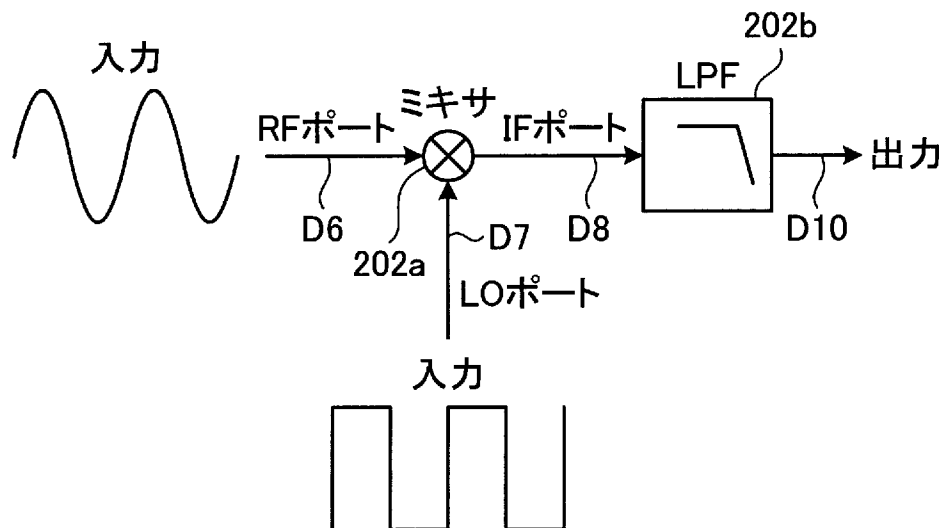
[図2]



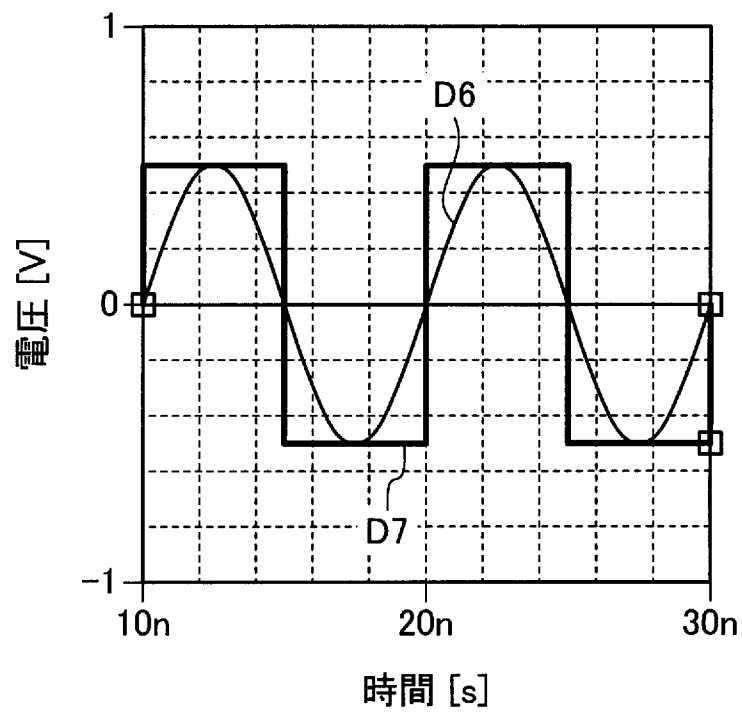
[図3]



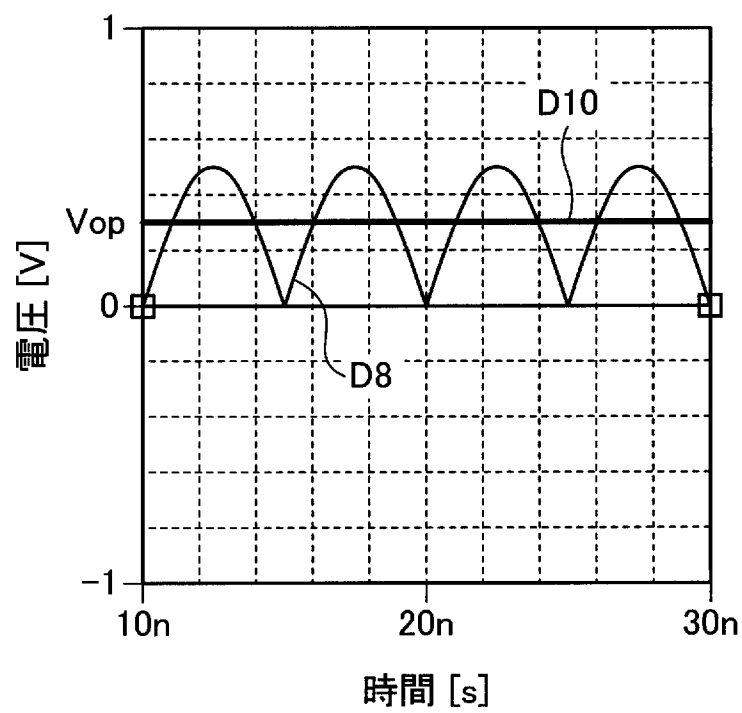
[図4]



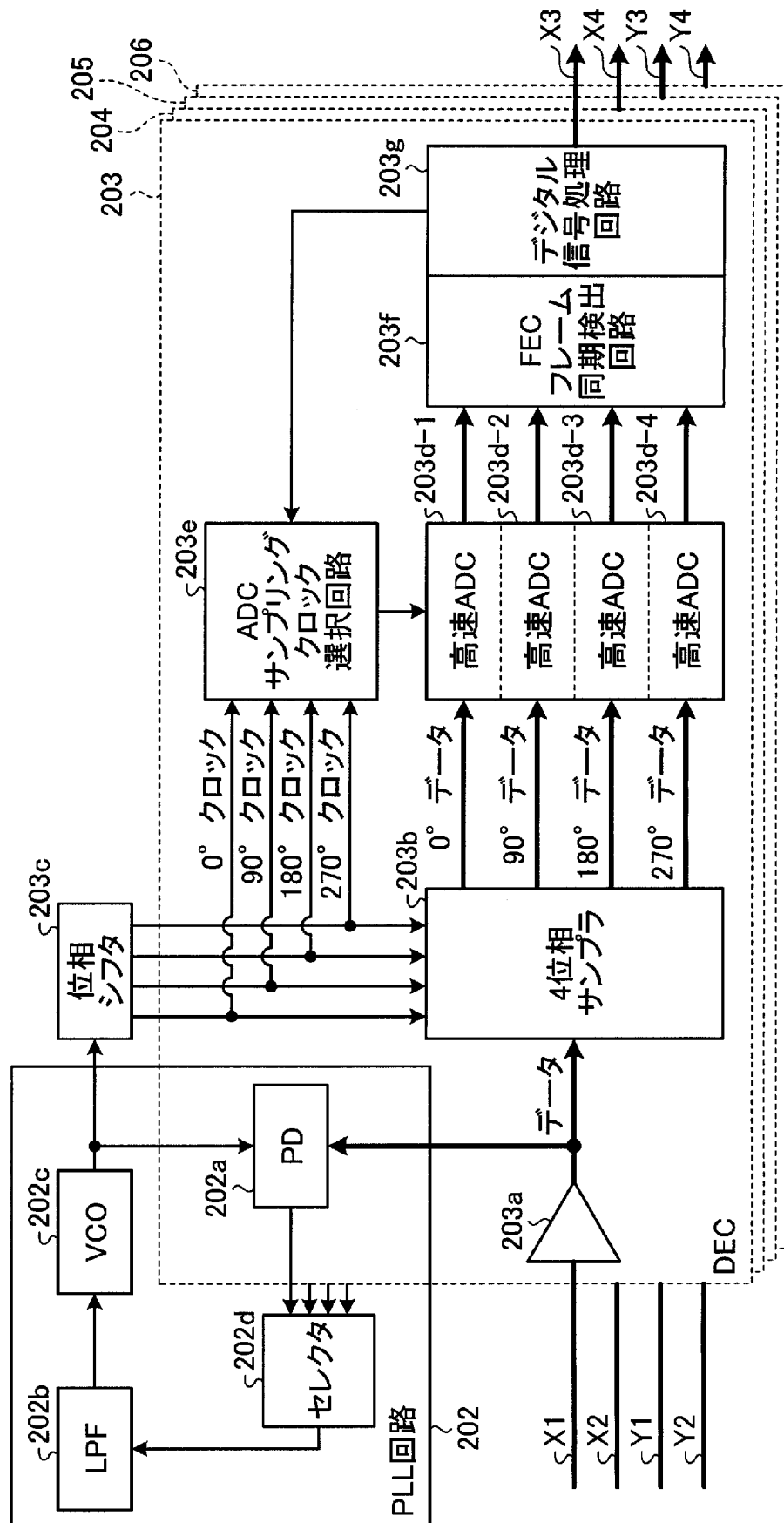
[図5A]



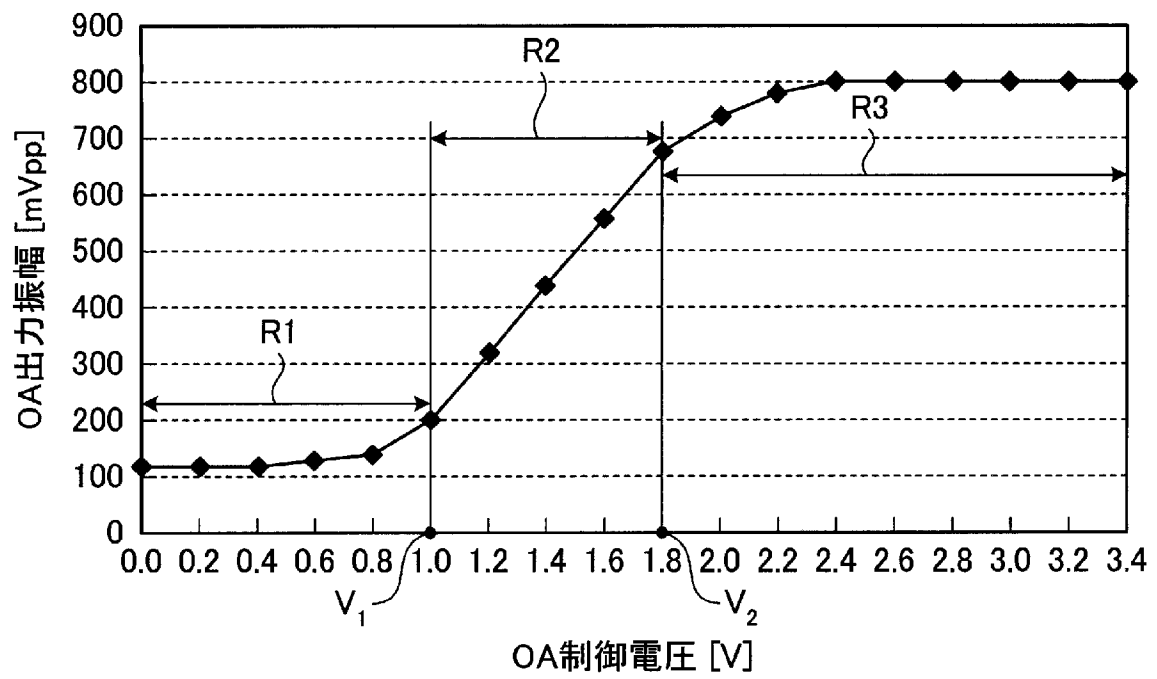
[図5B]



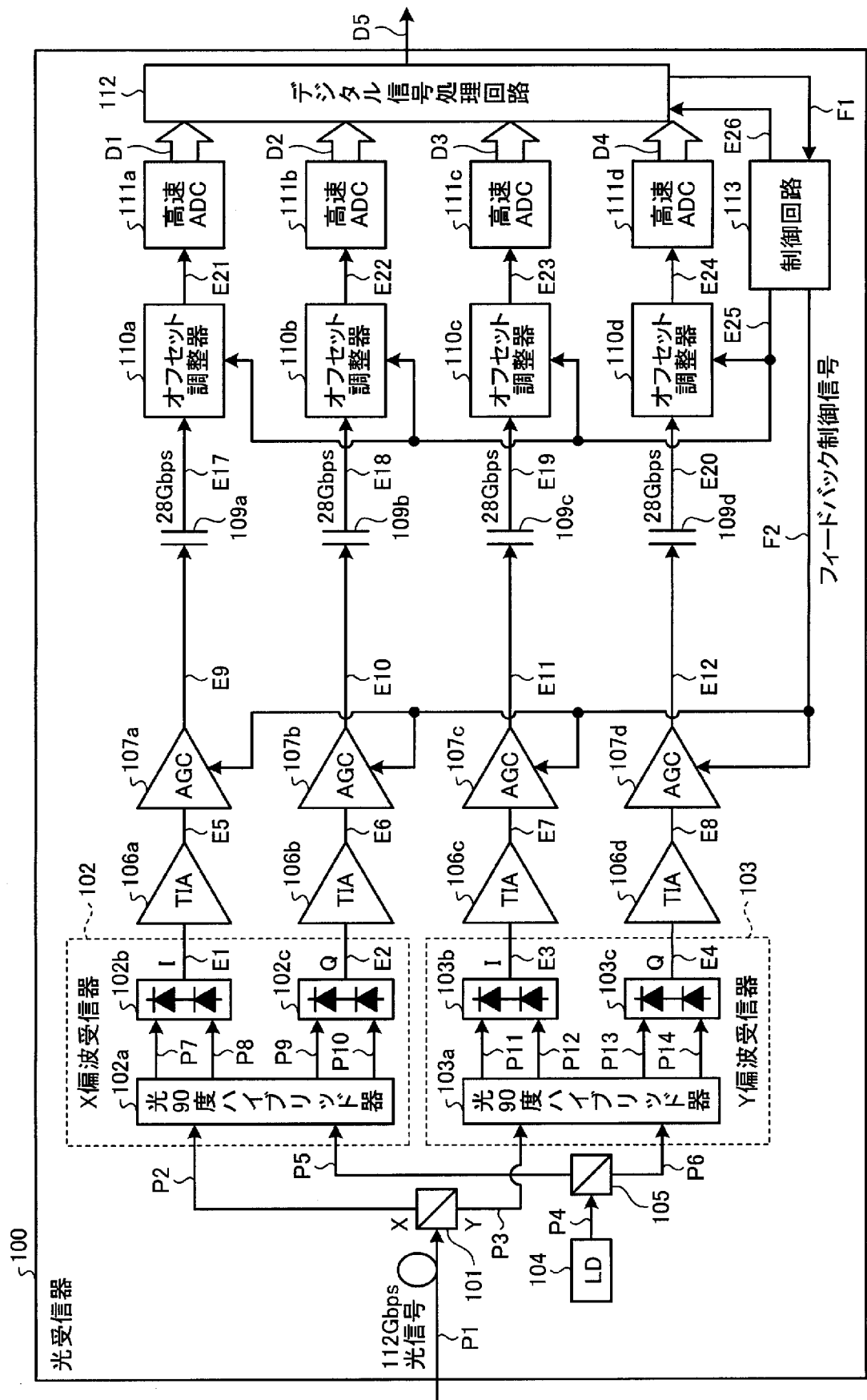
[図6]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/054459

A. CLASSIFICATION OF SUBJECT MATTER

H04B10/04(2006.01)i, H04B10/06(2006.01)i, H04B10/14(2006.01)i, H04B10/142(2006.01)i, H04B10/152(2006.01)i, H04B10/26(2006.01)i, H04B10/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B10/04, H04B10/06, H04B10/14, H04B10/142, H04B10/152, H04B10/26, H04B10/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-80665 A (NEC Corp.), 08 April 2010 (08.04.2010), paragraphs [0009] to [0014]; fig. 1 (Family: none)	1-5
A	JP 2008-278249 A (Fujitsu Ltd.), 13 November 2008 (13.11.2008), paragraphs [0020] to [0022], [0029] to [0032]; fig. 1, 4 to 5 & US 2008/0267638 A1 & EP 1986352 A2 & CN 101296042 A	1-5
A	WO 2011/027895 A1 (The Furukawa Electric Co., Ltd.), 10 March 2011 (10.03.2011), paragraphs [0172] to [0182]; fig. 20 (Family: none)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
16 March, 2012 (16.03.12)

Date of mailing of the international search report
27 March, 2012 (27.03.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/054459

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-35551 A (Fujitsu Ltd.), 17 February 2011 (17.02.2011), paragraphs [0004] to [0013], [0025] to [0047]; fig. 1 to 5 & US 2011/0026940 A1	1-5

A. 発明の属する分野の分類 (国際特許分類 (I P C))			
Int.Cl. H04B10/04(2006.01)i, H04B10/06(2006.01)i, H04B10/14(2006.01)i, H04B10/142(2006.01)i, H04B10/152(2006.01)i, H04B10/26(2006.01)i, H04B10/28(2006.01)i			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (I P C))			
Int.Cl. H04B10/04, H04B10/06, H04B10/14, H04B10/142, H04B10/152, H04B10/26, H04B10/28			
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 2 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 2 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 2 年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2010-80665 A (日本電気株式会社) 2010.04.08, 段落【0009】 - 【0014】, 図 1 (ファミリーなし)	1-5	
A	JP 2008-278249 A (富士通株式会社) 2008.11.13, 段落【0020】 - 【0022】, 【0029】 - 【0032】, 図 1, 4-5 & US 2008/0267638 A1 & EP 1986352 A2 & CN 101296042 A	1-5	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 1 6 . 0 3 . 2 0 1 2		国際調査報告の発送日 2 7 . 0 3 . 2 0 1 2	
国際調査機関の名称及びあて先 日本国特許庁 (I S A / J P) 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官 (権限のある職員) 後澤 瑞征	5 J 4 5 4 0
		電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 3 4	

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/027895 A1 (古河電気工業株式会社) 2011.03.10, 段落[0172]-[0182], 図 20 (ファミリーなし)	1-5
A	JP 2011-35551 A (富士通株式会社) 2011.02.17, 段落【0004】 - 【0013】, 【0025】 - 【0047】, 図 1-5 & US 2011/0026940 A1	1-5