



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 696 29 549 T2** 2004.06.17

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 0 804 789 B1**

(21) Deutsches Aktenzeichen: **696 29 549.0**

(86) PCT-Aktenzeichen: **PCT/IB96/01211**

(96) Europäisches Aktenzeichen: **96 935 245.9**

(87) PCT-Veröffentlichungs-Nr.: **WO 97/019445**

(86) PCT-Anmeldetag: **12.11.1996**

(87) Veröffentlichungstag

der PCT-Anmeldung: **29.05.1997**

(97) Erstveröffentlichung durch das EPA: **05.11.1997**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **20.08.2003**

(47) Veröffentlichungstag im Patentblatt: **17.06.2004**

(51) Int Cl.7: **G11B 5/02**

G11B 5/09, H03F 3/45

(30) Unionspriorität:

95203187 21.11.1995 EP

(73) Patentinhaber:

**Koninklijke Philips Electronics N.V., Eindhoven,
NL**

(74) Vertreter:

Volmer, G., Dipl.-Ing., Pat.-Anw., 52066 Aachen

(84) Benannte Vertragsstaaten:

DE, FR, GB, IT

(72) Erfinder:

**RAMALHO, Nuno, Joao, NL-5656 AA Eindhoven,
NL; DESBONNETS, Bernard, Eric, F-14000 Caen,
FR**

(54) Bezeichnung: **ANORDNUNG MIT EINEM MAGNETSCHREIBKOPF UND SCHREIBVERSTÄRKER MIT KAPAZITIV-
VER, VORWÄRTSGEKOPPELTER KOMPENSATION**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die Erfindung betrifft eine Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger, mit einem Schreibkopf zum Aufzeichnen von Information auf dem Aufzeichnungsträger, und einem Schreibverstärker mit:

einer ersten Signalklemme und einer zweiten Signalklemme zum Empfangen entgegengesetzter Signale, die für das Informationssignal repräsentativ sind;

einer ersten Schreibklemme und einer zweiten Schreibklemme, die mit dem Schreibkopf gekoppelt sind, um den Schreibkopf in Reaktion auf das Informationssignal anzusteuern;

einer ersten Speiseklemme und einer zweiten Speiseklemme zum Anschließen einer Speisespannung für den Schreibverstärker;

einem ersten Stromspiegel mit einer ersten Stromeingangsklemme, einer mit der ersten Schreibklemme gekoppelten ersten Stromausgangsklemme und einer mit der ersten Speiseklemme verbundenen ersten gemeinsamen Stromklemme;

einen zweiten Stromspiegel mit einer zweiten Stromeingangsklemme, einer mit der zweiten Schreibklemme gekoppelten zweiten Stromausgangsklemme und einer mit der ersten Speiseklemme verbundenen zweiten gemeinsamen Stromklemme und

Stromschaltmitteln, um für einen ersten Wert des Informationssignals einen Stromfluss über einen ersten Strompfad zwischen der ersten Stromausgangsklemme und der zweiten Speiseklemme über die erste Schreibklemme und die zweite Schreibklemme zu ermöglichen und um für einen zweiten Wert des Informationssignals einen Stromfluss über einen zweiten Strompfad zwischen der zweiten Stromausgangsklemme und der zweiten Speiseklemme über die zweite Schreibklemme und die erste Schreibklemme zu ermöglichen,

[0002] Die Erfindung betrifft auch einen Schreibverstärker zur Verwendung in einer derartigen Anordnung.

[0003] Eine derartige Anordnung und ein derartiger Schreibverstärker sind aus dem US-Patent Nr. 5.282.094, **Fig. 1**, bekannt. Schreibverstärker mit induktiven Schreibköpfen werden unter anderem in Festplattenlaufwerken für die Speicherung digitaler Informationssignale verwendet, wobei die Polarität des durch den Schreibkopf fließenden Schreibstroms in Reaktion auf das Bitmuster des Informationssignals umgekehrt wird. Es gibt einen konstanten Trend, die Speicherkapazität von Festplattenlaufwerken zu vergrößern. Um die zum Speichern der zunehmenden Datenmenge notwendige Zeit zu minimieren, besteht eine ständige Tendenz hinsichtlich der Beschleunigung der Datenübertragung durch schrittweises Erhöhen der Bitrate. Dies erfordert eine zunehmend schnellere Polaritätsumkehr des Schreibstroms. Ein Problem, das dann auftritt, ist,

dass der Schreibstrom nicht mehr nur durch den Schreibkopf fließen wird, sondern auch durch an der ersten und der zweiten Schreibklemme vorhandene parasitäre Kapazitäten. Diese parasitären Kapazitäten werden durch innere Kapazitäten des Schreibverstärkers, die parasitäre Kapazität am Schreibkopf selbst und Verdrahtungskapazitäten der den Schreibkopf an die erste und die zweite Schreibklemme des Schreibverstärkers anschließenden Drähte verursacht. Der durch den Schreibkopf fließende Schreibstrom wird bei hohen Bitraten gestört, wodurch das Aufzeichnen auf dem Informationsträger ungenau wird.

[0004] Der Erfindung liegt als Aufgabe zugrunde, die Genauigkeit der Informationsspeicherung bei hohen Bitraten zu verbessern. Zur Lösung dieser Aufgabe ist erfindungsgemäß die Anordnung der eingangs erwähnten Art dadurch gekennzeichnet, dass der Schreibverstärker weiter zumindest eines der folgenden umfasst:

erste Kompensationsmittel mit einem ersten Vorwärtsregelungskondensator, der zwischen der ersten Stromeingangsklemme und einer aus der ersten Signalklemme und der zweiten Signalklemme ausgewählten Signalklemme eingefügt ist, um der ersten Stromeingangsklemme in Reaktion auf das Informationssignal einen kapazitiven Strom mit einer Richtung, die der Richtung des Stromflusses in dem ersten Strompfad entspricht, hinzuzufügen, und

zweite Kompensationsmittel mit einem zweiten Vorwärtsregelungskondensator, der zwischen der zweiten Stromeingangsklemme und der anderen aus der ersten Signalklemme und der zweiten Signalklemme ausgewählten Signalklemme eingefügt ist, um der zweiten Stromeingangsklemme in Reaktion auf das Informationssignal einen kapazitiven Strom mit einer Richtung, die der Richtung des Stromflusses in dem zweiten Strompfad entspricht, hinzuzufügen.

[0005] Während Signalübergängen führen die ersten und zweiten Kompensationsmittel über die Stromspiegel den Schreibklemmen kapazitive Ladung zu. Diese zusätzlichen kapazitiven Ströme helfen mit, die kapazitiven Ströme, die in die parasitären Kapazitäten fließen, zu vergrößern und so die Anstiegsrate im Schreibkopf zu verbessern. Da die Kompensation auf Vorwärtsregelung beruht, führt Überkompensation nur zu Überschwingen, aber nicht zu Instabilität.

[0006] Die internationale Veröffentlichung WO 95/35563 offenbart einen gleichartig konfigurierten Schreibverstärker, der einen ersten Rückführungskompensationskondensator, der zwischen der ersten Stromeingangsklemme und der zweiten Stromausgangsklemme eingefügt ist, und einen zweiten Rückführungskompensationskondensator, der zwischen der zweiten Stromeingangsklemme und der ersten Stromausgangsklemme eingefügt ist, verwendet.

[0007] Erfindungsgemäß kann eine Vorwärtsregelungskompensation mit einer Ausführungsform erhalten werden, die dadurch gekennzeichnet ist, dass der

erste Vorwärtsregelungskondensator zwischen der ersten Stromeingangsklemme und der zweiten Signalklemme und der zweite Vorwärtsregelungskondensator zwischen der zweiten Stromeingangsklemme und der ersten Signalklemme eingefügt ist. Für einen optimalen Effekt werden die Kondensatoren vorzugsweise paarweise verwendet, d. h. der erste zusammen mit dem zweiten, um die Symmetrie der Anordnung nicht zu stören.

[0008] Bei der bekannten Anordnung wird Polaritätsumkehr des durch den Schreibkopf fließenden Stroms mit Stromschaltmitteln erreicht, die eine niederohmige Verbindung zwischen einer der Schreibklemmen und der zweiten Speiseklemme herstellen. Die andere Schreibklemme wird dann mit der hochohmige Stromausgangsklemme des ersten oder des zweiten Stromspiegels verbunden. Infolgedessen hat die Gleichtaktspannung am Schreibkopf keinen festen Wert und hängt von der Anzahl Einsen oder Nullen des vorhergehenden Bitmusters des Informationssignals ab. Folglich kann die folgende Bitänderung kurz vor der Änderung durch die Gleichtaktspannung beeinflusst werden, was zu einer bitmusterabhängigen Signalstörung führen kann. Außerdem kann die schwankende Gleichtaktspannung Nebensprechen zu anderen empfindlichen Schaltungen erzeugen. Diese Probleme begrenzen die Bitrate des aufzuzeichnenden Informationssignals. Eine Ausführungsform der Erfindung mit einem Schreibverstärker, dessen Struktur ihn für hohe Bitraten besser geeignet macht, ist dadurch gekennzeichnet, dass die Stromschaltmittel umfassen:

einen dritten Stromspiegel mit einer dritten Stromeingangsklemme, einer mit der ersten Schreibklemme gekoppelten dritten Stromausgangsklemme und einer mit der zweiten Speiseklemme verbundenen dritten gemeinsamen Stromklemme;

einen vierten Stromspiegel mit einer vierten Stromeingangsklemme, einer mit der zweiten Schreibklemme gekoppelten vierten Stromausgangsklemme und einer mit der zweiten Speiseklemme verbundenen vierten gemeinsamen Stromklemme;

eine zwischen der ersten Stromeingangsklemme und der vierten Stromeingangsklemme angeschlossene erste schaltbare Stromquelle zum Liefern eines ersten Stroms für einen ersten Wert des Informationssignals;

eine zwischen der zweiten Stromeingangsklemme und der dritten Stromeingangsklemme angeschlossene zweite schaltbare Stromquelle zum Liefern eines zweiten Stroms für den zweiten Wert des Informationssignals.

[0009] Der Schreibkopf ist jetzt zwischen die hochohmigen Ausgänge von vier Stromspiegeln geschaltet, von denen jeweils zwei mit Hilfe der schaltbaren Stromquellen eingeschaltet werden. Wenn die erste schaltbare Stromquelle leitet, fließt über den ersten und den vierten Stromspiegel ein Strom durch den Schreibkopf von der ersten Speiseklemme zur zwei-

ten Speiseklemme. Wenn die zweite schaltbare Stromquelle leitet, fließt über den zweiten und den dritten Stromspiegel ein entgegengesetzter Strom durch den Schreibkopf von der ersten Speiseklemme zur zweiten Speiseklemme. Da der Schreibkopf zwischen die hochohmigen Stromausgangsklemmen der vier Stromspiegel geschaltet ist, kann die Gleichtaktspannung erforderlichenfalls durch zusätzliche Maßnahmen fixiert werden, vorzugsweise bei der halben Speisespannung, und vom Bitmuster unabhängig gemacht werden. Die Stromspiegel sättigen dann nur während der Spitzen der Schreibkopfspannung und es werden keine Klemmschaltungen benötigt, um Übersättigung der Ausgangstransistoren des Schreibverstärkers zu verhindern.

[0010] Auf Wunsch können der dritte und der vierte Stromspiegel auch zur Vorwärtsregelung, wobei die parasitären Kapazitäten kompensiert werden, verwendet werden, für welchen Zweck die erfindungsgemäße Anordnung weiter dadurch gekennzeichnet ist, dass der Schreibverstärker weiter zumindest entweder einen zwischen der dritten Stromeingangsklemme und der zweiten Signalklemme eingefügten dritten Vorwärtsregelungskondensator oder einen zwischen der vierten Stromeingangsklemme und der ersten Signalklemme eingefügten vierten Vorwärtsregelungskondensator umfasst.

[0011] Die vier Vorwärtsregelungskondensatoren müssen durch das Informationssignal an den ersten und zweiten Signalklemmen angesteuert werden. Zum Verringern der kapazitiven Last der Informationssignalquelle ist eine Ausführungsform der erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst: erste, zweite, dritte und vierte Treibertransistoren eines ersten Leitungstyps, von denen jeder eine Steuerelektrode, eine erste Hauptelektrode und eine zweite Hauptelektrode hat, wobei die Steuerelektroden des ersten und zweiten Transistors mit der ersten Signalklemme gekoppelt sind und die Steuerelektroden des dritten und vierten Transistors mit der zweiten Signalklemme gekoppelt sind;

fünfte, sechste, siebte und achte Transistoren eines zweiten Leitungstyps, von denen jeder eine Steuerelektrode, eine erste Hauptelektrode und eine zweite Hauptelektrode hat;

eine erste und eine zweite Eingangsruhestromquelle, wobei die Steuerelektroden des fünften und sechsten Transistors und die zweite Hauptelektrode des fünften Transistors über die erste Eingangsruhestromquelle mit der zweiten Speiseklemme gekoppelt sind und die Steuerelektroden des siebten und achten Transistors und die zweite Hauptelektrode des achten Transistors über die zweite Eingangsruhestromquelle mit der zweiten Speiseklemme gekoppelt sind; erste, zweite, dritte und vierte Koppelwiderstände zum Koppeln der ersten Hauptelektrode des ersten Transistors mit der ersten Hauptelektrode des fünften Transistors, der ersten Hauptelektrode des zweiten Transistors mit der ersten Hauptelektrode des sech-

ten Transistors, der ersten Hauptelektrode des dritten Transistors mit der ersten Hauptelektrode des siebten Transistors bzw. der ersten Hauptelektrode des vierten Transistors mit der ersten Hauptelektrode des achten Transistors;

einen ersten Kondensator, der die erste Hauptelektrode des zweiten Transistors mit der ersten Hauptelektrode des siebten Transistors koppelt und einen zweiten Kondensator, der die erste Hauptelektrode des dritten Transistors mit der ersten Hauptelektrode des sechsten Transistors koppelt;

wobei die zweiten Hauptelektroden des ersten und vierten Transistors mit der ersten Speiseklemme gekoppelt sind und die zweiten Hauptelektroden des zweiten, dritten, sechsten und siebten Transistors mit der ersten Stromeingangsklemme, der zweiten Stromeingangsklemme, der dritten Stromeingangsklemme bzw. der vierten Stromeingangsklemme gekoppelt sind.

[0012] Diese Anordnung speichert das Informationssignal zwischen, ist vollständig symmetrisch und nutzt nur zwei Vorwärtsregelungskondensatoren statt vier.

[0013] Die vier Stromspiegel können von einer geeigneten Art sein. Für einen maximalen Hub des Schreibverstärkers ist eine bevorzugte Ausführungsform der erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass der dritte Stromspiegel und der vierte Stromspiegel je einen als Diode geschalteten Eingangstransistor eines ersten Leitungstyps umfassen, mit einer Steuerelektrode und einer zweiten Hauptelektrode, die mit der dritten bzw. der vierten Stromeingangsklemme verbunden sind, und mit einer ersten mit der zweiten Speiseklemme gekoppelten Hauptelektrode, sowie einen Ausgangstransistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors verbunden ist, einer mit der zweiten Speiseklemme gekoppelten ersten Hauptelektrode und einer mit der dritten und der vierten Stromausgangsklemme verbundenen zweiten Hauptelektrode, und dass

der erste Stromspiegel und der zweite Stromspiegel je einen als Diode geschalteten Eingangstransistor eines zweiten Leitungstyps umfassen, mit einer Steuerelektrode und einer zweiten Hauptelektrode, die mit der ersten bzw. der zweiten Stromeingangsklemme verbunden sind, und mit einer ersten Hauptelektrode, die mit der ersten Speiseklemme gekoppelt ist, und einen Ausgangstransistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors verbunden ist, einer mit der ersten Speiseklemme gekoppelten ersten Hauptelektrode und einer mit der ersten und der zweiten Stromausgangsklemme verbundenen zweiten Hauptelektrode.

[0014] So ausgeführte Stromspiegel erzeugen einen minimalen Spannungsverlust und lassen einen Ausgangshub bis nahezu der Speisespannung zu. Außerdem haben sie grundsätzlich einen einzelnen

Pol in der Stromübertragungsfunktion, so dass kein zusätzliches Nachschwingen (Ringing) der Signalform erzeugt wird. Nachschwingen kann zu Intersymbolstörung führen.

[0015] Es sei bemerkt, dass die Transistoren Bipolartransistoren oder unipolare MOS-Transistoren sein können. Die Steuerelektrode, die erste Hauptelektrode und die zweite Hauptelektrode entsprechen für einen Bipolartransistor der Basis, dem Emitter bzw. dem Kollektor und für einen Unipolartransistor dem Gate, der Source bzw. der Drain.

[0016] Diese Ausführungsform kann weiter dadurch gekennzeichnet sein, dass die ersten Hauptelektroden der Eingangstransistoren und Ausgangstransistoren des ersten und des zweiten Stromspiegels über Widerstände mit der ersten Speiseklemme verbunden sind und die ersten Hauptelektroden der Eingangstransistoren und Ausgangstransistoren des dritten und des vierten Stromspiegels über Widerstände mit der zweiten Speiseklemme verbunden sind.

[0017] Die Widerstände sorgen für eine bessere Abstimmung zwischen den Stromspiegeltransistoren und verbessern die Temperaturstabilität.

[0018] Eine erste Ausführungsform einer erfindungsgemäßen Anordnung mit Gleichtaktsteuerung ist dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst:

einen zwischen die erste Schreibklemme und einen ersten Knoten geschalteten ersten Widerstand, einen zwischen den ersten Knoten und die zweite Schreibklemme geschalteten zweiten Widerstand, einen zwischen die erste Speiseklemme und den ersten Knoten geschalteten dritten Widerstand und einen zwischen die zweite Speiseklemme und den ersten Knoten geschalteten vierten Widerstand.

[0019] Der erste und der zweite Widerstand sind quer zum Schreibkopf in Reihe geschaltet und bilden auch Dämpfungswiderstände für den Schreibkopf. Die Gleichtaktspannung am Schreibkopf ist gleich der Spannung am ersten Knoten, der den Mittenabgriff des ersten und des zweiten Widerstandes bildet, und wird mit Hilfe eines einfachen Spannungsteilers, der quer zur Stromversorgung angeordnet ist und den dritten und den vierten Widerstand umfasst, fixiert. Die Fixierung der Gleichtaktspannung wird besser, wenn die Impedanz des Spannungsteilers verkleinert wird. Angesichts der zunehmenden Verlustleistung in dem Spannungsteiler sollte eine zu niedrige Impedanz vermieden werden.

[0020] Um die Verlustleistung zu verringern, ist eine zweite Ausführungsform der Anordnung mit Gleichtaktsteuerung gemäß der Erfindung dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst: einen zwischen die erste Schreibklemme und einen ersten Knoten geschalteten ersten Widerstand, einen zwischen den ersten Knoten und die zweite Schreibklemme geschalteten zweiten Widerstand, einen ersten Transistor eines ersten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten ver-

bundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen zweiten Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors verbunden ist, einer ersten Hauptelektrode und einer mit der Steuerelektrode des zweiten Transistors verbundenen zweiten Hauptelektrode, einen zwischen die erste Speiseklemme und die zweite Hauptelektrode des zweiten Transistors geschalteten dritten Widerstand, einen dritten Transistor eines zweiten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten verbundenen ersten Hauptelektrode und einer mit der zweiten Speiseklemme gekoppelten zweiten Hauptelektrode, einen vierten Transistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des dritten Transistors verbunden ist, einer mit der ersten Hauptelektrode des zweiten Transistors verbundenen ersten Hauptelektrode und einer mit der Steuerelektrode des vierten Transistors verbundenen zweiten Hauptelektrode, und einen zwischen die zweite Speiseklemme und die zweite Hauptelektrode des vierten Transistors geschalteten vierten Widerstand.

[0021] Der erste und der zweite Transistor arbeiten in Klasse AB und erzeugen am ersten Knoten eine niedrige Impedanz, was mit verhältnismäßig größeren dritten und vierten Widerständen realisiert werden kann.

[0022] Nur zwei der vier Stromspiegel sind zur gleichen Zeit aktiv. Das Einschalten der Stromspiegel kann beschleunigt werden, indem man Ruhestrom durch die vier Stromspiegel fließen lässt. Dann wird weniger Strom benötigt, um die Streukapazitäten in den Stromspiegeln zu laden und zu entladen. Eine dritte Ausführungsform einer erfindungsgemäßen Anordnung mit Gleichtaktsteuerung ist dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst:

einen zwischen die erste Schreibklemme und einen ersten Knoten geschalteten ersten Widerstand, einen zwischen den ersten Knoten und die zweite Schreibklemme geschalteten zweiten Widerstand, einen zwischen die erste Schreibklemme und einen zweiten Knoten geschalteten dritten Widerstand, einen zwischen den zweiten Knoten und die zweite Schreibklemme geschalteten vierten Widerstand, einen ersten Transistor eines ersten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen zweiten Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors verbunden ist, einer ersten Hauptelektrode und einer mit der Steuerelektrode des zweiten Transistors verbundenen zweiten Hauptelektrode, einen zwischen die erste Speiseklemme und die zweite Hauptelektrode des zweiten Transistors geschalteten fünften Widerstand, einen dritten Transistor vom ersten Leitungstyp mit

einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors verbunden ist, einer mit dem ersten Knoten verbundenen ersten Hauptelektrode und einer mit der zweiten Speiseklemme gekoppelten zweiten Hauptelektrode, einen vierten Transistor eines zweiten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten verbundenen ersten Hauptelektrode und einer mit einer aus der dritten Stromeingangsklemme und der vierten Stromeingangsklemme ausgewählten Stromeingangsklemme verbundenen zweiten Hauptelektrode, einen fünften Transistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des vierten Transistors verbunden ist, einer mit der ersten Hauptelektrode des zweiten Transistors verbundenen ersten Hauptelektrode und einer mit der Steuerelektrode des fünften Transistors verbundenen zweiten Hauptelektrode, einen zwischen die zweite Speiseklemme und die zweite Hauptelektrode des fünften Transistors geschalteten sechsten Widerstand, einen sechsten Transistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des vierten Transistors verbunden ist, einer mit dem zweiten Knoten verbundenen ersten Hauptelektrode und einer zweiten Hauptelektrode, die mit der anderen aus der dritten Stromeingangsklemme und der vierten Stromeingangsklemme ausgewählten Stromeingangsklemme gekoppelt ist.

[0023] Diese Ausführungsform kombiniert vorteilhaft die Gleichtaktsteuerung und die Ruhestromeinstellung für die vier Stromspiegel. Jetzt werden die Eingangsruhestrome durch die mit dem ersten und dem zweiten Knoten verbundenen vier Transistoren nicht zu den Speiseklemmen abgeführt, sondern fließen in die jeweiligen Stromeingangsklemmen der vier Stromspiegel und dienen als Ruhestrome für die Stromspiegel. Der Dämpfungswiderstand ist aus zwei Reihenkettens von zwei Widerständen aufgebaut, die einen Mittenabgriff am ersten und am zweiten Knoten aufweisen. Der Stromspiegel verringern den scheinbaren Widerstand der Dämpfungswiderstände für Gleichtaktsignale um einen Faktor, der durch die Stromverstärkung der Stromspiegel bestimmt wird. Die einzelnen Reihenkettens fungieren als Emitterdegenerationswiderstände für den ersten und den vierten Transistor, deren Emitter mit dem ersten Knoten verbunden sind, und für den dritten und den sechsten Transistor, deren Emitter mit dem zweiten Knoten verbunden sind. Dies verringert den Einfluss einer eventuellen Fehlanpassung zwischen dem ersten und dem vierten Transistor und zwischen dem dritten und dem sechsten Transistor. Eine alternative Ausführungsform ist dadurch gekennzeichnet, dass der zweite Knoten mit dem ersten Knoten verbunden ist.

[0024] Die oben genannten ersten und zweiten schaltbaren Stromquellen bestimmen, wie viel und in welcher Richtung Strom durch den Schreibkopf fließt. In diesem Zusammenhang ist eine Ausführungsform

der erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass die erste und die zweite schaltbare Stromquelle umfassen: einen siebten Transistor eines ersten Leitungstyps mit einer Steuerelektrode, die mit einem dritten Knoten verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Stromeingangsklemme gekoppelten zweiten Hauptelektrode, einen achten Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des siebten Transistors verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen neunten Transistor eines zweiten Leitungstyps mit einer mit einem vierten Knoten verbundenen Steuerelektrode, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des siebten Transistors verbunden ist, und einer mit der vierten Stromeingangsklemme gekoppelten zweiten Hauptelektrode, einen als Diode geschalteten zehnten Transistor vom zweiten Leitungstyp mit einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des achten Transistors verbunden ist, und mit einer Steuerelektrode und zweiten Hauptelektrode, die mit dem vierten Knoten verbunden sind,

eine mit dem vierten Knoten gekoppelte Eingangsruhestromquelle zum Liefern eines Eingangsruhestroms an den vierten Knoten, einen elften Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit einem fünften Knoten verbunden ist, einer ersten Hauptelektrode und einer mit der zweiten Stromeingangsklemme gekoppelten zweiten Hauptelektrode, einen zwölften Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des elften Transistors verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, und einen dreizehnten Transistor vom zweiten Leitungstyp mit einer mit dem vierten Knoten verbundenen Steuerelektrode, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des Transistors verbunden ist, und einer mit der dritten Stromeingangsklemme gekoppelten zweiten Hauptelektrode.

[0025] Die Eingangsruhestromquelle bestimmt die Größe des durch den Schreibkopf fließenden Schreibstroms. Der Eingangsruhestrom wird über den achten Transistor oder über den zwölften Transistor zur Stromversorgung abgeführt, je nach dem Wert des Informationssignals. Der siebte, der neunte und der zehnte Transistor bilden eine translineare Schleife mit dem achten Transistor, und der elfte, der dreizehnte und der zehnte Transistor bilden eine translineare Schleife mit dem zwölften Transistor. Leitung des achten oder des zwölften Transistors führt jetzt zu einem verstärkten Stromfluss von der ersten Stromeingangsklemme zur dritten Stromeingangsklemme über den siebten und den neunten Transistor oder von der zweiten Stromeingangsklemme zur vierten Stromeingangsklemme. Der Gleichstrompegel des Informationssignals am dritten und

fünften Knoten, nötigenfalls über einen geeigneten Puffer zugeführt, ist vollständig von dem Gleichstrompegel an den Stromeingangsklemmen isoliert. Die schaltbaren Stromquellen bilden somit schwebende schaltbare Stromquellen, deren Schaltsignale frei wählbare Gleichstrompegel haben.

[0026] Die Puffer für das Informationssignal können Emitterfolger oder Sourcefolger sein. Die Ruhestromversorgung für diese Folger kann vorteilhaft mit der Stromversorgung für die schaltbaren Stromquellen kombiniert werden. Hierzu ist eine Ausführungsform der Anordnung weiter dadurch gekennzeichnet, dass die erste und die zweite schaltbare Stromquelle weiter umfassen:

einen vierzehnten Transistor vom ersten Leitungstyp mit einer Steuerelektrode zum Empfangen des Informationssignals, einer mit dem dritten Knoten verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen fünfzehnten Transistor vom ersten Leitungstyp mit einer Steuerelektrode zum Empfangen des Informationssignals, einer mit dem fünften Knoten verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen sechzehnten Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des achten Transistors verbunden ist, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des achten Transistors verbunden ist, und einer mit dem fünften Knoten gekoppelten zweiten Hauptelektrode, einen siebzehnten Transistor vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des zwölften Transistors verbunden ist, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des zwölften Transistors verbunden ist, und einer mit dem dritten Knoten gekoppelten zweiten Hauptelektrode, wobei die zweite Hauptelektrode des achten Transistors mit dem dritten Knoten und die zweite Hauptelektrode des zwölften Transistors mit dem fünften Knoten verbunden ist.

[0027] Der vierzehnte und der fünfzehnte Transistor arbeiten als Signalfolger und speichern das Informationssignal zwischen. Der Strom durch diese Transistoren fließt jetzt durch den achten bzw. den zwölften Transistor zum vierten Knoten. Der sechzehnte und der siebzehnte Transistor sorgen dafür, dass immer eine Hälfte des Eingangsruhestroms aus der Eingangsruhestromquelle durch den einen Signalfolger fließt und die andere Hälfte durch den anderen Signalfolger.

[0028] Die Stromschaltmittel können auch in anderer Weise entworfen werden, beispielweise wie es aus dem vorstehend erwähnten US-Patent Nr. 5.282.094, **Fig. 1**, bekannt ist. Hierzu ist eine Ausführungsform einer erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass die Stromschaltmittel umfassen:

ein Differenzpaar mit einem ersten Differenzpaar-Transistor eines ersten Leitungstyps und einem

zweiten Differenzpaar-Transistor vom ersten Leitungstyp, deren erste Hauptelektroden zum Empfangen eines Eingangsruhestroms aus einer Eingangsruhestromquelle angeschlossen sind, deren Steuerelektroden zum Empfangen des Informationssignals angeschlossen sind und deren zweite Hauptelektroden mit der ersten Stromeingangsklemme bzw. der zweiten Stromeingangsklemme gekoppelt sind; einen ersten zwischen der zweiten Speiseklemme und einer weiteren zweiten Stromausgangsklemme des zweiten Stromspiegels angeschlossenen Stromsensorwiderstand und einen zweiten zwischen der zweiten Speiseklemme und einer weiteren ersten Stromausgangsklemme des ersten Stromspiegels angeschlossenen Stromsensorwiderstand; einen ersten Pull-down-Transistor vom ersten Leitungstyp mit einer Steuerelektrode und ersten Hauptelektrode, die mit dem ersten Stromsensorwiderstand verbunden sind, und einer mit der ersten Stromausgangsklemme gekoppelten zweiten Hauptelektrode, und einen zweiten Pull-down-Transistor vom ersten Leitungstyp mit einer Steuerelektrode und ersten Hauptelektrode, die mit dem zweiten Stromsensorwiderstand verbunden sind, und einer mit der zweiten Stromausgangsklemme gekoppelten zweiten Hauptelektrode.

[0029] Die Aktivierung eines der Stromspiegel wird mit einem durch einen der Stromsensorwiderstände fließenden Strom detektiert. Die Spannung an dem betreffenden Stromsensorwiderstand macht den zugehörigen Pull-down-Transistor leitend, der seinerseits eine der Schreibklemmen mit der negativen Speiseklemme verbindet.

[0030] Die zwei Stromspiegel können von einem beliebigen geeigneten Typ sein. Um einen maximalen Ausgangshub des Schreibverstärkers zu erhalten, ist eine bevorzugte Ausführungsform der erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass der erste Stromspiegel und der zweite Stromspiegel je einen als Diode geschalteten Eingangstransistor eines zweiten Leitungstyps umfassen, mit einer Steuerelektrode und zweiten Hauptelektrode, die mit der ersten bzw. der zweiten Stromeingangsklemme verbunden sind, und mit einer mit der ersten Speiseklemme gekoppelten zweiten Hauptelektrode, einen Ausgangstransistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des jeweiligen Eingangstransistors verbunden ist, einer mit der ersten Speiseklemme gekoppelten ersten Hauptelektrode und einer mit der ersten bzw. der zweiten Stromausgangsklemme verbundenen zweiten Hauptelektrode, und einen weiteren Ausgangstransistor vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors verbunden ist, einer mit der ersten Speiseklemme gekoppelten ersten Hauptelektrode und einer mit der weiteren ersten bzw. zweiten Stromausgangsklemme gekoppelten zweiten Hauptelektrode.

[0031] Derart ausgeführte Stromspiegel erzeugen einen minimalen Spannungsverlust und lassen einen

Ausgangshub bis nahe der Speisespannung zu.

[0032] Zusätzlich zu der Stromkompensationstechnik der kapazitiven Vorwärtsregelung kann eine Neutrodyne-Kompensation mit Rückführung verwendet werden, um die nachteilige Wirkung der parasitären Kapazitäten zu kompensieren. Hierzu ist eine Ausführungsform der erfindungsgemäßen Anordnung dadurch gekennzeichnet, dass der Schreibverstärker zumindest einen von zwei Kondensatoren umfasst, von denen ein erster Kondensator zwischen der ersten Stromeingangsklemme und der zweiten Stromausgangsklemme angeschlossen ist und ein zweiter Kondensator zwischen der zweiten Stromeingangsklemme und der ersten Stromausgangsklemme angeschlossen ist.

[0033] Der erste und der zweite Kondensator neutralisieren die parasitären Kapazitäten durch Injektion entgegengesetzter kapazitiver Ströme in die erste und zweite Schreibklemme über den ersten und zweiten Stromspiegel. Für eine optimale Wirkung werden die Kondensatoren vorzugsweise paarweise verwendet, d. h. der erste zusammen mit dem zweiten, um die Symmetrie der Anordnung nicht zu stören.

[0034] Auf Wunsch können auch der dritte und der vierte Stromspiegel zum Neutralisieren der parasitären Kapazitäten verwendet werden, wofür die erfindungsgemäße Anordnung weiter dadurch gekennzeichnet ist, dass der Schreibverstärker zumindest einen von zwei weiteren Kondensatoren umfasst, von denen ein dritter Kondensator zwischen der dritten Stromeingangsklemme und der vierten Stromausgangsklemme angeschlossen ist und ein vierter Kondensator zwischen der vierten Stromeingangsklemme und der dritten Stromausgangsklemme angeschlossen ist.

[0035] Diese und andere Aspekte der Erfindung sind in der Zeichnung dargestellt und werden im Folgenden näher beschrieben. Es zeigen:

[0036] **Fig. 1** ein Blockschaltbild einer Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger,

[0037] **Fig. 2** ein Schaltbild einer Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger,

[0038] **Fig. 3** ein Schaltbild einer Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger,

[0039] **Fig. 4** eine erste Gleichtaktschaltung zur Verwendung in einer erfindungsgemäßen Anordnung,

[0040] **Fig. 5** eine zweite Gleichtaktschaltung zur Verwendung in einer erfindungsgemäßen Anordnung,

[0041] **Fig. 6** ein Schaltbild einer Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magneti-

schen Aufzeichnungsträger, einschließlich einer dritten Gleichtaktschaltung,

[0042] **Fig. 7** eine vierte Gleichtaktschaltung zur Verwendung in einer erfindungsgemäßen Anordnung,

[0043] **Fig. 8** eine erste Ausführung geschalteter Stromquellen zur Verwendung in einer erfindungsgemäßen Anordnung,

[0044] **Fig. 9** eine zweite Ausführung geschalteter Stromquellen zur Verwendung in einer erfindungsgemäßen Anordnung,

[0045] **Fig. 10** ein Schaltbild einer Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger,

[0046] **Fig. 11** Stromspiegel zur Verwendung in der Ausführungsform der Anordnung von **Fig. 10**,

[0047] **Fig. 12** eine symmetrische kapazitive Vorwärtsregelungsschaltung zur Verwendung in einer erfindungsgemäßen Anordnung und

[0048] **Fig. 13** ein Blockschaltbild einer weiteren Ausführungsform einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger.

[0049] In dieser Zeichnung haben gleiche Elemente gleiche Bezugszeichen.

[0050] **Fig. 1** zeigt die Grundstruktur einer erfindungsgemäßen Anordnung zum Aufzeichnen eines Informationssignals auf einem magnetischen Aufzeichnungsträger. Die Anordnung umfasst einen Schreibkopf **2** zum Aufzeichnen von Information auf dem Aufzeichnungsträger (nicht abgebildet) und einen Schreibverstärker **4** zum Ansteuern des Schreibkopfes **2** in Reaktion auf das Informationssignal, das an einer ersten Signalklemme **1** und einer zweiten Signalklemme **3** anliegt. Der Schreibverstärker hat eine erste Schreibklemme **6** und eine zweite Schreibklemme **8**, die mit dem Schreibkopf **2** gekoppelt sind, um einen Schreibstrom zu liefern. Eine erste Speiseklemme **10** und eine zweite Speiseklemme **12** dienen zum Anschluss einer Speisespannung für den Schreibverstärker. Im vorliegenden Fall ist die zweite Speiseklemme **12** an Signallerde angeschlossen. Der Verstärker **4** umfasst einen ersten Stromspiegel **14** mit einer ersten Stromeingangsklemme **16**, einer mit der ersten Schreibklemme **6** gekoppelten ersten Stromausgangsklemme **18** und einer mit der ersten Speiseklemme **10** verbundenen ersten gemeinsamen Stromklemme **20**; einen zweiten Stromspiegel **22** mit einer zweiten Stromeingangsklemme **24**, einer mit der zweiten Schreibklemme **8** gekoppelten zweiten Stromausgangsklemme **26** und einer mit der ersten Speiseklemme **10** verbundenen zweiten gemeinsamen Stromklemme **28**; einen dritten Stromspiegel **30** mit einer dritten Stromeingangsklemme **32**, einer mit der ersten Schreibklemme **6** gekoppelten dritten Stromausgangsklemme **34** und einer mit der zweiten Speiseklemme **12** verbundenen dritten gemeinsamen Stromklemme **36**; einen vierten Stromspiegel **38** mit einer vierten Stromeingangsklemme **40**, einer mit

der zweiten Schreibklemme **8** gekoppelten vierten Stromausgangsklemme **42** und einer mit der zweiten Speiseklemme **12** verbundenen vierten gemeinsamen Stromklemme **44**. Zwischen die erste Stromeingangsklemme **16** und die vierte Stromeingangsklemme **40** ist eine erste schaltbare Stromquelle **46** geschaltet. Die erste schaltbare Stromquelle liefert einen ersten Strom für einen ersten Wert des Informationssignals U_i an der Signalklemme **1** und ist für einen zweiten Wert des Informationssignals U_i Stromlos. Der Informationssignal U_i kann beispielweise das binäre Datensignal für ein Plattenlaufwerk oder ein anderes magnetisches Speichermedium sein. Eine zweite schaltbare Stromquelle **48** ist zwischen die zweite Stromeingangsklemme **24** und die dritte Stromeingangsklemme **32** geschaltet. Die zweite schaltbare Stromquelle **48** empfängt ein inverses Informationssignal NU_i an der zweiten Signalklemme **3** und liefert einen zweiten Strom, wenn der erste Strom null ist und umgekehrt.

[0051] Wenn die erste schaltbare Stromquelle **46** eingeschaltet ist, fließt ein Strom von der ersten Speiseklemme **10** zur zweiten Speiseklemme **12** durch die erste Stromeingangsklemme **16** des ersten Stromspiegels **14** und durch die vierte Stromeingangsklemme **40** des vierten Stromspiegels **38**. Ein Strom, der M mal so groß ist, fließt in gleicher Richtung über die erste Schreibklemme **6**, den Schreibkopf **2** und die zweite Schreibklemme **8** von der ersten Stromausgangsklemme **18** des ersten Stromspiegels **14** zur vierten Stromausgangsklemme **42** des vierten Stromspiegels **38**. Hierbei ist M das Stromspiegelverhältnis der Stromspiegel **14**, **22**, **30** und **38**. Die zweite schaltbare Stromquelle **48** ist ausgeschaltet, sodass der zweite Stromspiegel **22** und der dritte Stromspiegel **30** nicht in Betrieb sind.

[0052] Jetzt fließt ein Schreibstrom aus der ersten Schreibklemme **6** durch den Schreibkopf **2** zur zweiten Schreibklemme **8**.

[0053] Wenn die erste schaltbare Stromquelle **46** ausgeschaltet ist und die zweite schaltbare Stromquelle **48** eingeschaltet, sind der zweite Stromspiegel **22** und der dritte Stromspiegel **30** aktiv und die anderen beiden Stromspiegel **14** und **38** sind inaktiv. Jetzt fließt ein Schreibstrom in der entgegengesetzten Richtung von der zweiten Schreibklemme **8** zur ersten Schreibklemme **6** durch den Schreibkopf **2**. Es wird offensichtlich sein, dass der erste Strom der ersten schaltbaren Stromquelle **46** und der zweite Strom der zweiten schaltbaren Stromquelle **48** gleich sein sollten, um in dem Fall, dass die Stromspiegelverhältnisse der Stromspiegel alle gleich sind, gleiche Schreibströme in beiden Richtungen zu erhalten.

[0054] **Fig. 2** zeigt eine Ausführungsform, bei der der erste Stromspiegel **14** und der zweite Stromspiegel **22** bipolare pnp-Transistoren umfassen und der dritte Stromspiegel **30** und der vierte Stromspiegel **38** bipolare npn-Transistoren umfassen. Es sei jedoch bemerkt, dass in den offenbarten und zu offenbarenden Schaltungsanordnungen Bipolartransistoren

vollständig oder teilweise durch unipolare MOS-Transistoren ersetzt werden können. Die Steuerelektrode, die erste Hauptelektrode und die zweite Hauptelektrode entsprechen für einen Bipolartransistor der Basis, dem Emitter bzw. dem Kollektor und für einen Unipolartransistor dem Gate, der Source bzw. der Drain. Der erste Stromspiegel **14** umfasst einen als Diode geschalteten pnp-Eingangstransistor T_{ip1} , dessen Emitter, wie in **Fig. 3** gezeigt, über einen optionalen Emitterwiderstand R_{ip1} mit der ersten gemeinsamen Stromklemme **20** und dessen Kollektor mit der ersten Stromeingangsklemme **16** verbunden ist, und einen pnp-Ausgangstransistor T_{op1} , dessen Basis mit der Basis des Eingangstransistors T_{op1} , dessen Emitter, wie in **Fig. 3** gezeigt, über einen optionalen Emitterwiderstand R_{op1} mit der ersten gemeinsamen Stromklemme **20** und dessen Kollektor mit der ersten Stromausgangsklemme **18** verbunden ist. Die optionalen Emitterwiderstände verbessern das Abstimmen der Transistoren und erhöhen die Wärmestabilität des Stromspiegels. Der zweite Stromspiegel **22** umfasst ebenso pnp-Transistoren und der dritte Stromspiegel **30** und der vierte Stromspiegel **38** umfassen ebenso npn-Transistoren und optionale Emitterwiderstände, wobei die Elektroden der jeweiligen Transistoren mit den entsprechenden Klemmen der Stromspiegel verbunden sind.

[0055] **Fig. 2** zeigt weiter eine Anzahl parasitäre Kapazitäten, d. h. eine mit einem Wert C_{cwp} zwischen Kollektor und Wanne der pnp-Ausgangstransistoren T_{op1} und T_{op2} , eine mit einem Wert C_{csn} zwischen Kollektor und Substrat der npn-Ausgangstransistoren T_{on3} und T_{on4} , eine mit einem Wert C_{cbp} zwischen Kollektor und Basis der pnp-Ausgangstransistoren T_{op1} und T_{op2} , und eine mit einem Wert C_{cbn} zwischen Kollektor und Basis der npn-Ausgangstransistoren T_{on3} und T_{on4} der ersten Schreibklemme **6** befindet sich eine parasitäre Kapazität C_{p1} und an der zweiten Schreibklemme **8** eine parasitäre Kapazität C_{p2} . Alle diese parasitären Kapazitäten haben einen Einfluss auf den durch die Schreibklemmen **6** und **8** fließenden Schreibstrom. Der Einfluss ist, dass bei hohen Frequenzen der Schreibstrom durch die parasitären Kapazitäten fließt statt durch den Schreibkopf. Dieser Einfluss begrenzt die Bitrate des Schreibstroms. Um den nachteiligen Einfluss der parasitären Kapazitäten zu reduzieren oder sogar zu beseitigen, ist ein erster kapazitiver Vorwärtsregelungskondensator **170** zwischen der zweiten Signalklemme **3** und der ersten Stromeingangsklemme **16**, ein zweiter Vorwärtsregelungskondensator **172** zwischen der zweiten Stromeingangsklemme **24** und der ersten Signalklemme **1**, ein dritter Vorwärtsregelungskondensator **174** zwischen der dritten Stromeingangsklemme und der zweiten Signalklemme und ein vierter Vorwärtsregelungskondensator **176** zwischen der vierten Stromeingangsklemme und der ersten Signalklemme eingefügt. Bei Übergängen im Informationssignal wird kapazitive Ladung von den Signalklemmen **1** und **3** zu den Stromeingangsklemmen **16**, **24**, **32** und

40 aufgeschaltet, multipliziert und zum Gesamtstrom addiert, der zu den Schreibklemmen **6** und **8** fließt. Die zusätzlichen kapazitiven Ströme kompensieren die in die kapazitiven Kapazitäten fließenden kapazitiven Ströme und verbessern die Anstiegsrate des durch den Schreibkopf fließenden Stroms. Die Kompensation beruht auf einem Vorwärtsregelungssystem, das bedingungslos stabil ist, selbst wenn Überkompensation eingesetzt wird. Dies führt nur zu mehr Überschwingen, aber nicht zu Instabilität, im Gegensatz zu Rückführungskompensationssystemen, die schwingungsempfindlich sind, wenn zu viel Kompensation eingesetzt wird.

[0056] Wenn das Informationssignal an der ersten Signalklemme **1** den hohen Pegel annimmt, ermöglicht die erste schaltbare Stromquelle **46** einen Stromfluss von der ersten Stromeingangsklemme **16** zur vierten Stromeingangsklemme **40**. Ein M mal multiplizierter Strom fließt von der ersten Schreibklemme **6** über den Kopf **2** zur zweiten Schreibklemme **8**. Der umgekehrte Signalübergang an der zweiten Signalklemme **3** bewirkt einen kapazitiven Stromfluss in der Stromeingangsklemme **16** über den ersten Vorwärtsregelungskondensator **170**, welcher kapazitive Strom die gleiche Richtung hat wie der von dem ersten Stromschalter **46** bewirkte Strom. Ein ähnlicher Effekt tritt an den anderen drei Stromeingangsklemmen **24**, **32** und **40** auf. Die kompensierenden kapazitiven Ströme haben also die gleiche Richtung wie die kapazitiven Ströme, die beispielsweise durch die parasitären Kapazitäten C_{p1} und C_{p2} an der ersten und der zweiten Schreibklemme **6** und **8** fließen.

[0057] Es wird offensichtlich sein, dass die Kompensationswirkung bereits mit einem einzigen Vorwärtsregelungskondensator erhalten wird. Um jedoch die Symmetrie der Anordnung beizubehalten und unnötiges Belastung einer Gleichtaktsteuerungsschaltung zu vermeiden, wird die Verwendung der Vorwärtsregelungskondensatoren in zwei Paaren vorgezogen.

[0058] Es sei weiter bemerkt, dass in der Zeichnung als Beispiel die schaltbare Stromquelle **46** eingeschaltet wird, wenn das Signal U_i an der Signalklemme **1** relativ hoch ist und ausgeschaltet, wenn das Signal U_i relativ niedrig ist. Es wird deutlich sein, dass eine schaltbare Stromquelle, die ein invertiertes Eingangssignal benötigt, auch hierfür verwendet werden kann. Das Gleiche gilt für die zweite schaltbare Stromquelle **48**. In diesem Fall sollten der erste und der dritte Vorwärtsregelungskondensator **170** und **174** mit der ersten Signalklemme **1** und der zweite und der vierte Vorwärtsregelungskondensator **172** und **176** mit der zweiten Signalklemme **3** verbunden sein.

[0059] Die Gleichtaktspannung des Schreibkopfes **2** ist vollständig unbestimmt und kann mit dem Datenmuster des aufzuzeichnenden Informationssignals schwanken. Dies ist unerwünscht. Die Gleichtaktspannung sollte vorzugsweise auf der Hälfte im verfügbaren Ausgangshub liegen und sollte vom Sig-

nalinhalt des aufzuzeichnenden Signals unabhängig sein. Da der Schreibkopf **2** ausschließlich zwischen hochohmigen Ausgängen von Stromspiegeln angeordnet ist, ist es möglich, die Gleichtaktspannung mit einer Gleichtaktschaltung zu fixieren.

[0060] **Fig. 4** zeigt eine einfache Gleichtaktschaltung. Eine Reihenschaltung aus einem zwischen die erste Schreibklemme **6** und einen ersten Knoten **52** geschalteten ersten Widerstand **50**, einem zwischen den ersten Knoten **52** und die zweite Schreibklemme **8** geschalteten zweiten Widerstand **54**, einem zwischen die erste Speiseklemme **10** und den ersten Knoten **52** geschalteten dritten Widerstand **56** und einem zwischen die zweite Speiseklemme **12** und den ersten Knoten **52** geschalteten vierten Widerstand **58** ist parallel zum Schreibkopf geschaltet. Die Widerstände **50** und **52** fungieren auch als Dämpfungswiderstände für den Schreibkopf. Die Impedanz am ersten Knoten **52** wird durch die Widerstände **56** und **58** festgelegt. Für eine korrekte Fixierung der Gleichtaktspannung ist eine minimale Impedanz erwünscht. Der Widerstandswert der Widerstände **56** und **58** kann jedoch auf Grund des zunehmenden Stroms durch diese Widerstände nicht beliebig klein gewählt werden.

[0061] **Fig. 5** zeigt eine Gleichtaktschaltung, die dieses Problem mildert. Die Schaltung umfasst wieder einen zwischen die erste Schreibklemme **6** und einen ersten Knoten **62** geschalteten ersten Widerstand **60** und einen zwischen den ersten Knoten **62** und die zweite Schreibklemme **8** geschalteten zweiten Widerstand **64** und sie umfasst zusätzlich einen ersten npn-Transistor **66**, dessen Emitter mit dem ersten Knoten **62** verbunden ist und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist, einen als Diode geschalteten zweiten npn-Transistor **68**, dessen Basis mit der Basis des ersten npn-Transistors **66** verbunden ist, einen dritten Widerstand **70**, der zwischen die erste Speiseklemme **10** und den Kollektor des zweiten npn-Transistors **68** geschaltet ist, einen ersten pnp-Transistor **72**, dessen Emitter mit dem ersten Knoten **62** verbunden ist und dessen Kollektor mit der zweiten Speiseklemme **12** gekoppelt ist, einen als Diode geschalteten zweiten pnp-Transistor **74**, dessen Basis mit der Basis des ersten pnp-Transistors **72** verbunden ist und dessen Emitter mit dem Emitter des zweiten pnp-Transistors **68** verbunden ist, und einen vierten Widerstand **76**, der zwischen die zweite Speiseklemme **12** und den Kollektor des zweiten pnp-Transistors **74** geschaltet ist.

[0062] Die Schaltung arbeitet in Klasse AB. Am ersten Knoten **62** gesehen ist die Impedanz niedrig, was für eine korrekte Fixierung der Gleichtaktspannung sorgt. Das Arbeiten in Klasse AB ermöglicht, dass in dem ersten npn-Transistor **66** oder dem ersten pnp-Transistor **72** ein kleiner Ruhestrom erhalten wird und von dem ersten npn-Transistor **66** oder dem ersten pnp-Transistor **72** ein großer maximaler Strom geliefert wird. Der effektive Gleichtaktwiderstand ist

gleich $R_d/4$, wobei der Widerstandswert sowohl des Widerstandes **60** als auch des Widerstandes **64** gleich $R_d/2$ sind. Der gesamte Dämpfungswiderstand über den Schreibkopf **2** ist daher R_d .

[0063] Um die Schaltgeschwindigkeit der Stromspiegel in den Anordnungen von **Fig. 1** und **2** zu erhöhen, ist es wünschenswert, in den Stromspiegeln einen Ruhestrom zu haben. Diese Ruhestromeinstellung und die Gleichtaktschaltung können vorteilhaft kombiniert werden. **Fig. 6** zeigt eine Ausführungsform, bei der dies implementiert ist. Der Schreibverstärker **4** umfasst wieder vier Stromspiegel **14**, **22**, **30** und **38**, den Schreibkopf **2**, die erste schaltbare Stromquelle **46** und die zweite schaltbare Stromquelle **48** wie in **Fig. 1** gezeigt. Die Gleichtaktschaltung umfasst einen zwischen die erste Schreibklemme **6** und einen ersten Knoten **80** geschalteten ersten Widerstand **78**, einen zwischen einen zweiten Knoten **84** und die zweite Schreibklemme **8** geschalteten zweiten Widerstand **82**, einen ersten Transistor **86** vom npn-Typ, dessen Emitter mit dem ersten Knoten **80** verbunden ist und dessen Kollektor mit der ersten Stromeingangsklemme **16** verbunden ist, einen als Diode geschalteten zweiten Transistor **88** vom npn-Typ, dessen Basis mit der Basis des ersten Transistors **86** verbunden ist, einen zwischen die erste Speiseklemme **10** und den Kollektor des zweiten Transistors **88** geschalteten dritten Widerstand **90** und einen dritten Transistor **92** vom npn-Typ, dessen Basis mit der Basis des ersten Transistors **86** und dessen Emitter mit dem zweiten Knoten **84** verbunden ist und dessen Kollektor mit der zweiten Stromeingangsklemme **24** gekoppelt ist. Die Gleichtaktschaltung umfasst weiter einen vierten Transistor **94** vom pnp-Typ, dessen Emitter mit dem ersten Knoten **80** verbunden ist und dessen Kollektor mit der dritten Stromeingangsklemme **32** gekoppelt ist, einen als Diode geschalteten fünften Transistor **96** vom pnp-Typ, dessen Basis mit der Basis des vierten Transistors **94** und dessen Emitter mit dem Emitter des zweiten Transistors **88** verbunden ist, einen zwischen die zweite Speiseklemme **12** und den Kollektor des fünften Transistors **96** geschalteten vierten Widerstand **98** und einen sechsten Transistor **100** vom pnp-Typ, dessen Basis mit der Basis des vierten Transistors **94** und dessen Emitter mit dem zweiten Knoten **84** verbunden ist und dessen Kollektor mit der vierten Stromeingangsklemme **40** gekoppelt ist. Der erste Knoten **80** und der zweite Knoten **84** sind miteinander verbunden. Der Ruhestrom, der durch die Transistoren **86** und **94** fließt, fließt jetzt auch in die erste Stromeingangsklemme **16** des ersten Stromspiegels **14** und in die dritte Stromeingangsklemme **32** des dritten Stromspiegels **30**. Die Ruhestromeinstellung für den zweiten Stromspiegel **22** und den vierten Stromspiegel **38** wird in gleichartiger Weise mit Hilfe der Transistoren **92** und **100** erhalten. Der effektive Gleichtaktwiderstand ist gleich $R_d/(4(M + 1))$, wobei $R_d/2$ der Widerstandswert des ersten Widerstandes **78** und des zweiten Widerstandes **82** ist

und M das Stromspiegelverhältnis der Stromspiegels **14**, **22**, **30** und **38**. Eine Spannungsänderung an der Schreibklemme **6** erzeugt im ersten Widerstand **78** einen Strom, der an der gleichen Schreibklemme M mal so groß erscheint. Der scheinbare Widerstandswert $R_d/2$ des ersten Widerstandes **78** ist somit um einen Faktor $(M + 1)$ verkleinert. Das Gleiche tritt für den zweiten Widerstand **82** ein. Es sei bemerkt, dass der Kollektor des Transistors **94** mit der vierten Stromeingangsklemme **40** statt mit der dritten Stromeingangsklemme **32** gekoppelt werden kann und dass der Kollektor des Transistors **100** mit der dritten Stromeingangsklemme **32** statt mit der vierten Stromeingangsklemme **40** gekoppelt werden kann. Dies macht für die Ruhestromeinstellung keinen Unterschied, da der Strom in den Transistoren **94** und **100** der gleiche ist. Auf Wunsch können statt der Transistoren **94** und **100** die Kollektoren der Transistoren **86** und **92** kreuzweise mit den Stromeingangsklemmen **16** und **24** verbunden werden.

[0064] **Fig. 7** zeigt eine alternative Lösung, bei der die in **Fig. 6** gezeigte Verbindung zwischen dem ersten Knoten **80** und dem zweiten Knoten **84** durchtrennt ist. Stattdessen ist jetzt ein fünfter Widerstand **102** zwischen die Schreibklemme **6** und den zweiten Knoten **84** und ein sechster Widerstand **104** zwischen den ersten Knoten **80** und die Schreibklemme **8** geschaltet. Diese Lösung kann genauer sein, weil die Transistoren **86** und **92** ebenso wie die Transistoren **94** und **100** jetzt je einen gesonderten Degenerationswiderstand in Reihe mit ihren Emittern sehen. Dies mildert die Auswirkung einer möglichen Fehlanspassung zwischen den Transistoren **86** und **92** und zwischen den Transistoren **94** und **100**. Es sei wiederum bemerkt, dass der Kollektor des Transistors **94** mit der vierten Stromeingangsklemme **40** statt mit der dritten Stromeingangsklemme **32** gekoppelt werden kann und dass der Kollektor des Transistors **100** mit der dritten Stromeingangsklemme **32** statt mit der vierten Stromeingangsklemme **40** gekoppelt werden kann.

[0065] **Fig. 8** zeigt ein Schaltbild einer Ausführung der ersten schaltbaren Stromquelle **46** und der zweiten schaltbaren Stromquelle **48** der Anordnungen von **Fig. 1**, **2** und **5**. Die zwei schaltbaren Stromquellen sind zu einer einzigen Schaltung vereint, die die folgenden Elemente umfasst: einen npn-Transistor **106**, dessen Basis mit einem dritten Knoten **108** verbunden ist und dessen Kollektor mit der ersten Stromeingangsklemme **16** gekoppelt ist, einen npn-Transistor **110**, dessen Basis mit der Basis des Transistors **106** verbunden ist und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist, einen pnp-Transistor **112**, dessen Basis mit einem vierten Knoten **114** und dessen Emitter mit dem Emitter des Transistors **106** verbunden ist und dessen Kollektor mit der vierten Stromeingangsklemme **40** gekoppelt ist, einen als Diode geschalteten pnp-Transistor **116**, dessen Emitter mit dem Emitter des Transistors **110** verbunden ist und dessen Basis und dessen Kollektor

mit dem vierten Knoten **114** verbunden ist, eine mit dem vierten Knoten **114** gekoppelte Eingangsruehstromquelle **118**, um dem vierten Knoten **114** einen Eingangsruehstrom I_c zuzuführen. Die Schaltung umfasst weiter einen npn-Transistor **120**, dessen Basis mit einem fünften Knoten **122** verbunden ist und dessen Kollektor mit der zweiten Stromeingangsklemme **24** gekoppelt ist, einen npn-Transistor **124**, dessen Basis mit der Basis des Transistors **120** verbunden ist und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist, und einen pnp-Transistor **126**, dessen Basis mit dem vierten Knoten **114** und dessen Emitter mit dem Emitter des Transistors **120** verbunden ist und dessen Kollektor mit dem Emitter des Transistors **120** verbunden ist und dessen Kollektor mit der dritten Stromeingangsklemme **32** gekoppelt ist.

[0066] Die Knoten **108** und **122** werden über Puffer **128** und **130** gegenphasig zum Informationssignal U_i und dem inversen Informationssignal NU_i angesteuert. Wenn die Spannung am Knoten **108** hoch ist und die Spannung am Knoten **122** niedrig, ist der Transistor **110** leitend und der Transistor **124** sperrt. Der Eingangsruehstrom I_c der Eingangsruehstromquelle **118** fließt über den Transistor **116** vollständig durch den Transistor **110**. Die Basis-Emitter-Strecken der Transistoren **106**, **110**, **116** und **112** bilden eine translineare Schleife, wobei die Summe der Basis-Emitter-Spannungen der Transistoren **106** und **112** gleich der Summe der Basis-Emitter-Spannungen der Transistoren **110** und **116** ist. Mit Hilfe der wohlbekannten Formel für die Beziehung zwischen dem Kollektorstrom und der Basis-Emitter-Spannung eines Transistors ist es dann möglich abzuleiten, dass der Strom I durch die Transistoren **106** und **112** gleich $I = \text{SQRT}(M \cdot N) \cdot I_c$ ist, wobei SQRT die Wurzelfunktion ist, M das Verhältnis zwischen den Emitterflächen der Transistoren **106** und **110** und N das Verhältnis zwischen den Emitterflächen der Transistoren **112** und **116**. Daher wird ein Strom I zwischen den Klemmen **16** und **40** fließen, dessen Größe proportional zum Strom I_c ist, wobei der Proportionalitätsfaktor durch die Geometrien der Transistoren **106**, **110**, **112** und **116** bestimmt wird.

[0067] Ebenso wird ein Strom zwischen der zweiten Stromeingangsklemme **24** und der dritten Stromeingangsklemme **32** fließen, wenn die Spannung am Knoten **122** hoch ist und die am Knoten **108** niedrig. Hierzu ist die Eingangsruehstromquelle **118** vorzugsweise eine einstellbare oder programmierbare Stromquelle, beispielsweise ein IDAC (Digital-Analog-Umsetzer mit Stromausgang). Da die Stromeingangsklemmen **16**, **24**, **32** und **40** alle mit Kollektoren gekoppelt sind, ist der Gleichstrompegel der Informationssignale U_i und NU_i jetzt von den Gleichstrompegeln der Stromeingangsklemmen der Stromspiegel des Schreibverstärkers isoliert. Somit sind die geschalteten Stromquellen **46** und **48** relativ zu den Speisespannungen an der ersten Speiseklemme **10** und der zweiten Speiseklemme **12** schwebend.

[0068] Die Puffer **128** und **130** können Emitterfolger mit Emitter-Stromquellen umfassen. Es ist jedoch möglich, Strom zu sparen, indem zu diesem Zweck die durch die Transistoren **110** und **124** fließenden Ströme verwendet werden. **Fig. 9** zeigt, wie dies realisiert werden kann. Der Puffer **128** ist jetzt ein npn-Emitterfolger **132**, dessen Basis ein verstärktes Informationssignal empfängt, dessen Emitter mit dem dritten Knoten **108** verbunden ist und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist. Der Kollektor des Transistors **110** ist mit dem Emitter des Emitterfolgers **132** verbunden. Der Puffer **130** umfasst ebenso einen npn-Emitterfolger **134**, dessen Basis ein verstärktes inverses Informationssignal empfängt, dessen Emitter mit dem fünften Knoten **122** verbunden ist und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist. Der Kollektor des Transistors **124** ist mit dem Emitter des Emitterfolgers **134** verbunden. Die Kollektorströme der Transistoren **110** und **124** fließen daher auch durch die Emitterfolger **132** bzw. **134**. Weiterhin ist ein npn-Transistor **136** vorgesehen, dessen Basis mit der Basis des Transistors **110** und dessen Emitter mit dem Emitter des Transistors **110** verbunden ist und dessen Kollektor mit dem fünften Knoten **122** gekoppelt ist, und ein npn-Transistor **138**, dessen Basis mit der Basis des Transistors **124** und dessen Emitter mit dem Emitter des Transistors **124** verbunden ist und dessen Kollektor mit dem dritten Knoten **108** gekoppelt ist. Die Transistoren **136** und **138** sorgen dafür, dass die Ströme durch die Emitterfolger **132** und **134** nicht null werden können, wenn einer der Transistoren **110** und **124** sperrt. Somit empfängt jeder der zwei Emitterfolger immer den halben Eingangsruhestrom I_c , wenn die Geometrien der Transistoren **110**, **136**, **138** und **124** gleich gewählt werden.

[0069] Die Basen der Emitterfolger **132** und **134** werden beispielsweise durch die Transistoren eines Differenzpaares **140** angesteuert, dessen Basen zum Empfangen der komplementären Informationssignale U_i und NU_i , angeordnet sind, die beispielsweise von einem Datenflipflop geliefert werden.

[0070] **Fig. 10** zeigt eine andere Ausführungsform einer erfindungsgemäßen Anordnung, bei der die parasitären Kapazitäten in ähnlicher Weise wie bei den vorstehend beschriebenen Ausführungsformen neutralisiert werden. Die Anordnung umfasst einen Schreibkopf **2** zum Aufzeichnen von Information auf dem Aufzeichnungsträger (nicht abgebildet) und einen Schreibverstärker **4** zum Ansteuern des Schreibkopfes **2** in Reaktion auf das Informationssignal. Der Schreibverstärker hat eine erste Schreibklemme **6** und eine zweite Schreibklemme **8**, die mit dem Schreibkopf **2** gekoppelt sind, um einen Schreibstrom zu liefern. Eine erste Speiseklemme **10** und eine zweite Speiseklemme **12** dienen zum Empfangen einer Speisespannung für den Schreibverstärker. Im vorliegenden Fall ist die zweite Schreibklemme **12** mit Signallerde verbunden. Der Verstärker **4** umfasst einen ersten Stromspiegel **14** mit einer ers-

ten Stromeingangsklemme **16**, einer mit der ersten Schreibklemme **6** gekoppelten ersten Stromausgangsklemme **18** und einer ersten gemeinsamen Stromklemme **20**, die mit der ersten Speiseklemme **10** verbunden ist; einen zweiten Stromspiegel **22** mit einer zweiten Stromeingangsklemme **24**, einer mit der zweiten Schreibklemme **8** gekoppelten zweiten Stromausgangsklemme **26** und einer zweiten gemeinsamen Stromklemme **28**, die mit der ersten Speiseklemme **10** verbunden ist. Ein Vorwärtsregelungskondensator **170** ist zwischen der ersten Stromeingangsklemme **16** und der zweiten Signalklemme **3** und ein zweiter Vorwärtsregelungskondensator **172** ist zwischen der zweiten Stromeingangsklemme **24** und der ersten Signalklemme **1** in ähnlicher Weise wie bei **Fig. 1** angeschlossen. Die Funktion und Arbeitsweise des ersten Stromspiegels **14** und des zweiten Stromspiegels **22** und des ersten Vorwärtsregelungskondensators **170** und des zweiten Vorwärtsregelungskondensators **172** sind mit denen der Anordnungen in **Fig. 1** und **2** vergleichbar. Die Anordnung umfasst weiter ein Differenzpaar mit einem ersten npn-Differenzpaar-Transistor **150** und einem zweiten npn-Differenzpaar-Transistor **152**, deren Emitter miteinander verbunden sind und einen Eingangsruhestrom aus einer Eingangsruhestromquelle **154** empfangen. Die Basen sind zum Empfangen der Informationssignale U_i und NU_i geschaltet und die Kollektoren mit der ersten Stromeingangsklemme **16** bzw. der zweiten Stromeingangsklemme **24** gekoppelt. Ein erster Stromsensorwiderstand **156** ist zwischen die zweite Speiseklemme **12** und eine weitere zweite Stromausgangsklemme **158** des zweiten Stromspiegels **22** geschaltet, und ein zweiter Stromsensorwiderstand **160** ist zwischen die zweite Speiseklemme **12** und eine weitere erste Stromausgangsklemme **162** des ersten Stromspiegels **14** geschaltet. Weiterhin sind die Basis und der Emitter eines ersten npn-Pull-down-Transistors **164** mit dem ersten Stromsensorwiderstand **156** verbunden und ist sein Kollektor mit der ersten Stromausgangsklemme **18** gekoppelt und sind die Basis und der Emitter eines zweiten npn-Pull-down-Transistors **166** mit dem zweiten Stromsensorwiderstand **160** verbunden und ist sein Kollektor mit der zweiten Stromausgangsklemme **26** gekoppelt.

[0071] Das Differenzpaar überträgt den Eingangsruhestrom der Eingangsruhestromquelle **154** auf die erste Stromeingangsklemme **16** oder die zweite Stromeingangsklemme **24**. Wenn der erste Stromspiegel **14** Strom empfängt, wird der zweite Pull-down-Transistor **166** leitend, wodurch die Schreibklemme **8** mit der zweiten Speiseklemme **12** durchverbunden wird und der Strom von der ersten Stromausgangsklemme **18** zur zweiten Speiseklemme **12** über den Schreibkopf **2** fließen kann. Wenn der zweite Stromspiegel **22** Strom empfängt, führt dies zu einem Strom durch den Schreibkopf **2** in entgegengesetzter Richtung.

[0072] **Fig. 11** zeigt Stromspiegel zur Verwendung

in der in **Fig. 10** gezeigten Anordnung. Der erste Stromspiegel **14** und der zweite Stromspiegel **22** umfassen je einen als Diode geschalteten pnp-Eingangstransistor T_{ip} , dessen Basis und Kollektor mit der ersten **16** bzw. zweiten **24** Stromeingangsklemme verbunden sind und dessen Kollektor mit der ersten Speiseklemme **10** gekoppelt ist, einen pnp-Ausgangstransistor T_{op} , dessen Basis mit der Basis des jeweiligen Eingangstransistors T_{ip} verbunden ist, dessen Emitter mit der ersten Speiseklemme **10** gekoppelt ist und dessen Kollektor mit der ersten **18** bzw. der zweiten **26** Stromausgangsklemme verbunden ist, und einen weiteren pnp-Ausgangstransistor T'_{op} , dessen Basis mit der Basis des betreffenden Eingangstransistors T_{ip} verbunden ist, dessen Emitter mit der ersten Speiseklemme **10** gekoppelt ist und dessen Kollektor mit der weiteren ersten **162** bzw. zweiten **158** Stromausgangsklemme gekoppelt ist. Auf Wunsch können Serienwiderstände mit den Emittoren in Reihe geschaltet sein.

[0073] Auf Wunsch können die Bipolartransistoren in den hier dargestellten Beispielen durch Unipolartransistoren ersetzt werden, beispielweise MOS-Transistoren. In diesem Fall sollten für Basis, Emitter und Kollektor Gate, Source und Drain gelesen werden.

[0074] **Fig. 12** zeigt eine bipolare Schaltungsausführung der Vorwärtsregelungstechnik, die in den Ausführungsformen, die vier Stromspiegel nutzen, verwendet werden kann. Die Basen von zwei npn-Transistoren **182** und **184** sind mit der ersten Signalklemme **1** gekoppelt und empfangen das Informationssignal U_i . Die Basen von zwei weiteren npn-Transistoren **186** und **188** sind mit der zweiten Signalklemme **3** gekoppelt und empfangen das inverse Informationssignal NU_i . Die Basen von zwei pnp-Transistoren **198** und **200** und der Kollektor des pnp-Transistors **198** sind durchverbunden und über eine erste Eingangsruehestromquelle **206** mit der negativen Speiseklemme **12** gekoppelt. Ebenso sind die Basen von zwei weiteren pnp-Transistoren **202** und **204** und der Kollektor des pnp-Transistors **202** durchverbunden und über eine zweite Eingangsruehestromquelle **208**, die einen Eingangsruehestrom verschafft, der nahezu gleich dem Eingangsruehestrom der ersten Eingangsruehestromquelle **206** ist, mit der negativen Speiseklemme **12** gekoppelt. Die Emittoren der Transistoren **182/198**, **184/200**, **186/202**, und **188/204** sind mit Hilfe von Widerständen **190**, **192**, **194** bzw. **196** durchverbunden. Ein erster Vorwärtsregelungskondensator **178** ist zwischen den Emitter von Transistor **178** und den Emitter von Transistor **202** geschaltet. Ebenso ist ein zweiter Vorwärtsregelungskondensator zwischen den Emitter von Transistor **186** und den Emitter von Transistor **200** geschaltet. Die Kollektoren der Transistoren **182** und **188** sind mit der positiven Speiseklemme **10** gekoppelt. Die Kollektoren der Transistoren **184**, **186**, **200** und **202** sind mit der ersten Stromeingangsklemme **16**, der zweiten Stromeingangsklemme **24**, der dritten Stromeingangsklemme **32** bzw. der vierten Stromein-

gangsklemme **40** gekoppelt, um die kapazitiven Kompensationsströme zu den vier Stromspiegeln zu liefern.

[0075] Die Schaltung von **Fig. 12** ist symmetrisch, benötigt nur zwei Vorwärtsregelungskondensatoren, ist schwebend und ein effektiver Puffer der Signalklemmen **1** und **3** und kann vorteilhaft mit der Schaltung von **Fig. 9** kombiniert werden. Die Informationssignale U_i und NU_i erzeugen eine Spannungsdifferenz $2U_i$ an den Vorwärtsregelungskondensatoren **178** und **180** und ein kapazitiver Strom wird von der ersten Stromeingangsklemme **16** zur vierten Stromeingangsklemme **40** oder von der zweiten Stromeingangsklemme **24** zur dritten Stromeingangsklemme **32** gelenkt. Die Widerstände **190**, **192**, **194** und **196** verhindern, dass der Signalstrom sich an den Emittoren der Transistoren in zwei Teile aufteilt. [0076] Auf Wunsch können die Bipolartransistoren durch unipolare Transistoren, beispielweise MOS-Transistoren ersetzt werden. In diesem Fall sollten für Basis, Emitter und Kollektor Gate, Source und Drain gelesen werden.

[0077] Zusätzlich zu der Stromkompensationstechnik der kapazitiven Vorwärtsregelung kann eine Neutrodyne-Kompensation mit Rückführung verwendet werden, um die nachteilige Wirkung der parasitären Kapazitäten zu kompensieren. Dies wird in **Fig. 13** gezeigt, die im Prinzip die gleiche wie **Fig. 1** ist. Jedoch können auch **Fig. 2** und **3** in gleicher Weise abgewandelt werden und in **Fig. 2** werden die bei der nächsten Erläuterung verwendeten Kapazitätswerte gezeigt. Es sind vier zusätzliche Trennkondensatoren **142**, **144**, **146** und **148** vorgesehen, deren Kapazitätswerte C_{np} , C_{np} , C_{nn} bzw. C_{nn} sind. Der Kondensator **142** ist zwischen die erste Stromeingangsklemme **16** und die zweite Stromausgangsklemme **26** geschaltet, der zweite Kondensator **144** zwischen die zweite Stromeingangsklemme **24** und die erste Stromausgangsklemme **18**, der dritte Kondensator **146** zwischen die dritte Stromeingangsklemme **32** und die vierte Stromausgangsklemme **42**, und der vierte Kondensator **148** zwischen die vierte Stromeingangsklemme **40** und die dritte Stromausgangsklemme.

[0078] Unter der Annahme, dass das Stromspiegelverhältnis der vier Stromspiegel **14**, **22**, **30** und **38** gleich M ist, wird der zwischen der Schreibklemme **6** und der Schreibklemme **8** gesehene Kapazitätswert Ch gleich

$$Ch = (C_{cwp} + C_{csn} + (1 + M)(C_{cbp} + C_{cbn}) + (1 - M)(C_{np} + C_{nn})) / 2$$

sein. Dies kann folgendermaßen veranschaulicht werden, indem bestimmt wird, welche Ströme beispielweise in der dritten Stromausgangsklemme **34** als Folge der mit dieser Klemme verbundenen Kondensatoren fließen. Wenn angenommen wird, dass die Spannung an der dritten Stromausgangsklemme **34** gleich V ist, wird die Spannung an der vierten

Stromausgangsklemme **42** gleich $-V$ sein. Der Strom i in der dritten Stromausgangsklemme **34** ist dann:

$$i = p^*V^*C_{csn} + P^*V^*C_{cbn} + P^*V^*C_{nn} + M^*\{p^*V^*C_{cbn} - P^*V^*C_{nn}\} = p^*V^*\{C_{csn} + (M + 1)C_{cbn} - (M - 1)C_{nn}\}$$

[0079] Der Strom durch den Kondensator **146** hat ein entgegengesetztes Vorzeichen und wird um den Stromspiegelfaktor M vergrößert. Eine gleichartige Berechnung gilt für die anderen Stromausgangsklemmen.

[0080] Mit $M = 5$, $C_{cwp} + C_{csn} = 6$ pF und $C_{cbp} + C_{cbn} = 4$ pF wird Ch ohne Neutralisation 15 pF und mit Neutralisation 5 pF sein, wobei angenommen wird, dass $C_{np} + C_{nn} = 5$ pF. Dies ergibt eine Verbesserung um einen Faktor 3.

[0081] Die Stromspiegel und die Trennkondensatoren verschaffen somit einen Breitband-Schreibverstärker mit sehr großem Ausgangshub, der nahezu gleich der Speisespannung ist. Zusätzlich ist es möglich, nicht nur die parasitären Kapazitäten des Schreibverstärkers zu neutralisieren, sondern auch die parasitären Kapazitäten C_{p1} und C_{p2} und die Kapazitäten des Schreibkopfes selbst (nicht abgebildet in **Fig. 13**), indem die Trennkondensatoren genügend groß gemacht werden. In diesem Fall schwingt der Schreibverstärker **4**, wenn der Schreibkopf **2** losgekoppelt wird. Dies ermöglicht es, einen fehlerhaften Kontakt zwischen dem Leseverstärker und dem Schreibkopf mit Hilfe einer Detektionsschaltung zu detektieren, die erkennt, ob der Schreibverstärker schwingt.

[0082] Es wird auch offensichtlich sein, dass die neutralisierende Wirkung bereits mit einem einzigen Trennkondensator erhalten wird. Um jedoch die Symmetrie der Anordnung beizubehalten und unnötiges Belastung einer Gleichtaktsteuerungsschaltung zu vermeiden, wird die Verwendung von Trennkondensatoren in zwei Paaren vorgezogen.

[0083] Die Trennkondensatoren arbeiten gemäß dem Rückführungsprinzip und können Nachschwingen oder Instabilitäten verursachen, wenn die parasitären Kapazitäten überkompensiert werden. Infolge von Prozesstoleranzen, Temperaturschwankungen, Lastkapazitäten usw. ist die gesamte parasitäre Kapazität häufig nicht leicht vorherzusagen. Um übermäßiges Nachschwingen und Instabilitäten zu verhindern, sollte die Neutralisierungstechnik die parasitären Kapazitäten um einen großen Betrag unterkompensieren. Programmierung der Trennkondensatoren kann dieses Problem abschwächen, aber ein wesentlicher Spielraum muss erhalten bleiben. Die oben besprochene Vorwärtsregelungskompensation kann auf Wunsch in Kombination mit der Rückführungstechnik verwendet werden, um den Spielraum ohne die Gefahr von Instabilitäten auszufüllen.

Patentansprüche

1. Anordnung zum Aufzeichnen eines Informati-

onssignals auf einem magnetischen Aufzeichnungsträger, mit einem Schreibkopf (**2**) zum Aufzeichnen von Information auf dem Aufzeichnungsträger, und einem Schreibverstärker (**4**) mit:

einer ersten Signalklemme (**1**) und einer zweiten Signalklemme (**3**) zum Empfangen entgegengesetzter Signale, die für das Informationssignal repräsentativ sind;

einer ersten Schreibklemme (**6**) und einer zweiten Schreibklemme (**8**), die mit dem Schreibkopf (**2**) gekoppelt sind, um den Schreibkopf (**2**) in Reaktion auf das Informationssignal anzusteuern;

einer ersten Speiseklemme (**10**) und einer zweiten Speiseklemme (**12**) zum Anschließen einer Speisespannung für den Schreibverstärker (**4**);

einem ersten Stromspiegel (**14**) mit einer ersten Stromeingangsklemme (**16**), einer mit der ersten Schreibklemme (**6**) gekoppelten ersten Stromausgangsklemme (**18**) und einer mit der ersten Speiseklemme (**10**) verbundenen ersten gemeinsamen Stromklemme (**20**);

einen zweiten Stromspiegel (**22**) mit einer zweiten Stromeingangsklemme (**24**), einer mit der zweiten Schreibklemme (**8**) gekoppelten zweiten Stromausgangsklemme (**26**) und einer mit der ersten Speiseklemme (**10**) verbundenen zweiten gemeinsamen Stromklemme (**28**) und

Stromschaltmitteln (**46, 48, 30, 38; 150, 152, 164, 166**), um für einen ersten Wert des Informationssignals einen Stromfluss über einen ersten Strompfad zwischen der ersten Stromausgangsklemme (**18**) und der zweiten Speiseklemme (**12**) über die erste Schreibklemme (**6**) und die zweite Schreibklemme (**8**) zu ermöglichen und um für einen zweiten Wert des Informationssignals einen Stromfluss über einen zweiten Strompfad zwischen der zweiten Stromausgangsklemme (**26**) und der zweiten Speiseklemme (**12**) über die zweite Schreibklemme (**8**) und die erste Schreibklemme (**6**) zu ermöglichen, **dadurch gekennzeichnet**, dass der Schreibverstärker (**4**) weiter zumindest eines der folgenden umfasst:

erste Kompensationsmittel mit einem ersten Vorwärtsregelungskondensator (**170**), der zwischen der ersten Stromeingangsklemme (**16**) und einer aus der ersten Signalklemme (**1**) und der zweiten Signalklemme (**3**) ausgewählten Signalklemme eingefügt ist, um der ersten Stromeingangsklemme (**16**) in Reaktion auf das Informationssignal einen kapazitiven Strom mit einer Richtung, die der Richtung des Stromflusses in dem ersten Strompfad entspricht, hinzuzufügen, und

zweite Kompensationsmittel mit einem zweiten Vorwärtsregelungskondensator (**172**), der zwischen der zweiten Stromeingangsklemme (**24**) und der anderen aus der ersten Signalklemme (**1**) und der zweiten Signalklemme (**3**) ausgewählten Signalklemme eingefügt ist, um der zweiten Stromeingangsklemme (**24**) in Reaktion auf das Informationssignal einen kapazitiven Strom mit einer Richtung, die der Richtung des Stromflusses in dem zweiten Strompfad entspricht,

hinzuzufügen.

2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, dass der erste Vorwärtsregelungskondensator (170) zwischen der ersten Stromeingangsklemme (16) und der zweiten Signalklemme (3) und der zweite Vorwärtsregelungskondensator (172) zwischen der zweiten Stromeingangsklemme (24) und der ersten Signalklemme (1) eingefügt ist.

3. Anordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Stromschaltmittel umfassen:

einen dritten Stromspiegel (30) mit einer dritten Stromeingangsklemme (32), einer mit der ersten Schreibklemme (6) gekoppelten dritten Stromausgangsklemme (34) und einer mit der zweiten Speiseklemme (12) verbundenen dritten gemeinsamen Stromklemme (36);

einen vierten Stromspiegel (38) mit einer vierten Stromeingangsklemme (40), einer mit der zweiten Schreibklemme (8) gekoppelten vierten Stromausgangsklemme (42) und einer mit der zweiten Speiseklemme (12) verbundenen vierten gemeinsamen Stromklemme (44);

eine zwischen der ersten Stromeingangsklemme (16) und der vierten Stromeingangsklemme (40) angeschlossene erste schaltbare Stromquelle (46) zum Liefern eines ersten Stroms für einen ersten Wert des Informationssignals;

eine zwischen der zweiten Stromeingangsklemme (24) und der dritten Stromeingangsklemme (32) angeschlossene zweite schaltbare Stromquelle (48) zum Liefern eines zweiten Stroms für den zweiten Wert des Informationssignals.

4. Anordnung nach Anspruch 3, dadurch gekennzeichnet, dass der Schreibverstärker weiter zumindest entweder einen zwischen der dritten Stromeingangsklemme (32) und der zweiten Signalklemme (3) eingefügten dritten Vorwärtsregelungskondensator (174) oder einen zwischen der vierten Stromeingangsklemme (40) und der ersten Signalklemme (1) eingefügten vierten Vorwärtsregelungskondensator (176) umfasst.

5. Anordnung nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass der dritte Stromspiegel (30) und der vierte Stromspiegel (38) je einen als Diode geschalteten Eingangstransistor (T_{in}) eines ersten Leitungstyps umfassen, mit einer Steuerelektrode und einer zweiten Hauptelektrode, die mit der dritten (32) bzw. der vierten (40) Stromeingangsklemme verbunden sind, und mit einer ersten mit der zweiten Speiseklemme (12) gekoppelten Hauptelektrode, sowie einen Ausgangstransistor (T_{on}) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors (T_{in}) verbunden ist, einer mit der zweiten Speiseklemme (12) gekoppelten ersten Hauptelektrode und ei-

ner mit der dritten (34) und der vierten (42) Stromausgangsklemme verbundenen zweiten Hauptelektrode, und dass

der erste Stromspiegel (14) und der zweite Stromspiegel (22) je einen als Diode geschalteten Eingangstransistor (T_{ip}) eines zweiten Leitungstyps umfassen, mit einer Steuerelektrode und einer zweiten Hauptelektrode, die mit der ersten (16) bzw. der zweiten (24) Stromeingangsklemme verbunden sind, und mit einer ersten Hauptelektrode, die mit der ersten Speiseklemme (10) gekoppelt ist, und einen Ausgangstransistor (T_{op}) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors (T_{ip}) verbunden ist, einer mit der ersten Speiseklemme (10) gekoppelten ersten Hauptelektrode und einer mit der ersten (18) und der zweiten (26) Stromausgangsklemme verbundenen zweiten Hauptelektrode.

6. Anordnung nach Anspruch 5, dadurch gekennzeichnet, dass die ersten Hauptelektroden der Eingangstransistoren (T_{ip}) und Ausgangstransistoren (T_{op}) des ersten (14) und des zweiten (22) Stromspiegels über Widerstände (R_{ip} , R_{op}) mit der ersten Speiseklemme (10) verbunden sind und die ersten Hauptelektroden der Eingangstransistoren (T_{in}) und Ausgangstransistoren (T_{on}) des dritten (30) und des vierten (38) Stromspiegels über Widerstände (R_{in} , R_{on}) mit der zweiten Speiseklemme (12) verbunden sind.

7. Anordnung nach Anspruch 3, 4, 5 oder 6, dadurch gekennzeichnet, dass der Schreibverstärker (4) weiter umfasst: einen zwischen die erste Schreibklemme (6) und einen ersten Knoten (52) geschalteten ersten Widerstand (50), einen zwischen den ersten Knoten (52) und die zweite Schreibklemme (8) geschalteten zweiten Widerstand (54), einen zwischen die erste Speiseklemme (10) und den ersten Knoten (52) geschalteten dritten Widerstand (56) und einen zwischen die zweite Speiseklemme (12) und den ersten Knoten (52) geschalteten vierten Widerstand (58).

8. Anordnung nach Anspruch 3, 4, 5 oder 6, dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst: einen zwischen die erste Schreibklemme (6) und einen ersten Knoten (62) geschalteten ersten Widerstand (60), einen zwischen den ersten Knoten (62) und die zweite Schreibklemme (8) geschalteten zweiten Widerstand (64), einen ersten Transistor (66) eines ersten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten (62) verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme (10) gekoppelten zweiten Hauptelektrode, einen zweiten Transistor (68) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors (66) verbunden ist, einer ersten Hauptelektrode und einer mit der Steuerelektrode des zweiten Transistors (68) verbundenen zweiten Hauptelektrode, einen zwischen

die erste Speiseklemme (10) und die zweite Hauptelektrode des zweiten Transistors (68) geschalteten dritten Widerstand (70), einen dritten Transistor (72) eines zweiten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten (62) verbundenen ersten Hauptelektrode und einer mit der zweiten Speiseklemme (12) gekoppelten zweiten Hauptelektrode, einen vierten Transistor (74) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des dritten Transistors (72) verbunden ist, einer mit der ersten Hauptelektrode des zweiten Transistors (68) verbundenen ersten Hauptelektrode und einer mit der Steuerelektrode des vierten Transistors (74) verbundenen zweiten Hauptelektrode, und einen zwischen die zweite Speiseklemme (12) und die zweite Hauptelektrode des vierten Transistors (74) geschalteten vierten Widerstand (76).

9. Anordnung nach Anspruch 3, 4, 5 oder 6, dadurch gekennzeichnet, dass der Schreibverstärker weiter umfasst:

einen zwischen die erste Schreibklemme (6) und einen ersten Knoten (80) geschalteten ersten Widerstand (78), einen zwischen den ersten Knoten (80) und die zweite Schreibklemme (8) geschalteten zweiten Widerstand (104), einen zwischen die erste Schreibklemme (6) und einen zweiten Knoten (84) geschalteten dritten Widerstand (102), einen zwischen den zweiten Knoten (84) und die zweite Schreibklemme (8) geschalteten vierten Widerstand (82),

einen ersten Transistor (86) eines ersten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten (80) verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme (16) gekoppelten zweiten Hauptelektrode, einen zweiten Transistor (88) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors (86) verbunden ist, einer ersten Hauptelektrode und einer mit der Steuerelektrode des zweiten Transistors (88) verbundenen zweiten Hauptelektrode, einen zwischen die erste Speiseklemme (10) und die zweite Hauptelektrode des zweiten Transistors (88) geschalteten fünften Widerstand (90), einen dritten Transistor (92) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des ersten Transistors (86) verbunden ist, einer mit dem ersten Knoten (84) verbundenen ersten Hauptelektrode und einer mit der zweiten Speiseklemme (24) gekoppelten zweiten Hauptelektrode,

einen vierten Transistor (94) eines zweiten Leitungstyps mit einer Steuerelektrode, einer mit dem ersten Knoten (80) verbundenen ersten Hauptelektrode und einer mit einer aus der dritten Stromeingangsklemme (32) und der vierten Stromeingangsklemme (40) ausgewählten Stromeingangsklemme verbundenen zweiten Hauptelektrode, einen fünften Transistor (96) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des

vierten Transistors (94) verbunden ist, einer mit der ersten Hauptelektrode des zweiten Transistors (88) verbundenen ersten Hauptelektrode und einer mit der Steuerelektrode des fünften Transistors (96) verbundenen zweiten Hauptelektrode, einen zwischen die zweite Speiseklemme (12) und die zweite Hauptelektrode des fünften Transistors (96) geschalteten sechsten Widerstand (98), einen sechsten Transistor (100) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des vierten Transistors (94) verbunden ist, einer mit dem zweiten Knoten (84) verbundenen ersten Hauptelektrode und einer zweiten Hauptelektrode, die mit der anderen aus der dritten Stromeingangsklemme (32) und der vierten Stromeingangsklemme (40) ausgewählten Stromeingangsklemme gekoppelt ist.

10. Anordnung nach Anspruch 9, dadurch gekennzeichnet, dass der zweite Knoten (84) mit dem ersten Knoten (80) verbunden ist .

11. Anordnung nach Anspruch 3, 4, 5, 6, 7, 8, 9 oder 10, dadurch gekennzeichnet, dass die erste (46) und die zweite (48) schaltbare Stromquelle umfassen: einen siebten Transistor (106) eines ersten Leitungstyps mit einer Steuerelektrode, die mit einem dritten Knoten (108) verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Stromeingangsklemme (16) gekoppelten zweiten Hauptelektrode, einen achten Transistor (110) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des siebten Transistors (106) verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Speiseklemme (10) gekoppelten zweiten Hauptelektrode, einen neunten Transistor (112) eines zweiten Leitungstyps mit einer mit einem vierten Knoten (114) verbundenen Steuerelektrode, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des siebten Transistors (106) verbunden ist, und einer mit der vierten Stromeingangsklemme (40) gekoppelten zweiten Hauptelektrode, einen als Diode geschalteten zehnten Transistor (116) vom zweiten Leitungstyp mit einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des achten Transistors (110) verbunden ist, und mit einer Steuerelektrode und zweiten Hauptelektrode, die mit dem vierten Knoten (114) verbunden sind,

eine mit dem vierten Knoten (114) gekoppelte Eingangsruhestromquelle (118) zum Liefern eines Eingangsruhestroms an den vierten Knoten (114), einen elften Transistor (120) vom ersten Leitungstyp mit einer Steuerelektrode, die mit einem fünften Knoten (122) verbunden ist, einer ersten Hauptelektrode und einer mit der zweiten Stromeingangsklemme (24) gekoppelten zweiten Hauptelektrode, einen zwölften Transistor (124) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des elften Transistors (120) verbunden ist, einer ersten Hauptelektrode und einer mit der ersten Speiseklemme (10) gekoppelten zweiten Hauptelektrode,

und einen dreizehnten Transistor (**126**) vom zweiten Leitungstyp mit einer mit dem vierten Knoten (**114**) verbundenen Steuerelektrode, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des Transistors (**120**) verbunden ist, und einer mit der dritten Stromeingangsklemme (**32**) gekoppelten zweiten Hauptelektrode.

12. Anordnung nach Anspruch 11, dadurch gekennzeichnet, dass die erste (**46**) und die zweite (**48**) schaltbare Stromquelle weiter umfassen:

einen vierzehnten Transistor (**132**) vom ersten Leitungstyp mit einer Steuerelektrode zum Empfangen des Informationssignals, einer mit dem dritten Knoten (**108**) verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme (**10**) gekoppelten zweiten Hauptelektrode, einen fünfzehnten Transistor (**134**) vom ersten Leitungstyp mit einer Steuerelektrode zum Empfangen des Informationssignals, einer mit dem fünften Knoten (**122**) verbundenen ersten Hauptelektrode und einer mit der ersten Speiseklemme (**10**) gekoppelten zweiten Hauptelektrode, einen sechzehnten Transistor (**136**) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des achten Transistors (**110**) verbunden ist, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des achten Transistors (**110**) verbunden ist, und einer mit dem fünften Knoten (**122**) gekoppelten zweiten Hauptelektrode, einen siebzehnten Transistor (**138**) vom ersten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des zwölften Transistors (**124**) verbunden ist, einer ersten Hauptelektrode, die mit der ersten Hauptelektrode des zwölften Transistors (**124**) verbunden ist, und einer mit dem dritten Knoten (**108**) gekoppelten zweiten Hauptelektrode, wobei die zweite Hauptelektrode des achten Transistors (**110**) mit dem dritten Knoten (**108**) und die zweite Hauptelektrode des zwölften Transistors (**124**) mit dem fünften Knoten (**122**) verbunden ist.

13. Anordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Stromschaltmittel umfassen:

ein Differenzpaar mit einem ersten Differenzpaar-Transistor (**150**) eines ersten Leitungstyps und einem zweiten Differenzpaar-Transistor (**152**) vom ersten Leitungstyp, deren erste Hauptelektroden zum Empfangen eines Eingangsruhestroms aus einer Eingangsruhestromquelle (**154**) angeschlossen sind, deren Steuerelektroden zum Empfangen des Informationssignals angeschlossen sind und deren zweite Hauptelektroden mit der ersten Stromeingangsklemme (**16**) bzw. der zweiten Stromeingangsklemme (**24**) gekoppelt sind; einen ersten zwischen der zweiten Speiseklemme (**12**) und einer weiteren zweiten Stromausgangsklemme (**158**) des zweiten Stromspiegels (**22**) angeschlossenem Stromsensorwiderstand (**156**) und einen zweiten zwischen der zweiten Speiseklemme (**12**) und einer weiteren ersten Strom-

ausgangsklemme (**162**) des ersten Stromspiegels (**14**) angeschlossenem Stromsensorwiderstand (**160**); einen ersten Pull-down-Transistor (**164**) vom ersten Leitungstyp mit einer Steuerelektrode und ersten Hauptelektrode, die mit dem ersten Stromsensorwiderstand (**156**) verbunden sind, und einer mit der ersten Stromausgangsklemme (**18**) gekoppelten zweiten Hauptelektrode, und einen zweiten Pull-down-Transistor (**166**) vom ersten Leitungstyp mit einer Steuerelektrode und ersten Hauptelektrode, die mit dem zweiten Stromsensorwiderstand (**160**) verbunden sind, und einer mit der zweiten Stromausgangsklemme (**26**) gekoppelten zweiten Hauptelektrode.

14. Anordnung nach Anspruch 13, dadurch gekennzeichnet, dass der erste Stromspiegel (**14**) und der zweite Stromspiegel (**22**) je einen als Diode geschalteten Eingangstransistor (T_{ip}) eines zweiten Leitungstyps umfassen, mit einer Steuerelektrode und zweiten Hauptelektrode, die mit der ersten (**16**) bzw. der zweiten (**24**) Stromeingangsklemme verbunden sind, und mit einer mit der ersten Speiseklemme (**10**) gekoppelten zweiten Hauptelektrode, einen Ausgangstransistor (T_{op}) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des jeweiligen Eingangstransistors (T_{ip}) verbunden ist, einer mit der ersten Speiseklemme (**10**) gekoppelten ersten Hauptelektrode und einer mit der ersten (**18**) bzw. der zweiten (**26**) Stromausgangsklemme verbundenen zweiten Hauptelektrode, und einen weiteren Ausgangstransistor (T'_{op}) vom zweiten Leitungstyp mit einer Steuerelektrode, die mit der Steuerelektrode des betreffenden Eingangstransistors (T_{ip}) verbunden ist, einer mit der ersten Speiseklemme (**10**) gekoppelten ersten Hauptelektrode und einer mit der weiteren ersten (**162**) bzw. zweiten (**158**) Stromausgangsklemme gekoppelten zweiten Hauptelektrode.

15. Anordnung nach Anspruch 3, dadurch gekennzeichnet, dass der Schreibverstärker (**4**) weiter umfasst:

erste (**182**), zweite (**184**), dritte (**186**) und vierte (**188**) Treibertransistoren eines ersten Leitungstyps, von denen jeder eine Steuerelektrode, eine erste Hauptelektrode und eine zweite Hauptelektrode hat, wobei die Steuerelektroden des ersten (**182**) und zweiten (**184**) Transistors mit der ersten Signalklemme (**1**) gekoppelt sind und die Steuerelektroden des dritten (**186**) und vierten (**188**) Transistors mit der zweiten Signalklemme (**3**) gekoppelt sind; fünfte (**198**), sechste (**200**), siebte (**202**) und achte (**204**) Transistoren eines zweiten Leitungstyps, von denen jeder eine Steuerelektrode, eine erste Hauptelektrode und eine zweite Hauptelektrode hat; eine erste (**206**) und eine zweite (**208**) Eingangsruhestromquelle, wobei die Steuerelektroden des fünften (**198**) und sechsten (**200**) Transistors und die zweite Hauptelektrode des fünften (**198**) Transistors über

die erste Eingangsruhestromquelle (206) mit der zweiten Speiseklemme (12) gekoppelt sind und die Steuerelektroden des siebten (202) und achten (204) Transistors und die zweite Hauptelektrode des achten (204) Transistors über die zweite Eingangsruhestromquelle (208) mit der zweiten Speiseklemme (12) gekoppelt sind; erste (190), zweite (192), dritte (194) und vierte (196) Koppelwiderstände zum Koppeln der ersten Hauptelektrode des ersten Transistors (182) mit der ersten Hauptelektrode des fünften (198) Transistors, der ersten Hauptelektrode des zweiten (184) Transistors mit der ersten Hauptelektrode des sechsten (198) Transistors, der ersten Hauptelektrode des dritten (186) Transistors mit der ersten Hauptelektrode des siebten (202) Transistors bzw. der ersten Hauptelektrode des vierten (188) Transistors mit der ersten Hauptelektrode des achten (204) Transistors; einen ersten Kondensator (178), der die erste Hauptelektrode des zweiten (184) Transistors mit der ersten Hauptelektrode des siebten (202) Transistors koppelt und einen zweiten Kondensator (180), der die erste Hauptelektrode des dritten (186) Transistors mit der ersten Hauptelektrode des sechsten (200) Transistors koppelt; wobei die zweiten Hauptelektroden des ersten (182) und vierten (188) Transistors mit der ersten Speiseklemme (10) gekoppelt sind und die zweiten Hauptelektroden des zweiten (184), dritten (186), sechsten (200) und siebten (202) Transistors mit der ersten Stromeingangsklemme (16), der zweiten Stromeingangsklemme (24), der dritten Stromeingangsklemme (32) bzw. der vierten Stromeingangsklemme (40) gekoppelt sind.

16. Anordnung nach Anspruch 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14 oder 15, dadurch gekennzeichnet, dass der Schreibverstärker zumindest einen von zwei Kondensatoren (142, 144) umfasst, von denen ein erster Kondensator (142) zwischen der ersten Stromeingangsklemme (16) und der zweiten Stromausgangsklemme (26) angeschlossen ist und ein zweiter Kondensator (144) zwischen der zweiten Stromeingangsklemme (24) und der ersten Stromausgangsklemme (18) angeschlossen ist.

17. Anordnung nach Anspruch 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14 oder 15, dadurch gekennzeichnet, dass der Schreibverstärker zumindest einen von zwei weiteren Kondensatoren (146, 148) umfasst, von denen ein dritter Kondensator (146) zwischen der dritten Stromeingangsklemme (32) und der vierten Stromausgangsklemme (42) angeschlossen ist und ein vierter Kondensator (148) zwischen der vierten Stromeingangsklemme (40) und der dritten Stromausgangsklemme (34) angeschlossen ist.

Es folgen 10 Blatt Zeichnungen

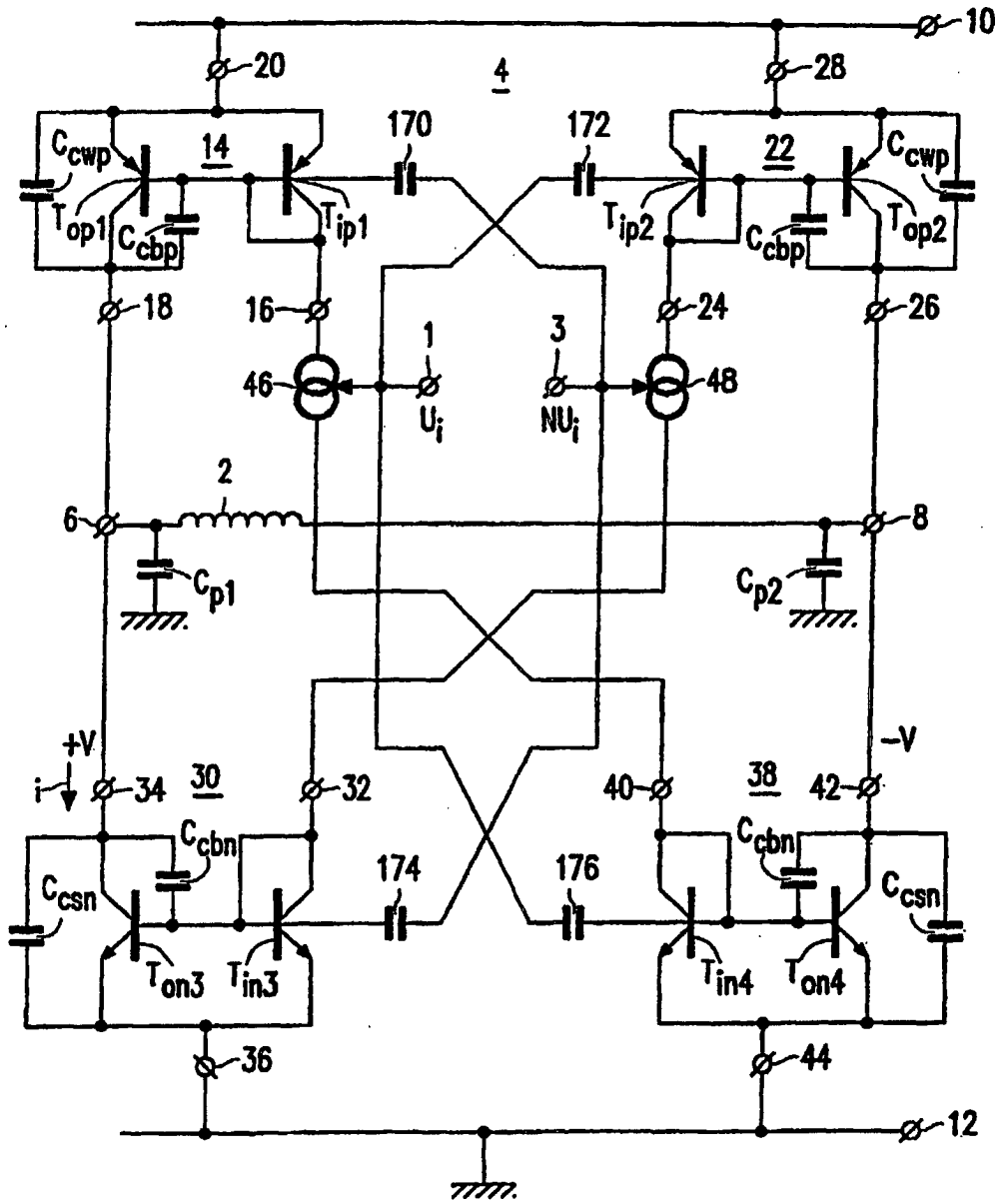


FIG. 2

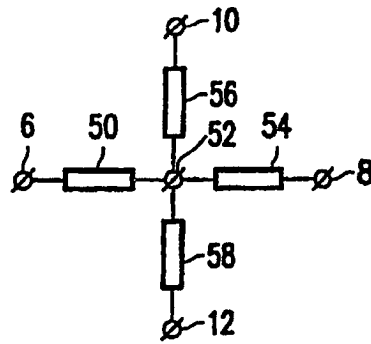


FIG. 4

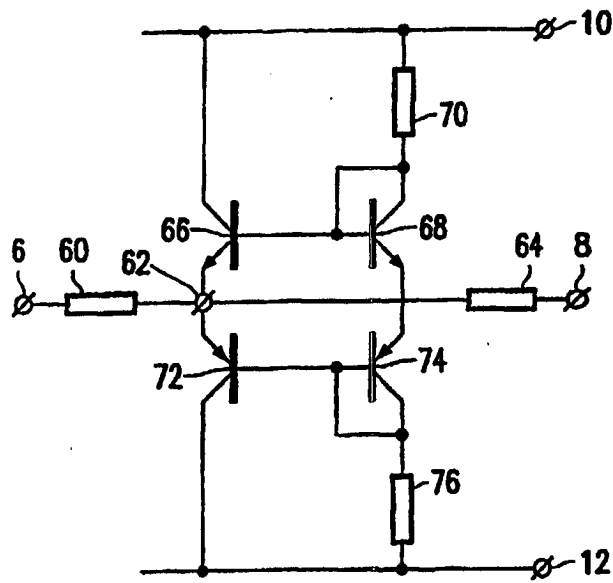


FIG. 5

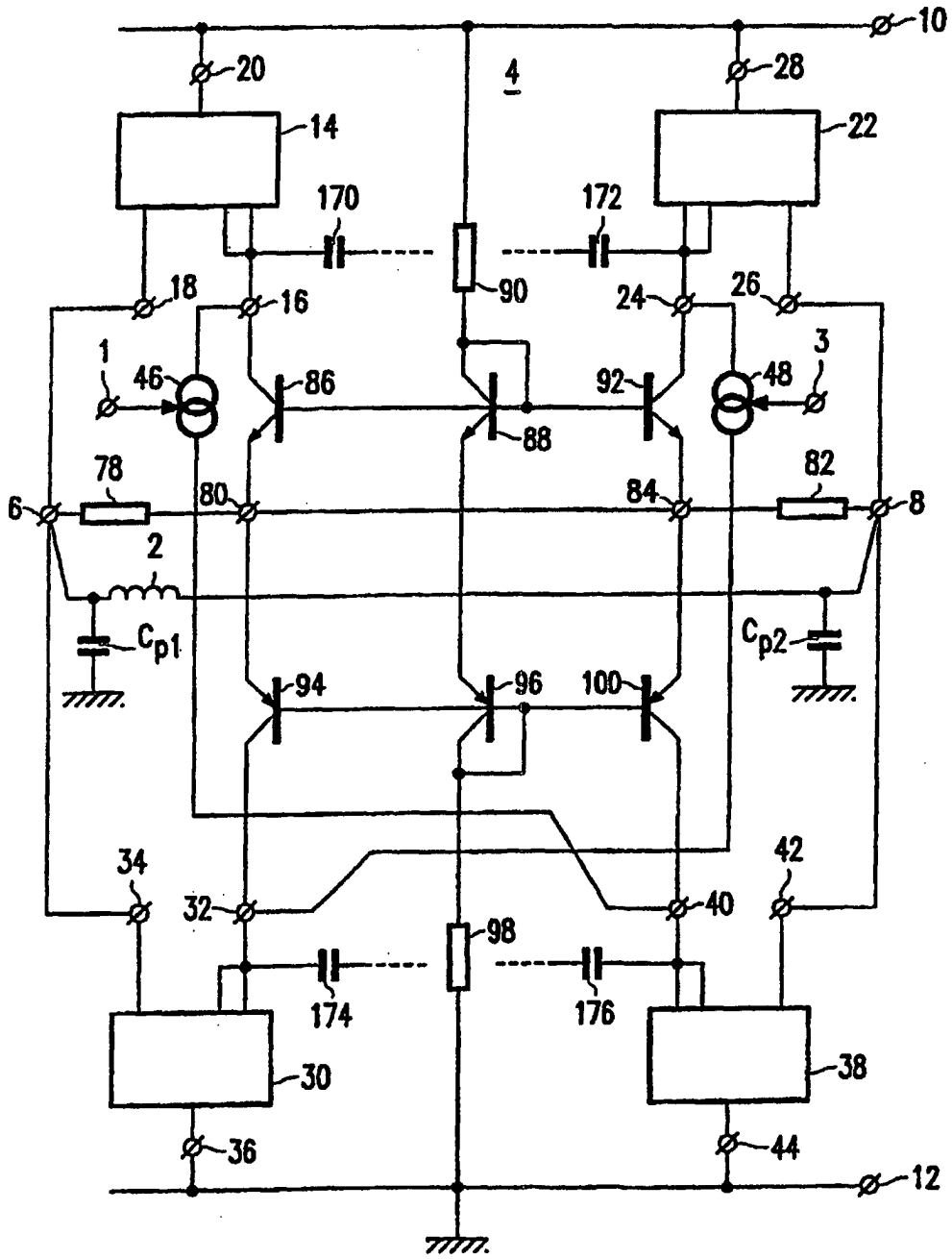


FIG. 6

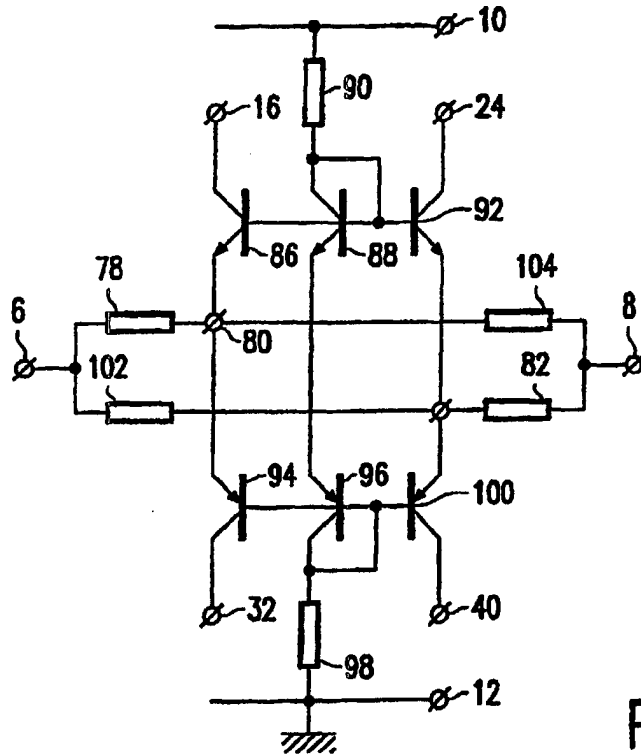


FIG. 7

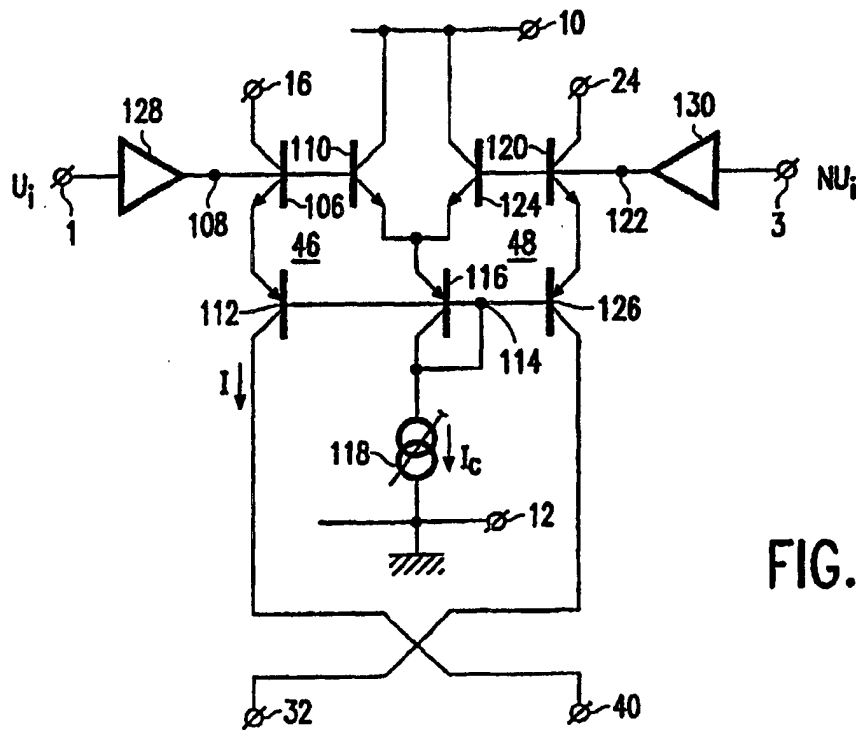


FIG. 8

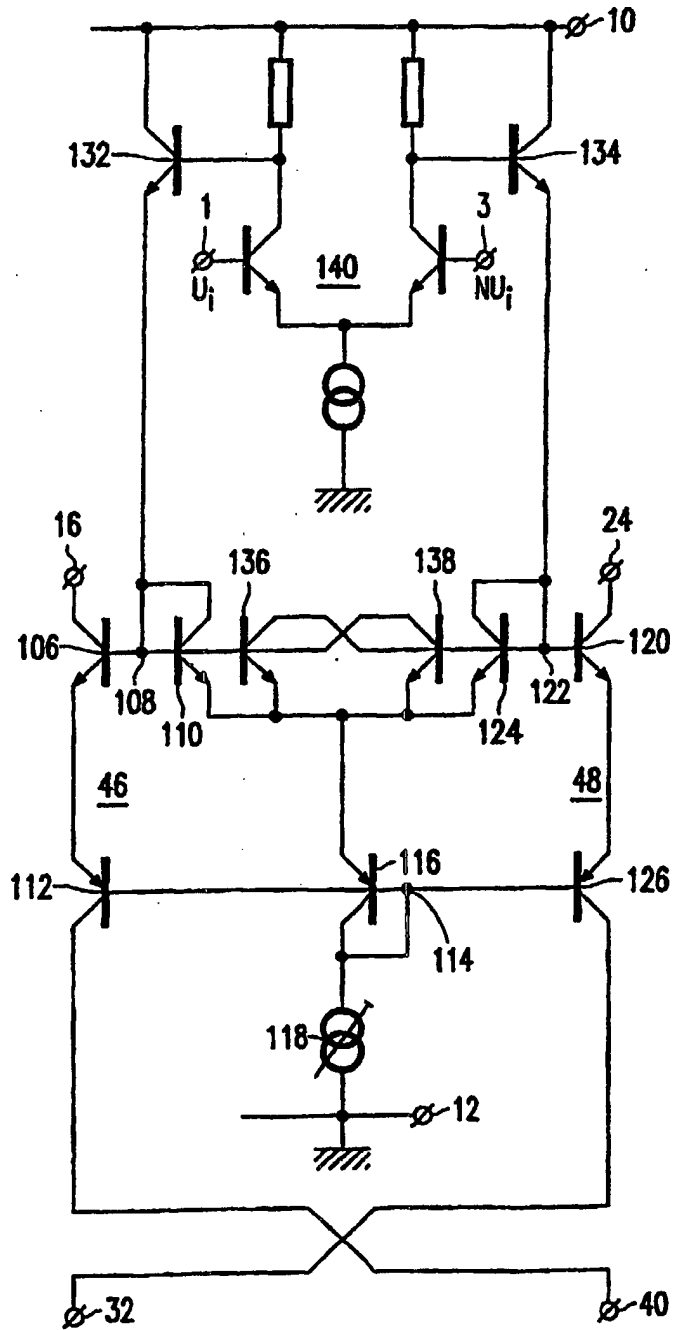


FIG. 9

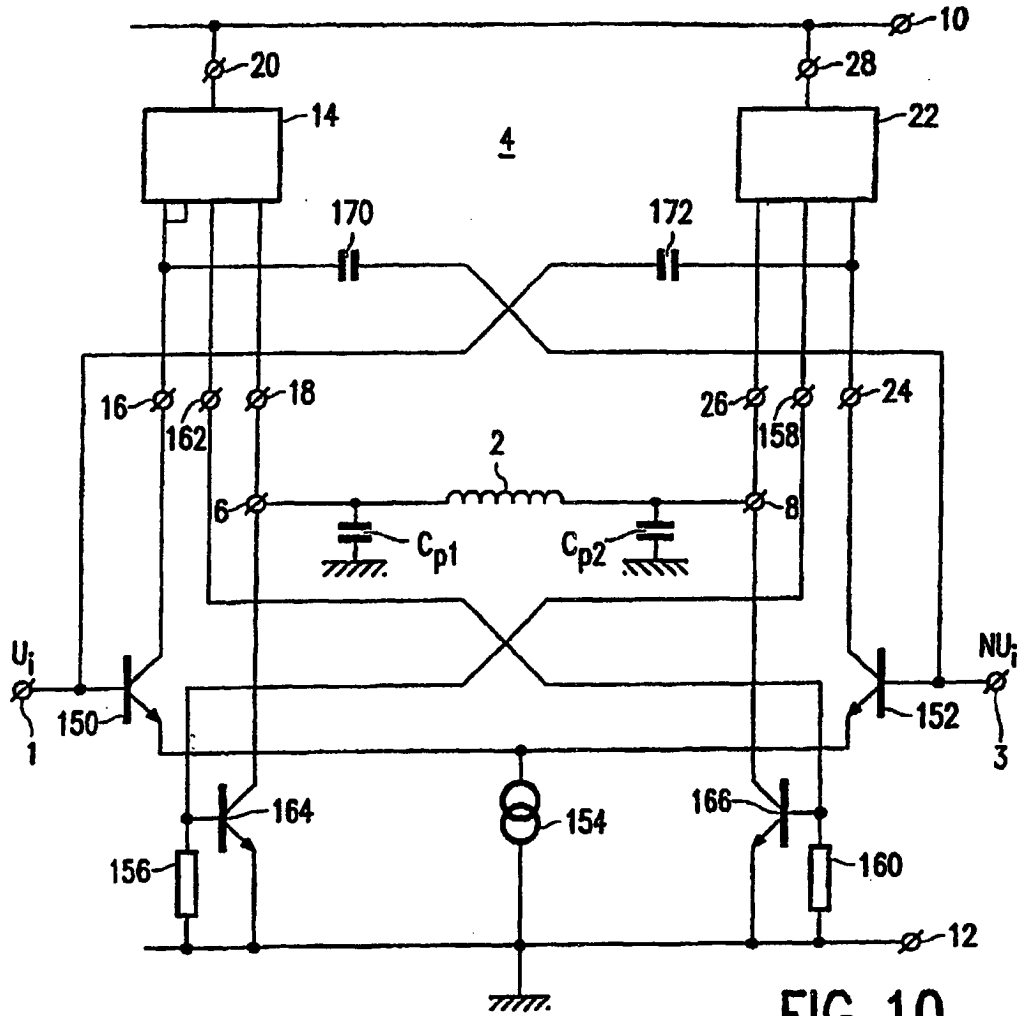


FIG. 10

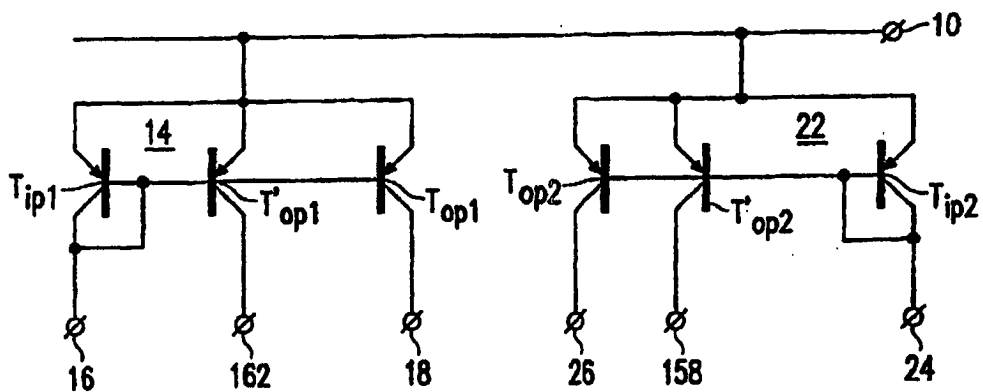


FIG. 11

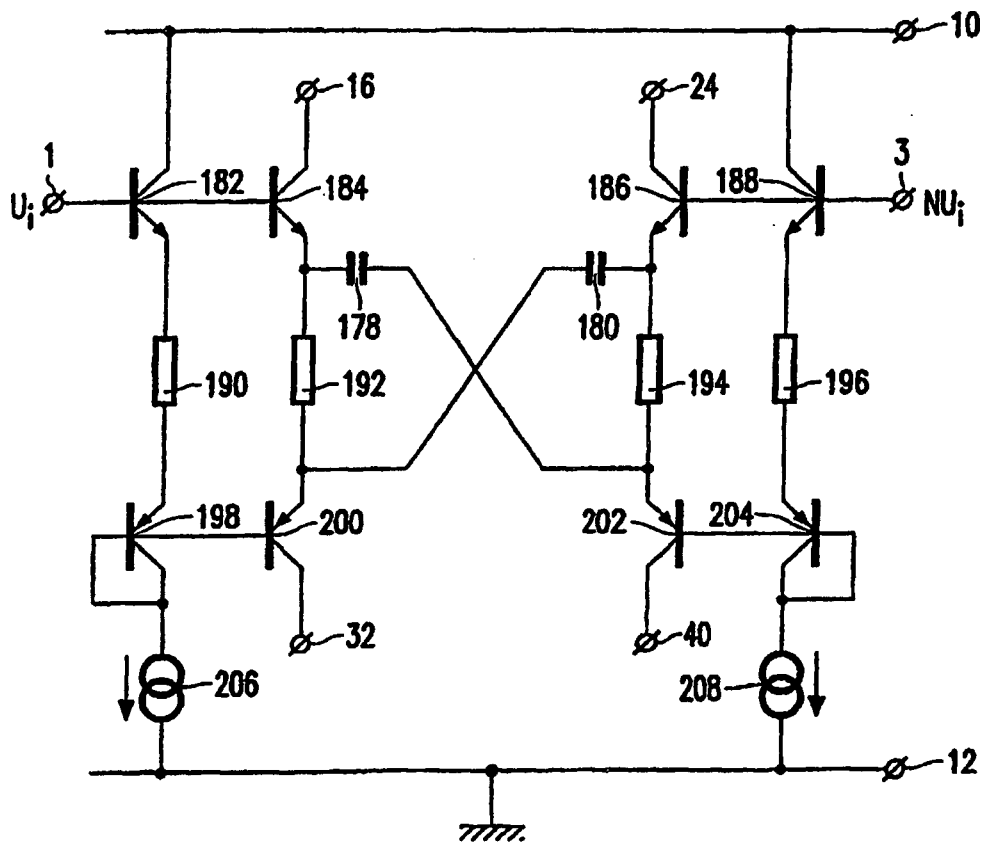


FIG. 12

