



(12) 发明专利

(10) 授权公告号 CN 102254917 B

(45) 授权公告日 2014. 05. 21

(21) 申请号 201110189950. X

JP 2003347558 A, 2003. 12. 05,

(22) 申请日 2011. 07. 07

CN 1987626 A, 2007. 06. 27,

(73) 专利权人 深圳市华星光电技术有限公司  
地址 518132 广东省深圳市光明新区塘明大道 9—2 号

审查员 韩冰

(72) 发明人 张骢泷

(74) 专利代理机构 深圳翼盛智成知识产权事务所 (普通合伙) 44300

代理人 欧阳启明

(51) Int. Cl.

H01L 27/12 (2006. 01)

H01L 29/786 (2006. 01)

H01L 21/77 (2006. 01)

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

US 2011073860 A1, 2011. 03. 31,

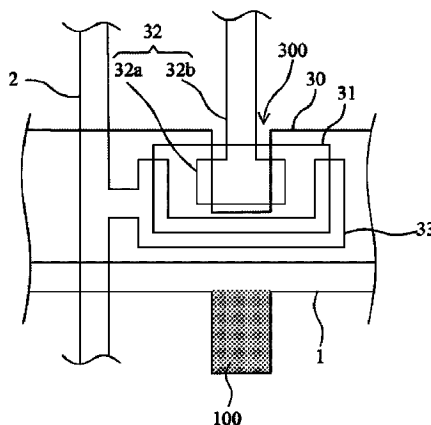
权利要求书2页 说明书4页 附图4页

(54) 发明名称

薄膜晶体管阵列基板及其制法

(57) 摘要

本发明公开一种薄膜晶体管阵列基板及其制法。所述阵列基板包含薄膜晶体管及补偿电极。所述薄膜晶体管的栅极电极为扫描信号线的一部分并具有一开口，所述开口延伸至扫描信号线的一侧边。所述薄膜晶体管的漏极电极位置对应所述开口。所述薄膜晶体管的源极电极自数据信号线的一侧边延伸出并环绕漏极电极。补偿电极自扫描信号线的另一侧边延伸出而对应栅极电极。因此，本发明可减少漏极电极与栅极电极之间的寄生电容而不提高扫描信号线的阻值。



1. 一种薄膜晶体管阵列基板,其特征在于:所述薄膜晶体管阵列基板包含:  
基板;  
扫描信号线,沿一水平方向设置于所述基板上,并具有一第一侧边与一相对于第一侧边的第二侧边;  
数据信号线,沿一垂直方向设置于所述基板上而与所述扫描信号线彼此绝缘交错;  
薄膜晶体管,形成于所述扫描信号线与所述数据信号线交叉处附近,并包含一栅极电极、一半导体层、一漏极电极及一源极电极,其中所述栅极电极为所述扫描信号线的一部分并具有一开口,所述开口位于所述栅极电极的中央并延伸至扫描信号线的第一侧边;所述半导体层绝缘地设于所述栅极电极上方;所述漏极电极设于所述半导体层上且位置对应所述栅极电极的开口;所述源极电极自所述数据信号线的一侧边延伸出,并沿着所述半导体层的边缘环绕所述漏极电极及所述栅极电极的开口;以及  
补偿电极,自所述扫描信号线的第二侧边一体延伸出并对应所述栅极电极;所述补偿电极不与所述半导体层重叠。
2. 如权利要求 1 所述的薄膜晶体管阵列基板,其特征在于:所述栅极电极的开口呈矩形。
3. 如权利要求 2 所述的薄膜晶体管阵列基板,其特征在于:所述漏极电极呈倒 T 字形而包含一水平部及一垂直部,所述水平部与所述扫描信号线的第一侧边及第二侧边平行,并对应所述栅极电极的开口;所述垂直部自所述水平部一侧延伸而与所述扫描信号线的第一侧边垂直,并对应所述栅极电极的开口。
4. 如权利要求 3 所述的薄膜晶体管阵列基板,其特征在于:所述垂直部的宽度小于所述栅极电极的开口的宽度。
5. 如权利要求 4 所述的薄膜晶体管阵列基板,其特征在于:所述补偿电极的面积与所述开口的面积相等。
6. 如权利要求 4 所述的薄膜晶体管阵列基板,其特征在于:所述补偿电极呈梯形。
7. 如权利要求 1 所述的薄膜晶体管阵列基板,其特征在于:所述补偿电极与所述数据信号线之间的距离大于 3.5 微米。
8. 一种薄膜晶体管阵列基板的制法,其特征在于:所述制法包含下列步骤:  
于基板上形成扫描信号线及补偿电极,其中所述扫描信号线包含一第一侧边、一相对于第一侧边的第二侧边及一开口,所述开口延伸至所述第一侧边;所述补偿电极自所述扫描信号线的第二侧边延伸出;  
于扫描信号线上形成一第一绝缘层;  
于第一绝缘层上形成一半导体层,其中所述半导体层对应位于所述开口上;所述补偿电极不与所述半导体层重叠;以及于基板上形成数据信号线、漏极电极及源极电极,其中所述数据信号线与所述扫描信号线彼此绝缘交错,所述漏极电极位于所述半导体层上并对应所述扫描信号线的开口,所述源极电极自所述数据信号线的一侧边延伸出而位于所述半导体层上,并沿着所述半导体层的边缘环绕所述漏极电极及所述扫描信号线的开口。
9. 如权利要求 8 所述薄膜晶体管阵列基板的制法,其特征在于:所述制法进一步包含下列步骤:  
于半导体层、漏极电极及源极电极上方形成第二绝缘层,其中所述第二绝缘层具有一

开孔;所述开孔对应使所述漏极电极部分裸露;以及

于所述扫描信号线与数据信号线所定义的像素区内形成像素电极,其中所述像素电极通过所述第二绝缘层的开孔连接所述漏极电极。

10. 如权利要求 9 所述薄膜晶体管阵列基板的制法,其特征在于:所述补偿电极呈梯形,且与所述数据信号线之间的距离大于 3.5 微米。

## 薄膜晶体管阵列基板及其制法

### 【技术领域】

[0001] 本发明是有关于一种薄膜晶体管阵列基板,特别是有关于一种薄膜晶体管阵列基板及其制法。

### 【背景技术】

[0002] 现有技术中,TFT-LCD(薄膜晶体管液晶显示器,thin film transistor liquid crystal display)的构造主要包含两片玻璃基板以及配置于两者之间的液晶层,其中上层玻璃基板表面设有彩色滤光片(Color Filter),彩色滤光片包含了彩色光阻及黑色矩阵;而下层玻璃基板则设有薄膜晶体管与像素电极,故一般称为薄膜晶体管阵列基板(TFT LCD Array Substrate)。

[0003] 在薄膜晶体管阵列基板中,一个子像素的结构包含了像素电极、薄膜晶体管及存储电容,其中所述薄膜晶体管的栅极连接扫描信号线,其源极连接数据信号线,其漏极则连接所述像素电极;所述存储电容则连接所述像素电极。通过扫描信号线对薄膜晶体管的栅极施加电压,即可使薄膜晶体管导通。薄膜晶体管的源极再通过数据信号线接受数据信号并传送到漏极,进而写入像素电极并存储于所述存储电容。

[0004] 除了前述的存储电容,所述薄膜晶体管的实际结构中还存在许多寄生电容(parasitic capacitance),这些寄生电容对于所述薄膜晶体管是不必要的,且会造成电荷流失而影响薄膜晶体管的特性。

[0005] 请参考图1,图1为一现有薄膜晶体管阵列基板的局部结构示意图。如图1所示,一薄膜晶体管9位于一扫描信号线8与一资料信号线7的交叉处附近,其中,薄膜晶体管9包含栅极电极90、半导体层91、漏极电极92及源极电极93,其中,所述栅极电极90是所述扫描信号线8的一部分;所述半导体层91是隔着一绝缘层(图中未示)设置于所述栅极电极90上;所述漏极电极92设置于所述半导体层91上;所述源极电极93是自所述数据信号线7的一侧延伸出而沿着所述半导体层91的边缘围绕所述漏极电极92。在漏极电极92与栅极电极90之间会产生寄生电容。

[0006] 请进一步参考图2所示,为了降低前述漏极电极92与栅极电极90之间所产生的寄生电容,所述栅极电极90进一步设置一个对应漏极电极92位置的开口900,使得所述栅极电极90对漏极电极92的重叠部分减少,进而降低两者之间所形成的寄生电容。

[0007] 然而,所述栅极电极90的开口900会使扫描信号线8的面积变小,从而提高扫描信号线8的阻值。所述扫描信号线8的传输速度将会因为阻值变大而受到不利影响。

[0008] 故,有必要提供一种薄膜晶体管阵列基板及其制法,以解决现有技术所存在的问题。

### 【发明内容】

[0009] 有鉴于现有技术的缺点,本发明的主要目的在于提供一种薄膜晶体管阵列基板,其可减少漏极电极与栅极电极之间所产生的寄生电容而不提高扫描信号线的阻值。

- [0010] 为达成本发明的前述目的,本发明提供一种薄膜晶体管阵列基板,其包含:
- [0011] 基板;
- [0012] 扫描信号线,沿一水平方向设置于所述基板上,并具有一第一侧边与一相对于第一侧边的第二侧边;
- [0013] 数据信号线,沿一垂直方向设置于所述基板上而与所述扫描信号线彼此交错;
- [0014] 一薄膜晶体管,形成于所述扫描信号线与所述数据信号线交叉处附近,并包含一栅极电极、一半导体层、一漏极电极及一源极电极,其中所述栅极电极为所述扫描信号线的一部分并具有一开口,所述开口位于所述栅极电极的中央并延伸至扫描信号线的第一侧边;所述半导体层绝缘地设于所述栅极电极上方;所述漏极电极设于所述半导体层上且位置对应所述栅极电极的开口;所述源极电极自所述数据信号线的一侧边延伸出,并沿着所述半导体层的边缘环绕所述漏极电极及所述栅极电极的开口;以及
- [0015] 补偿电极,自所述扫描信号线的第二侧边一体延伸出并对应所述栅极电极;所述补偿电极不与所述半导体层重叠。
- [0016] 在本发明的一实施例中,所述栅极电极的开口呈矩形。
- [0017] 在本发明的一实施例中,所述漏极电极呈倒 T 字形而包含一水平部及一垂直部,所述水平部与所述扫描信号线的第一侧边及第二侧边平行,并对应所述栅极电极的开口;所述垂直部自所述水平部一侧延伸而与所述扫描信号线的第一侧边垂直,并对应所述栅极电极的开口。
- [0018] 在本发明的一实施例中,所述垂直部的宽度小于所述栅极电极的开口的宽度。
- [0019] 在本发明的一实施例中,所述补偿电极的面积与所述开口的面积相等。
- [0020] 在本发明的一实施例中,所述补偿电极呈梯形。
- [0021] 在本发明的一实施例中,所述补偿电极与所述数据信号线之间的距离大于 3.5 微米。
- [0022] 本发明另提供一种薄膜晶体管阵列基板的制法,所述制法包含下列步骤:
- [0023] 于基板上形成扫描信号线及补偿电极,其中所述扫描信号线包含一第一侧边、一相对于第一侧边的第二侧边及一开口,所述开口延伸至所述第一侧边;所述补偿电极自所述扫描信号线的第二侧边延伸出;
- [0024] 于扫描信号线上形成一第一绝缘层;
- [0025] 于第一绝缘层上形成一半导体层,其中所述半导体层对应位于所述开口上;所述补偿电极不与所述半导体层重叠;以及
- [0026] 于基板上形成数据信号线、漏极电极及源极电极,其中所述数据信号线与所述扫描信号线彼此绝缘交错,所述漏极电极位于所述半导体层上并对应所述扫描信号线的开口,所述源极电极自所述数据信号线的一侧边延伸出而位于所述半导体层上,并沿着所述半导体层的边缘环绕所述漏极电极及所述扫描信号线的开口。
- [0027] 在本发明的一实施例中,所述制法进一步包含下列步骤:
- [0028] 于半导体层、漏极电极及源极电极上方形成第二绝缘层,其中所述第二绝缘层具有一开孔;所述开孔对应使所述漏极电极部分裸露;以及
- [0029] 于所述扫描信号线与数据信号线所定义的像素区内形成像素电极,其中所述像素电极通过所述第二绝缘层的开孔连接所述漏极电极。

[0030] 在本发明的一实施例中,所述补偿电极呈梯形,且与所述数据信号线之间的距离大于 3.5 微米。

[0031] 本发明主要是根据扫描信号线的开口,在扫描信号线的相对侧延伸出补偿电极,以避免开口提高扫描信号线阻值,且仍能减少漏极电极与栅极电极之间所产生的寄生电容。

### 【附图说明】

[0032] 图 1 是现有薄膜晶体管阵列基板的局部结构示意图。

[0033] 图 2 是另一现有薄膜晶体管阵列基板的局部结构示意图

[0034] 图 3 是本发明薄膜晶体管阵列基板第一实施例的局部结构示意图。

[0035] 图 4 是本发明薄膜晶体管阵列基板第二实施例的局部结构示意图。

[0036] 图 5A ~ 5E 是本发明薄膜晶体管阵列基板一较佳实施例的制作流程图。

### 【具体实施方式】

[0037] 为了让本发明上述目的、特征及优点更明显易懂,下文特举本发明较佳实施例,并配合附图,作详细说明如下。再者,本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0038] 本发明的薄膜晶体管阵列基板主要是由在一基板上设置薄膜晶体管阵列所构成。请参考图 3 所示,图 3 为本发明薄膜晶体管阵列基板第一实施例的局部结构示意图。如图 3 所示,除了所述基板(图中未示),所述薄膜晶体管阵列基板还包含一扫描信号线 1、一数据信号线 2、一薄膜晶体管 3 及一补偿电极 100。前述各元件的数目仅是用以方便说明及理解本发明,而非用以限制本发明的各元件的数目。

[0039] 所述扫描信号线 1 沿一水平方向设置于所述基板上,并具有一第一侧边与一相对于第一侧边的第二侧边。

[0040] 所述数据信号线 2 沿一垂直方向设置于所述基板上而与所述扫描信号线 1 彼此绝缘交错。

[0041] 所述薄膜晶体管 3 形成于所述扫描信号线 1 与所述数据信号线 2 交叉处附近,并包含一栅极电极 30、一半导体层 31、一漏极电极 32 及一源极电极 33。

[0042] 所述栅极电极 30 为所述扫描信号线 1 的一部分,并具有一开口 300,所述开口 300 位于所述栅极电极 30 的中央并延伸至扫描信号线 1 的第一侧边。在本实施例中,所述开口 300 优选是呈矩形。

[0043] 所述半导体层 31 是绝缘地(优选是通过一绝缘层)设于所述栅极电极 30 上方。

[0044] 所述漏极电极 32 设于所述半导体层 31 上且位置对应所述栅极电极 30 的开口 300。本实施例中,所述漏极电极 32 优选是呈倒 T 字形,其包含有一水平部 32a 及一垂直部 32b。所述水平部 32a 的延伸方向是与所述扫描信号线 1 的第一侧边及第二侧边平行,且所述水平部 32a 对应所述栅极电极 30 的开口 300。所述水平部 32a 与所述栅极电极 30 部分重叠,且优选是所述水平部 32a 的边缘与所述栅极电极 30 重叠。所述垂直部 32b 自所述水平部 32a 的一侧延伸出,与所述扫描信号线 1 的第一侧边垂直,并且对应所述栅极电极 30

的开口 300。所述垂直部 32b 的宽度优选是小于所述栅极电极 30 的开口 300 的宽度。

[0045] 所述源极电极 33 自所述数据信号线 2 的一侧边延伸出,并沿着所述半导体层 31 的边缘环绕所述漏极电极 32 及所述栅极电极 30 的开口 300。

[0046] 所述补偿电极 100 自所述扫描信号线 1 的第二侧边一体延伸出并对应所述栅极电极 30。本实施例中,所述补偿电极 100 的面积优选是与所述开口 300 的面积相等,且对应所述开口 300 呈矩形。

[0047] 请参考图 4 所示,图 4 是本发明薄膜晶体管阵列基板第二实施例的局部结构示意图。本发明第二实施例相似于本发明第一实施例,并大致沿用相同组件名称,但与第一实施例不同之处在于:所述补偿电极 100 是呈梯形。且所述补偿电极 100 与所述扫描信号线 2 之间的距离优选大于 3.5 微米。

[0048] 由于在扫描信号线 1 的相对侧延伸出补偿电极 100,本发明可避免因为开口 300 的形成导致扫描信号线 1 的阻值变大。

[0049] 请参考图 5A ~ 5E 所示,图 5A ~ 5E 是本发明薄膜晶体管阵列基板一较佳实施例的制作流程图。配合图 5A ~ 5E,本发明薄膜晶体管阵列基板的制法包含下列步骤:

[0050] S1:于基板上形成扫描信号线 1 及补偿电极 100,其中所述扫描信号线 1 包含第一侧边、一相对于第一侧边的第二侧边及一开口 300,所述开口 300 延伸至所述第一侧边;所述补偿电极 100 自所述扫描信号线 1 的第二侧边延伸出(如图 5A 所示);

[0051] S2:于扫描信号线 1 上形成一第一绝缘层(图中未示);

[0052] S3:于第一绝缘层上形成一半导体层 31,其中所述半导体层 31 对应位于所述开口 300 上(如图 5B 所示);

[0053] S4:于基板上形成数据信号线 2、漏极电极 32 及源极电极 33,其中所述数据信号线 2 与所述扫描信号线 1 彼此绝缘交错,所述漏极电极 32 呈倒 T 字形而位于所述半导体层 31 上,并对应所述扫描信号线 1 的开口 300,所述源极电极 33 自所述数据信号线 2 的一侧边延伸出而位于所述半导体层 31 上,并沿着所述半导体层 31 的边缘环绕所述漏极电极 32 及所述扫描信号线 1 的开口 300(如图 5C 所示);

[0054] S5:于半导体层 31、漏极电极 32 及源极电极 33 上方形成第二绝缘层 101,其中所述第二绝缘层 101 具有一开孔 102;所述开孔 102 对应使所述漏极电极 32 部分裸露(如图 5D 所示);以及

[0055] S6:于所述扫描信号线 1 与数据信号线 2 所定义的像素区内形成像素电极 34,其中所述像素电极 34 通过所述第二绝缘层 101 的开孔 102 连接所述漏极电极 32(如图 5E 所示)。

[0056] 如此依照上述 S1 ~ S6 的制作流程,即可完成如同图 4 所示的薄膜晶体管阵列基板。

[0057] 综上所述,本发明主要是根据扫描信号线的开口,在扫描信号线的相对侧延伸出补偿电极,以补足扫描信号线面积原本减少的部份,进而可以避免其开口的形成造成扫描信号线阻值变大,同时可以保有减少漏极电极与栅极电极之间所产生的寄生电容的效果。

[0058] 本发明已由上述相关实施例加以描述,然而上述实施例仅为实施本发明的范例。必需指出的是,已公开的实施例并未限制本发明的范围。相反地,包含于权利要求书的精神及范围的修改及均等设置均包括于本发明的范围内。

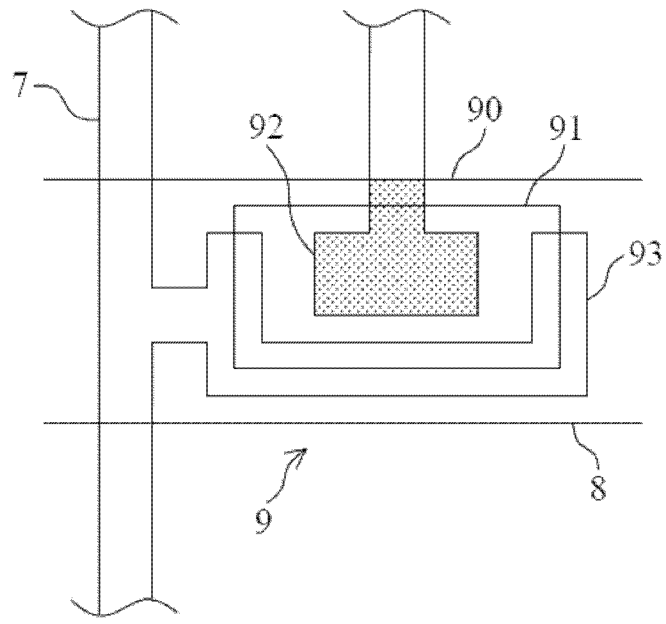


图 1

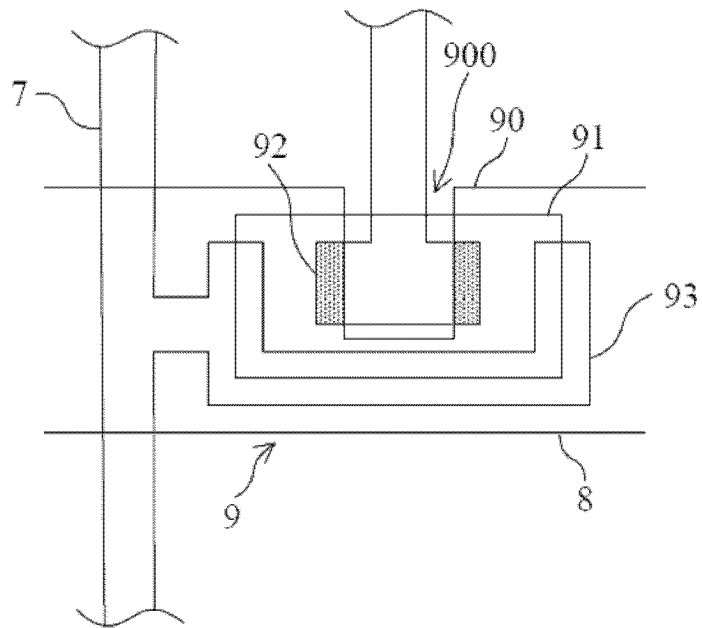


图 2



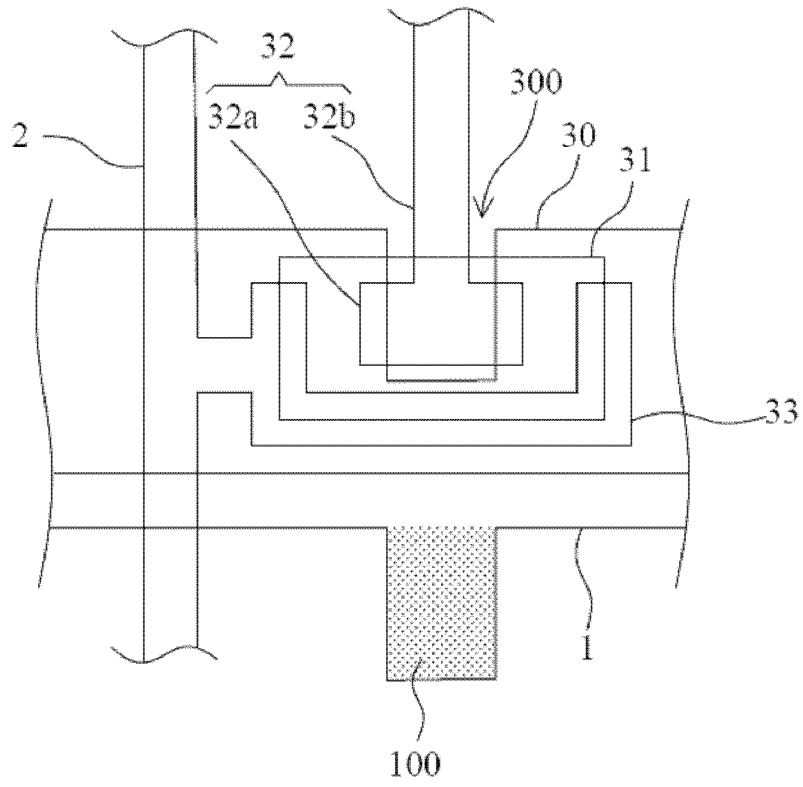


图 3

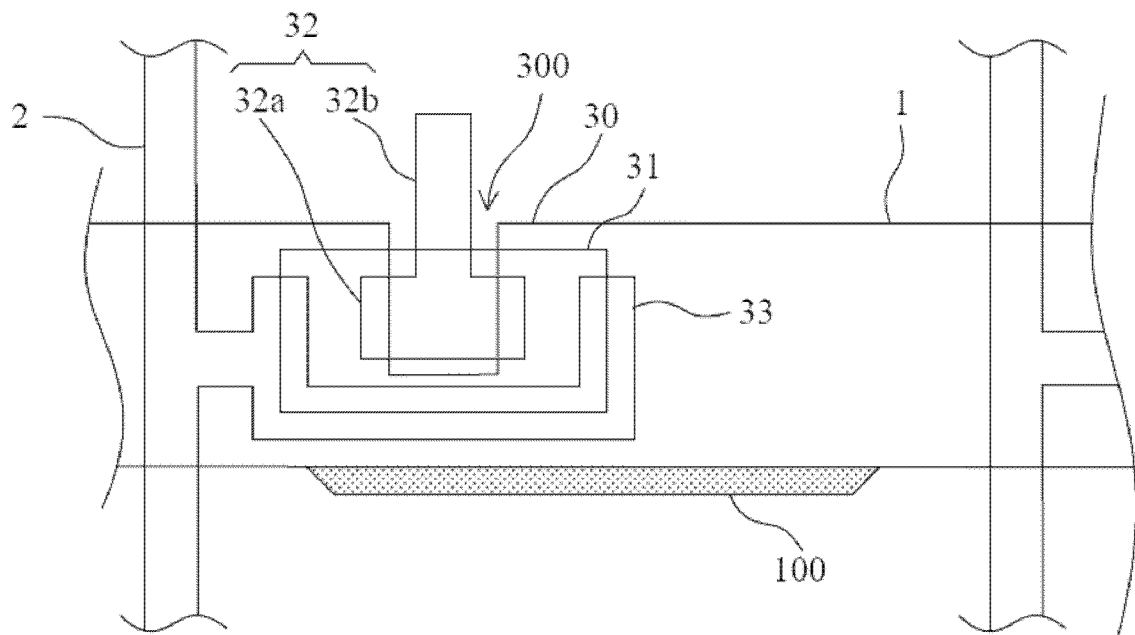


图 4

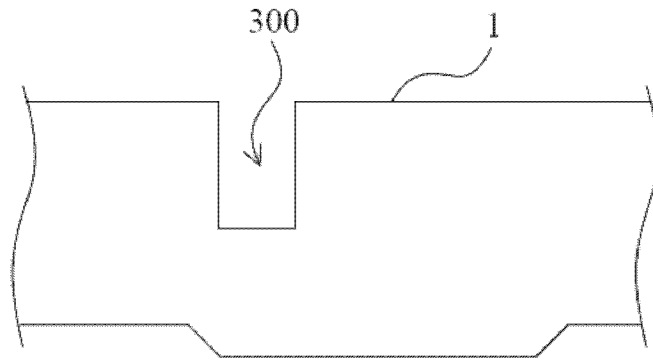


图 5A

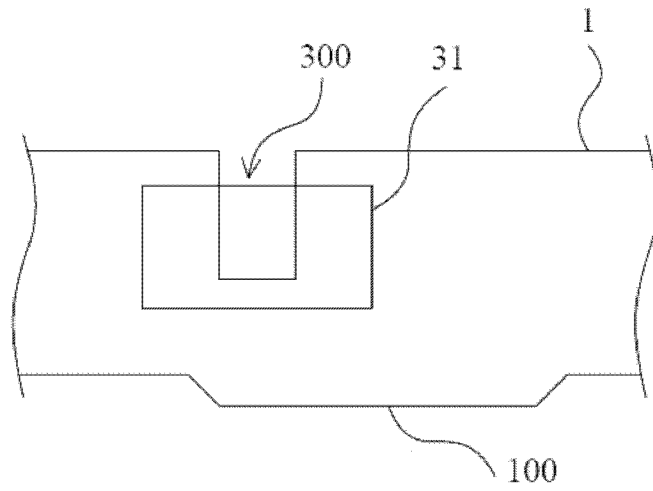


图 5B

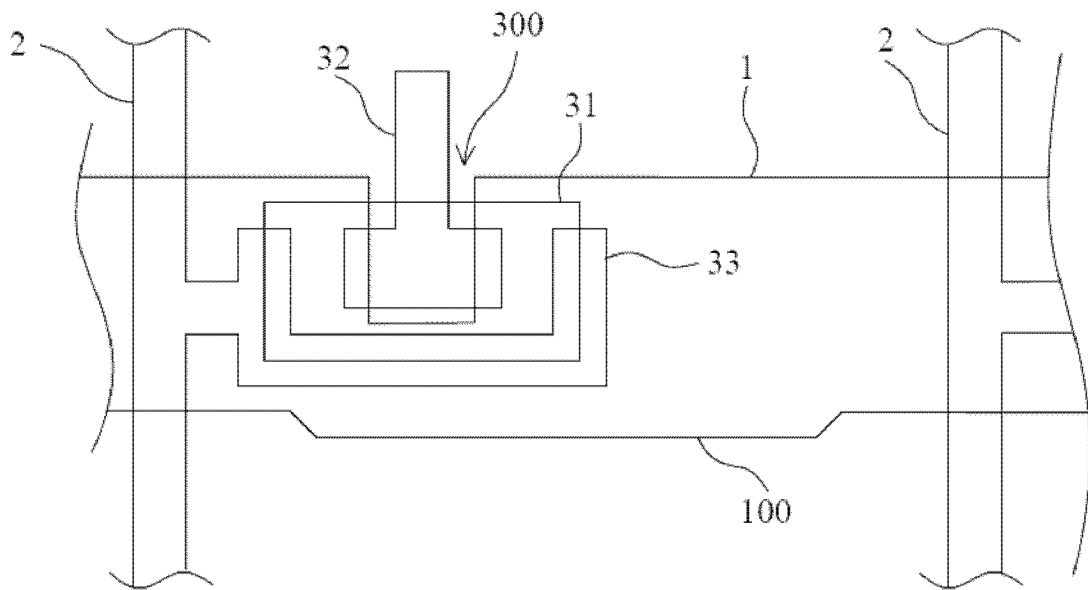


图 5C

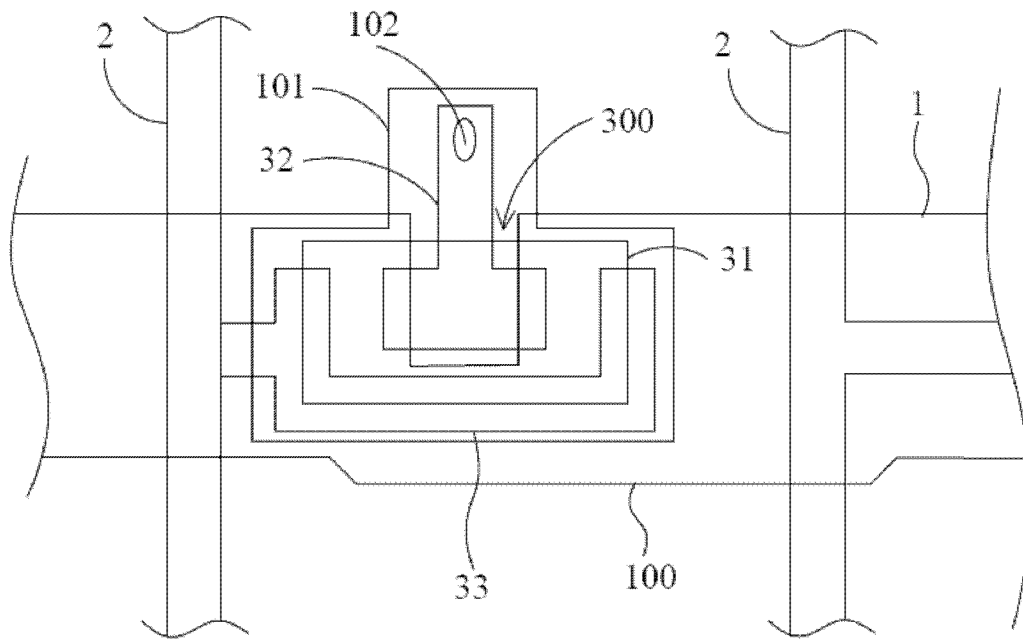


图 5D

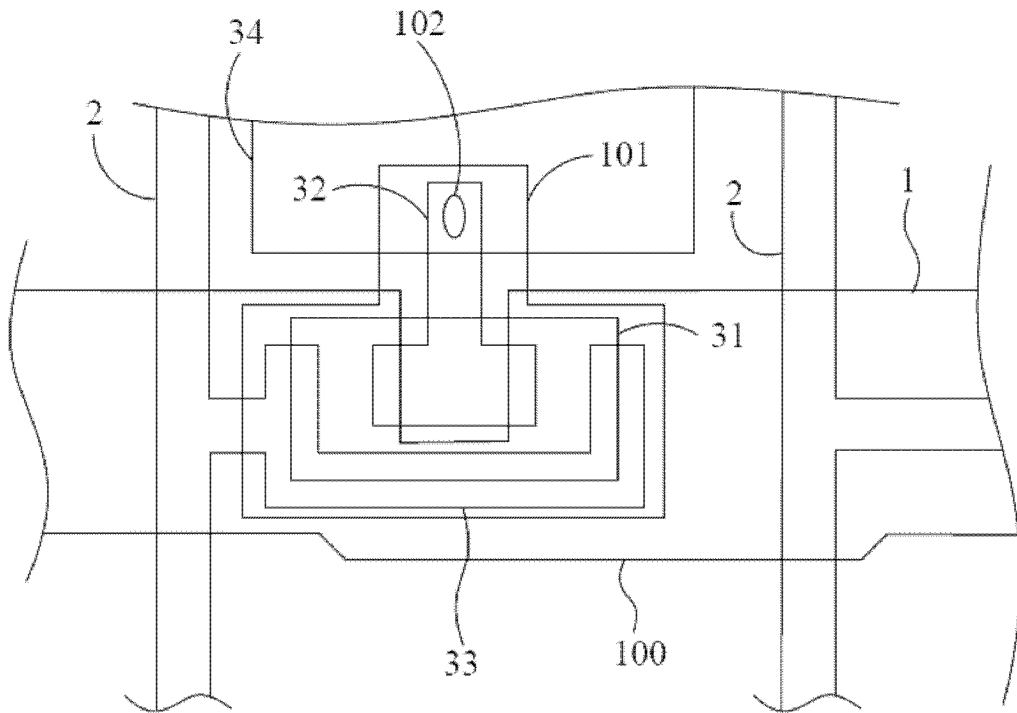


图 5E