(19)中华人民共和国国家知识产权局



(12)发明专利申请



(10)申请公布号 CN 110896085 A (43)申请公布日 2020.03.20

- (21)申请号 201910947440.0
- (22)申请日 2012.03.12
- (30)优先权数据 61/451,510 2011.03.10 US
- (62)分案原申请数据 201280022674.0 2012.03.12
- (71)申请人 西奥尼克斯公司 地址 美国马萨诸塞州
- (72)发明人 蒋巨涛 J•麦基 H•阿达 C•S•宏
- (74)专利代理机构 北京纪凯知识产权代理有限 公司 11245

代理人 魏利娜

(51) Int.CI.

H01L 27/146(2006.01)

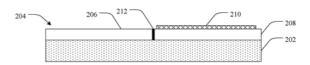
权利要求书1页 说明书12页 附图10页

(54)发明名称

三维传感器、系统和相关的方法

(57)摘要

本发明的题目为"三维传感器、系统和相关的方法"。本发明提供3D传感器、系统和相关的方法。在一个方面,例如,用于检测红外光和可见光的单片式3D传感器可包含具有器件表面的半导体衬底,在器件表面上形成的至少一个可见光光电二极管在器件表面上形成的至少一个可见光光电二极管在器件表面上形成的至少一个3D光电二极管。器件可进一步包含功能上耦合至该至少一个3D光电二极管且被安置以与电磁辐射相互作用的量子效率提高的红外光区域。在一个方面,量子效率提高的红外光区域是位于器件表面的纹理化区域。



1.一种能够探测红外光和可见光的单片3D传感器,包括:

具有器件表面的半导体衬底;

在所述器件表面上形成的至少一个可见光光电二极管;

接近所述至少一个可见光光电二极管、在所述器件表面上形成的至少一个3D光电二极管;和

功能上耦合至所述至少一个3D光电二极管且被安置以便与电磁辐射相互作用的量子效率提高的红外光区域。

- 2.根据权利要求1所述的传感器,其中所述量子效率提高的红外光区域是位于所述器件表面的纹理化区域。
- 3.根据权利要求1所述的传感器,其中所述量子效率提高的红外光区域是位于和所述 器件表面相对的半导体衬底的侧面上的纹理化区域。
- 4.根据权利要求1所述的传感器,其中所述量子效率提高的红外光区域具有利用脉冲激光形成的表面结构,该脉冲激光具有从大约1飞秒至大约500皮秒的脉冲持续时间。
- 5.根据权利要求4所述的传感器,其中所述表面结构具有从大约5nm至大约500μm的平均高度。
- 6.根据权利要求1所述的传感器,其中所述至少一个可见光光电二极管包含至少一个 红光敏感的光电二极管、至少一个蓝光敏感的光电二极管、至少一个绿光敏感的光电二极 管和至少一个3D光电二极管。
- 7.根据权利要求1所述的传感器,其中所述3D光电二极管可操作用以探测具有大于大约800nm的波长的红外光。
- 8.根据权利要求1所述的传感器,进一步包含光学地耦合至所述3D光电二极管且被安置以便过滤射到所述3D光电二极管上的电磁辐射的红外窄带通滤光片。
- 9.根据权利要求1所述的传感器,进一步包含光学地耦合至所述至少一个可见光二极管且被安置以便过滤射到所述至少一个可见光光电二极管上的红外电磁辐射的红外截止滤光片。
- 10.根据权利要求1所述的传感器,其中所述3D光电二极管进一步包含响应探测到来自红外光源的红外光脉冲,用于捕获由所述3D光电二极管产生的信号的电路。

三维传感器、系统和相关的方法

[0001] 本申请是于2012年3月12日提交的名称为"三维传感器、系统和相关的方法"的中国专利申请201610440074.6的分案申请,而中国专利申请201610440074.6是于2012年3月12日提交的名称为"三维传感器、系统和相关的方法"的中国专利申请201280022674.0的分案申请。

[0002] 优先权数据

[0003] 这个申请要求2011年3月10日提交的美国临时专利申请No.61/451,510的权益,其内容通过引用包括在此。

背景技术

[0004] 光与半导体器件的相互作用是很多重要创新的核心。半导体光电探测器件,如太阳能光电板、光电二极管、成像器用于各种技术,例如,太阳能电池、数码相机、光电鼠标、摄像机、视频游戏控制器、移动电话等等。硅是用于电子器件的最普遍半导体,且也非常广泛地用于光电器件,如光检测器、图像传感器和太阳能电池。室温下硅的带系是1.12eV,并且通常半导体不吸收能量低于它们的带系能量的光子。然而,存在很多需要在比硅的带系低的能量水平上的光学检测的应用。具体的兴趣,例如,是能级0.95eV(1310nm)和0.8eV(1550nm)。典型地通过具有较小带系的其他半导体,如锗、铟砷化镓、碲镉汞等等服务这些应用。

发明内容

[0005] 本公开提供3D传感器、系统和相关的方法。在一个方面,例如,提供能够探测红外光和可见光的单片3D传感器。这样的器件能够包含具有器件表面的半导体衬底,在器件表面上形成的至少一个可见光光电二极管和接近该至少一个可见光光电二极管、在器件表面上形成的至少一个3D光电二极管。该器件可进一步包含功能上耦合至该至少一个3D光电二极管并且被安置以与电磁辐射相互作用的量子效率提高的红外光区域。在一个方面,量子效率提高的红外光区域是位于器件表面的纹理化区域。在另一个方面,量子效率提高的红外光区域具有利用脉冲激光形成的表面结构,该脉冲激光具有从大约1飞秒至大约500皮秒的脉冲持续时间。在还有的另一个方面,表面结构具有从大约5nm(纳米)至大约500μm(微米)的平均高度。

[0006] 设想各种光电二极管组合,且认为可见光光电二极管和3D光电二极管的任何这样的组合在本范畴内。在一个方面,例如,至少一个可见光光电二极管包含至少一个红光敏感的光电二极管、至少一个蓝光敏感的光电二极管、至少一个绿光敏感的光电二极管和至少两个3D光电二极管。在另一个方面,3D光电二极管可操作用以探测具有大于大约800nm的波长的红外光。在还有的另一个方面,该器件可进一步包含光学地耦合至3D光电二极管并且被安置以便过滤射到3D光电二极管上的电磁辐射的红外窄带通滤光片。在另外的方面,该器件可包含光学地耦合至至少一个可见光二极管并且被安置以便过滤射到至少一个可见光光电二极管上的红外电磁辐射的红外截止滤光片(infrared cut filter)。

[0007] 根据期望的传感器的功能,可改变3D光电二极管的设计。在一个方面,例如,3D光电二极管进一步包含用于响应来自红外光源的红外光脉冲的探测,捕获由3D光电二极管产生的信号的电路。在另一个方面,3D光电二极管进一步包含用于计算飞行时间的信息的电路。在还有的另一个方面,该器件进一步包含用于将3D光电二极管的光捕获与红外光源同步的电路。在另外的方面,该器件可包含功能上耦合至至少一个可见光光电二极管和可操作以便以全局快门模式(global shutter mode)运行的至少一个3D光电二极管的读出电路。

[0008] 另外,本公开提供用于探测红外光和可见光的系统。在一个方面,这样的系统可包含用于探测红外光和可见光的单片3D传感器,其中这样的单片传感器进一步包含具有器件表面的半导体衬底、在器件表面上形成的至少一个可见光光电二极管、接近该至少一个可见光光电二极管的在器件表面上形成的至少一个3D光电二极管,和功能上耦合至该至少一个3D光电二极管且被安置以与电磁辐射相互作用的量子效率提高的红外光区域。该系统还可包含可操作用以发射由3D光电二极管可探测的红外光的红外光源,以及红外光源和3D光电二极管之间的同步电路,其使红外光3D光电二极管的探测与红外光源的脉冲同步。

附图说明

[0009] 为了更充分理解本公开的性质和优势,结合附图,参考此处的实施例的具体实施方式,其中:

- [0010] 图1图解说明飞行时间(TOF)的基本原理;
- [0011] 图2是根据本公开的一个方面的单片传感器的横截面图:
- [0012] 图3是根据本公开的一个方面的像素排列方案的图解;
- [0013] 图4是根据本公开的一个方面的像素排列方案的图解;
- [0014] 图5是根据本公开的一个方面的像素排列方案的图解;
- [0015] 图6是根据本公开的一个方面的像素排列方案的图解;
- [0016] 图7是根据本公开的一个方面的基本TOF CMOS像素操作原理的时序示意图;
- [0017] 图8是根据本公开的一个方面的3D TOF像素和可见的(RGB)像素的横截面图:
- [0018] 图9是根据本公开的一个方面的6-晶体管 (6-transistor) 全局快门可见 (RGB) 像素的示意图:
- [0019] 图10是根据本公开的一个方面的可见的6T全局快门像素的时序图:
- [0020] 图11是根据本公开的一个方面的3D TOF全局快门CMOS像素的示意图:
- [0021] 图12是根据本公开的一个方面的3D TOF像素阵列的时序图;
- [0022] 图13是根据本公开的一个方面,背景信号提取期间的3D TOF像素阵列的时序图;
- [0023] 图14是根据本公开的一个方面,包含单片传感器的系统的横截面图;和
- [0024] 图15是根据本公开的一个方面,与量子效率提高的成像器比较的标准成像器的图示。

具体实施方式

[0025] 在此处描述本公开内容之前,要理解的是,本公开内容不限于此处公开的具体结构、工艺步骤/处理步骤或材料,但是延伸至相关领域的技术人员承认的其等同物。也应该

理解,此处应用的术语只用于描述具体实施例的目的,且不意图为限制。

[0026] 定义

[0027] 将根据下面阐明的定义使用下列术语。

[0028] 应该注意,如在这个说明书和附加的权利要求中使用的,除非上下文另外明确地指出,单数形式"一个"和"该/所述"可包含复数个指示对象。因而,例如,提到"一个搀杂物"可包含一个或更多这样的搀杂物,并且提到"该层"可包含对一个或更多这样的层的引用。

[0029] 如此处应用的,可互换地使用术语"光"和"电磁辐射",且这些术语可指代紫外、可见的、近红外和红外光谱中的光或电磁辐射。这些术语还可更广泛地包含如无线电波、微波、X-射线和伽玛射线的电磁辐射。因而,术语"光"不限于可见光谱中的电磁辐射。此处描述的光的很多实例具体地指可见和红外(和/或近红外)光谱中的电磁辐射。为了本公开的目的,认为可见范围波长是从大约350nm至800nm并且不可见的波长是比大约800nm长或比大约350nm短。红外光谱包括包含大约800至1100nm的波长的光谱的近红外部分,包含大约1100nm至3微米的波长的光谱的短波红外部分,和包含大于大约3微米直到大约30微米的波长的光谱的中间至长波红外(或热红外)部分。除非另有说明,这些部分通常且共同地在本文被称为电磁频谱的"红外"部分。

[0030] 如此处使用的,将量子效率(QE) 定义为光电器件上入射的光子转变成电子的百分比。将外部QE(EQE) 定义为每一传入光子的在器件外部获得的电流。这样,EQE因此取决于光子的吸收和电荷的聚集。由于再结合作用和光损失(例如,传输和反射损失),EQE低于QE。

[0031] 如此处使用的,可互换地使用术语"3D"和"三维的",且指从电磁辐射获得的距离信息。

[0032] 如此处使用的,可互换地使用术语"无序表面"和"纹理化表面",且指具有纳米至微米级表面变化的拓扑结构的表面。可通过一个或多于一个激光脉冲的照射、化学蚀刻、平板印刷图案化、多个同时的激光脉冲的干涉或反应离子蚀刻形成这样的表面拓扑结构。虽然根据采用的材料和技术可改变这样的表面的特性,但是在一个方面,这样的表面可能是几百纳米厚且由纳米微晶(例如,从大约10至大约50纳米)和纳米孔组成。在另一个方面,这样的表面可包含微米级的结构(例如,大约1µ至大约60µm)。在还有的另一个方面,该表面可包含从大约5nm和大约500µm的纳米级和/微米级结构。各种技术可用于测量这样的结构的大小/尺寸。例如,对于似锥形的结构,打算从结构的最高点至在那个结构和临近结构之间形成的谷测量上述范围。对于如纳米孔的结构,意图是上述范围接近直径。另外,表面结构可以彼此隔开各种平均距离。在一个方面,可以从大约50nm至大约50µm的距离隔开临近的结构。在另一个方面,可以从大约50nm至大约2um的距离隔开临近的结构。在另一个方面,可以从大约50nm至大约2um的距离隔开临近的结构。产结构的中心点至临近结构的中心点。

[0033] 如此处使用的,术语"积分通量"指来自经过单位面积的激光辐射的单脉冲的能量量。换句话说,可将"积分通量"描述为一个激光脉冲的能量密度。

[0034] 如此处使用的,术语"表面改性"和"表面修饰"指利用激光照射、化学蚀刻、反应离子蚀刻、平版印刷图案化等等进行半导体材料的表面的改变。在一个特殊的方面,表面修饰可包含,主要地利用激光照射或结合掺杂剂的激光照射的工艺,其中激光照射促进掺杂剂到半导体材料的表面的结合。因此,在一个方面,表面修饰包含半导体材料的掺杂。

[0035] 如此处使用的,术语"目标区域"指打算被掺杂或表面修饰的半导体材料的区。可

随着表面修饰工艺进展改变半导体材料的目标区域。例如,在对第一目标区域进行掺杂或表面修饰之后,可在相同的半导体材料上选择第二目标区域。

[0036] 如此处使用的,术语"单片"指其中在相同的衬底上形成电子组件的电子装置。例如,两个单片像素元件是在相同的半导体衬底上形成的像素元件。

[0037] 如此处使用的,术语"充分地"指行动、特征、属性、状态、结构、项目或结果的完全的或将近完全的范围或程度。例如,被"充分地"封闭的物体意味着,物体被完全地封闭或将近完全地封闭。在某些情况下,从绝对完全性偏离的精确的可允许程度可取决于具体的背景。然而,通常所述的完全的接近度将具有与如果获得绝对的和总的完成时一样的总体结果。

[0038] 如此处使用的,术语"大约"通过提供给出的值可能是"少量超过"或"少量低于"端点,用于向数值范围端点提供灵活性。

[0039] 如此处使用的,为了方便,可在共同的列表中呈现多个项目、结构元件、组成元件和/或材料。然而,应该将这些列表解释为,分别地将列表的每一个成员确定为单独唯一的成员。因而,仅仅基于共同组中它们的存在,没有这样的列表的单独成员解释为同样的列表的任何其他成员的实际对等物,而没有对相反物的指示。

[0040] 此处可以以范围格式表达或介绍浓度、量和其他数值数据。应该理解,仅仅为了方便和简洁使用这样的范围格式,因而,应该将其灵活地解释为不仅包含如范围的限制明确列举的数值,而且包含那个范围内包含的所有的单独的数值或子范围,犹如明确地列举每一个数值和子范围一样。作为说明,应该将"大约1至大约5"的数值范围解释为不仅包含大约1至大约5的明确列举的值,而且包含指示的范围内的个体值和子范围。因而,这个数值范围中包含的是个体值如2、3和4和子范围如从1到3、从2到4和从3到5,等等,以及单独的1、2、3、4和5。

[0041] 这个相同的原理适用于只列举一个数值作为最小或最大值的范围。此外,应该不考虑描述的范围或特征的宽度应用这样的解释。

[0042] 公开内容

[0043] 下列公开内容涉及能够探测用于提供深度信息(也就是,3D信息)的可见光以及红外光的光敏二极管、像素和成像器,包含制造这样的器件的相关的方法。另外,这样的器件表现增强的吸收和量子效率。在一个方面,例如,这样的3D成像器件可包含至少一个第一半导体像素、至少一个第二半导体像素、至少一个第三半导体像素和能够探测物体的距离的至少一个3D半导体像素。可利用其他半导体像素整体地排列这个3D像素。第一、第二、第三和3D半导体像素可经配置分别地探测具有第一、第二、第三和第四波长的光。进一步地,第一波长可能在大约400m至大约500m的范围内;第二波长在大约500m至大约550nm的范围内;第三波长在大约550至大约700nm的范围内和第四波长在大约700nm至大约1200nm的范围内。在某些方面,单片传感器可包含可操作用以探测不同的波长的多个3D像素。例如,可将不同的3D像素调至具体的波长如,例如,850nm、960nm、1064nm等等。包含可操作用以探测相同波长的多个3D像素,也可能是有益的。作为一个非限制性实例,单片传感器可包含可操作用以在1064nm探测的多个3D像素和可操作用以在960探测的多个3D像素。应该理解,预期像素类型和像素数目的各种排列和组合,且认为任何这样的组合在本范畴内。

[0044] 在一个实施例中,3D半导体像素可包含半导体衬底,在半导体衬底上或从半导体

衬底形成的半导体层,以及和半导体层相关的量子效率提高的红外光区域。在一个方面,量子效率提高的红外光区域可能是有纹理的区域。在另一个方面,半导体衬底和半导体层由硅组成。

[0045] 存在利用深度信息的很多应用,它们的非限制性实例可包含免提手势控制、视频游戏、医学应用、机器视觉等等。飞行时间(TOF)是已经被开发用于雷达和LIDAR(光探测和测距)系统的确定深度信息的一个典型方法。TOF的基本原理涉及发送信号和测量来自目标的返回信号的属性。测量的属性被用于确定TOF。通过一半TOF和应用介质中的信号速度的乘积推断距离。

[0046] 图1显示利用具有空间上隔开的多个表面的目标,进行广义TOF测量的图解。等式1显示如何计算这样的距离测量值的一个实例。

[0047]
$$d = \frac{TOF * c}{2}$$

[0048] 其中d是距离测量值和c是光速。通过测量光102向目标104来回行进花费的时间 (例如,TOF),可得到发光二极管 (LED) 和目标的表面之间的距离。

[0049] 对于成像器,如果每一个像素可执行上面的TOF测量,那么对于给定的透镜系统,可实现目标的有益3D图像,因为光在真空中的速度是3e⁸m/sec(米/秒),在那个速度移动的光将在纳秒内达到在30cm处的目标。因而,当目标相对靠近来源时,这经常是很多3D成像应用的情况,利用TOF方法的距离测量可能是困难的。克服这种问题的TOF测量方法的一个非限制性实例利用已调制的光脉冲,并且测量发射光和接收光之间的相位延迟。基于相位延迟和脉冲宽度,可得到TOF。例如,可从LED光源发出这样的光脉冲。

[0050] 此外,在已经外延地(EPI)生长的硅材料上制造很多当前像素或成像器。大多数外延地生长的硅相对薄(例如,小于30µm),且因而限制材料可吸收/探测的红外电磁辐射的量,致使近红外和红外波长附近的像素量子效率不良。为了为这样的装置实现可接受的信噪比,需要高功率LED,以便产生红外信号。在没有这样的更高功率提供动力的LED的情况下,潜在可测量的距离范围非常短,并且产生的更高电串扰可显著地影响深度图(depth map)的空间分辨率。相反地,如果增加这样的像素中的EPI厚度,可提高红外量子效率,尽管没有达到很多应用的可接收水平。然而,增加EPI厚度可显著地减慢电子迁移和解调性能的退化。这可导致不良的深度精确性或换句话说,增加深度噪声。根据本公开的各方面的像素克服先前与深度测量相关的问题。例如,在一个方面,这样的装置可利用具有从大约2µm至大约5µm的厚度的硅EPI层,其可在红外波长中实现高的QE。

[0051] 在一个示例方面,如图2中显示的,提供用于探测红外和可见光的单片3D传感器。这样的传感器可包含具有器件表面204的半导体衬底202,在器件表面204上形成的或由器件表面204形成的至少一个可见光光电二极管206和接近至少一个可见光光电二极管206,在器件表面204上形成或由器件表面204形成的至少一个3D光电二极管208。因而,可关于彼此整体地安排传感器中的光电二极管。单片3D传感器也可包含功能上耦合至至少一个3D光电二极管208并且被安置以便与电磁辐射相互作用的的量子效率提高的红外光区域210。应该注意,在某些方面,各种层可分开量子效率提高的红外光区域和3D光电二极管,包含但不限于氧化层。因而,3D光电二极管具有在光谱的红外区域中提供的反应性和/或可检测性。应该注意,器件表面可能是半导体衬底的一部分,或器件表面可能是在衬底上形成的附加

层,如外延生长的层。

[0052] 在某些方面,可利用各种沟道隔离212或其他技术将至少一个可见光光电二极管206和至少一个3D光电二极管208彼此隔开,以便降低或消除光电二极管之间的光和/或电串扰。在某些方面,如此处讨论的,可纹理化和/或掺杂沟道隔离自身。另外,沟道隔离可充满氧化物材料。应该注意,各种光电二极管的每一个可具有形成至少一个结的多个掺杂的区域。在某些方面,掺杂区域可包含n型搀杂物和/或p型掺杂物,因此形成p-n结。在其他方面,光敏感器件可包含i型区域,以便形成p-i-n结。这里进一步讨论各种掺杂物和掺杂物概况。

[0053] 在另一个方面,光电二极管可包含耦合至半导体衬底和可操作用以从结转移电信号的电转移元件。电转移元件的非限制性实例可包含各种器件如晶体管、传输门、金属氧化物半导体场效应晶体管(MOSFET)、P沟道MOS(PMOS)传输门等等。

[0054] 通常,光电二极管可包含无源像素传感器(PPS)、有源像素传感器(APS)、数字像素传感器成像器(DPS),等等,具有的一个差异是图像传感器读出体系结构。例如,半导体的光电二极管可能是三个、四个、五个或六个晶体管有源像素传感器(3T、4T、5T、或6T APS)。具有超过6个晶体管的装置也在本范畴内。

[0055] 在本公开的另一个方面,提供3D光电器件。这样的器件可包含具有器件表面的半导体衬底,在器件表面上形成的至少一个3D光电二极管,和功能上耦合至该至少一个3D光电二极管并且被安置以便与电磁辐射相互作用的量子效率提高的红外光区域。

[0056] 关于单片传感器或单片传感器阵列的布局,考虑各种各样的配置。应该注意,可见光光电二极管(或像素)和3D光电二极管(或像素)的很多组合是可能的,且认为任何这样的组合在本范畴内。例如,在一个方面,图3显示和在颜色传感器中发现的"拜尔"图案类似的基本像素阵列排列。拜尔图案一般具有红色像素、蓝色像素和位于图案的对角的两个绿色像素。如图3中看到的,类似的布局可包含一个蓝色像素302、一个红色像素304、一个绿色像素306和一个3D像素308。图4显示具有一个蓝色像素402、一个红色像素404、一个绿色像素406和两个3D像素408,410(3D TOF_1和3D TOF_2)的排列。具有多种3D像素,如两个3D像素的组合可允许更好的深度感知。在某些方面,图3和4中的排列可有益于大像素设计。

[0057] 在另一个方面,如图5中显示的,像素排列包含几个拜尔类型图案成像器和两组3D TOF像素。本质上,一个TOF像素取代四分之一的RGGB像素设计。在这个配置中,几个绿色像素的添加允许绿色色彩敏感需要的更多绿色波长的捕获,同时捕获红外光用于深度感知。在还有的另一个方面,图6显示颜色像素和相应的3D像素的另一个可能安排。除了其他方面,图5和6中的像素排列可有益于小的像素尺寸。应该注意,认为其他排列在本公开的范畴内。

[0058] 可根据各种不同的方案和体系结构操作单片3D传感器,并且因此,不应该通过描述的方案和体系结构限制本范畴。例如,图7示意性地显示根据一个方面的单片光敏3D成像器或3D传感器的一个潜在的操作方案。对于单个3D光电二极管,将总的集成时间分成两个交替的部分。集成1与来自红外光源,如LED的驱动信号同步。集成2与LED的驱动信号相对。可在集成1和集成2之间分离接收的光的信号。可在读出积聚的信号之前,将集成周期重复几次。S1和S2之间的比率可用于导出接收的光相对于发射光的相移,如由等式Ⅱ、Ⅲ、和Ⅳ显示的。

[0059]
$$S1 = \sum_{i=1}^{N} S1_{i} = S1_{LED} + S0$$
 II

[0060]
$$S2 = \sum_{i=1}^{N} S2_{i} = S2_{i} = S2_{i} = S2_{i}$$
 III

[0061]
$$d = \frac{c}{2} * \left[\frac{Tw}{4} \frac{2S2_{LED}}{S1_{LED} + S2_{LED}} + n \left(\frac{Tw}{2} \right) \right], where n = 0,1,2,...$$
 IV

[0062] 其中d是到物体的距离,Tw是LED调制的周期(以秒为单位,例如,在Tw=1/f中,f是调制频率),S1_LED和S2_led是由LED照射引起的信号水平,而c是光速。在上述等式中,整数代表别名因子(例如,模糊性)。S0是由环境光和像素的无照电流引起的偏移信号。可从总的信号减去偏移信号,以便精确地得到距离。偏移取决于目标的每一个位置上的环境光和环境温度(例如,无照电流)。为了得到相移信息,必须知道偏移。

[0063] 已知的T0F方法可具有精确度问题 (例如,模糊性问题)。例如,模糊性距离值是 cTw/4,这可从上述等式得到。因而,得到的物体在距离d处的相移与物体在距离d+n上的相移 (cTw/4)相同,其中n=0、1、 $2\cdots$ 。为了解决这个问题,多个LED调制频率可用于减少模糊性。在另一个方面,测量可限于小于cTw/4的距离,以避免模糊性。

[0064] 光敏感成像器可能是前部照度 (FSI) 或背部照度 (BSI) 装置。在典型的FSI成像器中,入射光通过首先经过晶体管和金属电路进入半导体器件。然而,在进入成像器的光感部分之前,光散射离开晶体管和电路,因而引起光损失和噪声。可在FSI像素的顶侧设置透镜,以便将入射光引导且聚焦到器件的光感作用区,因而部分地避开电路。另一方面,BSI成像器经配置以具有和电路相对的器件的光感部分。入射光通过光感部分进入器件,且在达到电路之前被大部分吸收。BSI设计允许成像器的较小像素体系结构和高的填充系数。如提到的,根据本公开的各方面的器件可适用于任一配置。也应该理解,可将根据本公开的各方面的器件能够并入互补金属氧化物半导体 (CMOS) 成像器体系结构或电荷耦合器件 (CCD) 成像器体系结构中。

[0065] 在图8中显示单片3D传感器的一个实例,其图示在右边的可见光电二极管和在左边的3D光电二极管两者的横截面图。在BSI体系结构中设计可见和3D光电二极管两者。由于改进在可见光谱中的QE响应,BSI体系结构也可能是有用的。单片3D传感器可包含载体晶片802、介电层804、电路层806,808和810、通道(多于一个)812和传输门814。单片3D传感器还可包含第一掺杂的区域816(例如,对于这个实施例,p+)、第二掺杂的区域818(例如,对于这个实施例,n型)、半导体层820、隔离特征822、抗反射层824、红外滤光片和用于聚焦入射电磁辐射的透镜826。此外,3D光电二极管可具有量子效率提高的红外光区域828。在某些方面,可见光光电二极管也可包含量子效率提高的红外光区域(没有示出)。

[0066] 3D光电二极管也可包含像素上光学窄带通滤光片832。窄带通滤光片设计将匹配调制的光源(例如,LED或激光器)发射光谱。窄带通滤光片将显著地减少不需要的环境光,不需要的环境光将进一步提高调制的NIR光的SNR。提高的NIR QE的另一个益处是高速3D图像采集的高帧速操作的可能性。可见像素将具有像素上颜色滤光阵列(CFA)和IR截止滤光片。集成的IR截止滤光片可允许具有高保真度色彩再现的高质量可见图像。通过将红外截止滤光片集成到传感器芯片上也可减少总的系统成本(例如,由于除去红外滤光玻璃)且可

减小模块外形。应该注意,如2010年9月7日提交的美国专利申请No.12/885,158(其全部内容通过引用包括在此)中已经公开的,3D光电二极管可具有光吸收属性和元件。

[0067] 除了具有颜色滤光阵列(CPA)和红外截止滤光片830之外,经配置用于探测可见波长的光电二极管(像素)可包含与3D光电二极管一样的元件。尤其,可通过各种多层干涉类型方案制造窄带通NIR滤光片和IR截止滤光片。芯片上像素级滤光片将允许深度图和彩色图像两者的高质量图像。

[0068] 如已经描述的,各种光电二极管可具有任意数量晶体管和晶体管体系结构。在一个方面,例如,可见像素可具有将允许全局快门操作的六晶体管(6-transistor,即6-T)体系结构。在图9中显示这样的6T体系结构的一个实例。这个像素体系结构可包含光电二极管(PD)902、全局重置(Global_RST)904、全局传输门(Global_TX)906、存储节点908、传输门(TXI)910、重置(RST)912、源跟随器(SF)914、浮置扩散(FD)916、行选择晶体管(RS)918、电源(Vaapix)920和电压输出(Vout)922。由于额外的传输门和存储节点的使用,允许相关的双采样(CDS)。因此,读噪声应该类似于典型的CMOS 4T像素。

[0069] 在图10中显示短集成的一个实例全局快门时序。在处于全局快门时,为了抗光晕目的,可将Global_RST维持在高状态。将Global_RST设定为低状态(或关闭),以便开始像素阵列的集成。在集成的结尾,使Global_TX发脉冲,以便将来自光电二极管902的集成电荷转移给阵列中每一个像素的存储节点908(图9)。在电荷转移之后,为了抗光晕的目的,可在帧读出期间将Global_RST信号再次设定为高状态。可类似于4T像素操作,发生每一行的读出。可在从存储节点转移信号电荷之前,重置浮置扩散(FD)节点916,用于采样。然后,相关双采样的功能可导致低的读噪声。可在2011年12月21日提交的美国专利No.13/333,537中发现关于抗光晕、全局快门、相关双采样等等的更多信息,该专利文件通过引用包括在此。

[0070] 在另一个方面,在图11中显示3D像素的示意图。这个示例3D像素可包含用于完成目标的深度测量的11个晶体管。应该注意,不应该将11个晶体管看成限制,且设想其他晶体管体系结构。然而,在这个方面,3D像素可包括光电二极管(PD)1102、全局重置(Global_RST)1104、第一全局传输门(Global_TX1)1106、第一存储节点1108、第一传输门(TX1)1110、第一重置(RST1)1112、第一源跟随器(SF1)1114、第一浮置扩散(FD1)1116、第一行选择晶体管(RSI)1118、第二全局传输门(Global_TX2)1120、第二存储节点1122、第二传输门(TX2)、第二重置(R.ST2)1126、第二源跟随器(SF2)1128、第二浮置扩散(FD2)1130、第二行选择晶体管(RS)1132、电源(Vaapix)1134和电压输出(Vout)1136。可在3D体系结构中包含其他晶体管,且应该将其他晶体管认为在本公开的范畴内。由于全局快门操作,具有11个晶体管的具体方面可减少运动伪影,从而给出更精确的测量。

[0071] 可以以各种方式执行3D像素的时序,因此,不应该将下列时序图和描述看成限制,而是仅仅是实现期望结果的示例方法。在图12中显示和图11的示意性时序相对应的示例时序图。图12显示50%占空度上的850nm LED的输出。使Global_RST在每一个LED周期开始和结束时发脉冲,以便重置光电二极管。因而,由于打开LED,光电二极管被重置并且集成开始。使Global_TX1在LED的末端在相位上发脉冲,以便将聚集的电荷转移到存储1并且重置光电二极管。使Global_TX2在LED的末端在停止周期发脉冲,以便将来自光电二极管的积聚电荷转移到存储2。在期望数目的集成周期之后,将存储1和存储2中的电荷转移到FD1和FD2,利用全局快门模式读出,并且进行比较,以便确定距离信息。

[0072] 另外,背景红外水平可将误差引入距离测量。可测量这个背景信号,且从实际信号减去它,以便提供距离的更精确确定。在图13中显示用于进行这样的背景测量的一个技术的时序图。因而,执行如图12中显示的时序,而LED关闭,并且可从LED打开时得到的信号减去产生的背景信号,以改进距离测量。可在与真实距离测量相关的任何时间上执行背景测量。例如,在一个方面,可在每一个全局读出周期之间执行背景测量。在另一个方面,可在给定的时间间隔上,如每一秒、每10秒、每30秒、每分钟等等执行背景测量。每当期望检查背景红外水平以便改进传感器性能时,可进行这样的背景阅读。

[0073] 另外,本公开提供用于探测红外和可见光的系统。在一个方面,如图14显示的,例如,这样的系统可包含用于探测红外光和可见光的单片3D传感器1402,其包括具有器件表面1406的半导体衬底1404、在器件表面上形成的至少一个可见光光电二极管1408、接近该至少一个可见光光电二极管在器件表面上形成的至少一个3D光电二极管1410,和功能上耦合至该至少一个3D光电二极管且被安置以便与电磁辐射相互作用的量子效率提高的红外光区域1412。该系统还可包含可操作用以发射可由3D光电二极管探测的红外光1416的红外光源1414,以及红外光源和3D光电二极管之间的同步电路1418,以使红外光3D光电二极管的探测与红外光源的脉冲同步。

与传统的光电二极管器件比较,根据本公开各方面的各种器件表现提高量子效率 (QE)。可在图15的QE光谱曲线中看到这样的器件的QE改进的一个实例。图15中的曲线显示 标准的成像器和特别是在红外波长中具有提高的量子效率的成像器。QE提高的成像器和标 准成像器都具有大约5µ的可比较的硅厚度。由于增加的速度和探测,QE提高的成像器的厚 度和响应性可对3D像素操作具有重要的影响。提高的QE可有助于更高的图像信噪比(SNR), 其将大大地减少深度误差。进一步地,具有小于5m的厚度的硅上的提高的QE可允许像素减 少信号的扩散成分,以便可增加电荷聚集和转移,这对于3D像素操作来说是理想的。通常, 在像素内形成的光产生的载流子将取决于用于聚集的两个机制:漂移和扩散。对于具有更 短波长的光,将在器件浅层区域中和在光电二极管的耗尽区内产生大多数载流子。可通过 漂移相对迅速地收集那些载流子。然而,对于红外光,将朝向硅的背面产生大部分光载流 子。因而,将在二极管的耗尽区的外部产生这些载流子,且这些载流子将取决于要被收集的 扩散。扩散比漂移慢得多。对于3D TOP像素,光电荷的快速采样是有益的。利用本公开的技 术,可在外延生长硅的非常薄的(也就是,小于5µm)层内实现高的QE。因此,可通过漂移机制 收集产生的大部分载流子(如果不是所有载流子的话)。这允许非常快速的电荷收集和转 移。利用这个技术,由于应用更快调制的红外LED的更高调制频率,可大大地提高深度分辨 率。

[0075] 可将光敏成像器维持在恒定的条件下(固定的电压或电流),以便提供增强的线性和均匀性。如已经描述的,可利用由难熔金属,如钨或钽制造的通孔实现成像器和器件层之间的连接。在成像器下放置存储元件也可提供各种光子益处。例如,整个像素阵列可致力于信号处理。通过允许访问低水平像素信号,这能实现更高的性能。此外,可通过像素处理器执行大量平行的操作。例如,可执行模数转换、噪声降低(也就是,真实的相关双采样)、电源调节、最近邻像素处理、压缩、融合和颜色多路复用操作。

[0076] 关于光电二极管自身,预期各种半导体材料用于这样的器件。这样的半导体材料的非限制性实例可包含IV组材料,由来自Ⅱ和VI组的材料组成的化合物和合金,由来自Ⅲ

和V组的材料组成的化合物和合金和其组合。更具体地,示例的IV组材料可包含硅、碳(例如,金刚石)、锗及其组合。IV组材料的各种示例组合可包含碳化硅(SiC)和硅锗(SiGe)。在一个具体的方面,半导体材料可能是或包含硅。示例的硅材料可包含非晶硅(a-Si)、微晶硅、多晶硅和单晶硅,以及其他结晶类型。在另一个方面,半导体材料可包含硅、碳、锗、氮化铝、氮化镓、铟砷化镓、铝砷化镓及其组合中至少一个。

[0077] II-VI组材料的示例组合可包含硒化镉(CdSe)、硫化镉(CdS)、碲化镉(CdTe)、氧化锌(Zn0)、硒化锌(ZnSe)、硫化锌(ZnS)、碲化锌(ZnTe)、碲化锌镉(CdZnTe,CZT)、碲镉汞(HgCdTe)、碲锌汞(HgZnTe)、硒化锌汞(HgZnSe)及其组合。

[0078] III-V组材料的示例组合可包含锑化铝(A1Sb)、砷化铝(A1As)、氮化铝(A1N)、磷化铝(A1P)、氮化硼(BN)、磷化硼(BP)、砷化硼(BAs)、锑化镓(GaSb)、砷化镓(GaAs)、氮化镓(GaN)、磷化镓(GaP)、锑化铟(InSb)、砷化铟(InAs)、氮化铟(InN)、磷化铟(InP)、砷化镓铝(A1GaAs,A1xGa1-xAs)、砷化镓铟(InGaAs,InxGa1-xAs)、磷化镓铟(InGaP)、砷化铟铝(A1InAs)、锑化铟铝(A1 InSb)、氮化镓砷(GaAsN)、磷化镓砷(GaAsP)、氮化镓铝(A1GaN)、磷化镓铝(A1GaP)、氮化镓铟(InGaN)、锑化砷铟(InAsSb)、锑化镓铟(InGaSb)、磷化铟铝镓(A1GaInP)、磷化砷铝镓(A1GaAsP)、磷化砷铟镓(InGaAsP)、磷化砷铝铟(A1InAsP)、氮化砷铝镓(A1GaAsN)、氮化砷铟铝(InA1AsN)、氮化锑镓砷(GaAsSbN)、锑化砷氮化镓铟(GaInNAsSb)、磷化锑砷镓铟(GaInAsSbP)及其组合。

[0079] 此外,半导体器件层可能是允许电磁辐射探测和转换功能的任何厚度,并且因而认为半导体器件层的任何这样的厚度在本范畴内。在某些方面,可将有纹理的区域应用于半导体器件层,以便提高器件的效率,使得半导体器件层可能比先前可能的薄。降低半导体的厚度减少制造这样的器件需要的通常昂贵的半导体材料的量。在一个方面,例如,半导体器件层具有从大约500m至大约50µm的厚度。在另一个方面,半导体器件层具有小于或等于500µm的厚度。在还有的另一个方面,半导体器件层具有从大约2µm至大约10µm的厚度。在另外的方面,半导体器件层可具有从大约5µm至大约750µm的厚度。在还有的另外的方面,半导体器件层可具有从大约5µm至大约50µm的厚度。在其他方面,半导体器件层可具有从大约2µm至大约5µm的厚度。

[0080] 虽然,生产有纹理的区域(也就是,量子效率提高的红外光区域)的一个有效方法是激光处理。这样的激光处理允许半导体衬底的离散位置被纹理化。设想形成有纹理区域的各种激光处理技术,并且应该认为任何能够形成这样的区域的技术在本范畴内。除了其他方面,激光处理或加工可允许增强的吸收属性,并且因而允许增加电磁辐射聚焦和探测。已激光处理的区域可与照射的电磁辐射最接近的表面相关联,或已激光处理的表面可与和照射电磁辐射相对的表面相关联,因此在它打击已激光处理的表面之前,允许辐射通过半导体材料。

[0081] 在一个方面,例如,可利用激光辐射照射半导体材料的目标区域,以形成有纹理的区域。在美国专利US7,057,256,US7,354,792和US7,442,629中进一步详细地描述这样的处理实例,这些专利的全部内容通过引用包括在此。简要地,利用激光辐射照射半导体材料的表面,以形成有纹理或表面修饰的区域。可发生这样的激光处理,有或没有掺杂物/掺杂剂材料。在那些使用掺杂物的方面,可引导激光通过掺杂物载体且到半导体表面上。以这种方式,将来自掺杂物载体的掺杂物引入半导体材料的目标区域。根据本公开的各方面,并入半

导体材料的这样的区域可具有各种益处。例如,目标区域一般具有有纹理的表面,其通过此处描述的机制增加已激光处理区域的表面积,并且提高辐射吸收的可能性。在一个方面,这样的目标区域是充分地纹理化的表面,包含已经通过激光纹理化产生的微米级和/或纳米级表面特征。在另一个方面,照射半导体材料的表面包含将激光辐射暴露于掺杂物,以便辐射将掺杂物并入半导体中。本领域已知各种掺杂物材料,并且在此处更详细地讨论它们。

[0082] 因而,可通过激光处理化学上和/或结构上改变半导体材料的表面,在某些方面,这可导致作为微观结构出现的表面特征的形成或表面上图案化的区域的形成,并且,如果使用掺杂物,导致这样的掺杂物被引入半导体材料中。在某些方面,表面特征或微观结构可能是5nm至500μm量级的大小,且可帮助电磁辐射的吸收。换句话说,具有纹理的表面可提高由半导体材料吸收的入射辐射的概率。在另一个方面,表面特征可能是从大约10nm至大约20μm的大小。

[0083] 可取决于材料和预期修饰,可改变用于对半导体材料进行表面修饰的激光辐射的类型。可与本公开的器件和方法一起使用本领域已知的任何激光辐射。然而,存在许多激光特性,其可影响表面修饰工艺和/或产生的产品,包含,但不限于激光辐射的波长、脉冲宽度、脉冲通量、脉冲频率、极化、相对于半导体材料的激光传播方向等等。在一个方面,激光器可经配置用于提供半导体材料的脉动激光发射。短脉冲激光是能够产生飞秒或皮秒脉冲持续时间的激光。激光脉冲可具有从大约10nm至大约8μm的范围内的中心波长,和更具体地从大约200nm至大约1200nm的范围。激光辐射的脉冲宽度可能在从大约10飞秒至大约几百纳秒的范围内。在一个方面,激光脉冲宽度可能在从大约50飞秒至大约50皮秒的范围内。在另一个方面,激光脉冲宽度可能在从大约50飞秒至大约500飞秒的范围内。

[0084] 照射目标区域的激光脉冲的数目可能在从大约1至大约2000的范围内。在一个方面,照射半导体目标区域的激光脉冲的数目可能是从大约2至大约1000。进一步地,可选择在从大约10Hz至大约1 μ Hz的范围内,或在从大约1kHz至大约1MHz的范围,或在从大约10Hz至大约1kHz的范围内的脉冲的重复率或频率。此外,每一个激光脉冲的通量/能量密度可能在从大约1kJ/m²至大约20kJ/m²的范围内,或在从大约3kJ/m²至大约8kJ/m²的范围内。

[0085] 应该注意,认为用于纹理化量子效率提高的红外光区域的其他技术在本范畴内。 非限制性的实例包含化学蚀刻、物理磨损、材料沉积,等等。

[0086] 设想各种掺杂物材料,并且认为可用于激光处理工艺中以根据本公开的方面对半导体材料进行表面修饰的任何这样的材料在本范畴内。应该注意,取决于被激光处理的半导体材料以及产生的半导体材料的预期应用,可改变利用的具体的掺杂物。例如,取决于是否期望光敏器件的调谐,潜在掺杂物的选择可不同。另外,这样的掺杂物可用于纹理化的区域或器件的其他各种掺杂区域。

[0087] 掺杂物可能提供电子或提供空穴。在一个方面,掺杂物材料的非限制性实例可包含S、F、B、P、N、As、Se、Te、Ge、Ar、Ga、In、Sb和其组合。应该注意,掺杂物材料的范畴应该不仅包含掺杂物材料自身,而且包含释放这样的掺杂物形式的材料(也就是,掺杂物载体)。例如,S掺杂物材料不仅包含S,而且包含能够用于将S掺杂到目标区域的任何材料,如,例如, H_2S 、SFe、SO₂等等,包含其组合。在一个具体的方面,掺杂物可能是S。可存在大约5×10¹⁴和大约1×10¹⁶离子/cm^{22间}的离子剂量水平的硫。含氟化合物的非限制性实例可包含C1F₃、PF₅、 F_2SF_6 、BF₃、GeF₄、WF₆、SiF₄、HF、CF₄、CHF₃、CH₂F₂、CH₃F、C₂F₆、C₂HF₅、C₃F₈、C₄F₈、NF₃等等,包含其组

合。含硼化合物的非限制性实例可包含B (CH₃) $_3$ 、BF₃、BC1₃、BN、C₂B₁₀H₁₂、硼硅铁合金、B₂H₆等等,包含其组合。含磷化合物的非限制性实例可包含PF₈、PH₃等等,包含其组合。含氯化合物的非限制性实例可包含C1₂、SiH₂C1₂、HCI、SiC1₄等等,包含其组合。掺杂剂也可包含含砷化合物如AsH₃等等,以及含锑化合物。另外,掺杂剂材料可包含越过掺杂剂组的混合物或组合,也就是,含硫化合物与含氯化合物混合。在一个方面,掺杂剂材料可具有大于空气的密度。在一个具体的方面,掺杂剂材料可包含Se、R₂S、SF₆或其混合物。在还有的另一个具体的方面,掺杂剂可能是SF₆且可具有大约5.0×10⁻⁸mo1/cm³(摩/厘米³)至大约5.0×10⁻⁴mo1/cm³的预定浓度范围。SFe气体是通过激光工艺将硫并入半导体材料,而对半导体材料没有显著有害影响的良好载体。另外,应该注意,掺杂剂也可能是溶解在溶液如水、乙醇、或酸或碱溶液中的n型或p型掺杂剂材料的液体溶液。掺杂剂也可能是作为粉末应用的固体材料或在晶片上干燥的悬浮液。

[0088] 另外,由于各种原因可使半导体器件层退火,包含掺杂物活化、半导体材料修复,等等。在包含激光纹理化的区域的那些方面,可在激光处理之前,激光处理之后,激光处理期间,或激光处理之前和之后使半导体材料退火。退火可增强器件的半导电性能,包含提高半导体材料的光响应性能。另外,退火可减少由发射激光过程造成的损伤。

[0089] 当然,应该理解,上述的安排仅仅作为本公开的原理应用的说明。在不脱离本公开的精神和范畴的情况下,可由本领域的技术人员设计许多修改和可替换的安排,且附加的权利要求意在涵盖这样的修改和安排。因而,在结合目前被认为是本公开的最实际实施例,利用特殊性和细节描述本公开时,本领域的技术人员将显然可见,可做出许多修改,包含但不限于,大小、材料、形状、形式、功能和操作的方式、装配和应用的变化,而不脱离此处阐明的原理和概念。

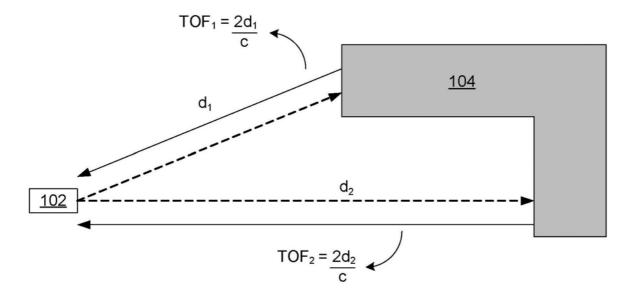


图1

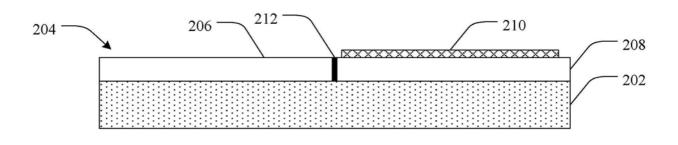


图2

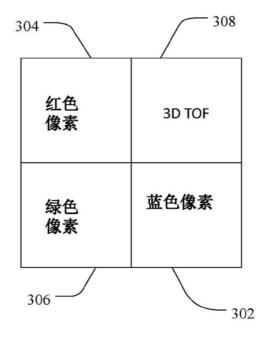


图3

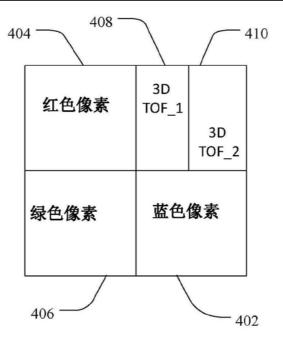


图4

红色像素	绿色像素	3D TOF_1	
绿色像素	蓝色像素		3D TOF_2
红色像素	绿色像素	红色像素	绿色像素
绿色像素	蓝色像素	绿色像素	蓝色像素

图5

红色像素	绿色像素	红色像素	绿色像素
绿色像素	蓝色像素	绿色像素	蓝色像素
3D TOF_1		3D TOF_1	
	3D TOF_2		3D TOF_2
红色像素	绿色像素	红色像素	绿色像素
绿色像素	蓝色像素	绿色像素	蓝色像素
3D TOF_1		3D TOF_1	
	3D TOF_2		3D TOF_2

图6

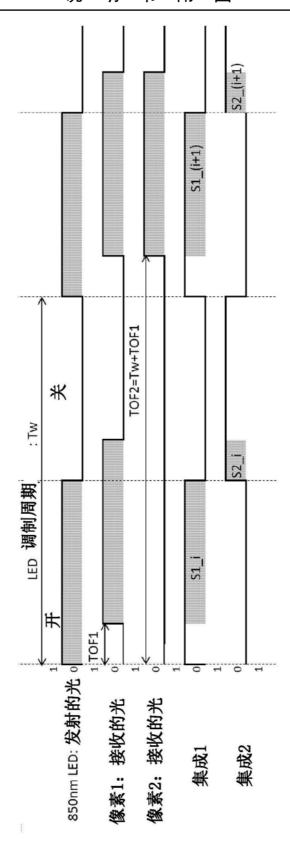


图7

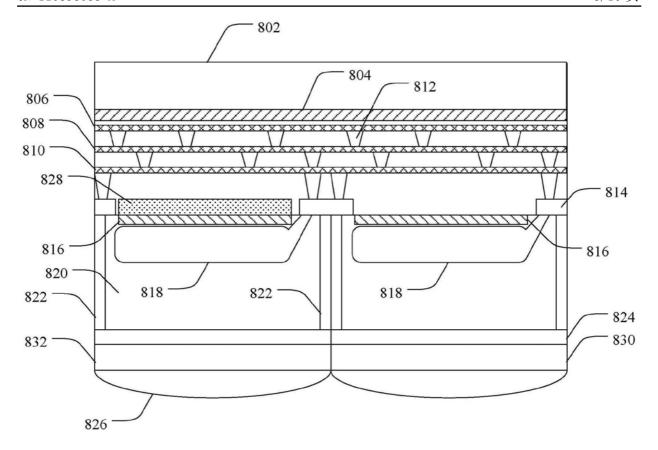


图8

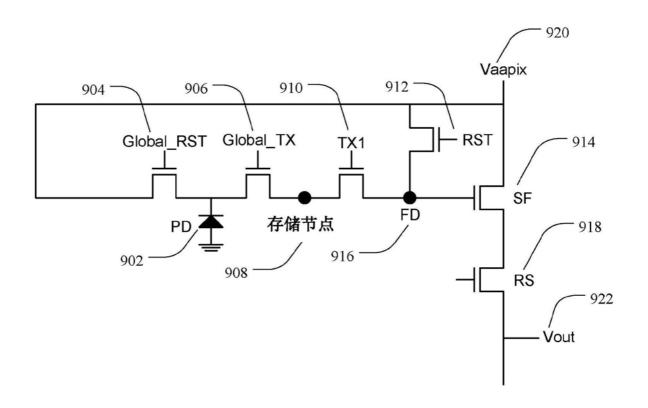


图9

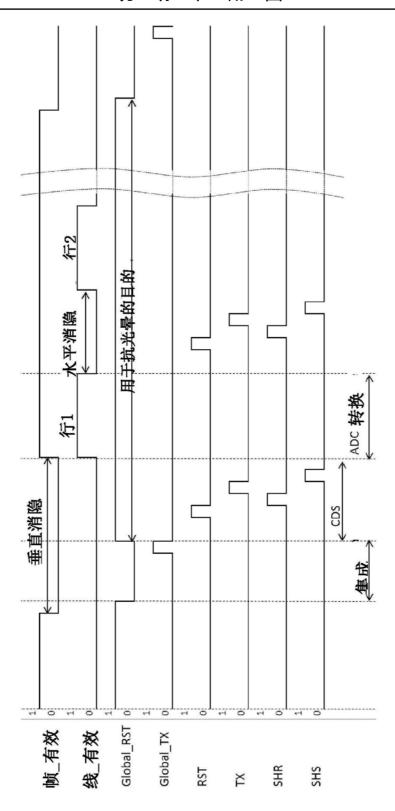


图10

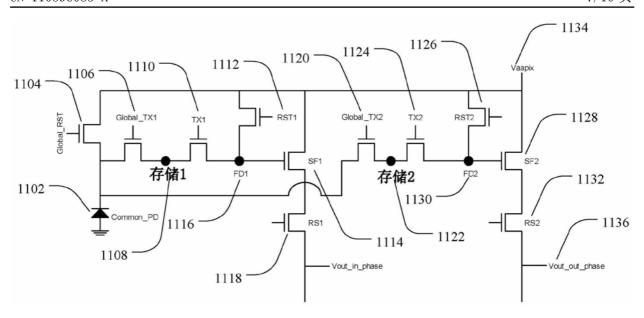


图11

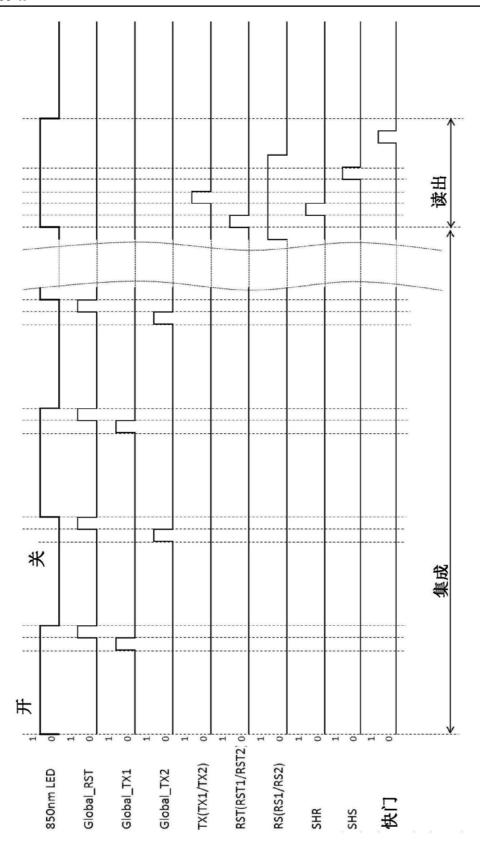


图12

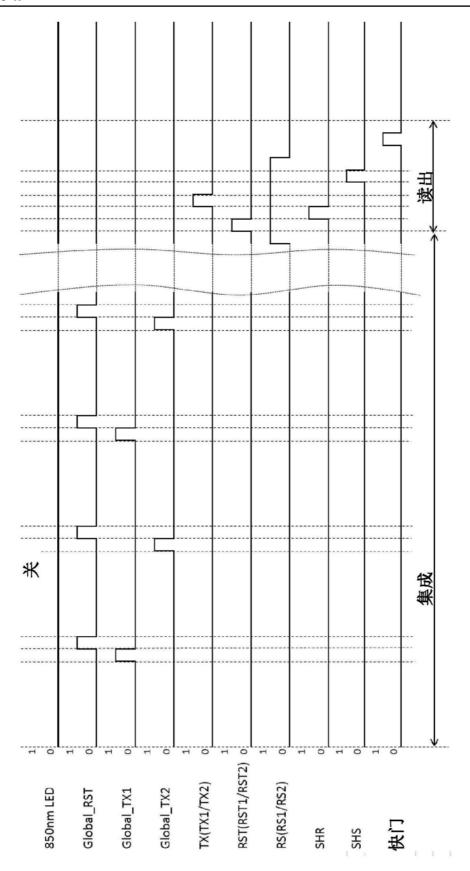


图13

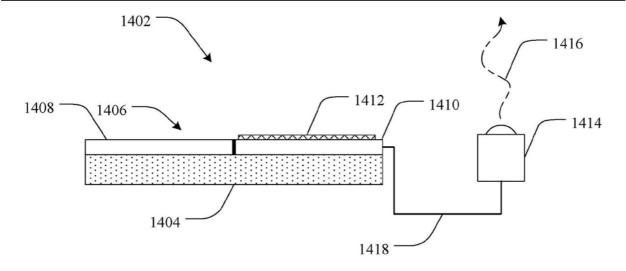


图14

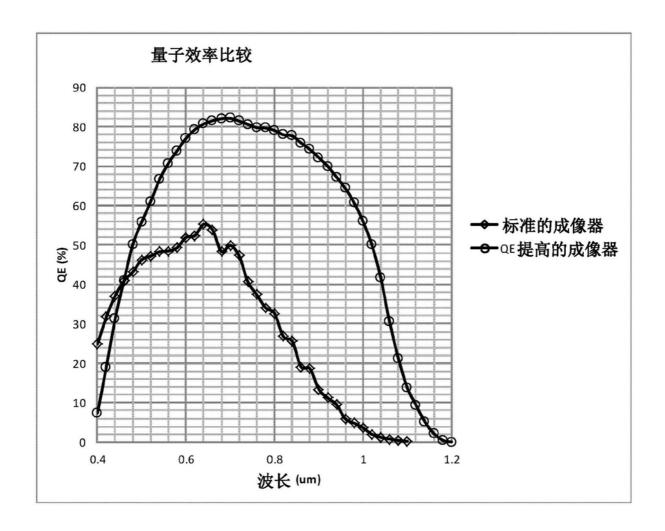


图15