

公告本

申請日期	89.1.17
案號	89100469
類別	G01R 3/12

A4
C4

486573

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中文	自動電路測試器
	英文	DIRECT-MEASUREMENT PROVISION OF SAFE BACKDRIVE LEVELS
二、發明 創作人	姓名	1.安東尼 J. 蘇透 (Anthony J. Suto) 2.羅伯 J. 慕爾 (Robert J. Muller) 3.約翰 D. 莫尼茲 (John D. Moniz)
	國籍	1-3 美國
	住、居所	1.美國麻州 01564 史特林市坎達山路 154 號 2.美國麻州 01886 西佛德市金爾西圓環 14 號 3.美國麻州 02720 弗河市漢拉克街 140 號
三、申請人	姓名 (名稱)	吉瑞德股份有限公司 GenRad, Inc.
	國籍	美國
	住、居所 (事務所)	美國麻州 01886-0033 西佛德市工業區道 7 號
	代表人 姓名	瓦特 A. 雪佛 (Walter A. Shephard)

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

美國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
1999年 1月 14日 09/231,001號

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 1 ）

發明背景

本發明係有關印刷電路板之測試器，並特別是有關保持“逆向驅動”(backdriving)於安全位準內。

在稱為電路內之測試中，一單獨電路板組件與其電路板軌跡(trace)之關係是由施加及驗證在這些軌跡上之預定信號序列之出現而證實此測試器必須在電路板是在有電情況中實行此測試。當然相鄰的組件可能會驅動在測試中組件之某些輸入端子至一與測試要求不同之位準。要預防其發生，此測試器有時簡單的使用低輸出阻抗驅動器以驅動所談論之軌跡至一位準相反於相鄰組件企圖驅動者。這種在板上之驅動電路之超額功率是熟知為“逆向驅動”。

逆向驅動有一長遠歷史，但其一直是爭論中。皆因其通常導致電流超過額定位準流通。若此大小之電流流通時間太久，就會損壞電路板組件。是以有些用於設計及執行電路測試之軟體多年來皆包括有條款用於決定何時測試步驟將導致超額之逆向驅動。當軟體檢測到如此步驟時即警告設計人或抑制此步驟之執行。

類此之特色有其用途，其是由一些測試設計人主要使用於自動電路內測試之全部歷史中。但其缺點亦是一直明顯。皆因組件之變異加深測試設計工具之工作複雜度於保證避免超額之逆向驅動。測試設計人設定逆向驅動之極限是按逆向驅動電流及逆向驅動期間而定。要避免超額的逆向驅動，測試設計工具就必須加上約束使其保

五、發明說明(>)

證不僅是那些具正規化特性之組件，亦是那些佔據諸牽涉組件型所期望之特性分布末段之組件。

不幸的是由各種組件型式之特性分布之組合所導致之變化範圍造成其必需嚴格的劃清容許之測試信號叢訊之集合之界限。此造成測試設計人難於達到測試設計工具所接受之測試於遵守供給之逆向驅動之極限時。其後果總是測試設計人或是全部免除逆向驅動之極限，或是設定逆向驅動極限至諸位準，再使牽涉之組件不遭受此位準。若結果之測試不會促使少數之試驗電路板之損壞時，就採用於常規使用。明確的此測試設計之方式不是最佳。首先損壞通常不是起始就明顯的，一不出現促使損壞之測試，事實上可能引導一潛在之缺陷。此外，不同組件之批號具不同之特性，因之測試可在完美的工作一段時間後便突然開始發生毀滅性的缺陷了。

發明簡述

吾人已認識此項問題已常久困擾電路內測試領域，但能由提供有逆向驅動限制電路之測試器而簡單解決，此測試器感測及計時驅動器電流，使能在實時中決定及報告逆向驅動位準之負載電流之期間是否有超過可設定之極限。此可能使驅動電路有夠快反應，以避免麻煩的後果。

根據本發明，此逆向驅動限制之電路接收一時限值信號，其設定能使逆向驅動幅度之電流繼續被驅動之最大期間。其將是一個逆向驅動電流之範圍能預防太長時間

五、發明說明()

之連續使用者。但是此逆向驅動限制之電路能在此逆向驅動範圍內感測電流而不會要一相當長時間去作任何動作，典型的是數百或數千時鐘間隔。雖若在此範圍內之操作繼續堅持至最大期間，仍有逆向驅動限制電路以某些形式中斷它，其典型的是放置驅動器於一高的輸出阻抗狀態。

測試設計人因此能免除之測試設計工具之約束的逆向驅動限制之特性或採取足夠鬆動之極限以允許所欲之測試設計自由，其因本發明預防了過度逆向驅動，這是其他方法會容許之結果測試。

本發明亦加入有另一種安全位準，即使是最嚴格之設計規範亦未供給之一種，如一實際事件，用於預防過度逆向驅動之測試設計工具之特色必須大部份的操作在測試中之電路板是好的之假設上，因之他們不能預見過度逆向驅動可能在壞的電路板上不預知其出現。但是本發明是基於實時之電流測量及計時，故其能預防過度之逆向驅動，即使當其不能預知時亦然。

本發明將參考伴隨之圖示說明於後。

圖示簡單說明

第 1 圖是實施本發明之教易之一自動電路測試器之方塊圖；

第 2 圖是第 1 圖採用之測試器之接腳驅動器及逆向驅動限制電路之簡化線路圖；

第 3 圖是第 2 圖之感測器電路之輸出電壓作為負載電

五、發明說明(4)

流之函數之曲線圖；

第 4 圖是第 2 圖之電路中所包括之一計時電路之簡化電路圖；及

第 5 圖是第 1 圖之測試器所包括之一逆向驅動控制器之邏輯圖。

圖解實施例詳細說明

第 1 圖展示一測試器 10 之方塊圖之形式，用以測試一電路板（測試中裝置）12。一定製夾具 14 提供到達測試中裝置 12 上之測試點。在夾具 14 上之板側端子或插腳 16 是定置為能使其致動以造成同時與電路板之測試點全部接觸，在測試過程中，諸信號即在諸測試點上被施加或感測。板側插腳 16 是連線至系統側端子 18。此端子是定置為接合多工器或“掃描器”之系統端子 20，此多工器包含有多個掃描器區，可能由各個插腳板包括。第 1 圖僅描述一個單一掃描器區 22，其是由一單一插腳板 24 提供者，但是一測試系統更典型的包括多個類此之電路板。一個或多個匯流排 26 典型的連接插腳板至測試系統之其餘部份。

通過一適宜的介面 28，一中央處理機 30 在匯流排 26 上與類比儀器 32，類如電壓表及信號產生器相通信，並將其程式化用作通過掃描器 22 及夾具 14 以測量在及／或提供至諸測試點上之信號。儀器 32 亦可採用匯流排 26 以報告測量結果至中央處理機 30，而中央處理機 30 可依次採用顯示器 34 以提供一常人可讀之報告。

五、發明說明 (5)

除造成類比測量外，本系統亦將施加數位信號之叢訊至各個不同之測試點，及數位解譯在其他測試點上所產生之信號。為此目的，若干插腳板 24 將包括類如電路 36 之驅動器／感測器電路。電路 36 之輸出埠是耦合至各個儀器側之掃描器端子，此掃描器選擇地耦合至夾具側之掃描器端子，致使電路 36 能驅動一測試點及／或感測在其上之信號。(再言之，雖然第 1 圖僅展示一個單二之此類電路，一典型數位電路測試器提供大量此類電路，通常一個插腳板就有幾個。)

數位信號測試叢訊代表一相當長序列二進位值，同時典型的高性能測試器包括專用於每一驅動器感測器之各個記憶器 38。此記憶器典型的是設計為足能供給快速的存取，其因測試叢訊之數位位準必須時常在高速下變換。一數位序列器 40 供給計時及位址信號經匯流排 26 及一板控制器 42 至記憶器 38。

插腳板 24 之控制電路 42 反應於在中央處理機 30 送來測試叢訊之前所收到之指令，致促使掃描器區 22 之內部開關經結合之系統側夾具端子 18 與板側插腳 16 而連接驅動器／感測器 36 之輸出埠至所欲求之板測試點。同樣在中央處理機 30 之控制下，控制器 42 促進以單一信號叢訊所欲求之資訊加載至每一插腳記憶器 38。

隨後中央處理機 30 命令序列器 40 開台發出一叢訊。序列器反應叢訊致使插腳記憶器 38 產生代表序列器規範之一序列插腳記憶器位置內容之輸出信號。每一個插腳

五、發明說明 (b)

記憶體位置容納有一數位驅動器／感測器能從事之功能之一數碼 (code)。最低限度，可能之功能是驅動測試點至最高邏輯位準或最低邏輯位準，並感測高邏輯位準或低邏輯位準，即最報告此感測之測試點是否已呈現期望之信號位準。插腳記憶體接收這些報告之結果，使能在叢訊之末，其指示測試節點對全部輸入之反應是否是如所期望者。其他數碼則指示驅動器應予除能 (三態) 或感測器應接受二位準之任一個，視為正確的。亦可能有數碼用於重複先前之功能，正反捺跳位準，及其他。

解碼器電路 44 將記憶體之輸出解碼，並在下述特例之外，通常與那些數碼編譯以產生位準信號，此信號是由驅動器／感測器在要驅動及／或認為正確之諸數位信號位準間選擇。驅動器／感測器係根據解碼器輸出信號之順序操作，施加一指令之邏輯位準之順序，及／或驗證其發揮期望之信號位準。

與本發明有關之特別興趣是驅動器／感測器 36 之驅動電路，其驅動此負載電，即是備置為負載電流之源或槽 (sink)。在此有興趣之數位驅動電路之特別型式是逆向驅動之型式，即是雖然某些板裝置之意圖要驅動至其他邏輯位準時能驅動一負載至一項邏輯位準。第 2 圖描述有逆向驅動能力之數位驅動器之一實例之簡化形式。要驅動負載電路幅度有時需要逆向驅動，第 2 圖之驅動器電路包括 22 個 NPN (負正負型) 電晶體 QN1 至 QN22 用作負載之電流源，及 22 個 PNP (正負正型) 電晶體 QP1 至

五、發明說明(7)

QP22 用作負載之下沈槽。

當自插腳記憶器提取之數碼指定有關之測試點待驅動時，解碼器促使一類比多工器（未顯示）前送二參考電壓之一之資料(DATA)信號。放大器 50 放大此位準與在負載 52 上之電壓之差，並施加其結果經專用偏壓電路 53 至電晶體 QN1 至 QN22 及 QP1 至 QP22 之基極，以驅動負載至資料信號之電壓位準。當提取之數碼指示此驅動器是不要動作時，即其是要為三態時，解碼器確證是一“三態”(TRI-STATE)信號。此信號操作電子開關 SW1 及 SW2 至各狀態，其隔離驅動電晶體之基極與放大器 50，並反而施加單位增益之緩衝放大器 54 之輸出，因此放大器 54 保持驅動電晶體之基極電壓與其射極電極相等。此即保持驅動電晶體斷開，但使再接通時遭遇之延遲減至最小。

到此為止，所說明之測試器結構僅是板測試器型式之一實例，其中就要說明之教旨可能是實際的，而熟知此技藝之人士將認為那些教旨是可施加至與本實例有顯著改變之測試器結構。特別是不同實施例之數位驅動器可能與第 2 圖有十分顯著的不同。但他們全部都有一些數位驅動器，其是有能力驅動所電用於逆向驅動之電流位準，但有危險在施加過長之一段時間時。

對此項危險之習知反應是僅設計測試信號叢訊不招致過度逆向驅動期間之結果。但此方式具有兩項缺點。其一是組件之規格可因供應商及因批號而改變之事實而招

五、發明說明(8)

致。另一缺點是即使一測試能在最壞情況之好電路板上預防過度逆向驅動，但可在一壞電路板上成爲可能。因此即使最保守之測試設計法則仍可產生招致過度電流驅動之測試。

將要說明之處理方式中，測試設計人仍將典型的以逆向驅動限制來設計測試，但這些限制將不會太嚴格的適應於全部最壞情況之組合。代之的是測試設計人將能足夠放鬆拘束以造成有效測試，並即依靠測試時超額之過驅動之檢出作中斷，或者，不然在若類此過驅動發生時，限制其叢訊之逆向驅動。測試設計人之能作好皆因有圖解之實施例在電流感測器及計時器中安裝之機構。

首先我們來考慮電流感測器。此驅動器／感測器電路包括一電流感測器，其包括電晶體 QS1 及 QS2、二極體 D1 及 D2、及一感測器輸出電阻 R_{sense} 。如現在所解釋者，這些組件促使一電壓橫跨在 R_{sense} 上，此電壓是與驅動器之源或槽之電流幅度成比例。 R_{sense} 電壓具有對負載電流如第 3 圖之關係。

當驅動器是電流源時，上方驅動電晶體 QN1 至 QN22 導電，但下方驅動電晶體並不如此。故無電流通在 QP22 之集極電路中之二極體 D2，QS2 被斷開，而二極體 D1 之電流僅可流通進入 QN22 之集極。現全部第 2 圖之電路除負載 52 外皆是提供至同一積體電路 55 上，故其 P-N (正負) 接面之特性能非常緊密的匹配。其後，QS1 之基極射極接面電壓非常接近等於 D1 者。此意謂電阻 R1

五、發明說明(9)

之電流是比例於 R_2 者，同時，若 QS_1 之基極電流能予忽略於 NPN 驅動電晶體之總集極電流。故 QS_1 之集極電流，及如橫跨 R_{sense} 之感測器輸出電壓是與驅動器之輸出電流成比例。

當驅動器操作為電流沈槽而不是電流源時，上方 NPN 驅動電晶體皆被斷開，但下方 PNP 驅動電晶體皆被接通。在此情形下， D_1 之電流僅能流過 QS_2 ，其電流是與 PNP 驅動電晶體之電流成比例，如 QS_1 者與 NPN 驅動電晶體之電流一樣。故 D_1 及 DS_1 之電流皆是與驅動電晶體者成比例，而 R_{sense} 電壓是負載電流幅度之指示。

加之使用此感測器作為逆向驅動限制用，其方式現予以說明。圖解之實施例亦使用其告知在當驅動器輸出主要是短路並應立刻斷開時，以避免損壞。其結果，比較器 56 確證一“短路旗標”(SHORT_CIRCUIT_FLAG)信號在若 R_{sense} 電壓超過一由第 1 圖之極限設定電路 57 所設定之臨限“短路值”(SHORT_VALUE)時。如現將說明者，“短路旗標”之確證立刻在驅動器是三態時產生結果。在叢訊開時前，中央處理機 30 藉由與極限設定電路 57 經板控制器 42 之通信而設定“短路值”以及其他類比值。電路 57 包括儲存這些值之類比代表之暫存器。其亦包括轉換儲存值至所需之類比電壓之數位至類比轉換器。

至於逆向驅動，限制另外一比較器 58 比較電流幅度指示 R_{sense} 電壓與由第 1 圖之極限設定電路 57 所產生之逆向驅動臨限“電流值”(CURRENT_VALUE)。當橫跨第 2 圖

五、發明說明 (10)

之 R_{sense} 之感測器電壓超過 " 電流值 " 時，比較器 58 確證 (assert) 其之輸出。此促使一計時器 60，其在第 4 圖相關處有詳細說明，開始測量逆向驅動電流之期間。計時器 60 確證其之 " 逆向驅動旗標 " (BACKDRIVE_FLAG) 輸出在當比較器 58 已確證其之輸出一段時間時，此段時間是大於第 1 圖之位準設定電路 57 產生之 " 時限值 " (TIME_VALUE) 所代表之時間極限。

由於下文解釋之理由，第 2 圖之計時器 60 分割其之測量時間間隔為兩個次間隔。第一個是相對較短的次間隔，以第 4 圖中之常閉電子開關 SW3 之開斷為開始。第二個是正常更較長的次間隔，在當第一次間隔終止時，以其後之第二常閉電子開關 SW4 開斷為開始。

明確的說，SW3 反應於逆向驅動之比較器 58 之輸出之開斷而允許一電流源 64 開始線性放電一間隔計時電容器 C1 至 -6 伏 (volts)。在 750 奈秒 (nanoseconds = 10^{-9} 秒) 後，電容器 C1 之上方端子已自接地電位下降至 -4 伏之電位，C1 之接地電位是 SW3 閉合時所保持者。在此點，比較器 66 之輸出自其之未確證 (unasserted) 之 -6 伏位準切換至其確證之 +1.2 伏位準。

比較器 66 之輸出之確證促使開關 SW4 開斷及允許電流源 68 起動線性充電另一個間隔計時電容器 C2。在此確證之前，提供反相輸出至一產生 " 逆向驅動旗標 " (BACKDRIVE_FLAG) 之比較器 69 之電容器 C2 之上方端子是由第 1 圖中之位準設定電路 57 保持在期間設定電壓

五、發明說明 (11)

位準 " 時限值 " (TIME_VALUE)。(電容器 C2 與第 4 圖電路之其餘不同，其中典型的不包括在第 2 圖之驅動器 / 感測器積體電路 55 中。與電容器 C1 不同，C1 使用於一極短期間間隔，所以是夠小能作成積體電路之一部分，電容器 C2 典型的是企圖用於如數十個毫秒期間，故其是典型的提供為一分離組件。

比較器 69 之未反相輸入是在兩個二極體 D3 及 D4 之接面之電壓。當比較器 69 之輸出仍是在其低位之 -6 伏位準時，D3 是逆接偏壓，故比較器 69 之未反相輸入是 -0.7 伏位準，其是由二極體 D4 被一電流源 70 前向偏壓及其陽極聯結至地之結果。" 時限值 " 經常是高過 -0.7 伏，故 " 逆向驅動旗標 " 只要是開關 SW4 閉合時是不確證的。其之為此是因為 " 逆向驅動旗標 " 是指示最大之逆向驅動期間已經超過了。

當比較器 66 之輸出成高位時，0.5 伏電源源 72 之經過另外二極體 D5 之作用箝位 D3 之陽極至 1.2 伏，致使橫跨 D3 二極體壓降成為 0.5 伏位準於 " 逆向驅動旗標 " 比較器 69 之未反相輸入埠上。正常情況下，比較器 69 之柴目輸入處之 " 時限值 " 是較其為高，故 " 逆向驅動旗標 " 初始停留在未確證，即使由 " 電流值 " 設定之逆向驅動臨限已被超過時亦然。但是電流源 68 促使電容器 C2 作線性放電自 " 時限值 " 前向至 0.5 伏位準。若在電容器 C2 上之電壓到達此位準，比較器 69 就確證 " 逆向驅動旗標 " 並因而指示逆向驅動應予中斷。

五、發明說明 (17)

類比電壓“時限值”由此設定允許之逆向驅動期間。特別是，只要“時限值”之電壓已設定至超過 0.5 伏之值，允許之逆向驅動期間 τ 是假定如下：

$$\tau = \frac{C_2}{I_{68}}(V_{TV} - 0.5 \text{ volt}) + 750 \text{ nsec}$$

式中 V_{TV} 是“時限值”信號之電壓，及 I_{68} 是電流源 68 流出之電流。

如此公式所示，需要促使除能之繼續逆向驅動期間是僅依賴期間輸入“時限值”而定。在其他實施例中，雖可添加依賴其他因數。例如，相當於其他實施例對電源 68 之放電電流之量可能不是固定的，如其在圖解之實施例中者；其可添加依賴逆向驅動電流及／或其他因素。在此情況下，較大之逆向驅動電流將有較低允許逆向驅動期間。類此之一配置能提供逆向驅動及短路特性於共同電路中。若圖解之實施例被修改以造成電流源 68 之電流依賴在 R_{sense} 電壓與“電流值”之差而定，例如充電電流可在當短路位準達到時是高位，本質地促使“逆向驅動旗標”立刻成為確證的。

期間公式亦是期於逆向驅動是連續的假設。自然逆向驅動更是典型的斷續。當其是如此時，圖例之實施例允許較大之累積逆向驅動時間。明顯的電容器 C2 被允許在逆向驅動間隔之間經電阻 R1 充電。需用於消去總電荷之時間藉以加至需要到達“逆向驅動旗標”比較器 69 之臨限之累積逆向驅動時間。

五、發明說明 (13)

如上面提出者，"時限值"信號之電壓 V_{TV} 正常是設定超過 0.5 伏。但當測試器是操作在一不同之模式中時之可能時間時，其中之一記錄有逆向驅動位準之發生，沒有真實的去計時。為此目標，"時限值"信號之電壓 V_{TV} 是設定為一小於 0.5 伏之值。在此狀況中，比較器 66 之輸出在 750 奈秒後達其高位準之變遷促使比較器 69 之"逆向驅動旗標"輸出立刻到達高位。若逆向驅動位準是出現在小於 750 奈秒內時，"逆向驅動旗標"則被確證。此 750 奈秒期間有助於濾除電流感測器之雜訊，但會捕捉即使是單一向量期間之逆向驅動情況在若是向量應用之速率是 1 百萬赫 (MHz) 之高時。

在有些實施例中，正常接收數位感測器輸出及儲存其值之插腳記憶器將添加接收及儲存"逆向驅動旗標"信號之連續時鐘時間值，可能是如下述之限制開關之瞬變或限變 (de-glitch)。此提供使用人或事用軟體能用作診斷目的之資訊。在圖解實施例中，雖"逆向驅動旗標"信號只是伴隨"短路旗標"信號沿第 1 圖中路徑 72 至門鎖電路 74，其是安裝有第 5 圖之邏輯。(為解釋計，第 5 圖是一邏輯圖代表圖解實施例之門鎖電路企圖安裝之功能。但類此電路之常人設計人典型的在實際安裝時不指明其在低位準上。反之，他們採用如 VHDL 之高階程式語言以程式化一可規劃之邏輯裝置，故可能最後電路之細部與圖示可能之提議有多方向之分離。) 此電路之部分目的是要記憶任何旗標信號之確證直至 CPU (中央處

五、發明說明 (14)

理機) 30 有機會去輪詢(polling)之。

明顯地，" 逆向驅動旗標 " 信號是由第 5 圖中之 D 型正反器 76a 及 78c 和及閘(AND gate)80a 型成之限變(de-glitching)電路之輸入。或閘(OR gate)82a 及另外之 D 型正反器 84a 形成一閃鎖，其之" 逆向驅動 " 輸出在當" 逆向驅動旗標 " 之限變成果成為確證時即採取其確證狀態。" 逆向驅動 " 在當" 逆向驅動旗標 " 後來回復至其未確證狀態時，仍停留在確證狀態，因此 CPU 能在有空閒檢查逆向驅動之發生。

" 逆向驅動 " 信號一是一項驅動器已超額的過驅動之指示，故應採取一逆向驅動除能之模式。根據本發明，此模式有多種方式可以安裝。方式之一是簡單的開斷在驅動器與驅動之板節點間之開關。另一方式是使用一種稱為拼回(Foldback)機構，其中驅動器之輸出電流量是以一些逐漸式樣降低至逆向驅動範圍之下。圖解之實施例是第三種處理方法之實例，其中逆向驅動除能之模式係由使用驅動器之三態特性之結果。

明顯的，除非 CPU 已促使一掩罩(mask)信號被確證，圈而除能逆向驅動控制特色，及閘 85 將前送其結果至或閘 86。解碼器 44 (第 1 圖) 接收閘 86 之終結確證輸出。此促使解碼器自其正常模式切換至一超額逆向驅動模式，此正常模式中之" 三態 " 輸出 (第 2 圖) 之值是由接腳記憶器 38 之輸出所決定，而此超額逆向驅動模式中即使接腳記憶器之輸出不要求其如此做，其仍將確證 "

五、發明說明(15)

三態”。如第 2 圖之指示，此促使電子開關 SW3 開斷及電子開關 SW4 閉合，因此置放驅動器在其高阻抗狀況：此驅動器不再驅動超額之逆向驅動節點。

在有些實施例中，正常數位感測器之輸出及儲存其等之值之接腳記憶體在連續之時鐘時間內將加上接收及儲存“逆向驅動旗標”信號之值。此提供使用人或適用軟體能用於偵斷目的之資訊。

第 1 圖中之板控制器 42 接收“或”操作之組合，其係此“逆向驅動”信號和那些與電路板之其他驅動器／感測器聯合之門鎖電路 74 產生之信號所組合的。其可採取任何適宜動作來反應，類如記錄此事件於狀態暫存器中，可由中央處理機 30 經匯流排 26 接達。典型的是序列器 40 接收此一暫存器之輸出和其他板之逆向驅動控制器之相當輸出之線“或”組合。CPU 30 可在最後信號叢訊期間由觀察終結之序列器狀態而探查超額逆向驅動之發生。其即可輪詢板控制器之暫存器以找出有超額逆向驅動發生之接腳或諸接腳，其後再由確證正反器 84a 之重定輸入重定第 5 圖之“逆向驅動”門鎖。

相似之電路 76a, 78a, 80a, 82a, 及 84b 同樣地限變及門鎖此“短路旗標”信號，並因此產生一相似之輸出“短路”，其同樣地促使驅動器被除能及能同樣地由 CPU 輪詢。

另外的是此積體電路，其中安裝有驅動器／感測器者可包括一溫度感測器（未展示於圖中）其在當驅動器／感測器積體電路之溫度成爲超額時產生第 5 圖之“熱控

五、發明說明 (16)

關閉旗標"信號，更多的電路 76c,78c,80c,82c,及 84c 由限變及門鎖"熱控關閉旗標"而產一"熱控關閉"信號。"熱控關閉"促使驅動器被除能，正如"短路"及"逆向驅動"所作的，同時 CPU 可同樣的輪詢及重定它。

溫度感測電路亦可產生一另加之信號"熱控報警旗標"以指示驅動器/感測器已到產一較小之升高溫度，其雖不認為應該關閉，但更其謹慎的採取一些其他動作。故電路 76d,78d,80d,82d,及 84d 由限變"熱控報警旗標"產生一"熱控報警"信號。此信號能被輪詢及重定如其他信號，但其不會促使感測器之驅動器被除能。

雖然本發明已藉參考一單一實例而說明，但其可安裝於寬大範圍之諸實施例中。如上文所觀察，例如逆向驅動期間可代替規範為譬如高過逆向驅動臨限所量測的電流位準之超額之函數。加之雖然吾人相信圖解之類比計時器特別是非常適用於安裝本發明，但規範之期間可代之以由譬如一數位向下計數器作時間暫停。

因之顯而易見的是本發明所允許之測試產生及測試執行之適應性能提供在諸實施例之寬大範圍內。所以本發明構成在本技藝中之一顯著進步。

符號說明

- 10... 測試系統、測試器
- 12... 電路板 (測試中裝置)
- 14... 定製之夾具
- 16... 板側端子或插腳

五、發明說明(17)

- 18,20… 端子
- 22… 掃描部分、掃描器
- 24… 單一插腳板
- 26… 匯流排
- 28… 介面
- 30… 中央處理機
- 32… 類比儀器
- 34… 顯示器
- 36… 驅動器 / 感測器電路、電路
- 38… 記憶體
- 40… 數位序列器
- 42… 板控制器
- 50… 放大器
- 52… 負載
- 53… 偏壓電路
- 54… 緩衝放大器
- 57… 極限設定電路、位準設定電路
- 58,6669… 比較器、比較器電路
- 60… 計時器、計時器電路
- 64,68,70… 電流源
- 55… 積體電路
- 72… 路徑
- 74… 閃鎖電路
- 76a,78a,84a… D型正反器

五、發明說明(18)

80a, 85... 及 閘

82a, 86... 或 閘

44... 解碼器

76b, 78b, 80b, 82b, 84b... 電路

76c, 78c, 80c, 82c, 84c... 電路

76d, 78d, 80d, 82d, 84d... 電路

QP1-QP22... PNP 電晶體

QN1-QN22... NPN 電晶體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：自動電路測試器)

本發明中，在每一個自動電路測試器(10)中之數位驅動器／感測器電路(36)包括一電流感測器(R_{sense} 、QS1、QS2、D1及D2)及比較電路(58)，其指示由驅動器供給之負載電流是否超過一由臨限輸入("電流值")設定之位準。插腳驅動器電路亦包括一計時器(60)，其輸出指示比較電路之輸出是否已被確證為一超過由期間輸入("時限值")設定之一極限之時間長度。當其已是確證時，則測試器除能此驅動器並因此預防損壞，不然以損壞將從超過逆向驅動之期間而招致，此期間是測試產生過程所未預知者。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

英文發明摘要(發明之名稱：DIRECT-MEASUREMENT PROVISION OF SAFE BACKDRIVE LEVELS)

Pin-driver circuitry in each of an automatic circuit tester (10)'s digital driver/sensor circuits (36) includes a current sensor (R_{sense} , QS1, QS2, D1, and D2) and comparison circuit (58) that indicate whether the load current supplied by the driver exceeds a level set by a threshold input (CURRENT_VALUE). The pin-driver circuitry also includes a timer (60) whose output indicates whether the comparison circuit's output has been asserted for a length of time that exceeds a limit set by a duration input (TIME_VALUE). When it has, the tester disables the driver and thereby prevents damage that could otherwise result from excessive backdrive durations that the test-generation process did not anticipate.

六、申請專利範圍

1. 一種自動電路測試器，其包括：

A)多個逆向驅動可能之數位驅動器電路，每一逆向驅動可能之數位驅動器電路包括一輸出埠，並是適合於施用一數碼信號至其處，該數碼信號一代表一序列之選擇：是否應驅動一耦合至其輸出埠之負載，若如是，就在數位驅動器電路能驅動該負載之二電壓位準間挑選，該數位驅動器電路是可操作在一逆向驅動致能之模式，其中該數位驅動器電路根據該數碼信號驅動該負載，當如此進行時，需要驅動一負載電流在一逆向驅動電流範圍內，該數位驅動器電路亦是可操作在一逆向驅動除能之模式，其中該數位驅動器電路抑制驅動該負載至由該數碼信號挑選之該電壓位準，當如此進行時，需要一在該逆向驅動電流範圍內之負載電流；及

B)多個逆向驅動限制電路，每一逆向驅動限制電路聯合各個不同之一個該數位驅動器電路，並是適合於施用一時限值信號至其處，每一逆向驅動限制電路感測由其聯合之驅動器電路所驅動之該負載電流，並操作其聯合之驅動器電路於該逆向驅動致能之模式中，在當時該如此感測之負載電流尚未超過該逆向驅動電流範圍或未佔用大於一連續逆向驅動期間，此期間是依賴該時限值信號而定，以及操作其聯合之數位驅動器電路於其逆向驅動除能之模式中，在當時如此感測之電流已連續佔用該逆向驅動電流之範圍達該連續驅動期間。

2. 如申請專利範圍第 1 項之自動電路測試器，其中該每

六、申請專利範圍

一 數位驅動器電路包括：

A) 一接腳驅動器，適合於一數位位準信號之施用在其上，該數位位準信號係低電壓在二電壓位準間之一序列選擇，以及適合於一致能信號之施用於其上，該致能信號代表是否要驅動該負載之一序列選擇，其驅動該負載至由該資料信號規範之該位準於在當該致能信號規範該接腳要驅動該負載時，並抑制驅動該負載於在當該致能信號規範該接腳驅動器不要驅動時；及

B) 一解碼器電路，反應於該數碼信號，用於如此施加該數位位準及致能信號至該接腳驅動器，致使當該數位驅動器電路是在該逆向驅動致能之模式時，該致能信號指示該接腳驅動器不是要驅動該負載，以及當該數位驅動器電路是在該逆向驅動致能模式時，該位準及致能信號之諸值是那些由該接腳資料信號所規範者。

3. 如申請專利範圍第 2 項之自動電路測試器，更包括一掃描器，該掃描器包括多個夾具側掃描器端子，可連接至一電路板上之諸負載，多個儀器側掃描器端子，耦合至該數位驅動器電路之各個輸出埠，及一矩陣之開關可操作以連接儀器側掃描器諸端子至挑選之夾具側掃描器諸端子。

4. 如申請專利範圍第 2 項之自動電路測試器，更包括一接腳記憶器，包含有多個接腳記憶器位置，其儲存各個之測試向量成分之值，用於在繼續時鐘間隔中自一序列之該接腳記憶器位置上提取資料，並將如此提取之資料

六、申請專利範圍

- 所代表之信號作為該數碼信號施加至該數位驅動器電路。
5. 如申請專利範圍第 4 項之自動電路測試器，更包括一掃描器，其包括：多個夾具側掃描器端子，可連接至少一電路板上之諸負載，多個儀器側掃描端子，耦合至該數位驅動器電路之各個輸出埠，及一矩陣之開關，可操作以連接儀器側掃描器諸端子至挑選之夾具側掃描器諸端子。
 6. 如申請專利範圍第 2 項之自動電路測試器，其中用於該時限值信號之至少一個值範圍之該連續逆向驅動期間超過一毫秒。
 7. 如申請專利範圍第 1 項之自動電路測試器，更包括一掃描器，其包括：多個夾具側掃描器端子，可連接至在一電路板上之諸負載，多個儀器側掃描端子，耦合至該數位驅動器電路之各個輸出埠，及一矩陣之開關，可操作以連接儀器側掃描器諸端子至挑選之夾具側掃描器諸端子。
 8. 如申請專利範圍第 7 項之自動電路測試器，其中用於該時限值信號之至少一個值範圍之連續逆向驅動期間超過一毫秒。
 9. 如申請專利範圍第 7 項之自動電路測試器，更包括一接腳記憶器，包含有多個接腳記憶器位置，其儲存各個之測試向量成分之值，用於在繼續時鐘間隔中自一序列之該接腳記憶器位置上提取資料，並將如此提取之資料

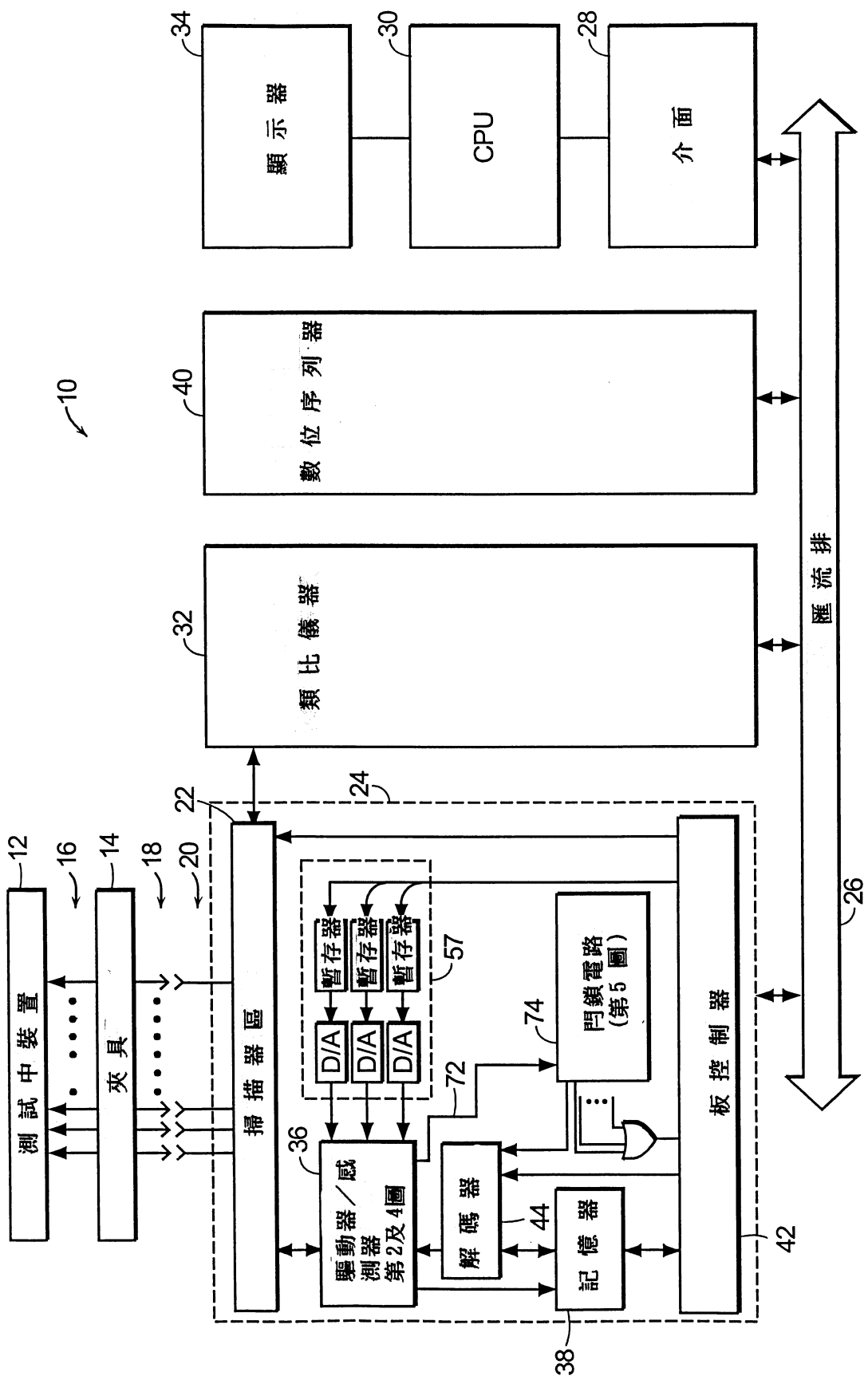
六、申請專利範圍

所代表之信號作為該數碼信號施加至該數位驅動器電路。

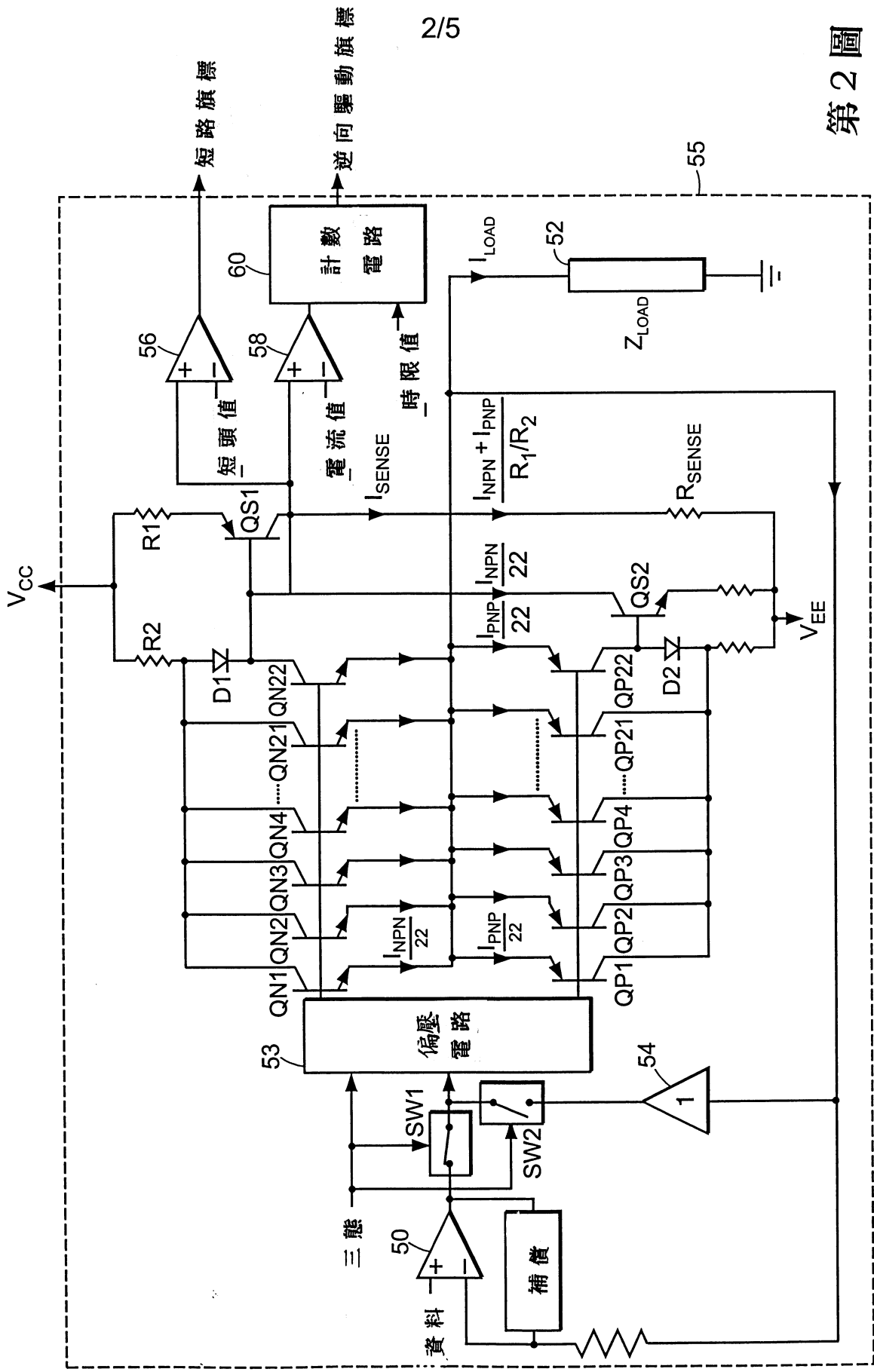
10. 如申請專利範圍第 1 項之自動電路測試器，更包括一接腳記憶器，包含有多個接腳記憶器位置，其儲存各個之測試向量成分之值，用於在繼續時鐘間隔中自一序列之該接腳記憶器位置上提取資料，並將如此提取之資料所代表之信號作為該數碼信號施加至該數位驅動器電路。
11. 如申請專利範圍第 10 項之自動電路測試器，其中用於該時阻值信號之至少一個範圍之連續逆向驅動期間超過一毫秒。
12. 如申請專利範圍第 1 項之自動電路測試器，其中用於該時阻值信號之至少一個範圍之連續逆向驅動期間超過一毫秒。
13. 如申請專利範圍第 1 項之自動電路測試器，其中每一逆向驅動限制電路亦操作其聯合之驅動器電路於該逆向驅動除能之模式中，在至少某些環境中，該感測之電流既不超過該逆向驅動電流範圍，亦不連續佔有他經該連續逆向驅動期間之久，但已佔有他多個間隔，這此間隔之期間一起已超過該連續逆向驅動期間。

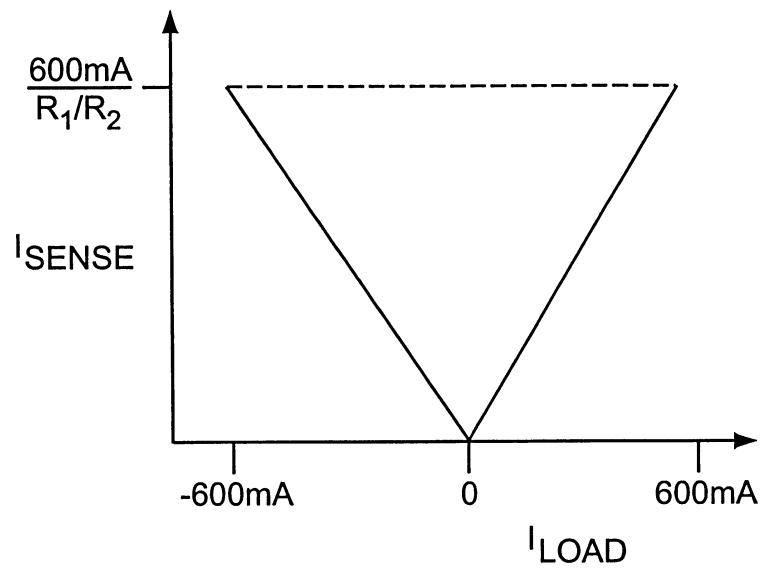
(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

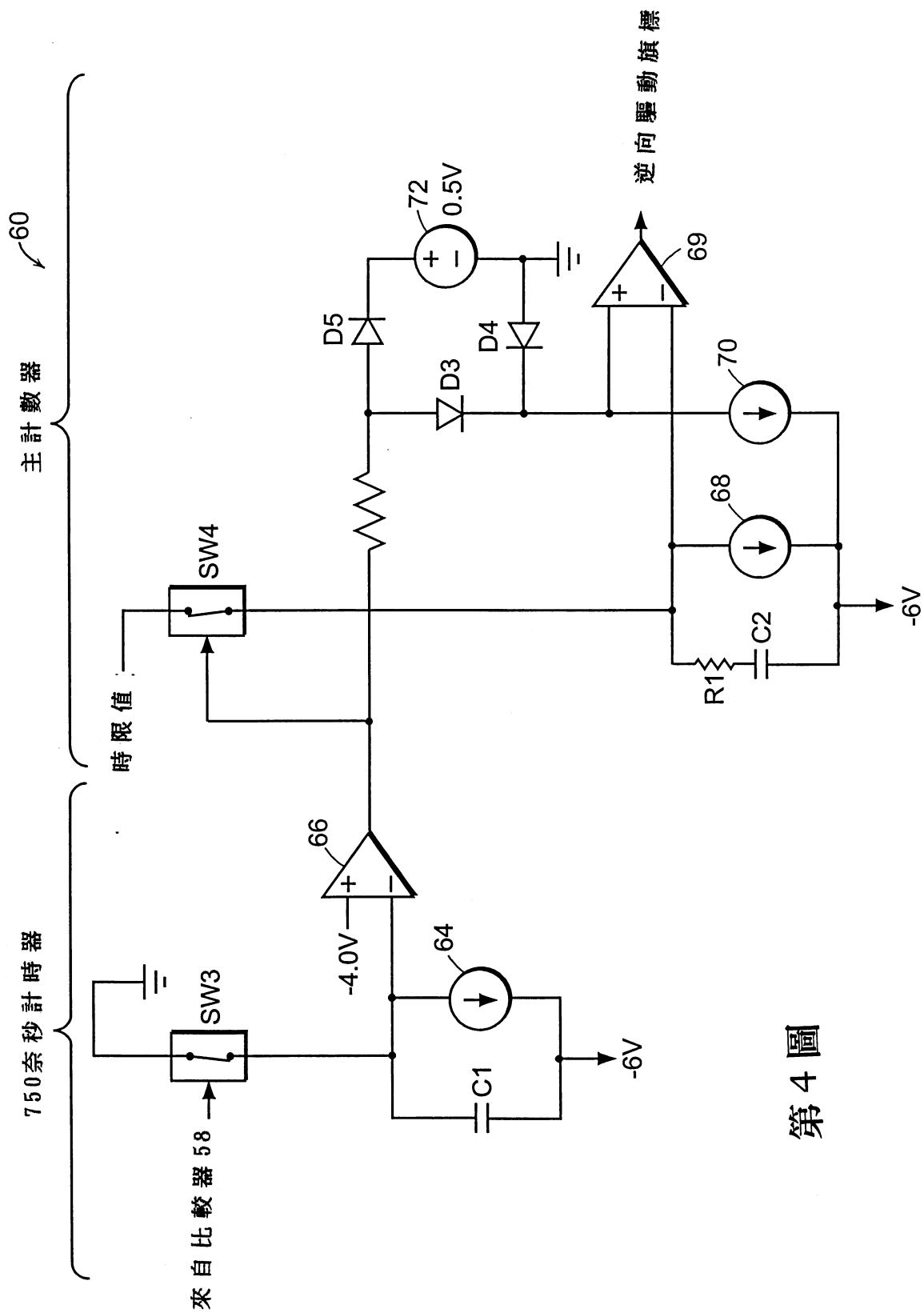


第 1 圖

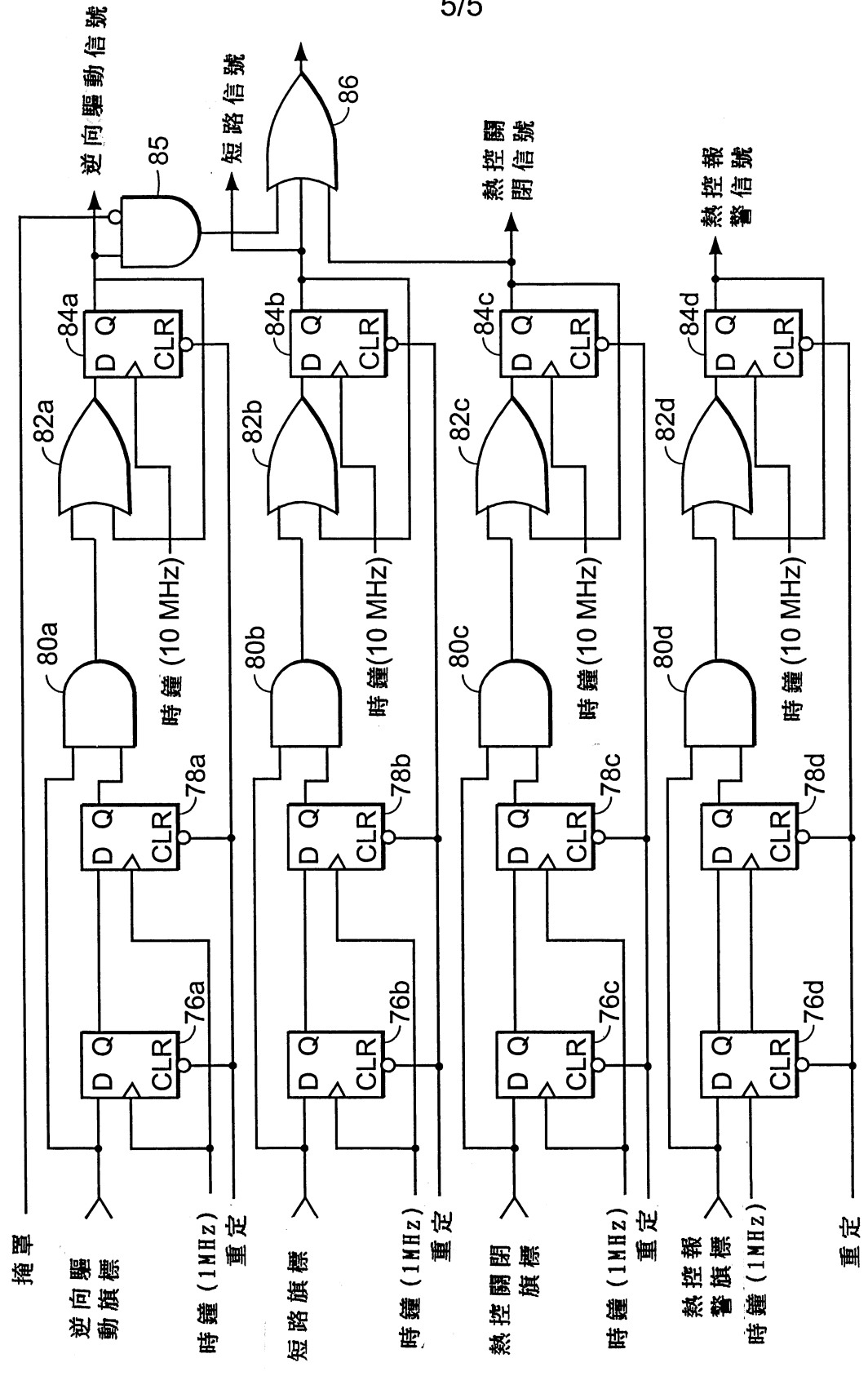




第 3 圖



第4圖



第5圖