

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6296930号
(P6296930)

(45) 発行日 平成30年3月20日 (2018. 3. 20)

(24) 登録日 平成30年3月2日 (2018. 3. 2)

(51) Int. Cl.	F I
H02P 6/15 (2016.01)	H02P 6/15
H02P 6/16 (2016.01)	H02P 6/16
H02P 6/28 (2016.01)	H02P 6/28

請求項の数 9 (全 30 頁)

(21) 出願番号	特願2014-142288 (P2014-142288)	(73) 特許権者	000003078
(22) 出願日	平成26年7月10日 (2014. 7. 10)		株式会社東芝
(65) 公開番号	特開2015-84632 (P2015-84632A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成27年4月30日 (2015. 4. 30)	(74) 代理人	110000567
審査請求日	平成28年9月26日 (2016. 9. 26)		特許業務法人 サトー国際特許事務所
(31) 優先権主張番号	特願2013-192060 (P2013-192060)	(72) 発明者	鈴木 信行
(32) 優先日	平成25年9月17日 (2013. 9. 17)		東京都港区芝浦一丁目1番1号 株式会社
(33) 優先権主張国	日本国 (JP)		東芝内

審査官 田村 恵里加

最終頁に続く

(54) 【発明の名称】 モータ制御装置及び空気調和機

(57) 【特許請求の範囲】

【請求項 1】

3相ブリッジ接続された複数のスイッチング素子を所定のPWM信号パターンに従いオンオフ制御することで、直流を3相交流に変換するインバータ回路を介してモータを駆動するモータ制御装置において、

前記インバータ回路の直流側に接続され、電流値に対応する信号を発生する電流検出素子と、

前記モータの相電流に基づいてロータ位置を決定するロータ位置決定手段と、

前記ロータ位置に追従するように3相のうち何れか2相のPWM信号パターンを生成するPWM信号生成手段と、

前記電流検出素子に発生した信号と前記PWM信号パターンとに基づいて、前記モータの相電流を検出する電流検出手段とを備え、

前記PWM信号生成手段は、前記3相のPWM信号パターンのうち第1相については、前記PWM信号パターンの搬送波周期の任意の位相を基準として遅れ側、進み側の双方向にデューティを増減させ、

第2相については、前記搬送波周期の任意の位相を基準として遅れ側、進み側の一方にデューティを増減させ、

第3相については、前記搬送波周期の任意の位相を基準として前記方向とは逆方向にデューティを増減させ、

前記電流検出手段が、前記搬送波周期内において、一方の相については固定されたタイ

ミングで電流を検出し、他方の相については、固定されたタイミングで電流を検出するか、又は前記インバータ回路に対する出力電圧の大きさに応じた可変のタイミングで電流を検出可能となるように検出タイミングを調整するタイミング調整手段を有し、

前記タイミング調整手段は、前記電流検出手段が、電流検出可能な最小デューティを最小幅とし、最大デューティ（１００％）より前記最小幅を減じたものを最大幅とし、前記最大幅未満で且つ前記最小幅を超えるデューティを中間幅とすると、２相ＰＷＭ信号の出力パターンを、第１～第３相のデューティの以下の組み合わせでパターン（０～１１）に分別し、

（１）第１相が中間幅で、第２又は第３相が最大幅以上の場合

（２，３）第２又は第３相の何れか一方が中間幅で、他方が最大幅以上の場合

（４，６）第１相と、第２又は第３相とが何れも最大幅以上の場合

（５）第２相と、第３相とが何れも最大幅以上の場合

（７）第１相が０以上で、第２又は第３相の何れかが最小幅未満の場合

（８，９）第２又は第３相の何れかが０以上で、他方が最小幅未満の場合

（１０，１１）第１相が最小幅未満で、第２又は第３相の何れかが０以上の場合

（０）：（１）～（１１）以外の場合

また、第１～第３相のデューティにおける以下の大小関係により、セクタ（０～５）に分別すると、

（０）第１相が最大で且つ第２相＞第３相

（１）第１相が最大で且つ第２相＜第３相

（２）第２相が最大で且つ第１相＞第３相

（３）第２相が最大で且つ第１相＜第３相

（４）第３相が最大で且つ第１相＞第２相

（５）第３相が最大で且つ第１相＜第２相

前記パターン（０～１１）と、前記セクタ（０～５）との組み合わせに応じて、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、前記固定タイミングより変化させたタイミングとするかを決定することを特徴とするモータ制御装置。

【請求項２】

前記タイミング調整手段は、前記他方の相についての電流検出を予め定めた固定タイミングとしており、

前記搬送波周期内にデューティパルスが出力されている２相が前記第２相及び前記第３相であって、双方の固定タイミングで検出される２相の電流が前記第２相と前記第３相とである状態から、これら２相のデューティパルスの出力タイミングに重なる期間が発生すると、検出対象とする相の一方を前記第１相に変更することを特徴とする請求項１記載のモータ制御装置。

【請求項３】

前記タイミング調整手段は、検出対象とする相の一方を前記第１相に変更した後に、前記第２相及び前記第３相のデューティパルスが互いに重なる期間が変動すると、前記第１相の検出が可能となる範囲で、電流検出タイミングを変更することを特徴とする請求項２記載のモータ制御装置。

【請求項４】

前記タイミング調整手段は、前記他方の相についての電流検出を予め定めた固定タイミングとしており、

前記搬送波周期内にデューティパルスが出力されている２相が、前記第１相と前記第２相又は前記第３相とであって、双方の固定タイミングで検出される２相の電流が前記第１相と前記第３相又は前記第２相とである状態から、

前記第１相の電流が検出できない状態になると、前記他方の相についての電流検出を可変タイミングとして、検出対象とする相の一方を前記第２相又は前記第３相に変更することを特徴とする請求項１から３の何れか一項に記載のモータ制御装置。

【請求項５】

前記タイミング調整手段は、前記他方の相についての電流検出タイミングを一度変更した後、その変更後のタイミングを固定して前記第2相又は前記第3相の電流を検出することを特徴とする請求項4記載のモータ制御装置。

【請求項6】

前記タイミング調整手段は、前記他方の相についての電流検出を予め定めた固定タイミングとしており、前記搬送波周期内にデューティパルスが出力されている2相が前記第2相及び前記第3相であり、前記2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、デューティが小さい方の相のデューティを増減させる方向を、他の相と同じ方向に変更することを特徴とする請求項1から5の何れか一項に記載のモータ制御装置。

10

【請求項7】

前記タイミング調整手段は、前記他方の相についての電流検出を可変タイミングとしており、前記搬送波周期内にデューティパルスが出力されている2相が前記第2相及び前記第3相であり、前記2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、前記第1相のデューティパルスを所定値だけ発生させると共に、前記第2相及び前記第3相のデューティを前記所定値だけ増加させ、且つ前記一方の相についての電流検出も可変タイミングとすることを特徴とする請求項1から5の何れか一項に記載のモータ制御装置。

【請求項8】

前記タイミング調整手段は、前記他方の相についての電流検出を予め定めた固定タイミングとしており、デューティパルスが出力されている2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、残り1相のデューティパルスを所定値だけ発生させると共に、前記2相のデューティを前記所定値だけ増加させ、

20

3相のうち最大となる相のデューティが増加することで2相の電流が検出できない状態になると、前記第1相のデューティパルスについて、前記搬送波周期の任意の位相を基準として遅れ側、進み側の一方向にデューティを増減させることを特徴とする請求項1から5の何れか一項に記載のモータ制御装置。

【請求項9】

圧縮機と、室外側熱交換器と、減圧装置と、室内側熱交換器とを備え、

前記圧縮機を構成するモータは、請求項1から8の何れか一項に記載のモータ制御装置により制御されるヒートポンプシステムを備えて構成されることを特徴とする空気調和機。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、3相ブリッジ接続された複数のスイッチング素子をPWM制御することで、インバータ回路を介してモータを制御する制御装置、及びその制御装置を備えてなる空気調和機に関する。

【背景技術】

【0002】

40

モータを制御するためにU、V、W各相の電流を検出する場合、インバータ回路の直流部に挿入した1つのシャント抵抗を用いて電流検出を行う技術がある。この方式で3相の全ての電流を検出するには、PWM(Pulse Width Modulation、パルス幅変調)キャリア(搬送波)の1周期内において、2相以上の電流を検出できるように3相のPWM信号パターンを発生させる必要がある。そのため、1周期内におけるPWM信号の位相をシフトさせることで常に2相以上の電流を、騒音を増大させることなく検出できるモータ制御装置が提案されている(特許文献1)。

【先行技術文献】

【特許文献】

【0003】

50

【特許文献 1】特許第 5 1 7 8 7 9 9 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

また、3相モータをPWM制御する際には、3相変調方式と2相変調方式とがある。3相変調方式ではインバータ回路におけるスイッチング損失が増加することから、ある種の製品では、スイッチング損失を低減させることを重視して2相変調方式を採用している。しかしながら、特許文献1に開示されている電流検出方式を2相変調方式に適用すると、変調率が高くなる領域では、2回の電流検出タイミングで1相の電流しか検出できなくなるといった問題がある。

10

【0005】

そこで、1つの電流検出素子による電流検出方式を2相変調方式に適用した場合に、2相の電流をより確実に検出できるモータ制御装置、及びその制御装置を備えてなる空気調和機を提供する。

【課題を解決するための手段】

【0006】

実施形態のモータ制御装置によれば、電流検出手段は、インバータ回路の直流側に接続される電流検出素子が電流値に対応して発生した信号とPWM信号パターンとに基づいてモータの相電流を検出し、ロータ位置決定手段は、前記相電流に基づいてロータ位置を決定し、PWM信号生成手段は、ロータ位置に追従するように3相のうち何れか2相のPWM信号パターンを生成する。

20

【0007】

PWM信号生成手段は、前記3相のPWM信号パターンのうち第1相については、搬送波周期の任意の位相を基準として遅れ側、進み側の双方向にデューティを増減させ、第2相については、搬送波周期の任意の位相を基準として遅れ側、進み側の一方向にデューティを増減させ、第3相については前記方向とは逆方向にデューティを増減させる。そして、タイミング調整手段は、電流検出手段が、搬送波周期内において、一方の相については固定されたタイミングで電流を検出し、他方の相については、固定されたタイミングで電流を検出するか、又はインバータ回路に対する出力電圧の大きさに応じた可変のタイミングで電流を検出可能となるように検出タイミングを調整する。

30

具体的には、電流検出手段が、電流検出可能な最小デューティを最小幅とし、最大デューティ(100%)より前記最小幅を減じたものを最大幅とし、前記最大幅未満で且つ前記最小幅を超えるデューティを中間幅とすると、2相PWM信号の出力パターンを、第1～第3相のデューティの以下の組み合わせでパターン(0～11)に分別し、

(1) 第1相が中間幅で、第2又は第3相が最大幅以上の場合

(2, 3) 第2又は第3相の何れか一方が中間幅で、他方が最大幅以上の場合

(4, 6) 第1相と、第2又は第3相とが何れも最大幅以上の場合

(5) 第2相と、第3相とが何れも最大幅以上の場合

(7) 第1相が0以上で、第2又は第3相の何れかが最小幅未満の場合

(8, 9) 第2又は第3相の何れかが0以上で、他方が最小幅未満の場合

(10, 11) 第1相が最小幅未満で、第2又は第3相の何れかが0以上の場合

(0): (1)～(11)以外の場合

40

また、第1～第3相のデューティにおける以下の大小関係により、セクタ(0～5)に分別すると、

(0) 第1相が最大で且つ第2相>第3相

(1) 第1相が最大で且つ第2相<第3相

(2) 第2相が最大で且つ第1相>第3相

(3) 第2相が最大で且つ第1相<第3相

(4) 第3相が最大で且つ第1相>第2相

(5) 第3相が最大で且つ第1相<第2相

50

前記パターン（０～１１）と、前記セクタ（０～５）との組み合わせに応じて、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、前記固定タイミングより変化させたタイミングとするかを決定する。

【図面の簡単な説明】

【０００８】

【図１】第１実施形態であり、モータ制御装置の構成を示す機能ブロック図

【図２】ヒートポンプシステムの構成を示す図

【図３】キャリアの半周期毎に実行される割り込み処理を示すフローチャート

【図４】図３に示す処理の実行時間イメージをＰＷＭキャリア波形と共に示す図

【図５】３相ＰＷＭデューティパルスの出力位相を示す図

10

【図６】ステップＳ１３の処理内容を示すフローチャート

【図７】図６の処理により分別されるパターン（１～１１）に対応する、２相ＰＷＭパルスの波形例を示す図

【図８】ステップＳ１４の処理内容を示すフローチャート

【図９】（ａ）は最大デューティが９５％、（ｂ）は最大デューティが１０５％の場合の３相ＰＷＭ信号と、それらに対応するセクタ及びパターンを示す図

【図１０】ステップＳ１５の処理内容を示すフローチャート

【図１１】Ｕ０，Ｖ０，Ｗ０と、Ｖ０＿ｂａｉ，Ｗ０＿ｂａｉとの定義を示す図

【図１２】ステップＳ１６の処理内容を示すフローチャート（その１）

【図１３】ステップＳ１６の処理内容を示すフローチャート（その２）

20

【図１４】ステップＳ１７の処理内容を示すフローチャート

【図１５】図１４の処理に対応する２相ＰＷＭ信号の変更例を示す図

【図１６】ステップＳ３の処理内容を示すフローチャート（その１）

【図１７】ステップＳ３の処理内容を示すフローチャート（その２）

【図１８】ステップＳ３の処理内容を示すフローチャート（その３）

【図１９】（ａ）はパターン及びセクタの組み合わせに対応する２相変調のＰＷＭ信号波形と第１及び第２電流検出タイミングを示す図、（ｂ）は実際の制御状態におけるＰＷＭ信号波形と、対応するパターンとセクタとの組み合わせを示す図（その１）

【図２０】図１９相当図（その２）

【図２１】図１９相当図（その３）

30

【図２２】図１９相当図（その４）

【図２３】図１９（ａ）相当図であり、パターン（４～１１）について示す図

【図２４】パターン（２）又は（３）の場合の、検出タイミングの変更例を示す図

【図２５】パターン（１）の場合の、検出タイミングの変更例を示す図

【図２６】変調率１．０の場合の（ａ）第１実施形態により、（ｂ）は特許文献１により検出されたモータ電流波形を示す図

【図２７】第２実施形態であり、特徴的なＰＷＭ信号パターンを例示する図

【図２８】図２１相当図

【図２９】図２２相当図

【図３０】図１２相当図（その１）

40

【図３１】図１３相当図

【図３２】図１２相当図（その２）

【図３３】図１８相当図

【図３４】第３実施形態であり、第１実施形態により検出されたモータ電流波形で電流が検出できない区間を示す図

【図３５】特徴的なＰＷＭ信号パターンを例示する図

【図３６】図６に示す処理に続いて実行される処理を示すフローチャート

【図３７】図１２に示す処理に続いて実行される処理を示すフローチャート

【図３８】図１６に示す処理に続いて実行される処理を示すフローチャート

【図３９】ステップＳ１１の一部分の処理内容を示すフローチャート

50

【図 4 0】特徴的な P W M 信号パターンを例示する図（その 1）

【図 4 1】ステップ S 1 0 の一部分の処理内容を示すフローチャート

【図 4 2】特徴的な P W M 信号パターンを例示する図（その 2）

【図 4 3】ステップ S 9 の一部分の処理内容を示すフローチャート

【図 4 4】特徴的な P W M 信号パターンを例示する図

【図 4 5】検出されたモータ電流波形を示す図

【発明を実施するための形態】

【 0 0 0 9】

（第 1 実施形態）

以下、ヒートポンプシステムの一例として、空気調和機の圧縮機モータを駆動する第 1 実施形態について図 1 から図 2 6 を参照して説明する。図 2 において、ヒートポンプシステム 1 を構成する圧縮機（負荷）2 は、圧縮部 3 とモータ 4 を同一の鉄製密閉容器 5 内に収容して構成され、モータ 4 のロータシャフトが圧縮部 3 に連結されている。そして、圧縮機 2、四方弁 6、室内側熱交換器 7、減圧装置 8、室外側熱交換器 9 は、熱伝達媒体流路たるパイプにより閉ループを構成するように接続されている。尚、圧縮機 2 は、例えばロータリ型の圧縮機であり、モータ 4 は、例えば 3 相 I P M（Interior Permanent Magnet）モータ（ブラシレス D C モータ）である。空気調和機 E は、上記のヒートポンプシステム 1 を有して構成されている。

【 0 0 1 0】

暖房時には、四方弁 6 は実線で示す状態にあり、圧縮機 2 の圧縮部 3 で圧縮された高温冷媒は、四方弁 6 から室内側熱交換器 7 に供給されて凝縮し、その後、減圧装置 8 で減圧され、低温となって室外側熱交換器 9 に流れ、ここで蒸発して圧縮機 2 へと戻る。一方、冷房時には、四方弁 6 は破線で示す状態に切り替えられる。このため、圧縮機 2 の圧縮部 3 で圧縮された高温冷媒は、四方弁 6 から室外側熱交換器 9 に供給されて凝縮し、その後、減圧装置 8 で減圧され、低温となって室内側熱交換器 7 に流れ、ここで蒸発して圧縮機 2 へと戻る。そして、室内側、室外側の各熱交換器 7、9 には、それぞれファン 1 0、1 1 により送風が行われ、その送風によって各熱交換器 7、9 と室内空気、室外空気の熱交換が効率良く行われるように構成されている。

【 0 0 1 1】

図 1 は、モータ制御装置の構成を示す機能ブロック図である。直流電源部 2 1 は、直流電源のシンボルで示しているが、商用交流電源から直流電源を生成している場合には、整流回路や平滑コンデンサ等を含んでいる。直流電源部 2 1 には、正側母線 2 2 a、負側母線 2 2 b を介してインバータ回路（直流交流変換器）2 3 が接続されているが、負側母線 2 2 b 側には電流検出素子であるシャント抵抗 2 4 が挿入されている。インバータ回路 2 3 は、スイッチング素子として例えば N チャネル型のパワー M O S F E T 2 5（U +、V +、W +、U -、V -、W -）を 3 相ブリッジ接続して構成されており、各相の出力端子はモータ 4 の各相巻線にそれぞれ接続されている。

【 0 0 1 2】

シャント抵抗（電流検出素子）2 4 の端子電圧（電流値に対応した信号）は電流検出部（電流検出手段）2 7 により検出される。電流検出部 2 7 は、前記端子電圧を A / D 変換して読み込むと、インバータ回路 3 に出力される 2 相又は 3 相の P W M 信号パターンに基づいて U、V、W 各相の電流 I_u 、 I_v 、 I_w を検出する。電流検出部 2 7 が検出した各相電流は、ベクトル演算部（ロータ位置決定手段、P W M 信号生成手段）3 0 に入力される。

【 0 0 1 3】

ベクトル制御部 3 0 では、制御条件を設定するマイクロコンピュータ等の機能部分よりモータ 4 の回転速度指令 ref が与えられると、推定したモータ 4 の実際の回転速度との差分に基づいてトルク電流指令 I_{qref} が生成される。モータ 4 の各相電流 I_u 、 I_v 、 I_w からはモータ 4 のロータ位置 が決定され、そのロータ位置 を用いるベクトル制御演算によりトルク電流 I_q 、励磁電流 I_d が算出される。トルク電流指令 I_{qref} とトルク電

10

20

30

40

50

流 I_q との差分に対して例えば P I 制御演算が行われ、電圧指令 V_q が生成される。励磁電流 I_d 側についても同様に処理されて電圧指令 V_d が生成され、電圧指令 V_q , V_d が上記ロータ位置を用いて三相電圧 V_u , V_v , V_w に変換される。三相電圧 V_u , V_v , V_w は、 $DUTY$ 生成部 (PWM 信号生成手段) 31 に入力され、各相の PWM 信号を生成するためのデューティ U_DUTY , V_DUTY , W_DUTY が決定される。

【0014】

各相デューティ U , V , W_DUTY は、 PWM 信号生成部 (PWM 信号生成手段) 32 に与えられ、キャリアとのレベルが比較されることで2相又は3相 PWM 信号が生成される。また、2相又は3相 PWM 信号を反転させた下アーム側の信号も生成されて、必要に応じてデッドタイムが付加された後、それらが駆動回路33に出力される。駆動回路33は、与えられた PWM 信号に従い、インバータ回路23を構成する6つのパワー $MOSFET$ 25 ($U+$, $V+$, $W+$, $U-$, $V-$, $W-$) の各ゲートに、ゲート信号を出力する(上アーム側については、必要なレベルだけ昇圧した電位で出力する)。 PWM 信号生成部31が3相 PWM 信号を生成する方式については、例えば特許文献1に開示がある第4実施形態の方式を用いる。

10

【0015】

本実施形態では、上下アームの何れかの側について同時にスイッチングを行うのは3相のうち何れか2相のみとする、いわゆる2相変調方式でモータ4を駆動する。また、 PWM 信号生成部32と電流検出部27の間には、電流検出タイミング調整部34が配置されている。電流検出タイミング調整部34は、 PWM 信号生成部32より入力されるキャリアと、ベクトル演算部30より入力される情報とに基づいて、電流検出部27がキャリア周期内で2相の電流を検出するためのタイミングを決定し、電流検出部27に出力する。すると、電流検出部27は、電流検出タイミング調整部34より入力されたタイミングでシャント抵抗24の端子電圧を A/D 変換する。尚、以上において、構成27, 30~32, 34の機能は、 CPU を含むマイクロコンピュータのハードウェア及びソフトウェアにより実現される機能である。

20

【0016】

次に、本実施形態の作用について図3から図26を参照して説明する。図3は、キャリアの半周期毎に実行される割り込み処理を示すフローチャートである。すなわち、キャリアである三角波振幅のピークとボトムとにおいて PWM 割り込みが発生する。まず、フラグ $M_INT_flg = 0$ (リセット) か否かを判断し ($S1$)、 0 であれば電流検出部27において A/D 変換されたデータを抽出すると ($S2$)、そのデータに基づいて3相電流を検出する ($S3$)。尚、ステップ $S3$ では、後述する「 $StartF$ 」の処理が実行される。

30

【0017】

ここで、電流検出部27におけるシャント抵抗24の端子電圧の A/D 変換処理は、図3に示す処理とは別個に1キャリア周期内で2回実行されており(実行タイミングについては後述する)、 A/D 変換されたデータは、例えばレジスタ等に格納されている。したがって、ステップ $S2$ の処理は、上記レジスタに格納されているデータを読み出すことになる。

40

【0018】

次に、3相電流からベクトル制御演算によりモータ4のロータ位置()を推定し ($S4$)、周波数制御(速度制御, $S5$) 及び電流制御 (P I 制御等)を実行する ($S6$)。それから、フラグ M_INT_flg を「1」にする ($S7$)。続くステップ $S8 \sim S10$ の処理は、 $DUTY$ 生成部31において行われる。 PWM 信号生成部32より与えられるキャリアカウンタの値を参照し、アップカウント中か、ダウンカウント中かを判断する ($S8$)。アップカウント中であれば $D_Pwm_set_2()$ をセットし ($S9$)、ダウンカウント中であれば $D_Pwm_set1()$ をセットする ($S10$)。これらについては図4及び図5で説明する。

【0019】

50

また、ステップ S 1 でフラグ M_INT_flg が「1 (セット)」であれば (NO) 2 相の PWM 信号を出力し (S 11)、フラグ M_INT_flg を「0」にする (S 12)。それから、「Start A ~ E」の処理が実行されると (S 13 ~ S 17)、ステップ S 8 に移行する。つまり、上記の PWM 割り込み処理では、周期の前半でステップ S 2 ~ S 8、S 10 を実行し、周期の後半でステップ S 11 ~ S 17、S 8、S 9 を実行することになる。

【0020】

図 4 は、2 相変調時における割り込み処理の実行時間イメージを、PWM キャリア波形と共に示すものである。エアコンにおいては、1 つの制御回路 (マイコン) により、圧縮機 2 に並行して、室外機に対応する熱交換器 9 のファン 11 を駆動するモータも制御する (室内機に対応する熱交換器 7 のファン 10 を駆動するモータは、別の制御回路やドライバ IC などにより制御される)。

【0021】

そこで、図 4 では、(a) に図 3 に示す圧縮機 2 のモータ制御に関する処理時間 (1) ~ (4) を、(b) に上記ファン 11 のモータ (ファンモータ) 制御に関する処理時間 (5) を示している。すなわち、三角波振幅のボトムで PWM 割り込みが発生すると、図 3 に示す処理を実行した後、ファンモータについてもモータ電流を検出してベクトル制御を行う。図中に丸数字で示す処理 (1) ~ (4) については、処理 (1) 及び (3) はステップ S 2 ~ S 8 に対応し、処理 (2)、(4) はそれぞれステップ S 9、S 10 に対応している。この場合、ファンモータの制御 (5) は、処理 (4) を実行した後に行われる。

【0022】

図 5 は、各相 PWM デューティパルスの出力位相を示したもので、前述したように特許文献 1 に開示されている方式を用いる。すなわち、3 相のうち第 1 相は、三角波振幅のボトムを基準として遅れ側、進み側の双方向にデューティを増減させる。また、第 2 相については、前記ボトムを基準として例えば進み位相側にデューティを増減させ、第 3 相については、前記ボトムを基準として遅れ位相側にデューティを増減させる。この例では、第 1、第 2、第 3 相がそれぞれ U、V、W 相となっているが、勿論これらの対応は任意である。三角波振幅のピークで割り込みが発生するとキャリアカウンタはダウンカウント中であるから、D_Pwm_set_2() により、今回のキャリア周期前半分のデューティパルスを出力する。尚、U、V、W 各相のデューティ値は、ステップ S 11 で演算されたデューティ値 (後述する U0、V0、W0) を 2 倍したものである。

【0023】

U 相については、デューティの 1/2 のパルスが、ピークでの割り込みが発生した後のタイミングからボトムまでの期間に出力される。V 相については、デューティが 50% 未満であれば、そのパルスは、U 相と同様にピークでの割り込みが発生した後のタイミングからボトムまでの期間に出力される。また、W 相については、デューティが 50% を超えると、その超えた分のパルスは、ピークでの割り込みが発生したタイミングからボトムに達するまでの期間に出力される。したがって、D_Pwm_set_2() により出力されるのはこれらのパルスとなる。

【0024】

一方、三角波振幅のボトムで割り込みが発生するとキャリアカウンタはアップカウント中であるから、D_Pwm_set_1() により、今回のキャリア周期後半分のデューティパルスを出力する。U 相については、前半と同様にデューティの 1/2 のパルスが、ボトムでの割り込みが発生した後のタイミングからピークまでの期間に出力される。V 相については、デューティが 50% を超えると、その超えた分のパルスは、ボトムでの割り込みが発生したタイミングからピークに達するまでの期間に出力される。また、W 相については、デューティが 50% 未満であれば、そのパルスは、U 相と同様にボトムでの割り込みが発生した後のタイミングからピークまでの期間に出力される。したがって、D_Pwm_set_1() により出力されるのはこれらのパルスとなる。

【 0 0 2 5 】

尚、図 5 は 3 相のデューティパルスを示しているが、実際の駆動形式は 2 相変調であるため、これらのうち 2 相のデューティパルスだけが出力される。

次に、図 6 及び図 7 を参照して、ステップ S 1 3 の処理 (S t a r t A) について説明する。この処理では、2 相変調の P W M 信号における各相デューティパルスの大小関係により、パターン (0) ~ (1 1) に分別している。尚、これらのパターンは後述する処理において、変数 p t n で示されている。ここでのパターン分けは、以下の条件に基づいている。

【 0 0 2 6 】

前記電流検出部 2 7 が、電流検出可能な最小デューティを最小幅とし、最大デューティ (1 0 0 %) より、前記最小幅を減じたものを最大幅としている。例えば、電流検出可能な最小時間が $10 \mu s$ であり、キャリア周波数が $4 kHz$ であれば、最小幅は 4 % , 最大幅は 9 6 % となる。また、最大幅未満で且つ最小幅を超えるデューティを中間幅とすると、2 相 P W M 信号の出力パターンを、U , V , W 相のデューティの以下の組み合わせでパターン分けする。

【 0 0 2 7 】

- (1) U 相が中間幅で、V 又は W 相が最大幅以上の場合
- (2 , 3) V 又は W 相の何れか一方が中間幅で、他方が最大幅以上の場合
- (4 , 6) U 相と、V 又は W 相とが何れも最大幅以上の場合
- (5) V 相と、W 相とが何れも最大幅以上の場合
- (7) U 相が 0 以上で、V 又は W 相の何れかが最小幅未満の場合
- (8 , 9) V 又は W 相の何れかが 0 以上で、他方が最小幅未満の場合
- (1 0 , 1 1) U 相が最小幅未満で、V 又は W 相の何れかが 0 以上の場合
- (0) : (1) ~ (1 1) 以外の場合

図 6 に示すステップ S 2 1 ~ S 3 3 では、上記の条件に従いパターン (変数 p t n) (0) ~ (1 1) を分別している。図 7 には、パターン (1) ~ (1 1) に対応する 2 相 P W M 信号パターンを示す。これらのうちパターン (4) ~ (1 1) については、出力電圧が極めて大きい過変調状態に対応する。尚、パターン (7) について示しているのは、W 相のデューティが最小幅以下の場合である。

【 0 0 2 8 】

次に、図 8 を参照して、ステップ S 1 4 の処理 (S t a r t B) について説明する。この処理では、2 相変調の P W M 信号における各相デューティパルスの相対的な大小関係により、セクタ (0) ~ (5) に分別している。尚、これらのセクタは後述する処理において、変数 sector で示されている。ここでのセクタ分けは、以下の条件に基づいている。

- (0) U 相が最大で且つ V 相 > W 相
- (1) U 相が最大で且つ V 相 < W 相
- (2) V 相が最大で且つ U 相 > W 相
- (3) V 相が最大で且つ U 相 < W 相
- (4) W 相が最大で且つ U 相 > V 相
- (5) W 相が最大で且つ U 相 < V 相

【 0 0 2 9 】

図 8 に示すステップ S 4 1 ~ S 4 5 では、上記の条件に従い sector (0) ~ (5) を判別している。図 9 は、実際に P W M 信号を出力した場合に応じて変化するセクタとパターンとを示している。(a) は最大デューティが最大幅の近傍である 9 5 % の場合であり、セクタは (0) ~ (5) に、パターンは (0) ~ (3) , (8) ~ (1 0) で変化している。(b) は最大デューティが最大幅を超えた 1 0 5 % (過変調状態) の場合であり、セクタは (0) ~ (5) で変化するが、パターンは (0) ~ (9) で変化している。すなわち、出力電圧が高くなるほど、パターン (0) ~ (3) が占める時間幅が広がり、それらのパターン (0) ~ (3) が切り替わる境界で、パターン (4) ~ (1 1) が発生する区間が増えていることが判る。

10

20

30

40

50

【 0 0 3 0 】

次に、図 1 0 を参照して、ステップ S 1 5 の処理 (S t a r t C) について説明する。この処理では、パターンとセクタとの組み合わせに応じて、電流検出部 2 7 が、キャリア周期内でシャント抵抗 2 4 の端子電圧を A / D 変換するタイミングを決定している。尚、図中の は、上述した電流検出可能時間や電流検出精度等を考慮して設定する (例えば、デューティ 5 ~ 1 0 %)。PWM_MAX はデューティの最大値 : 1 0 0 % である。

【 0 0 3 1 】

また、図中の U0, V0, W0 は、図 1 1 (a) に示すように、キャリア周期の中間点 (ボトム) を基点として当初決定された U, V, W 相デューティの 1 / 2 に相当する時間である。そして、V0_bai, W0_bai は、図 1 1 (b) に示すように、図 5 に示すパターンで 3 相 P W M 信号を出力するために V, W 相のデューティパルス进行をシフトした際に、キャリア周期の中間点を基点として伸びるパルスの長さに相当する。そして time は、U, V, W 各相の A / D 変換タイミングを示す変数である。

10

【 0 0 3 2 】

ステップ S 5 3 は、パターン (1) 且つセクタ (2) の場合であり、A / D 変換タイミングを (PWM_MAX -) に設定している。

ステップ S 5 4 は、パターン (1) 且つセクタ (4) の場合であり、A / D 変換タイミングを (PWM_MAX -) に設定している。

【 0 0 3 3 】

ステップ S 5 8 は、パターン (3) 且つセクタ (3) の場合で、且つ V0_bai が (PWM_MAX x 2) を超える過変調の場合であり (S 5 7 : Y E S)、A / D 変換タイミングを に設定している。また、ステップ S 5 9 は、ステップ S 5 7 で「 N O 」の場合であり、A / D 変換タイミングを (PWM_MAX x 2 - V0_bai +) に設定している。

20

【 0 0 3 4 】

ステップ S 6 2 は、パターン (2) 且つセクタ (5) の場合で、且つ W0_bai が (PWM_MAX x 2) を超える過変調の場合であり (S 6 1 : Y E S)、A / D 変換タイミングを に設定している。また、ステップ S 6 3 は、ステップ S 6 1 で「 N O 」の場合であり、A / D 変換タイミングを (PWM_MAX x 2 - W0_bai +) に設定している。

【 0 0 3 5 】

次に、図 1 2 及び図 1 3 を参照して、ステップ S 1 6 の処理 (S t a r t D) について説明する。この処理では、パターンとセクタとの組み合わせに応じて、電流検出部 2 7 が、キャリア周期内で A / D 変換するタイミングを、キャリア周期の冒頭 (ピーク) から 1 / 2 期間 (ボトム) までのダウンカウント期間と、1 / 2 期間からキャリア周期の終わりまでのアップカウント期間とにおいて、それぞれ何れのタイミングで行うかを決定している。前者が第 1 検出タイミング、後者が第 2 検出タイミングとなる。

30

尚、S t a r t C のフローと、S t a r t D のフローとでは、パターン及びセクタの組み合わせによる場合分けが一致している。したがって、それぞれのタイミングを設定する変数 time は、S t a r t C における同じ組み合わせに対応するものを使用する。

【 0 0 3 6 】

パターン (0) の場合は (S 7 1 : Y E S)、図 7 に示すパターン (1) ~ (1 1) 以外の場合であり、2 相の電流をそれぞれ固定したタイミングで検出可能である。したがって、ダウンカウント / アップカウントの A D タイミングを、それぞれ に設定する (S 7 2)。すなわち、キャリア周期の冒頭から残カウント値が に達したタイミングと、キャリア周期の 1 / 2 から時間 が経過したタイミングとで A / D 変換を行う。

40

【 0 0 3 7 】

パターン (1) で且つセクタ (2) の場合は (S 7 4 : Y E S)、A / D 変換タイミングをアップカウント期間で time、すなわちステップ S 5 3 で決定された (PWM_MAX -) に設定する。また、ダウンカウント期間は に設定する (S 7 5)。

【 0 0 3 8 】

パターン (1) で且つセクタ (4) の場合は (S 7 6 : Y E S)、アップカウント期間

50

に設定し、ダウンカウント期間をtime、すなわち、ステップS 5 4で決定された(PWM_MAX -)に設定する(S 7 7)。また、パターン(1)で且つセクタ(2~4)以外の場合は(S 7 6: NO)、アップカウント期間、ダウンカウント期間をそれぞれに設定する(S 7 8)。

【0039】

パターン(3)で且つセクタ(3)の場合は(S 8 0: YES)、アップカウント期間をtime、すなわちステップS 5 8で決定された、若しくはステップS 5 9で決定された(PWM_MAX × 2 - V0_bai +)に設定する。一方、ダウンカウント期間はに設定する(S 8 1)。

【0040】

パターン(3)で且つセクタ(5)の場合は(S 8 2: YES)、アップカウント期間のタイミングをに設定する。また、ダウンカウント期間のタイミングを、timeに、すなわちステップS 6 0で決定された(PWM_MAX -)に設定する(S 8 3)。また、パターン(3)で且つセクタ(3, 5)以外の場合は(S 8 2: NO)、アップカウント期間、ダウンカウント期間をそれぞれに設定する(S 8 4)。

【0041】

図13において、パターン(2)で且つセクタ(5)の場合は(S 8 6: YES)、アップカウント期間のタイミングをに設定し、ダウンカウント期間のタイミングをtimeに、すなわちステップS 6 2で決定された、若しくはステップS 6 3で決定された(PWM_MAX × 2 - W0_bai +)に設定する(S 8 7)。

【0042】

また、パターン(2)でなければ(S 8 5: NO)、更にパターン(10), (11)かを判断する(S 8 5 a, 8 5 c)。パターン(10)であれば(S 8 5 a: YES)、アップカウント期間のタイミングをに、ダウンカウント期間のタイミングを × 2に設定する(S 8 5 b)。パターン(11)であれば(S 8 5 c: YES)、アップカウント期間のタイミングを × 2に、ダウンカウント期間のタイミングをに設定する(S 8 5 d)。そして、パターン(2)で且つセクタ(5)でなければ(S 8 6: NO)、又はパターン(11)でなければ(S 8 5 c: NO)、アップカウント期間、ダウンカウント期間のタイミングをそれぞれに設定する(S 8 8)。

【0043】

次に、図14及び図15を参照して、ステップS 17の処理(Start E)について説明する。この処理では、第2相(V)と第3相(W)との何れか一方について、デューティパルスの増減方向を変更するために使用する変数shiftを「0~2」の何れかに設定する。まず、V相のデューティが最大幅以上で且つ100%未満であれば(S 9 1: YES)、W0_baiが、PWM_MAX(図中はMAX) × 2よりV0_baiを減じた差に最小幅を加算した値よりも小さく、且つW0_baiが100%未満(= W相デューティ < 50%)であるか否かを判断する(S 9 2)。この条件が成立すると(YES)変数shiftを「1」に設定し(S 9 3)、成立しなければ(NO)変数shiftを「0」に設定する(S 9 4)。

【0044】

一方、ステップS 9 1で「NO」と判断した場合で、W相のデューティが最大幅以上で且つ100%未満であれば(S 9 5: YES)、V0_baiが、PWM_MAX × 2よりW0_baiを減じた差に最小幅を加算した値よりも小さく、且つV0_baiが100%未満(= V相デューティ < 50%)であるか否かを判断する(S 9 6)。この条件が成立すると(YES)変数shiftを「2」に設定し(S 9 7)、成立しなければ(NO)、変数shiftを「0」に設定する(S 9 8)。

【0045】

図15(a), (b)は、パターン(3)の場合を例示している。パターン(3)は、V相のデューティが最大幅以上であり、且つW相のデューティが最小幅以上の場合である。図15(a)に示すように、固定の第1検出タイミングではV相電流が検出され、可変の第2検出タイミングでは負のU相電流が検出される。しかし、この状態からV, W相デ

10

20

30

40

50

ューティの少なくとも一方が減少する方向に変化することで、第2検出タイミングにおいてV, W相デューティパルスが重複する期間がなくなると、負のU相電流が検出されず、第1検出タイミングと同じV相電流若しくはW相電流が検出されてしまう。

【0046】

そこで、図15(b)に示すように、W相デューティを増加させる方向をV相デューティと同じ方向に変更する。これにより、固定の第1検出タイミングでは負のU相電流が検出され、可変の第2検出タイミングではV相電流が検出されるように入れ替わる。したがって、V相デューティが減少すれば、それに合わせて第2検出タイミングを図中右方向にシフトさせて対応すれば良い。また、W相デューティが減少しても、最小幅以上であれば、固定の第1検出タイミングで検出が可能である。

10

【0047】

また、図15(c)は、パターン(3)の場合で変数shiftを「1」に設定するケースである。図中丸数字の「1」を付した矢印は、ステップS92の条件判定における「MAX \times 2(PWM_MAX \times 2)よりV0_baiを減じた差」に最小幅を加算した値を示しており、丸数字の「2」を付した矢印はW0_baiを示している。ここで変数shiftを「1」に設定するのは、アップカウント区間のV相デューティの左端(可変端)側とW相デューティの右端(可変端)側とが重複するケースである。

【0048】

また、図15(d)は、パターン(2)の場合で変数shiftを「2」に設定するケースである。図中丸数字の「3」を付した矢印は、ステップS96の条件判定における「MAX \times 2よりW0_baiを減じた差」に最小幅を加算した値を示しており、丸数字の「4」を付した矢印はV0_baiを示している。ここで変数shiftを「2」に設定するのは、図15(c)と同様に、ダウンカウント区間のV相デューティの左端(可変端)側とW相デューティの右端(可変端)側とが重複するケースである。

20

【0049】

次に、図16から図18を参照して、ステップS3の処理(StartF)について説明する。この処理では、以上までの処理で決定されたパターンとセクタとの組み合わせ、及びその組み合わせにより決定された相電流の第1, 第2検出タイミングにより、キャリア周期内で2相の電流を検出(A/D変換)する。そして、検出した2相の電流から、3相の電流を求める。

30

【0050】

図16に示すパターン(4)~(11)については、図7で示したように、何れか1相以上の出力電圧が極めて大きい過変調状態のケースであり、キャリア周期内で2相の出力を検出することが困難であるから、1相のみの電流を検出する。パターン(4), (7), (8), (10)であればダウンカウントタイミングで、パターン(5), (6), (9), (11)であればアップカウントタイミングで、それぞれW相(S102), U相(S104), V相(S106), U相(S108), V相(S110), W相(S112), V相(S114), W相(S116)電流を取得する。尚、U相デューティが最小幅以下となるパターン(10), (11)の場合、電流検出タイミングは $\times 2$ とする。

【0051】

図17において、セクタ(0)であれば、第1検出タイミング(ダウンカウント時), 第2検出タイミング(アップカウント時)によりW, U相電流を検出し、V相電流は検出した2相電流から演算により求める(S118)。尚、図17及び図18において、変数R_luに格納するA/D変換値(右辺)に符号-を付しているのは、A/D変換器の入力側で反転増幅を行っているためである。検出されるW相電流の符号は負であるため、R_lwに格納する際に符号-は付さない。以下、説明上、符号-の有無については言及しない。

40

【0052】

セクタ(1)であれば、第1, 第2検出タイミングによりU, V相電流を検出し、W相電流は演算により求める(S120)。セクタ(2)の場合は、パターン(1)か否かを

50

判断し（ステップS 1 2 2）、パターン（1）であれば（YES）第1，第2検出タイミングによりW，V相電流を検出する（S 1 2 3）。一方、パターン（1）でなければ（NO）第1，第2検出タイミングによりW，U相電流を検出し、V相電流は演算により求める（S 1 2 4）。

【0053】

セクタ（3）であれば（S 1 2 5：YES）、変数shiftが「1」か否かを判断し（S 1 2 6）、「1」であれば（YES）第1，第2検出タイミングによりU，V相電流を検出する（S 1 2 7）。一方、「1」でなければ（NO）パターン（1）か否かを判断し（S 1 2 8）、パターン（1）であれば（YES）第1，第2検出タイミングによりV，U相電流を検出する（S 1 2 9）。一方、パターン（1）でなければ（NO）第1，第2検出タイミングによりV，W相電流を検出する（S 1 3 0）。

【0054】

一方、ステップS 1 2 5においてセクタ（3）でなければ（NO）、図18に示すように、更にセクタ（4）か否か（S 1 3 1）、パターン（1）か否か（S 1 3 2）が判断される。セクタ（4）で且つパターン（1）の場合（S 1 3 2：YES）、第1，第2検出タイミングによりW，V相電流を検出する（S 1 3 3）。また、パターン（1）でなければ（S 1 3 2：NO）、第1，第2検出タイミングによりU，V相電流を検出する（S 1 3 4）。

【0055】

また、ステップS 1 3 1でセクタ（4）でなければ（NO）セクタ（5）のケースであり、変数shiftが「2」か否か（S 1 3 5）が判断される。変数shiftが「2」の場合（YES）、第1，第2検出タイミングによりW，U相電流を検出する（S 1 3 6）。また、ステップS 1 3 5で「NO」と判断すると、パターン（2）か否かが判断され（S 1 3 7）、パターン（2）であれば（YES）、第1，第2検出タイミングによりU，W相電流を検出する（S 1 3 8）。パターン（2）でなければ（S 1 3 7：NO）、第1，第2検出タイミングによりV，W相電流を検出する（S 1 4 1）。

【0056】

以上に述べたパターンとセクタとの組み合わせに応じて、最終的に第1，第2電流検出タイミングがどのように決まるかを、図19から図23を参照して説明する。図19はパターン（0）の場合であり、セクタは（0～5）の全てを取り得る。（b）は実際の2相変調のPWM信号波形と、対応するパターンとセクタとの組み合わせを示す。セクタに応じて検出対象となる相は異なるが、第1，第2電流検出タイミングは、何れも固定タイミング（ダウンカウント，アップカウントの何れも）となる。

【0057】

図20はパターン（1）の場合であり、セクタは（2，4）となる。これらの場合も、第1，第2電流検出タイミングは何れも固定タイミングである。但し、一方は，他方は（PMW_MAX - ）となる。

【0058】

図21はパターン（2）の場合であり、セクタは（5）だけとなるが、WO_baiがPWM_MAX×2を超えるか否か、シフト（2）か否かに応じて3つのケースに分かれる。WO_baiがPWM_MAX×2を超える場合、第1，第2電流検出タイミングは何れも固定となる。WO_baiがPWM_MAX×2を超えない場合、第1電流検出タイミングは可変となり、しかも、シフト（2）の場合は、V相のデューティ増減方向をW相と同じにする。その結果、検出対象となる相は、（U，W）（W，U）に変更される。

【0059】

図22はパターン（3）の場合であり、セクタは（3）のみとなるが、更にVO_baiがPWM_MAX×2を超えるか否か、シフト（1）か否かに応じて3つのケースに分かれる。VO_baiがPWM_MAX×2を超える場合、第1，第2電流検出タイミングは何れも固定となる。VO_baiがPWM_MAX×2を超えない場合、第2電流検出タイミングは可変となり、しかも、シフト（1）の場合は、W相のデューティ増減方向をV相と同じにする。その結果、

検出対象となる相は、(V, U) (U, V)に変更される。図23はパターン(4)～(11)の場合で、図16に対応している。

【0060】

図24は、パターン(2)又は(3)の場合における検出タイミングの特徴的な変化の一例を示す。(a)に示すように、V, W相デューティパルスが互いに重複する期間が無い状態で出力されており、第1, 第2検出タイミングにおいて、それぞれV, W相電流を検出している状態から、W相デューティが96%を超えることでキャリア周期の前半でV, W相デューティパルスが互いに重複する期間が発生する。この場合、第1検出タイミングで検出される電流の相はU相(-)に変更される。

この状態から、V又はW相デューティが減少すると、第1検出タイミングが固定のままではV, W相デューティパルスが互いに重複する期間より外れて、U相電流が検出できなくなる可能性がある。そこで、第1検出タイミングを可変にして、V, W相デューティパルスの重複期間内で継続してU相電流を検出する。

【0061】

図24(b)は、V相デューティが96%を超えることで、キャリア周期の後半でV, W相デューティパルスが互いに重複する期間が発生したケースである。この場合、第2検出タイミングで検出される電流の相はU相(-)に変更される。この状態から、V又はW相デューティが減少すると、第2検出タイミングが固定のままではV, W相デューティパルスが互いに重複する期間より外れて、U相電流が検出できなくなる可能性がある。そこで、第2検出タイミングを可変にして、V, W相デューティパルスの重複期間内で継続してU相電流を検出する。

【0062】

図25は、パターン(1)の場合における検出タイミングの特徴的な変化の一例を示す。(a)に示すように、U, V相デューティパルスが互いに重複する期間がキャリア周期の前半のみで生じており、第1, 第2検出タイミングでそれぞれW(-), U相電流を検出している。この状態から、V相デューティが96%を超えることでキャリア周期の後半でも重複する期間が発生する。この場合、第2検出タイミングで検出される電流もW相(-)となってしまう。したがって、第2検出タイミングを変更して、V相デューティパルスのみが発生している期間でV相電流を検出する。この状態を維持するためには、第2検出タイミングを変更したタイミングで固定する(但し、V相デューティの変化によっては可変にしても良い)。

【0063】

図25(b)は、W相デューティが96%を超えることで、キャリア周期の前半でU, W相デューティパルスが互いに重複する期間が発生したケースである。この場合、第1検出タイミングを変更して、W相デューティパルスのみが発生している期間でW相電流を検出する。この状態を維持するためには、第1検出タイミングを変更したタイミングで固定する(但し、W相デューティの変化によっては可変にしても良い)。

【0064】

図26は、変調率がほぼ1.0の場合に、(a)本実施形態の方式で検出されるモータ電流の波形と、(b)特許文献1の方式で検出されるモータ電流の波形とを示している。この図から明らかなように、本実施形態の方が電流検出率が向上する結果、電流波形はより歪が少なく正弦波に近いものとなっている。

【0065】

以上のように本実施形態によれば、電流検出部27は、インバータ回路23の直流側に接続されるシャント抵抗24が電流値に対応して発生した信号とPWM信号パターンとに基づいてモータ4の相電流 I_u , I_v , I_w を検出し、ベクトル制御部30は相電流に基づいてロータ位置を決定し、PWM信号生成部32と共に、ロータ位置に追従するように3相のうち何れか2相のPWM信号パターンを生成する。このとき、PWM信号生成部32は、3相PWM信号パターンのU相は、キャリア周期のボトムを基準として遅れ側, 進み側の双方向にデューティを増減させ、V相は、前記ボトムを基準として遅れ側, 進

10

20

30

40

50

み側の一方方向に、W相は前記方向とは逆方向にデューティを増減させる。

【0066】

そして、電流検出タイミング調整部34は、キャリア周期内において、2相変調における一方の相については固定されたタイミングで電流を検出し、他方の相については、固定されたタイミングで電流を検出するか、又は前記インバータ回路23に対する出力電圧の大きさに応じた可変のタイミングで電流を検出可能となるように検出タイミングを調整する。したがって、出力電圧が高く、過変調状態となる領域においても電流検出率を向上させることができ、スイッチング損失を抑制しつつ制御精度の向上を図ることができる。

【0067】

また、電流検出タイミング調整部34は、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、固定タイミングより変化させたタイミングとするかを、2相のPWM信号パターンに応じて決定する。具体的には、電流検出部27が、電流検出可能な最小デューティを最小幅とし、その最小幅に基づいて最大幅、中間幅を定め、2相PWM信号の出力パターンを、前記各幅の何れかに該当する3相デューティの組み合わせでパターン(0~11)に場合分けし、3相デューティの大小関係によりセクタ(0~5)に場合分けする。そして、パターン(0~11)とセクタ(0~5)との組み合わせに応じて、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、変化させたタイミングとするかを決定する。

【0068】

これにより、2相変調におけるPWM信号の各組合せに応じて、電流検出タイミングの他方を可変にするか否かを妥当に判定できる。また、出力電圧が極めて高い過変調状態において、実質的に1相の電流しか検出できない状態についても確実に見極めて、電流検出を行い、極力モータ制御に利用することができる。

【0069】

電流検出タイミング調整部34は、他方の相についての電流検出を予め定めた固定タイミングとしており、キャリア周期内にデューティパルスが出力されている2相がV、W相であって、双方の固定タイミングで検出される2相の電流がV、W相である状態から、これら2相のデューティパルスの出力タイミングに重なる期間が発生すると、検出対象とする相の一方をU相に変更する。したがって、確実に2相の電流を検出できる。

【0070】

また、電流検出タイミング調整部34は、検出対象とする相の一方をU相に変更した後に、V又はW相のデューティパルスが互いに重なる期間が変動すると、U相の検出が可能となる範囲で、電流検出タイミングを変更する。これにより、変更した検出対象相を維持するようにして、再度変更を重ねることを極力防止できる。

【0071】

また、電流検出タイミング調整部34は、キャリア周期内にデューティパルスが出力されている2相が、U相とV又はW相とであって、双方の固定タイミングで検出される2相の電流がU相とW又はV相とである状態から、U相の電流が検出できない状態になると、他方の相についての電流検出を可変タイミングとして、検出対象とする相の一方をU相からV又はW相に変更する。したがって、この場合も確実に2相の電流を検出できる。そして、電流検出タイミング調整部34は、前記他方の相についての電流検出タイミングを一度変更した後に、その変更後のタイミングを固定してV又はW相の電流を検出する。この場合も、変更後の検出対象相を維持して再度変更を重ねることを極力防止できる。

【0072】

更に、電流検出タイミング調整部34は、キャリア周期内にデューティパルスが出力されている2相がV及びW相であり、これらの一方のデューティが減少することで2相の電流が検出できなくなると、デューティが小さい方の相のデューティ増減方向を、他の相と同じ方向に変更する。これにより、2相のデューティパルスが互いに重なる期間が発生するようになり、2相の電流が検出可能となる。

【0073】

更に、圧縮機 2 と、室外側熱交換器 9 と、減圧装置 8 と、室内側熱交換器 7 とを備えるヒートポンプシステム 1 を備える空気調和機 E について、圧縮機 2 を構成するモータ 4 を制御対象とするので、ヒートポンプシステム 1 及び空気調和機 E の運転効率を向上させることができる。

【 0 0 7 4 】

(第 2 実施形態)

図 2 7 から図 3 3 は第 2 実施形態であり、第 1 実施形態と同一部分には同一符号を付して説明を省略し、以下異なる部分について説明する。第 1 実施形態では、例えば図 2 2 に示したように、パターン (3) で且つセクタ (3) の組み合わせで変数 shift が「 1 」になると、W 相のデューティ増減方向を V 相と同じ方向に変更した。第 2 実施形態では、同

10

【 0 0 7 5 】

すなわち、図 2 7 (a) に示すように、U 相のデューティパルスも出力させる。そして、前記デューティパルスの分だけ V , W 相のデューティパルスを増加させて、一時的に 3 相変調状態にする。この場合、U , V , W 間の相間電圧に変化はないので、出力電圧自体は変化しない。更にこの時、第 1 電流検出タイミングについても可変とする。これにより、第 2 検出タイミングの検出対象となる相を変更させることなく電流検出率が向上する。

【 0 0 7 6 】

また、図 2 7 (b) は、第 1 実施形態では図 2 0 に示した、パターン (2) で且つセクタ (5) の組み合わせで変数 shift が「 2 」になるケースに対応する。この場合も同様に、U 相のデューティパルスも出力させ、前記デューティパルスの分だけ V , W 相のデューティパルスを増加させて一時的に 3 相変調状態にする。これらの処理パターンを含む一覧を、図 2 8 及び図 2 9 (第 1 実施形態の図 2 1 及び図 2 2 相当図) に示している。

20

【 0 0 7 7 】

図 3 0 から図 3 1 は、第 1 実施形態の図 1 2 及び図 1 3 に相当する S t a r t D のフローチャートである。ただし、図 3 0 は、図 1 2 におけるステップ S 7 1 ~ S 7 9 のみを示しており、ステップ S 7 9 で「 Y E S 」と判断すると、図 3 2 に示す処理に移行する。図 3 1 では、パターン (2) で且つセクタ (5) の場合に (S 8 6 : Y E S) 変数 shift が「 0 」か否かを判断し (S 1 5 1) 、変数 shift が「 0 」であれば (Y E S) ステップ S 8 7 を実行する。一方、変数 shift が「 0 」でなければ (N O) 、第 1 , 第 2 検出タイ

30

【 0 0 7 8 】

図 3 2 では、パターン (3) で且つセクタ (3) の場合に (S 8 0 : Y E S) 変数 shift が「 0 」か否かを判断し (S 1 5 3) 、変数 shift が「 0 」であれば (Y E S) ステップ S 8 1 を実行する。一方、変数 shift が「 0 」でなければ (N O) 、 S 1 5 2 と同様の処理となる (S 1 5 4) 。また、パターン (3) で且つセクタ (5) の場合も (S 8 2 : Y E S) 変数 shift が「 0 」か否かを判断し (S 1 5 7) 、変数 shift が「 0 」であれば (Y E S) ステップ S 8 3 を実行する。一方、変数 shift が「 0 」でなければ (N O) 、 S 1 5 2 と同様の処理となる (S 1 5 6) 。また、図 3 3 は図 1 8 相当図であり、 S t a r t F の処理の一部である。

40

【 0 0 7 9 】

以上のように第 2 実施形態によれば、電流検出タイミング調整部 3 4 は、他方の相についての電流検出を可変タイミングとしており、キャリア周期内にデューティパルスが出力されている 2 相が V 及び W 相であり、これら 2 相のうち一方のデューティが減少することで 2 相の電流が検出できない状態になると、U 相のデューティパルスを所定値だけ発生させると共に、V 及び W 相のデューティパルスを前記所定値だけ増加させる。そして、一方の相についての電流検出も可変タイミングとする。これにより、電流検出率を向上させることができる。

【 0 0 8 0 】

(第 3 実施形態)

50

図 3 4 から図 4 5 は第 3 実施形態を示すものである。第 1 , 第 2 実施形態では、図 3 4 に破線で示すように、モータ 4 の回転数に関わらず相電流が 1 相分しか検出できない区間が発生する。そこで、図 3 5 に示すように、U , V , W 相の P W M パルスに対し、2 相の電流が検出可能となる最小幅のパルスを加えることで、第 2 実施形態と同様に 2 相変調を一時的に 3 相変調化する。

【 0 0 8 1 】

図 3 5 に示す例では、(a) 2 相変調の状態では V 相のデューティが小さいため、2 回とも U 相電流を検出することになる。(b) これに対して、所定デューティ値の W 相パルスを追加すると共に、前記デューティ値を U , V 相パルスにも追加することで 3 相変調化すると、W , V 相電流 (何れも負) が検出可能となる。この場合、U , V , W の 2 相間の電圧 (相間電圧) に変化はないのでモータ 4 に対する出力電圧自体は変化せず、電流検出率を向上させることができる。

10

【 0 0 8 2 】

図 3 6 は、第 1 実施形態の図 6 に示す S t a r t A のフローチャートを実行した後に続いて実行される処理 (S t a r t A +) である。この処理では、2 相変調の P W M 信号における各相デューティパルスの大小関係に応じて、変数 Ptn_3phs_ch で示されるパターン (0) ~ (5) に分別する。ここでのパターン分けは、以下の条件に基づいている。

【 0 0 8 3 】

電流検出部 2 7 が電流検出可能となる最小デューティを最小幅とし、最大デューティ (1 0 0 %) より前記最小幅を減じたものを最大幅としている。例えば、電流検出可能な最小時間が $10 \mu s$ であり、キャリア周波数が $4 kHz$ であれば、最小幅は 4 % , 最大幅は 9 6 % となる。2 相 P W M 信号の出力パターンを、U , V , W 相のデューティの以下の組み合わせでパターン分けする。U0bai_2 , V0bai_2 , W0bai_2 は、ステップ S 1 1 で演算される 2 相変調時の U , V , W 相のデューティ値の 2 倍である。

20

(1) W0bai_2 が最大幅未満又は V0bai_2 が最大幅未満 で、且つ U0bai_2 / 2 又は V0bai_2 又は W0bai_2 が最小幅未満で且つ 0 以上

(2) W0bai_2 が最大幅以上又は V0bai_2 が最大幅以上で、且つ U0bai_2 の 1 / 2 が最小幅以上で、且つ V0bai_2 が最小幅未満で且つ 0 以上

(3) W0bai_2 が最大幅以上又は V0bai_2 が最大幅以上で、且つ U0bai_2 の 1 / 2 が最小幅以上で、且つ W0bai_2 が最小幅未満で且つ 0 以上

30

(4) W0bai_2 が最大幅以上又は V0bai_2 が最大幅以上で、且つ U0bai_2 の 1 / 2 が最小幅未満で且つ 0 以上で、且つ V0bai_2 が W0bai_2 より大きい

(5) W0bai_2 が最大幅以上又は V0bai_2 が最大幅以上で、且つ U0bai_2 の 1 / 2 が最小幅未満且つ 0 以上で、且つ V0bai_2 が W0bai_2 より小さい

(0) 上記以外の場合

上記の条件に従い、パターン (0) ~ (5) ; 変数 Ptn_3phs_ch を分別している。

【 0 0 8 4 】

図 3 7 は、第 1 実施形態の図 1 2 及び図 1 3 に示す S t a r t D のフローチャートにおいて、ステップ S 8 8 の実行後に移行する処理 (S t a r t D +) であり、変数 Ptn_3phs_ch に応じて、アップカウント及びダウンカウント時の A D タイミングを決定している。Ptn_3phs_ch が (2) ~ (5) の場合に、アップカウント、ダウンカウント時で電流検出タイミングを $\times 3$ としているのは (S 1 7 2 , S 1 7 4) 、1 相分の P W M パルスが O N しているタイミングで電流検出するためであり、倍率は他の値、例えば 2 倍でも良い。パターン (0) , (1) の場合は、2 回とも固定タイミング となる (S 1 7 5) 。

40

【 0 0 8 5 】

図 3 8 は、第 1 実施形態の図 1 6 から図 1 8 に示す S t a r t F のフローチャートにおいて、ステップ S 1 4 1 の実行後に移行する処理 (S t a r t F +) であり、Ptn_3phs_ch に応じて電流を検出する 2 相を決定する。

【 0 0 8 6 】

図 3 9 は、ステップ S 1 1 に相当する P W M 出力のフローチャートである。この処理で

50

は2相変調用のデューティU02, V02, W02を決定するため、Ptn_3phs_ch = 0の場合は、3相変調で計算された各デューティ値U0, V0, W0よりU, V, W相の最小デューティ値Min_Dutyを減算する(S 192)。一方、Ptn_3phs_ch = 0の場合は、補正デューティ値となるDutyChang = Min_Duty - とすることで3相変調化する(S 195)。

【0087】

図40に、2相変調時のPWM出力を3相変調化したPWMパルス波形を示す。この例では、2相変調ではパルス出力が無かったU相を、パルス幅 $\times 2$ で出力すると共に、V, W相パルスにもパルス幅 $\times 2$ を追加することで3相変調化している。

【0088】

図41は、ステップS10に相当するD_Pwm_set_1()のU相デューティ値を決定する部分のフローチャートである。第3実施形態では、2相変調時のPWM出力を3相変調化するが、図42に示すように、例えばPtn_3phs_ch = 4の場合、電流検出時間が十分に確保できない場合がある。この例では、V相パルスのデューティが100%に近づく大きな値となっていることで(a)2相変調時は2回ともV相電流を検出するが、(b)W相パルスを追加して3相変調化し、(c)更にU相パルスを図中左方向にシフトさせて(キャリア周期の中心を基点として進み方向にパルスを延ばすように出力)電流検出時間を増加させ、一方のタイミングでW相電流(負)を検出可能にしている。

【0089】

尚、Ptn_3phs_ch = 5の場合は、W相パルスのデューティが100%に近づくことで同様の問題が発生するが、3相変調化すると共に、U相パルスを図中右方向にシフトさせることで対応する。

【0090】

図41において、D_Pwm_set_1()では、Ptn_3phs_ch = 2 or 5の場合はデューティ値をU0baiとし(S 202)、Ptn_3phs_ch = 3 or 4の場合はデューティ値を0とする(S 204)。Ptn_3phs_ch = 0 or 1の場合は、デューティ値をU0bai / 2とする(S 205)。

【0091】

図43は、ステップS9に相当するD_Pwm_set_2()のU相デューティ値を決定する部分のフローチャートである。D_Pwm_set_2()では、Ptn_3phs_ch = 2 or 5の場合はデューティ値を0とし(S 212)、Ptn_3phs_ch = 3 or 4の場合はデューティ値をU0baiとする(S 214)。Ptn_3phs_ch = 0 or 1の場合は、デューティ値をU0bai / 2とする(S 215)。

【0092】

これらの処理パターンを含む一覧を図44に示す。また、図45は、第3実施形態の方式で検出されるモータ電流の波形を示している。この図から明らかなように、3相変調化により電流検出率が向上する結果、電流波形はより歪が少なくなり正弦波に近いものとなっている。

【0093】

以上のように第3実施形態によれば、2相変調における2相のパルスのうち、一方のデューティが減少することで2相の電流が検出できない状態になると、残り1相のデューティパルスを所定値だけ追加発生させて3相変調化すると共に、前記2相のデューティパルスを前記所定値だけ増加させる。さらに、2相のパルスのうち、一方のデューティが最大に近づくことで2相の電流が検出できない状態になると、同様に3相変調化させて最大となる相のデューティを増加させ、PWMパルスの大きさに応じてU相のPWMパルスの発生基点をシフトさせる。これにより、電流検出率を向上させることができる。

【0094】

本発明のいくつかの実施形態を説明したが、これらの実施形態は例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨

10

20

30

40

50

に含まれると共に、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

第1～第3相と、U、V、W相との対応関係は任意である。

各相デューティパルスの配置を決定する方式については、特許文献1の第1～第3実施形態を適用しても良い。

三角波キャリアのピークを周期の中心としても良い。

キャリア周期や、PWMデューティの最小幅については、個別の設計に応じて適宜変更すれば良い。

空調機に限ることなく、2相変調方式でモータを駆動制御するものであれば適用が可能である。

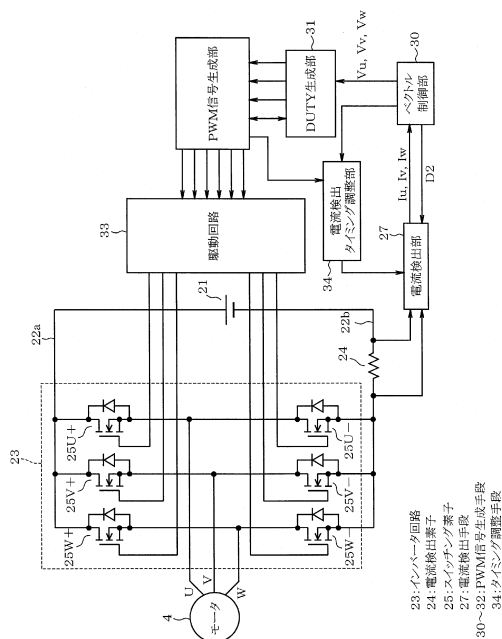
【符号の説明】

【0095】

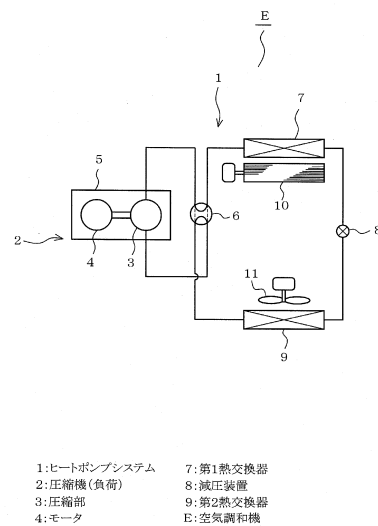
図面中、1はヒートポンプシステム、2は圧縮機（負荷）、4はモータ、7は室内側熱交換器、8は減圧装置、9は室外側熱交換器、23はインバータ回路、24はシャント抵抗（電流検出素子、電流検出手段）、27は電流検出部（電流検出手段）、30はベクトル演算部（PWM信号生成手段）、34は電流検出タイミング調整部（タイミング調整手段）を示す。

10

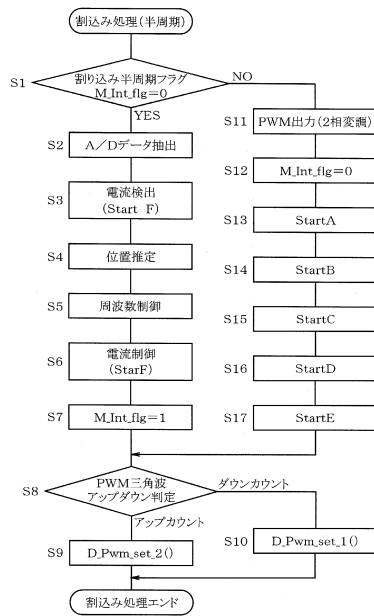
【図1】



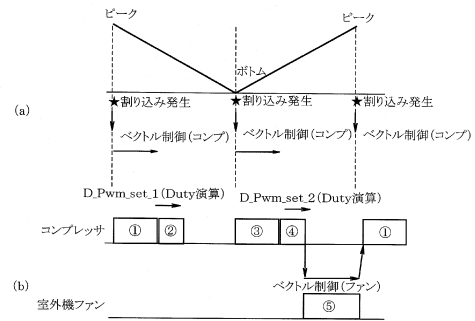
【図2】



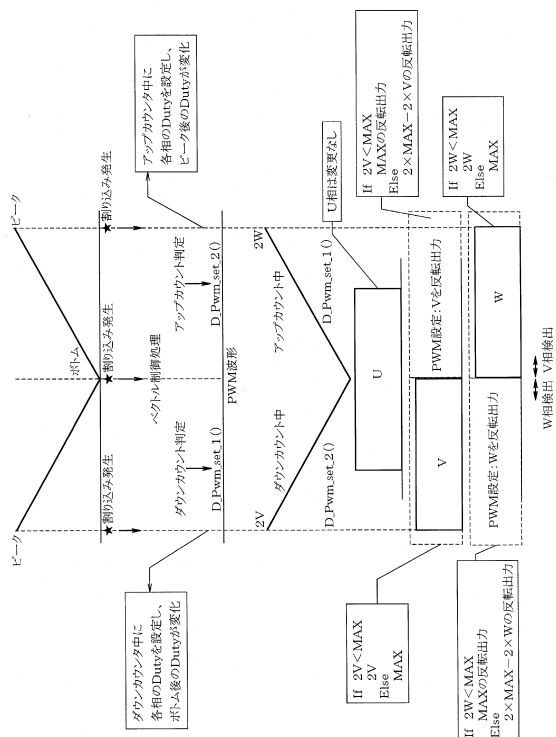
【 図 3 】



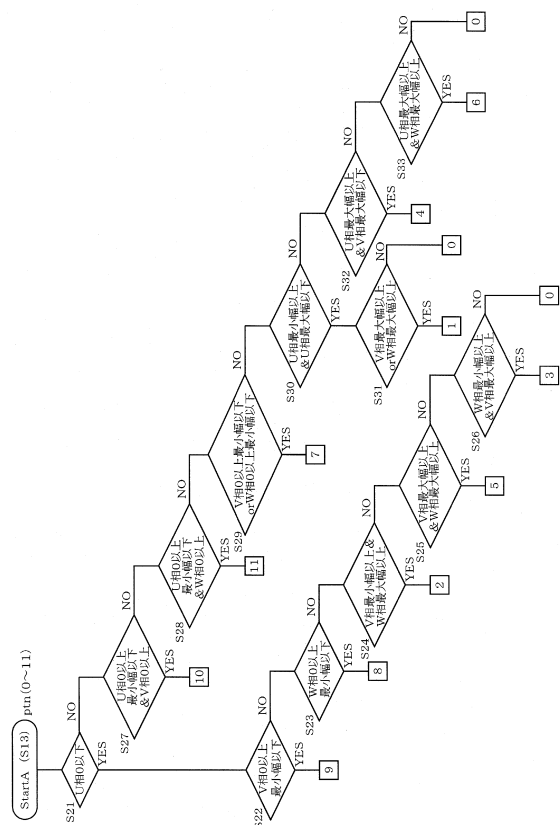
【 図 4 】



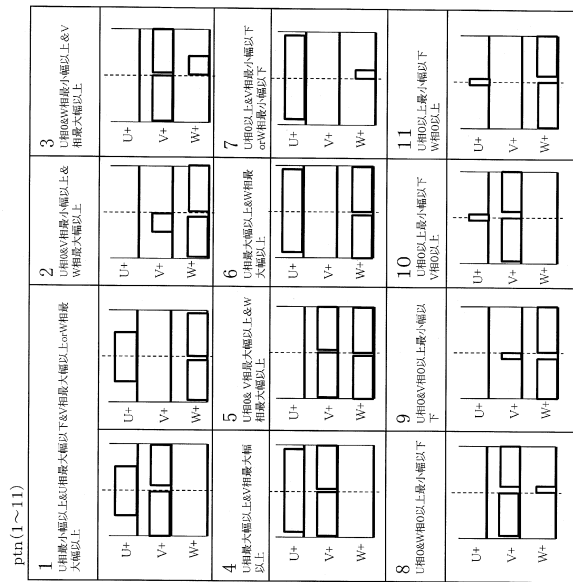
【 図 5 】



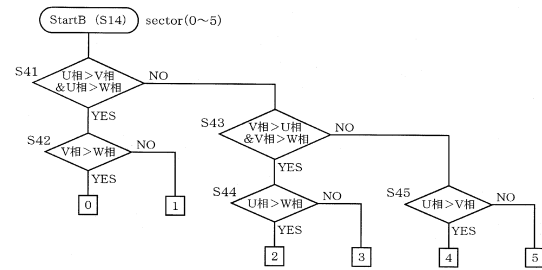
【 図 6 】



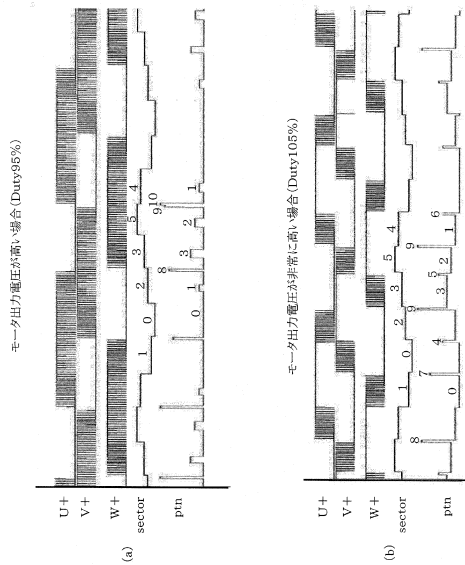
【図 7】



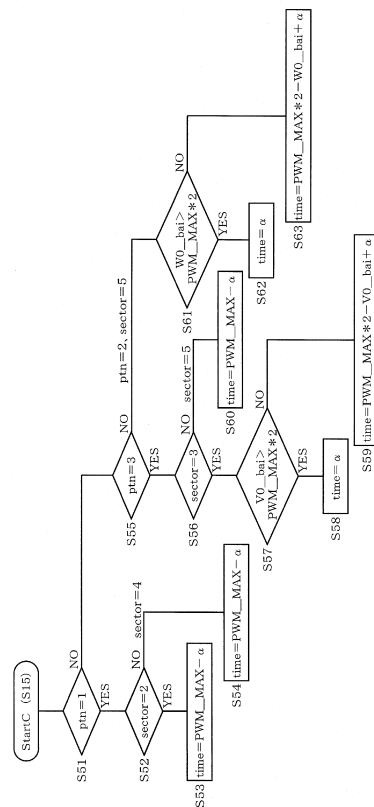
【図 8】



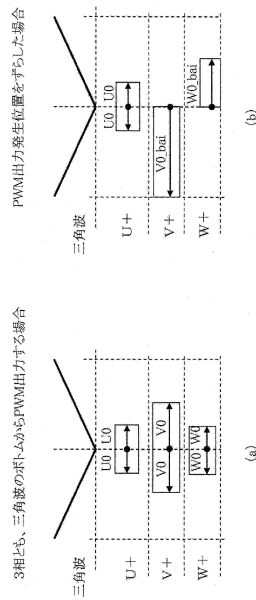
【図 9】



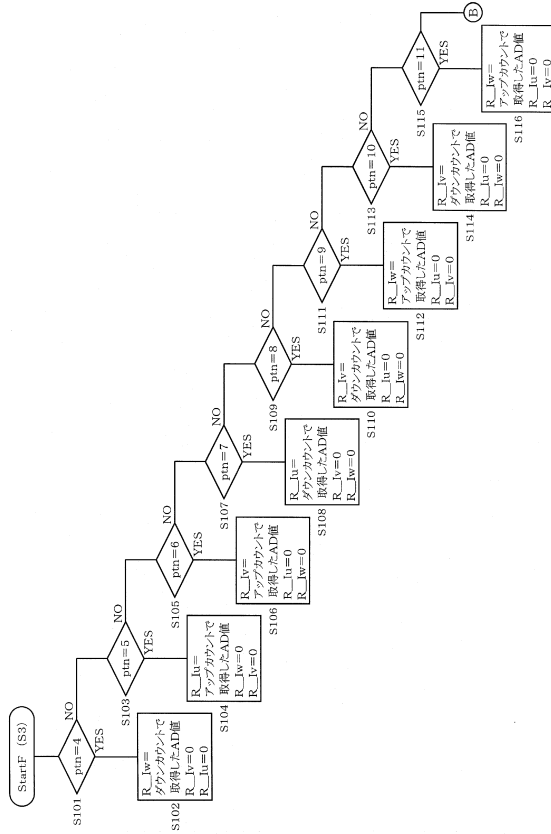
【図 10】



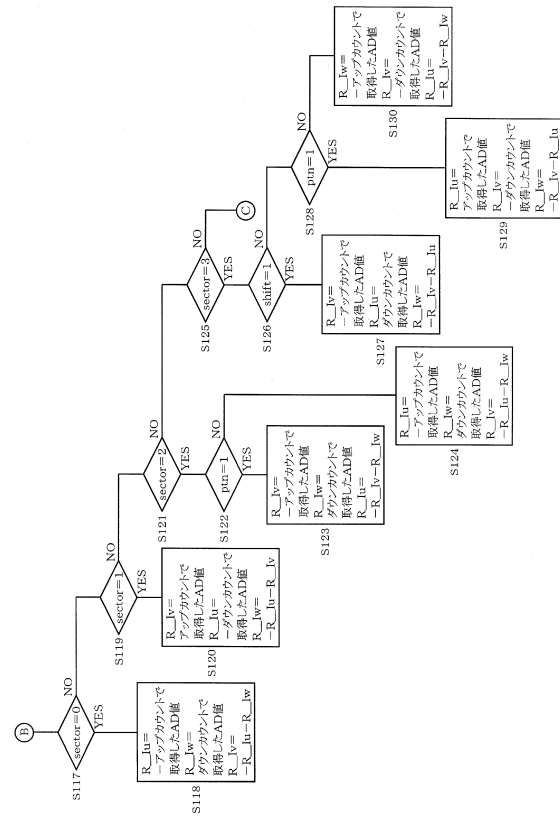
【 図 1 1 】



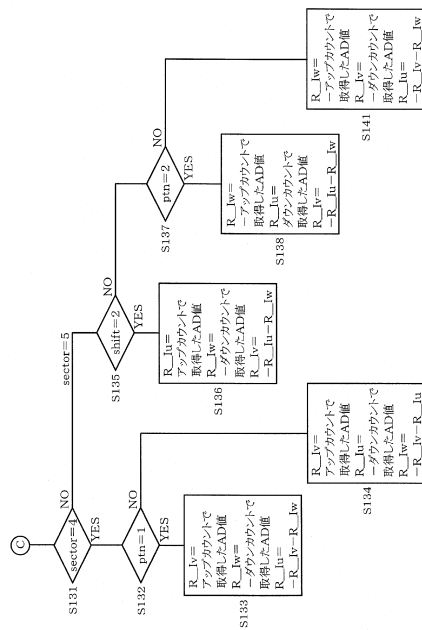
【 図 1 6 】



【 図 1 7 】



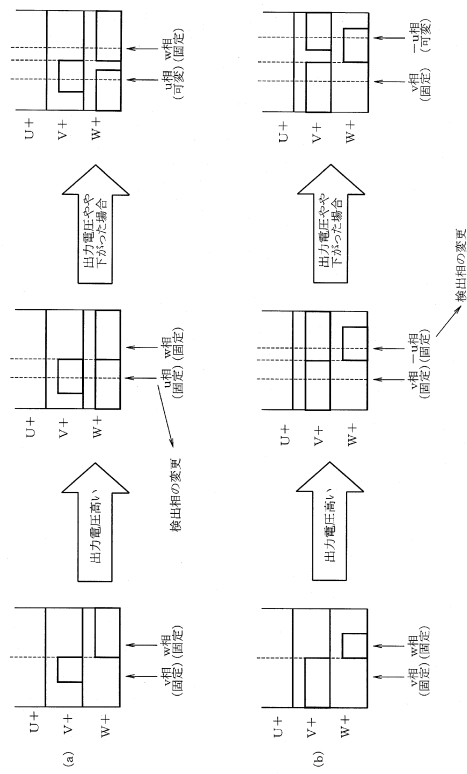
【 図 1 8 】



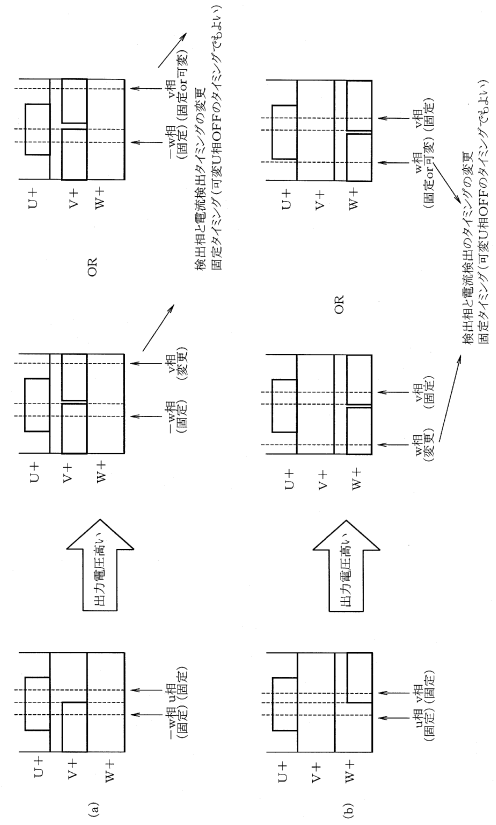
【 図 1 9 】



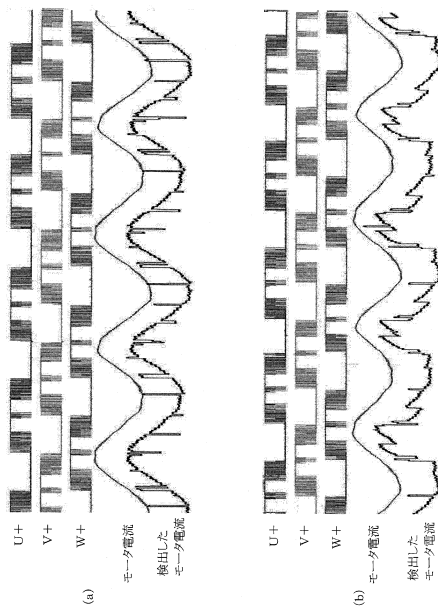
【図 24】



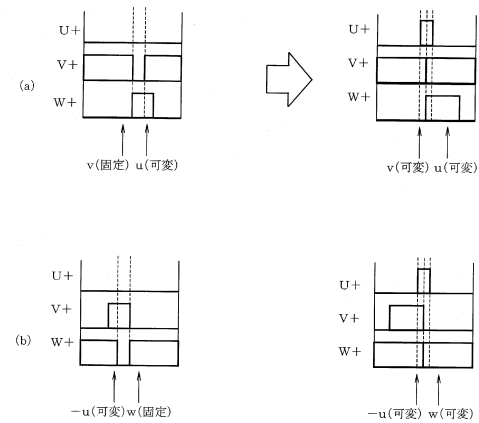
【図 25】



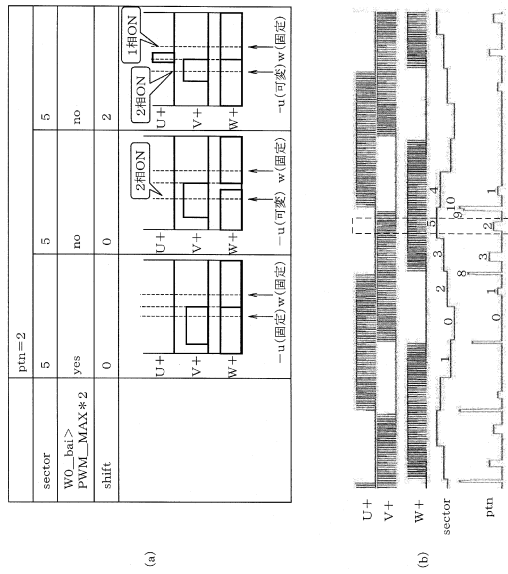
【図 26】



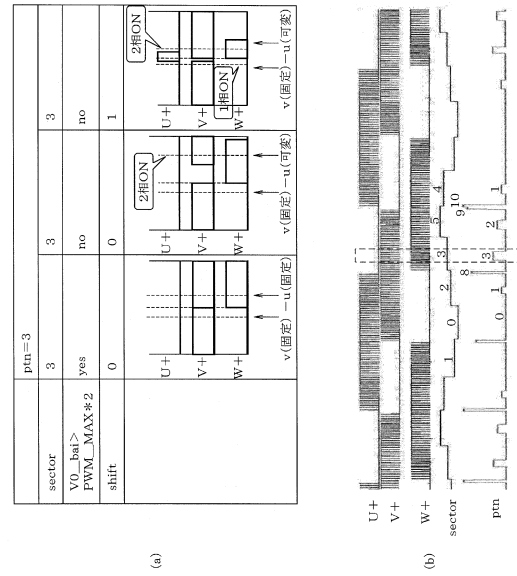
【図 27】



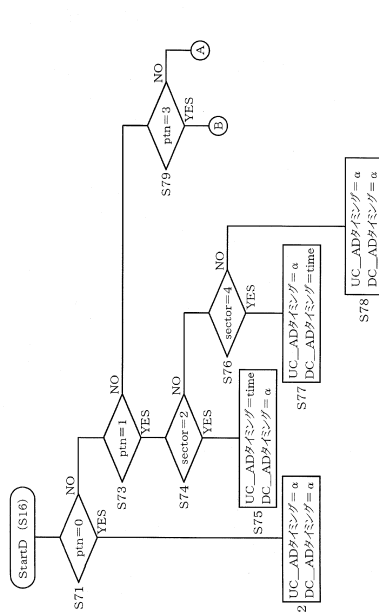
【図 28】



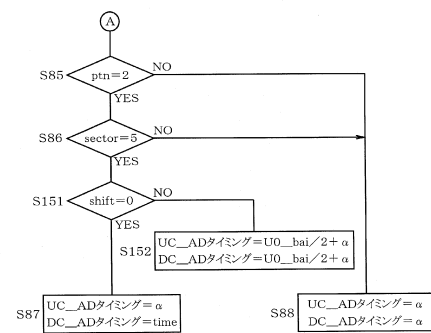
【図 29】



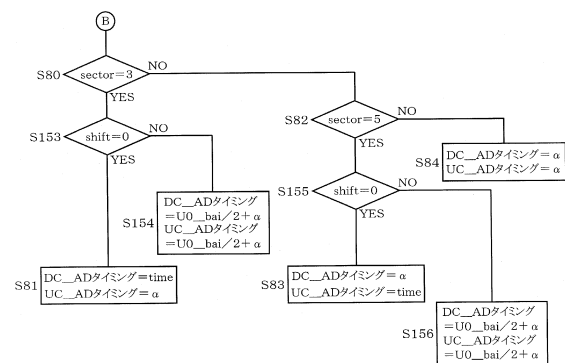
【図 30】



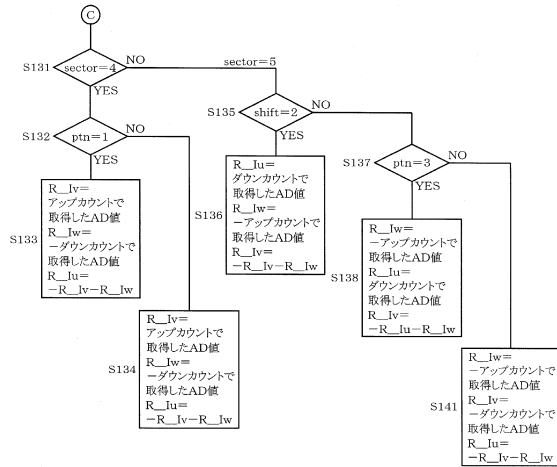
【図 31】



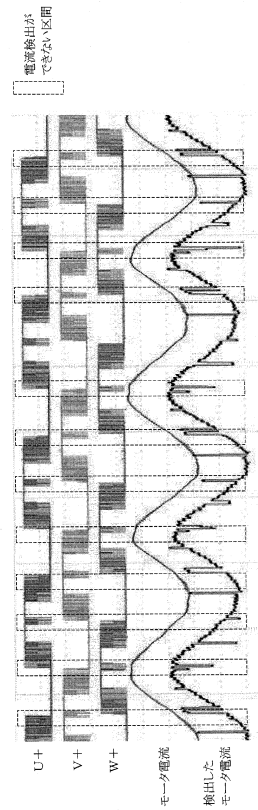
【図 32】



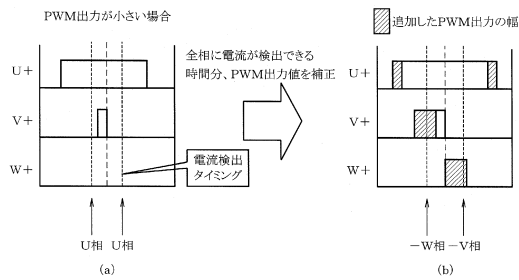
【図 3 3】



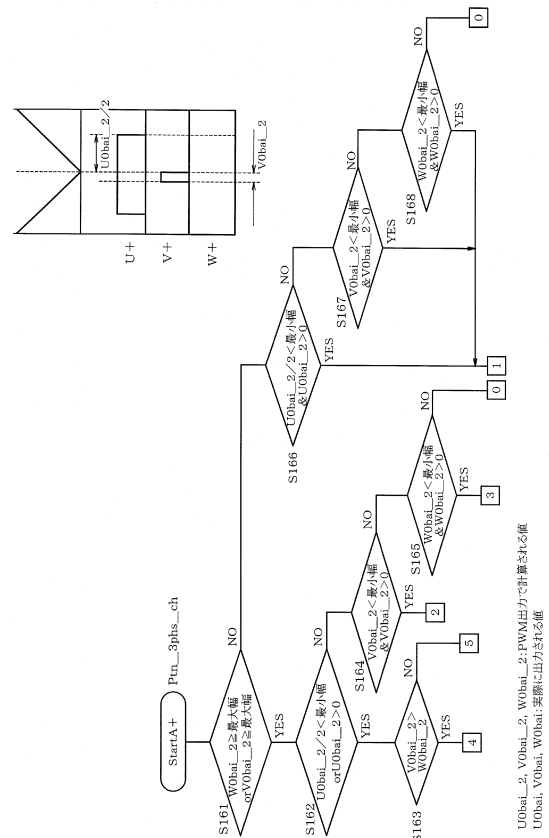
【図 3 4】



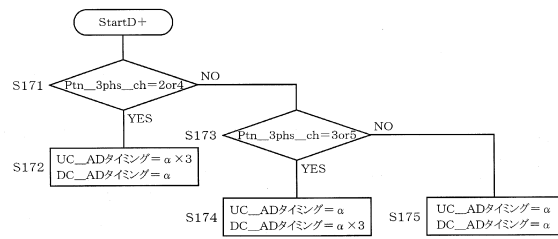
【図 3 5】



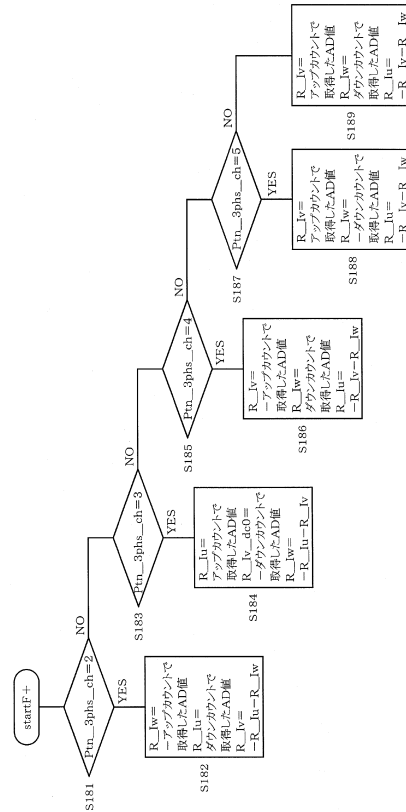
【図 3 6】



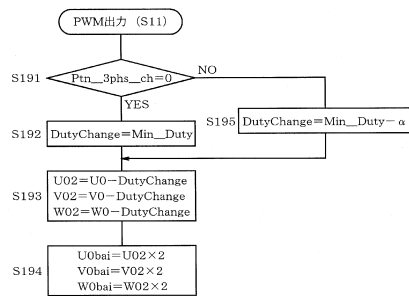
【図 37】



【図 38】

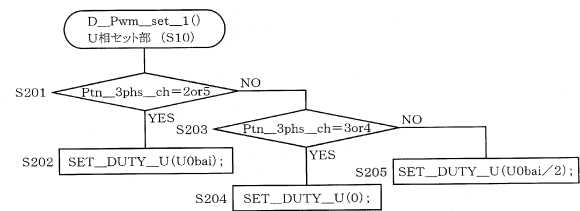


【図 39】

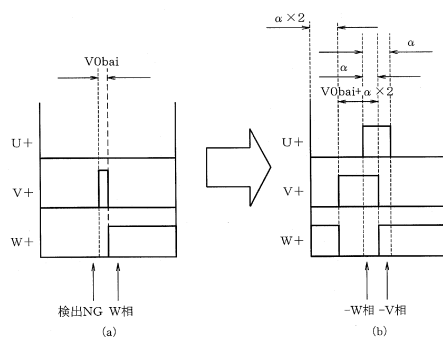


α: 最小電流検出時間
Min_Duty: U, V, W相の最小デューティ値

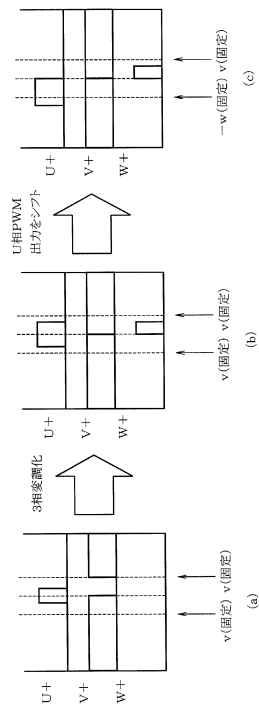
【図 41】



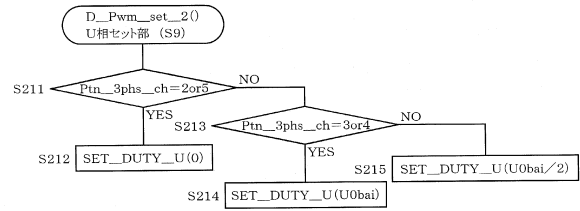
【図 40】



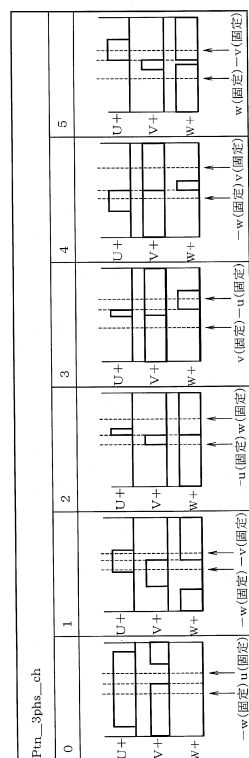
【図 4 2】



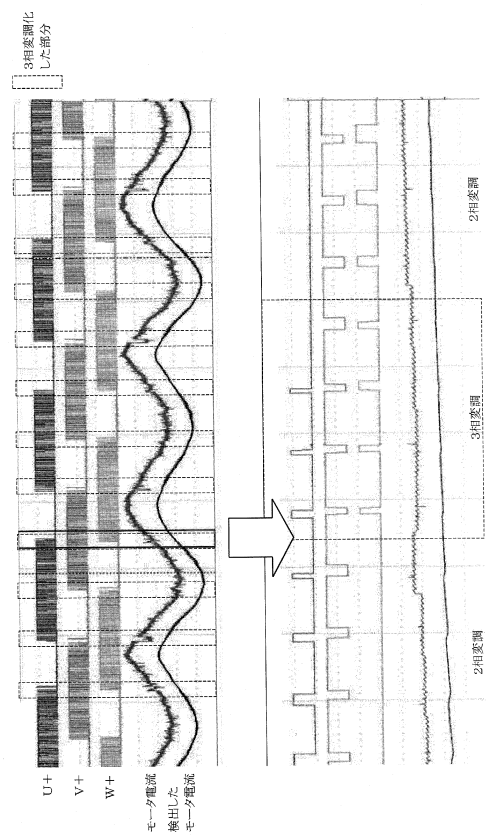
【図 4 3】



【図 4 4】



【図 4 5】



フロントページの続き

(56)参考文献 特開 2012 - 070591 (JP, A)
特開 2009 - 216324 (JP, A)
特開 2013 - 066254 (JP, A)
特開 2013 - 066256 (JP, A)
特開 2011 - 109848 (JP, A)
特開 2009 - 118622 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02P 4/00, 6/00 - 6/34, 21/00 - 25/03,
25/04, 25/08 - 31/00