

# 發明專利說明書

200415468

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：92120866

※ 申請日期：92-07-30

※IPC 分類：G06F13/00

**壹、發明名稱：**(中文/英文)

簡化的 CardBus 控制器

REDUCED CARDUS CONTROLLER

**貳、申請人：**(共 1 人)

姓名或名稱：(中文/英文)

美商凹凸科技股份有限公司

O2MICRO, INC.

代表人：(中文/英文)

黃奕紹 YISHAO MAX HUANG

住居所或營業所地址：(中文/英文)

美國加州聖塔克拉市帕翠克亨利路 3118 號

3118 PATRICK HENRY DRIVE, SANTA CLARA, CA 95054 U.S.A.

國籍：(中文/英文)

美國 U.S.A.

參、發明人：(共 2 人)

姓 名：(中文/英文)

1. 奈爾 莫羅

NEIL MORROW

2. 理查 布萊頓

RICHARD BRAYDEN

住居所地址：(中文/英文)

1. 美國加州聖瓊斯市昆爾路 1123 號

1123 VALLEY QUAIL CIRCLE, SAN JOSE, CA 95210, U.S.A.

2. 美國加州莎瑞塔市克蒙特路 20836 號

20836, KIRKMONT DRIVE, SARATOGA, CA 95070, U.S.A.

國 籍：(中文/英文)

1.2. 均美國 U.S.A.

**肆、聲明事項：**

本案係符合專利法第二十條第一項  第一款但書或  第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家(地區)申請專利：

1. 美國 2003 年 02 月 11 日 60/446,590

2. 美國 2003 年 06 月 17 日 10/463,494

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 2003 年 02 月 11 日 60/446,590

2. 美國 2003 年 06 月 17 日 10/463,494

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明：

本發明要求2003年2月11日提交的申請號為60/446,590的臨時申請的優先權。

### 【發明所屬之技術領域】

本發明涉及到半導體設備和電腦系統的設計、生產和製作。更具體地說，本發明涉及提供PCI-CardBus功能的半導體設備的設計、生產和製作。

### 【先前技術】

#### PCI-CardBus腳墊的現有技術背景

De-facto標準的PCI-CardBus腳墊存在著一些問題。1997年首次上市的由德州儀器推出的PCI-CardBus控制器是以144個引腳封裝的，就如PCI1210。它被廣泛的用在橋路連接PCI本地匯流排和用32位元CardBus協定增強的單PC卡插槽的產品上。德州儀器還推出了另一個產品PCI1130，用來對一個PCI本地匯流排和兩個獨立的用32位元CardBus協定增強的雙PC卡插槽進行橋路連接。該產品，即PCI1130，是以208個引腳封裝的，也被廣泛地採用。208個引腳接受PCI信號和PC卡標準指定的兩組信號，並允許兩個PC卡插槽同時工作。

一些公司，包括德州儀器，生產的產品和PCI1210是引腳相容的。德州儀器的PCI1410是引腳相容的，O2Micro的OZ6912是引腳相容的，Ricoh的R5C475是引腳相容的，大多最近推出的ENE的CB1410也是引腳相容的。每年數百萬的以這種腳墊封裝的晶片被銷售到筆記本電腦和其他PC卡

系統，行業裏眾所周知的是德州儀器推出了de-facto標準的PCI-CardBus的腳墊，其他公司也相繼的推出。

雖然德州儀器在PCI1510 PCI-CardBus控制器中增加了大量的新技術，正如這部分的資料手冊所述，它仍保持了與de-facto標準的PCI1410腳墊的很高的引腳相容性。

用208個引腳進行封裝來使兩個PC卡插槽同時工作的理念也被廣泛地採用。德州儀器在新推出的PCI1520中延續了這個傳統，一些競爭對手，包括Ricoh、O2Micro和ENE都採用了PC卡標準指定的兩組信號來使得PC卡插槽同時工作。

#### 電路板空間問題的現有解決方案

迷你PCI工作平臺經常被電路板面積所限制，因為它們常常用在要求小且輕便的移動產品上(例如筆記本電腦)。De-facto標準的144個引腳封裝是20毫米x20毫米的QFP腳墊和13毫米x13毫米的mBGA腳墊。PCI-CardBus的資料手冊給出了QFP和mBGA的機械差別。由於材料、裝配測試夾具、生產量和其他因素的影響，QFP和mBGA封裝之間有很大的成本增量。儘管這樣，一些迷你PCI系統還是採用了mBGA封裝來節省電路板的空間而犧牲了QFP封裝的價格優點。但是，這些因封裝增加的成本對系統而言並無實際的功能價值。

同樣的折衷方案也用在208個引腳封裝的雙插槽PCI-CardBus橋接設備上。該208個引腳封裝為30毫米x 30毫米的QFP腳墊和16毫米x16毫米的mBGA 腳墊。大多數迷你PCI系統不能適應208個引腳的QFP腳墊，而且迷你PCI系統也

極少使用208個引腳的QFP腳墊。相反，增加的成本主要是花在208個引腳的mBGA腳墊上，而且除了可以增加電路板空間之外就沒有其他的額外實際價值了。

### IO泄漏問題的現有解決方案

運用迷你PCI的移動產品通常配備一塊電池，因此功率消耗就成為一個要考慮的關鍵問題。一些電源管理技術被用來減少功率消耗，其中很多就採用了去除PCI匯流排電源的方案。如果當PCI匯流排電源被去除了之後，一些與PCI匯流排相連的驅動信號仍然帶電的話，通過這些引腳泄漏的可能性就很大。正如英代爾的Andrew Groves在12/11/02的Wall Street期刊中指出的，在該行業中，泄漏，內部泄漏和外部泄漏，正逐漸成為一個很大的關注。

De-facto 144引腳封裝的一些多功能引腳(位於QFP的60，61，64，65，67，68和69引腳，典型的被稱為MFUNC6:0或MF6:0)是用來實現PCI功能的，例如發送中斷信號、通過LOCK#的專用訪問控制和PCI時鐘控制。在配置這些PCI功能時，如果PCI匯流排電源被去除，從防止泄漏的角度看，就應該把這些引腳斷電。

引腳通常根據IO電源需求來分組。兩個電源需求不同的相鄰引腳確定分組。IO根據電源需求來分組的原因是為了限制IO電源環路的個數，匯流排電源通過該電源環路給晶片的IO單元供電。增加IO電源環路就會增加死區和成本。因為多功能引腳比PCI引腳有不同分組，所以De-facto144引腳封裝要增加IO電源環路是很難實現的。作為一個在PCI電

源被去除時也需要供電的信號，位於de-factor 144引腳的59引腳處的PME#信號是由PCI電源管理規範定義的。因此，一個分組在57腳(PCI電源位址/資料信號AD0)到59腳之間。

如圖1所示，一個解決這種IO泄漏的現有技術方案是增加一個IO電源環路來為PME#信號提供備用電源，同時也為分佈在MFUNC引腳的信號提供PCI電源。

圖1所示是一種提供兩個獨立的電壓源給晶片上的需要不同電壓的輸入/輸出單元的常規方法，並且沒有清楚的分組使電源環路被分配到不同的組。PCI IO1、2和3(101、102、103)都需要由PCI VCC電壓源100供電。一個IO單元104獨立於上述PCI IO，要求從備用電壓源105供電。增加AUX VCC105會使得晶片面積增加，而且同時也增加了晶片成本。

#### 【發明內容】

從而，在一個典型實施例中，該發明給出了一個用於驅動PC卡的系統。該系統包括一個可以控制至少兩塊獨立的PC卡的控制器。該控制器能產生控制至少兩個獨立的PC卡的PC卡信號線，且多工選定的信號線從而該選定信號可以操控至少兩個獨立的PC卡。

在另一個典型實施例中，本發明給出了一種節省PC卡控制器積體電路的晶片空間的方法。該方法包括以下步驟：選擇至少兩種電源環路來給PC卡提供電源；重新排列積體電路的選定IO引腳；以及對選定引腳進行分組並連接到一種選定的電源環路上。

在另一個典型實施例中，本發明給出了另一種節省PC卡控制器積體電路的晶片空間的方法，該方法包括映射一個內部IDSEL信號到一條外部位址線。

本發明將參考PCI電源管理規範、PCI規範、迷你PCI規範以及PC卡標準。本領域的技術人員都熟悉這些工業標準，還有PCMCIA/ SmartCard/ CardBus中的標準和擴展卡技術，這些資料都會被認為是本發明的背景技術資料。

值得本領域的技術人員重視的是，雖然下面的詳細描述是基於給出的最佳實施例及其使用方法，但是本發明並不僅僅局限於這些實施例和使用方法。反而，本發明涉及範圍廣泛，其範圍僅由相應申請專利範圍限定。

本發明的其他特徵和優點將在下面的詳細描述過程中得到充分體現，詳細描述中請參照附圖及其相關資料、部件標號。

### 【實施方式】

在過去，PCI-CardBus控制器是設計用來支援PCI系統的。PCI系統是遵守PCI規範而設計的，該規範能支援10個以上的電負載，一些電負載可以是PCI插槽。PCI系統的電特性是靈活的可配置的。

用於增強的PCI-CardBus腳墊的特定具體工作平臺稱為"迷你PCI母板工作平臺"。迷你PCI規範為基於PCI的小版型產品，例如輕薄的筆記本電腦，定義了一個小版型連接器。和PCI母板一起，迷你PCI母板上的設備是設計在系統裏面的，就是說，他們不會出現在擴展板上。母板上的設備可

以按母板的特定位址和配置方案來定制(例如 SMBus 配置和 BIOS 系統配置)，而這些在擴展板上都是沒有的。PCI 規範對 PCI 母板設備有不同的要求，這和那些在擴展板上的設備相對。例如，PCI 規範的 3.7.2 部分定義了母板不同於擴展板的奇偶校驗的要求。

IO 泄漏：

INTA#、CLKRUN# 和 IRQSER 信號，以及在迷你 PCI 工作平臺中典型用到的信號，它們分別被發送到 de-factor 144 個引腳的 QFP 的引腳 60、65 和 69，當把 PCI 匯流排電源去除的時候，通過這些信號就存在著典型的泄漏。本發明重新把這些信號分配到 PCI 匯流排電源分組中，使得這些信號可以由 PCI 匯流排電源輸入對其停止供電，而不需要在該晶片上設計額外的電源環路。圖 2 所示的是依據本發明對信號重新分組的典型實施例。圖 2 所示了圖 1 中對信號重新分組是如何節省一種電源環路的。所示的 IO 信號 101、102 和 103 都與電源環路 100 為一組，而 IO 信號 104 則與電源環路 105 為一組。當然，這只是一個典型實例，本領域的技術人員都知道，根據引腳的數量可以存在很多分組。所有的這些分組都被認為在本發明的精神範圍之內。

電路板空間：

當採用正方形的封裝且引腳間距為 0.5 毫米時，128 個引腳的 QFP 封裝是 18 毫米 x 18 毫米，比 PCI-CardBus 的 144 個引腳的 de-facto QFP 節省百分之十九的封裝空間。本發明給出了一種簡化引腳的 PCI-CardBus 設備。例如，本發明可以用

在為簡化的PCI-CardBus設備製作的128個引腳QFP。

該迷你PCI工作平臺是一個可控制的工作平臺。儘管PCI規範的3.2.2.3.5部分明確的指出一種PCI設備"不能在位址線和內部IDSEL信號之間進行一個內部連接來節省一個引腳"，他們給出了主橋接器的一個例外。本發明詳述了在這個例外中，一個可控制的迷你PCI工作平臺中IDSEL映射被固定在母板設備的地址線上，因此該引腳就可以被去除。從而本發明給出了一個去除迷你PCI工作平臺上的IDSEL引腳的裝置，來得到本發明的128個引腳的PCI-CardBus設備。

一種去除IDSEL引腳的典型方法包括的步驟有：在重定期間對VCCD0和VCCD1信號採樣(即在PCI\_RESET#期間並緊跟著幾個PCI時鐘)來控制IDSEL映射為一個AD 31:16信號。例如：

重定期間採樣{VCCD0, VCCD1}

00-AD18作為IDSEL連接

01-AD20作為IDSEL連接

10-AD24作為IDSEL連接

11-AD25作為IDSEL連接

本領域的技術人員知道VCCD0和VCCD1信號是規範的一部分。在設計迷你PCI系統的階段，PCI-CardBus設備的電源和接地的電特性是可被仔細的調整的。因此，為實現這些系統，可以用儘量少的電源和接地引腳。節省電源和接地引腳也是本發明實現128個引腳的PCI-CardBus設備的一個步驟。

在 de-facto 腳墊中的一個不必要的特定的電源信號是 VCCCB 信號，也稱為 SOCKET\_VCC。該信號可以用來給 IO 單元供電或者根據 CardBus 的 PC 卡標準 AC 規範的 5.3.2.1.2 部分提供鉗位元保護。因此，本發明給出了一種 PCI-CardBus 設備，其要求 CardBus 電源與 IO 的 PCI-CardBus 電源是外部相連，從而為實現 128 個引腳的 PCI-CardBus 裝置去除 VCCCB 引腳。

如今的迷你 PCI 系統可能只有一個或兩個通過一些焊接連接的 PCI 插槽。本發明認為：當被用在迷你 PCI 工作平臺中支援小於 10 個 PCI 插槽時，CardBus 控制器可以設計得更經濟高效。

如圖 3 所示，常規的雙插槽 PC 卡控制器 (300) 需要大量的信號來支援 PC 卡插槽 A 介面 (302) 和 PC 卡插槽 B 介面 (303) 同時工作。常規的雙插槽 PC 卡控制器 (300) 為 PC 卡插槽 A 信號 (304) 和 PC 卡插槽 B 信號 (305) 提供獨立的路徑，這需要大量的輸入和輸出。PC 卡標準給每個插槽定義了一個 68 引腳的介面。雙插槽 PC 卡控制器 (300) 利用一個與雙插槽 PCMCIA 電源切換設備 (301) 相連的控制信號組 (306) 把電源要求傳達給 PC 卡插槽。電是從電源切換設備 (301) 經輸出 (307) 和 (308) 來供給 PC 卡插槽的。

圖 4 闡明了本發明的 PC 卡控制器的框圖。在該實施例中，PC 卡 400 複用兩個 PC 卡插槽介面間的信號來消除同時工作。用這個控制器，PC 卡控制器上的全部信號的數量就可以減少，節約了矽的成本和封裝成本，並且節省了封裝電

路板空間。

當各自的插槽介面進行工作時，每個插槽上保持獨立的信號才會被啟動，這些信號被稱為插槽控制信號：(401)和(402)。該插槽控制信號被看成是具有一定的協定或者必須相對於電用途(例如不同的電壓需求)是獨立的一種插槽獨立信號。在最佳實施例中，插槽控制信號是16位元PCMCIA"晶片啟動"信號、16位元PCMCIA"資料"信號、CardBus"時鐘"信號以及CardBus仲裁信號"REQ#"和"GNT#"。來自卡的16位元PCMCIA輸出被分類為控制信號，因為它們可以達到5伏的電平，這和CardBus3伏的電平是互不相容的。

當PC卡插座A介面(302)或者PC卡插座B介面(303)工作時，共用信號(403)被啟動。在最佳實施例中，該共用信號為PC卡標準所定義的16位元PCMCIA"位址"信號或者CardBus"位址/資料"信號的最小值。共用信號(403)加上控制信號(401)和(402)構成了PC卡標準所定義的PC卡信號，如圖3中的信號(304)和(305)。

為使一個雙插槽PC卡控制器來實現上述的複用功能，有一些設計問題需要考慮。該設計可以包括早期檢測插入事件電路、設置兩個插座介面或其中一個在掛起狀態(例如不工作狀態)電路、多工仲裁電路、和/或調節電源管理系統電路。這些電路沒有在這裏進行描述是因為它們對於理解本發明是不必須的。

早期檢測插入事件可以保證當插入第二塊PC卡時共用信號的信號屬性。例如，如果當PC卡插座A(302)的第一塊卡

處於工作狀態，再把第二塊卡插入了PC卡插座B(303)裏時，共用信號(403)可能在插入過程中和之後一段時期內處於一個未知狀態，這是由於對傳送至PC卡插槽B的共用信號電容上的電平未知，或者對放電的插槽B的電源(308)之間的連接未知。

解決這個問題的最佳方案是給改進的PC卡控制器(400)提供插入第二塊卡的早期檢測通知，把第一塊PC卡插槽介面置於掛起狀態，然後等待第二塊PC卡插槽的電源被啟動。電源可以由系統軟體控制，或由與PC卡電源切換設備相連的PC卡控制器的控制信號(306)自動控制。

該最佳早期檢測通知是利用PC卡連接器的VCC/GND引腳的PC卡標準引腳長度定義來實現的。PC卡標準的"物理規範"中的4.2部分給出68個引腳的PC卡連接器的引腳長度的定義。電源/接地引腳比通用信號的引腳要長0.75毫米。只要共用信號(403)落入了依據PC卡標準的"通用"信號的範疇，則對電源/接地連接的識別就能給出早期檢測通知。這種識別是通過給帶一個上拉電阻的改進PC卡控制器一個輸入信號而解決的，該輸入信號和連接在68個引腳連接器的地信號相連，當一塊PC卡被插入並和該連接器連接時(例如加長0.75毫米的電源/接地引腳接通)輸入信號就被接地；否則該輸入信號會被拉至一個高邏輯電平。

把一塊卡設置在"掛起"狀態的方法取決於插入的PC卡的類型。對於CardBus卡而言，可以通過運行依據PCI和CardBus協定規範的master-initiated終端協定之一來使card-target工

作處於掛起狀態。通過使連接到 CardBus 卡的匯流排信號 GNT# 無效，並運行一個依據 PCI 和 CardBus 協定規範的 target-initiated 終端協定之一，來使 CardBus card-master 工作處於掛起狀態。另外，CardBus 時鐘信號在掛起狀態下可能被停止。

對於 16 位元 PCMCIA 卡而言，依據 PC 卡規範，該卡一直作為一個目標卡。對 16 位 PCMCIA 的操作是由 PC 卡控制器高度控制的，並且可以通過使晶片使能信號無效而被 PC 卡控制器早期結束。該晶片使能信號在掛起期間可能保持無效。

控制器 400 也可以在兩個 PC 卡插槽之間進行仲裁。通常情況下，多工介面使用的仲裁取決於插入的 PC 卡的類型。其中一個方法是用傳統的時分複用方案，該方案允許一個插槽先工作，然後再允許第二個插槽工作，等等。最佳的仲裁方案是用 CardBus 卡的 REQ# 信號來識別 CardBus 卡的 card-initiated 工作要求。對於 16 位元的 PCMCIA 卡和 CardBus 目標環路而言，PC 卡控制器啟動了這些工作，並且更適宜用一種公平的仲裁方法來啟動這些工作。

為了調節電源管理系統，當任意一個插槽工作時，兩個插槽都應該供電。一些系統在插槽的中 PC 卡不工作時便會關掉該插槽的電源。這就是電源管理系統。用在改進的 PC 卡控制器 400 中的電路可以用來在任意一個插槽工作時，保持對兩個插槽供電。這可以通過拒絕主系統斷電的要求、忽略軟體供電需求以及通過用 PC 卡電源切換控制介面 (306)

直接控制供電來實現。在該最佳實施例中，當一塊卡被插入時，改進的PC卡控制器400自動給PC卡插槽供電，當PC卡被拔去時自動從這個插槽上斷電，並且忽略主系統軟體的供電需求。

該發明包括下述特性的一個或幾個：

A) 為把CardBus電源接到CORE\_VCC電源環路上，外部連接3伏電壓源到PCMCIA切換器，從而給PCI-CardBus設備的CardBus IO驅動器供電，在符合PC卡標準AC規範的第5.3.2.1.2節的同時消除對VCCB(也稱為SOCKET\_VCC)的需求。

B) 減少通過MF引腳的泄漏，通過重新分配PCI電源分組的引腳和消除製作雙電源環路增加的死區成本來提供PCI功能。

C) 使一個常規用途的PCI-CardBus設備適合於迷你PCI母板系統的功能平臺，減少電源/接地需求和一些引腳功能，並且在母板工作平臺下可以控制的特定的條件下以128個引腳封裝。

D) 為配置PCI\_AD31:16信號與一個PCI設備的IDSEL信號的內部連結，在VCCD0和VCCD1信號上提供一個上拉/下拉配置選項。

E) 用一個雙插槽PC卡控制器來多工PC卡"共用信號"，因此可以減少PC卡控制器的信號數量。因為複用而減少信號數量會提供較小腳墊的封裝方法。

本領域的技術人員知道許多對本發明的改進。例如，前

述的詳細描述中給出了一種簡化的 CardBus 控制器。但是，本領域的技術人員還知道本發明可以用於其他擴展卡技術，包括 SmartCard, PCMCIA 和 / 或其他新出現的擴展技術例如快閃記憶體設備 (例如，Memory Stick, Secure Digital, CompactFlash)，和 / 其他的擴展技術。同樣，本發明還給出了減輕 IO 泄漏問題、減少電路板空間引腳數量的具體方法。但是，這些具體例子都被認為遵循其中闡述的原理來減少其他的信號。所有的這些改進都認為是在本發明的精神之內，都受限於本發明的申請專利範圍。

#### 【圖式簡單說明】

圖 1 所示為一種提供兩個獨立的電壓源給晶片上的需要不同電壓的輸入/輸出單元的常規方法。

圖 2 所示為一個本發明重新對信號分組的實施例。

圖 3 所示為一個支援同時工作的兩個獨立的 PC 卡插槽介面的常規 PC 卡控制器的框圖。

圖 4 所示為一個本發明的 PC 卡控制器的框圖。

#### 【圖式代表符號說明】

101	PCI IO 1
102	PCI IO 2
103	PCI IO 3
105	備用電壓源
104	AUX IO 單元
105	AUX VCC
302	PC 卡插座 A

303	PC卡插座 B
304, 305	信號
306	控制信號組
308	電源
400	PC卡控制器
401, 402	插槽控制信號
403	共用信號

### 伍、中文發明摘要：

本發明給出了一種可以減少信號數量和電路板空間的CardBus控制器。在一個典型實施例中，該控制器能在一個兩個PC卡系統中多工選定信號，因此信號線不被重複使用。該選定信號包括兩個PC卡之間的共用信號。為更有效地操控兩PC卡，該控制器還包括早期檢測電路、仲裁電路和電源管理電路。在另一個典型實施例中，本發明給出了一種通過映射一個內部信號到一條外部位址線來節省PC卡控制器積體電路的晶片空間的方法。

### 陸、英文發明摘要：

A cardbus controller is provided that reduces signal count and board area. In one exemplary embodiment, the controller is adapted to multiplex selected signals in a two PC Card system so that signal lines are not repeated. The selected signals may include common signals between two PC Cards. The controller may also include early detection circuitry, arbitration circuitry and power management circuitry to more effectively operate two PC Cards. In other exemplary embodiments, the invention provides a method of reducing the chip area of a PC Card controller integrated circuit by mapping an internal IDSEL signal to an external address line.

### 拾、申請專利範圍：

1. 一種用於驅動PC卡的系統，包括一個能控制至少兩個獨立PC卡的控制器，該控制器產生用於控制該等至少兩個獨立PC卡的PC卡信號線，且多工選定的該信號線，該選定信號可操控該等至少兩獨立PC卡。
2. 如申請專利範圍第1項之系統，該多工信號為該等至少兩個PC卡的共用信號。
3. 如申請專利範圍第1項之系統，還包括一個電源切換器，當至少其中一個該PC卡存在時，該控制器產生一個控制信號給該電源切換器，該電源切換器給該至少PC卡供電。
4. 如申請專利範圍第1項之系統，還包括至少兩個能接收各自該等至少兩個PC卡的PC卡插槽。
5. 如申請專利範圍第1項之系統，該選定信號包括當該PC卡中的一個處於工作狀態時被啟動的信號。
6. 如申請專利範圍第5項之系統，該選定信號包括PC卡標準所定義的16位元的PCMCIA位址信號。
7. 如申請專利範圍第5項之系統，該選定信號包括PC卡標準所定義的CardBus位址/資料信號。
8. 如申請專利範圍第1項之系統，該控制器還產生用於操控該每一個PC卡的插槽控制信號。
9. 如申請專利範圍第8項之系統，該插槽控制信號從16位元PCMCIA晶片啟動信號、16位元PCMCIA資料信號、CardBus時鐘信號以及CardBus仲裁信號REQ#和GNT#信號組中選出。

- 10.如申請專利範圍第1項之系統，該控制器還包括給第二PC卡的存在提供早期檢測通知的早期檢測電路，該早期檢測電路還把第一PC卡設置於挂起狀態，並等待一個電源來啟動第二PC卡。
- 11.如申請專利範圍第1項之系統，還包括用於仲裁該等至少兩個PC卡的控制工作的仲裁電路。
- 12.如申請專利範圍第1項之系統，還包括電源管理電路，該電源管理電路控制至少兩個PC卡的供電。
- 13.一種節省PC卡控制器積體電路的晶片空間的方法，包括：  
選擇至少兩種可給PC卡供電的電源環路；  
重新排列該積體電路的選定引腳；和  
分組該選定引腳，並將其連接到一種選定的該電源環路上。
- 14.如申請專利範圍第13項之方法，該方法還包括步驟：  
映射一個內部信號IDSEL到一條外部位址線，節省積體電路的一個引腳。
- 15.如申請專利範圍第14項之方法，還包括步驟：在該積體電路重定期間採樣VCCD0和VCCD1信號來決定用哪條位址線映射該IDSEL信號。
- 16.一種節省PC卡控制器積體電路的晶片空間的方法，包括步驟：映射一個內部信號IDSEL到一條外部位址線。
- 17.如申請專利範圍第16項之方法，還包括步驟：節省積體電路的IDSEL引腳。
- 18.如申請專利範圍第16項之方法，還包括步驟：在該積體電

路重定期間採樣 VCCD0 和 VCCD1 信號來決定用哪條位址線映射該 IDSEL 信號。

19. 如申請專利範圍第 16 項之方法，還包括步驟：

選擇至少兩種可給 PC 卡供電的電源環路；

重新排列該積體電路的選定的引腳；和

分組該選定引腳，並將其連接到一種選定的該電源環路上。

拾壹、圖式：

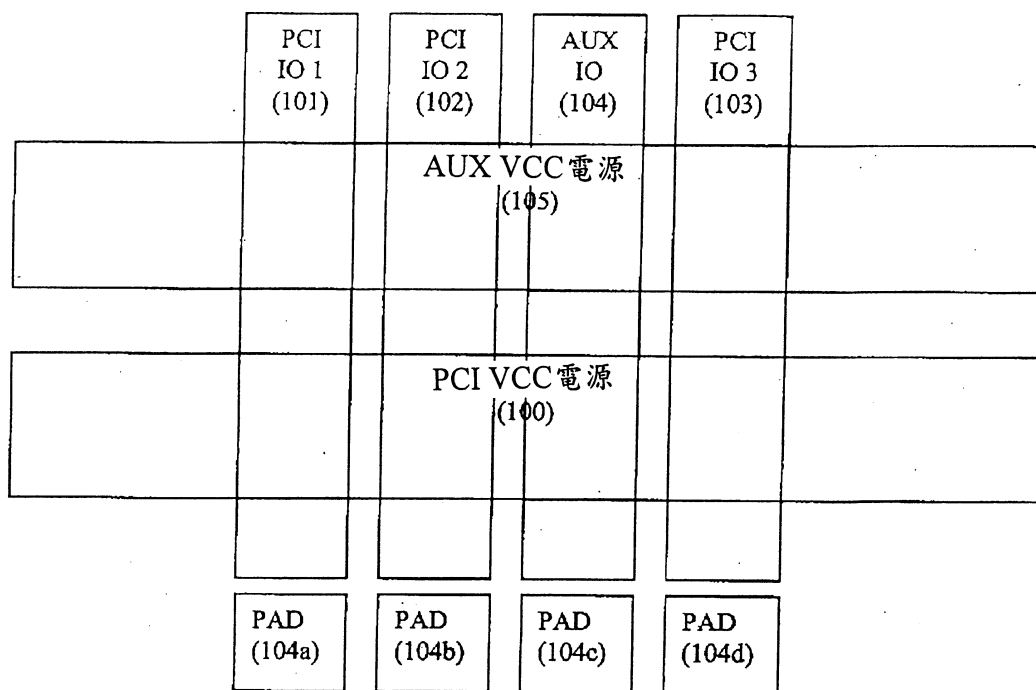


圖 1

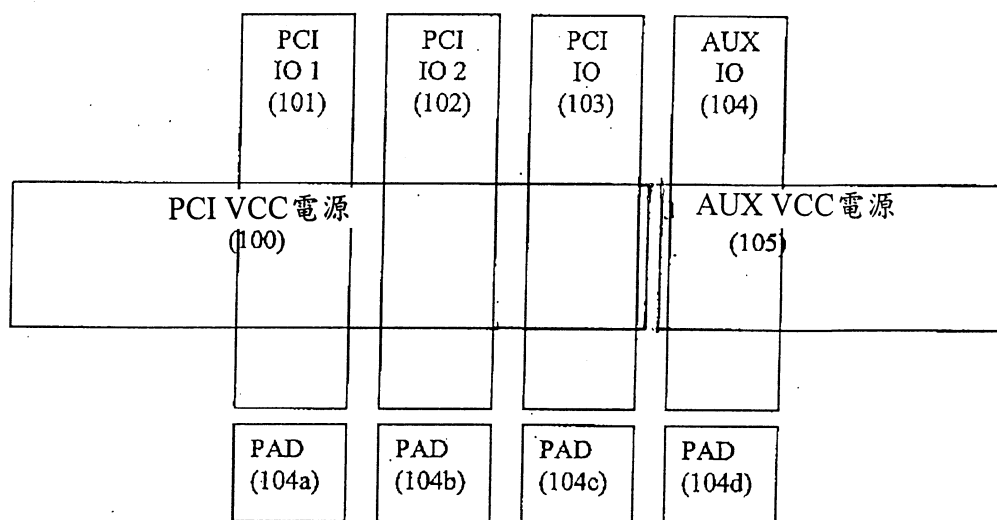


圖 2

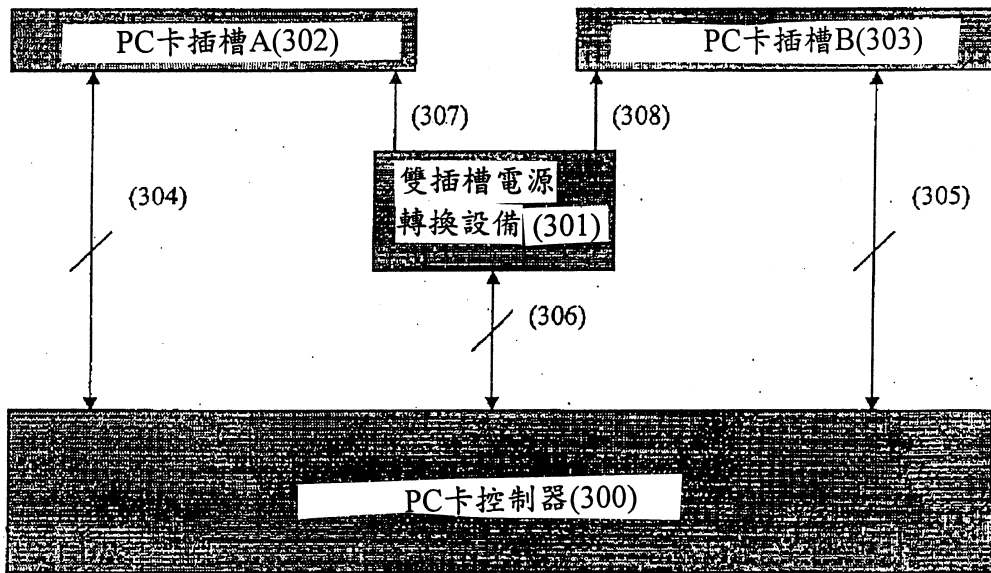


圖 3

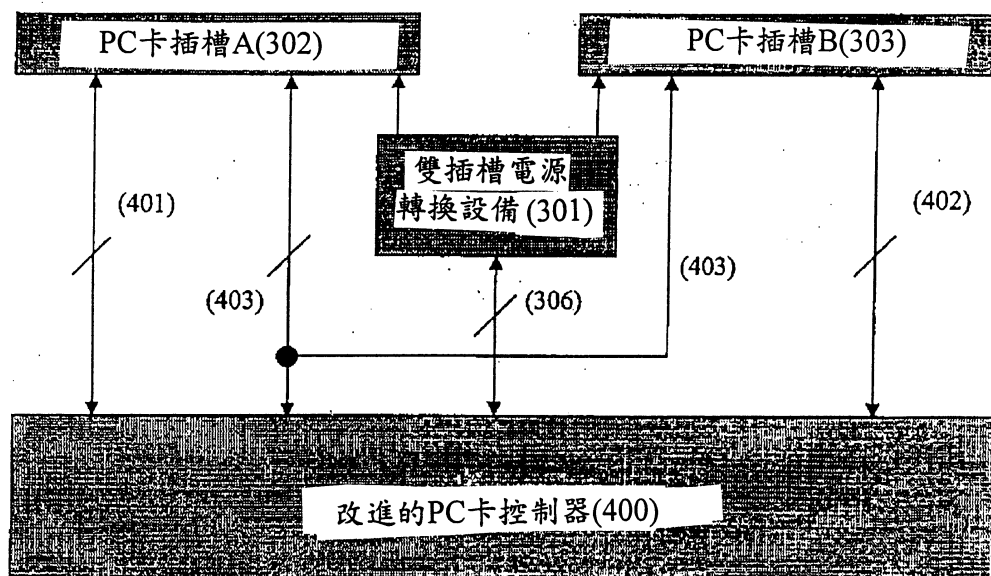


圖 4

柒、指定代表圖：

(一)本案指定代表圖為：第( 4 )圖。

(二)本代表圖之元件代表符號簡單說明：

306	控制信號組
401, 402	插槽控制信號
403	共用信號

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：