



(12) 发明专利

(10) 授权公告号 CN 102473810 B

(45) 授权公告日 2015. 09. 23

(21) 申请号 201080029752. 0

(22) 申请日 2010. 06. 10

(30) 优先权数据

102009033686. 9 2009. 07. 17 DE

(85) PCT国际申请进入国家阶段日

2011. 12. 30

(86) PCT国际申请的申请数据

PCT/EP2010/058160 2010. 06. 10

(87) PCT国际申请的公布数据

W02011/006719 DE 2011. 01. 20

(73) 专利权人 欧司朗光电半导体有限公司

地址 德国雷根斯堡

(72) 发明人 卢茨·赫佩尔 诺温·文马尔姆

(74) 专利代理机构 北京集佳知识产权代理有限公司

公司 11227

代理人 王萍 陈炜

(51) Int. Cl.

H01L 33/44(2006. 01)

H01L 33/40(2006. 01)

(56) 对比文件

WO 2009/045082 A2, 2009. 04. 09,

JP 2008-305922 A, 2008. 12. 18,

WO 2009/045082 A2, 2009. 04. 09,

JP 2008-305922 A, 2008. 12. 18,

US 2009/0101919 A1, 2009. 04. 23,

DE 102007029370 A1, 2008. 11. 06,

CN 101305478 A, 2008. 11. 12,

审查员 王朝政

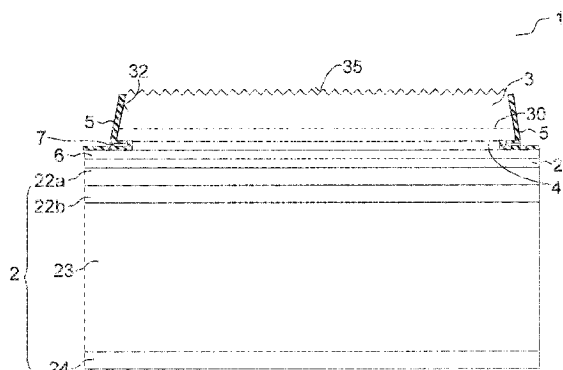
权利要求书2页 说明书7页 附图4页

(54) 发明名称

光电子半导体器件和用于制造无机光电子半导体器件的方法

(57) 摘要

在光电子半导体器件 (1) 的至少一个实施形式中, 该光电子半导体器件 (1) 包含支承体 (2) 和至少一个半导体层序列 (3)。半导体层序列 (3) 具有至少一个有源层 (30)。半导体层序列 (3) 此外被安置在支承体 (2) 上。此外, 半导体器件 (1) 包含处于支承体 (2) 与半导体层序列 (3) 之间的金属镜 (4)。支承体 (2) 和半导体层序列 (3) 在横向方向上突出于金属镜 (4)。此外, 金属镜 (4) 在横向方向上直接被透射辐射的封装层 (5) 围绕。



1. 一种光电子半导体器件 (1), 其具有
 - 一支撑体 (2),
 - 一具有至少一个有源层 (30) 的至少一个半导体层序列 (3), 其中半导体层序列 (3) 被安置在支撑体 (2) 上, 以及
 - 一金属镜 (4), 其完全处于支撑体 (2) 与半导体层序列 (3) 之间并且所述金属镜构建来反射由有源层发射的辐射,
 - 一金属的第二镜层 (6, 21), 所述金属的第二镜层处于所述金属镜 (4) 与支撑体 (2) 之间并且在横向方向上在四周突出于所述金属镜 (4),其中,
 - 一支撑体 (2) 和半导体层序列 (3) 在横向方向上突出于金属镜 (4), 以及
 - 一金属镜 (4) 在横向方向上直接被封装层 (5) 围绕,
 - 一封装层 (5) 除了用于接合线 (9) 的可选存在的连接区域之外完全覆盖半导体层序列 (3) 的边缘 (32) 以及辐射穿透面 (35), 其中辐射穿透面 (35) 是半导体层序列 (3) 的背离支撑体 (2) 的边界面,
 - 一封装层 (5) 在横截面中是 U 形的, 使得 U 的腿部背离金属镜 (4) 并且因此 U 的开放侧背离金属镜,
 - 一封装层 (5) 的厚度在 20nm 到 100nm 之间, 其中包括边界值,
 - 一在封装层 (5) 上至少局部地施加保护层 (50), 保护层的厚度在 100nm 到 400nm 之间, 其中包括边界值, 以及
 - 一所述第二镜层 (6, 21) 被构建为反射通过所述封装层 (5) 透射的、在所述有源层中产生的电磁辐射。
2. 根据权利要求 1 所述的光电子半导体器件 (1),
 - 其中封装层 (5) 的缺陷密度为最高每平方毫米 0.1 个缺陷, 其中封装层 (5) 是电绝缘以及透射辐射的并且部分地或者完全地覆盖:
 - 一金属镜 (4) 的所有横向边界面,
 - 一半导体层序列 (3) 的朝向支撑体 (2)、突出于金属镜 (4) 的边界面, 以及
 - 一支撑体 (2)、第二镜层 (6) 和 / 或焊接连接层 (22) 的朝向半导体层序列 (3) 并且在辐射穿透面 (35) 的俯视图中被半导体层序列 (3) 覆盖的边界面。
3. 根据权利要求 1 所述的光电子半导体器件 (1),
 - 其中封装层 (5) 包含以下材料之一或者由以下材料之一构成: 氧化镉锡、钨、 SiO_2 、 Al_2O_3 或 ZrO_2 。
4. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),
 - 其中封装层 (5) 的材料针对水和氧气具有根据 $0.1 \mu\text{m}$ 的材料厚度来计算的最高 $10^{-5} \text{g}/(\text{m}^2\text{d})$ 的特定扩散常数。
5. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),
 - 其中金属镜 (4) 具有在 100nm 到 200nm 之间的厚度, 其中包括边界值。
6. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),
 - 其中封装层 (5) 包括至少两种不同材料的单个层 (5a, 5b) 的序列, 其中封装层 (5) 总共包括至少四个单个层 (5a, 5b) 并且单个层 (5a, 5b) 的厚度分别在 2nm 到 8nm 之间, 其中

包括边界值。

7. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),

其中, 半导体层序列 (3) 突出于金属镜 (4) 的横向突出部 (L) 在 100nm 到 2.0 μm 之间, 其中包括边界值。

8. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),

其中封装层 (5) 是透明的, 并且吸收最高 3.0% 的连续的、被有源层 (30) 产生的或者待接收的辐射。

9. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),

其中所述第二镜层 (6) 在横向方向上突出于半导体层序列 (3)。

10. 根据权利要求 1 至 3 中之一所述的光电子半导体器件 (1),

其中金属镜 (4) 的面积与半导体层序列 (3) 的面积的比例为至少 95%。

11. 一种用于制造根据权利要求 1 至 10 中之一所述的光电子半导体器件的方法, 其具有以下步骤:

—提供支承体 (2)、半导体层序列 (3) 和金属镜 (4), 其中金属镜 (4) 处于支承体 (2) 与半导体层序列 (3) 之间并在横向方向上被其突出, 以及

—将封装层 (5) 在横向方向上直接施加在金属镜 (4) 上,

其中, 封装层 (5) 通过原子层沉积来产生, 以及

其中, 保护层 (50) 借助化学气相沉积或者是物理气相沉积来施加。

光电子半导体器件和用于制造无机光电子半导体器件的方法

[0001] 本发明提出了一种光电子半导体器件。此外,还提出了一种用于制造无机光电子半导体器件的方法。

[0002] 要解决的任务在于说明一种具有高的光耦合输出效率的光电子半导体器件。另一要解决的任务在于说明一种用于制造这种光电子半导体器件的方法。

[0003] 根据光电子半导体器件的至少一个实施形式,该光电子半导体器件包含至少一个半导体层序列。优选的无机半导体层序列可以是发光管,是激光二极管或者是光电二极管。优选地,半导体层序列是薄膜层序列,如在文献 DE 102007004304A1 中所说明的那样,该文献的在那里描述的半导体层序列和那里描述的制造方法方面的公开内容通过引用结合于此。半导体层序列包含一个或多个有源层。“有源”意味着,相应的层被构建来发射或者吸收电磁辐射。

[0004] 根据光电子半导体器件的至少一个实施形式,该光电子半导体器件包括支承体。该支承体优选地被构建来支承并且以机械方式支撑半导体层序列。支承体尤其是刚性的、在半导体器件的根据使用的工作中出现的载荷范围中抗弯曲的 (biegestabil) 固体。例如,支承体包括以下材料或者由以下材料构成:如锗或者硅的半导体材料、如 Cu、Ni、Ag 或者 Mo 的金属或者如 Al_2O_3 、AlN 或者 SiN_x 的电绝缘材料。支承体可不同于半导体层序列的生长衬底。

[0005] 根据光电子半导体器件的至少一个实施形式,半导体层序列被安置在支承体上。这意味着,在半导体层序列与支承体之间有一个或多个层,通过这些层保证在半导体层序列与支承体之间的增附和固定连接。尤其是在支承体的材料与半导体层序列之间没有直接接触。

[0006] 根据光电子半导体器件的至少一个实施形式,该光电子半导体器件包括金属镜。该金属镜处于支承体与半导体层序列之间。优选地,整个金属镜被设置为使得其完全处于半导体层序列与支承体之间。金属镜构建来反射待由有源层发射或者待由有源层接收的辐射。金属镜意味着,该镜主要或者完全由金属或者金属合金制成。例如,金属镜是银镜。支承体与半导体层序列之间的电连接可通过优选导电的金属镜进行。金属镜可以与半导体层序列直接接触。

[0007] 金属镜尤其是包括诸如银的材料或由其制成,该材料在氧气或者水的影响下以化学方式被损害。特别是在湿气和 / 或电压的影响下,金属镜的材料、例如同样为银会易于迁移。

[0008] 根据光电子器件的至少一个实施形式,支承体和半导体层序列在横向方向上突出于金属镜。该横向方向例如是平行地沿着支承体的主延伸方向延伸的方向。尤其是,金属镜在每个横向方向上都不仅被支承体而且被半导体层序列突出。换言之,不仅支承体而且半导体层序列在横向方向上优选地在四周或在所有侧突出于金属镜。

[0009] 根据光电子半导体器件的至少一个实施形式,金属镜在横向方向上直接被对于待由半导体层序列发射或者待由其接收的辐射为透射的并且电绝缘或导电的封装层围绕。换

言之,封装层的材料尤其是在四周直接邻接金属镜的材料,例如邻接金属镜的所有并不朝向支承体或者半导体层序列的边界面。

[0010] 在光电子半导体器件的至少一个实施形式中,该光电子半导体器件包含支承体和至少一个半导体层序列。半导体层序列具有至少一个有源层。半导体层序列此外被安置在支承体上。此外,半导体器件包含处于支承体与半导体层序列之间的金属镜。支承体和半导体层序列在横向方向上突出于金属镜。此外,金属镜在横向方向上直接被透射辐射并且电绝缘或导电的封装层围绕。

[0011] 通过如下方式,金属镜可以被保护不受(例如通过氧化)损害:金属镜在横向方向上被封装层尤其是完全围绕,使得金属镜的朝向半导体层序列或者支承体的边界面没有暴露。金属镜的组成部分的迁移也可以(例如在半导体层序列的横向边界面上)通过封装层被阻止或者被强烈减少。通过使用透射辐射的封装层,在半导体器件中例如产生的辐射的耦合输出效率是可升高的,因为通过封装层基本上没有吸收辐射并且因为尤其是通过在封装层之下的其他层可以实现有效地反射辐射和使辐射转向。

[0012] 根据光电子半导体器件的至少一个实施形式,封装层的材料具有为最高 $10^{-5} \text{g}/(\text{m}^2 \text{d})$ 的针对水和 / 或氧气的特定扩散常数。该特定扩散常数在这种情况下尤其是根据 $0.1 \mu \text{m}$ 的材料密度来计算。优选地,扩散常数最高为 $5 \times 10^{-6} \text{g}/(\text{m}^2 \text{d})$ 、尤其是最高为 $10^{-6} \text{g}/(\text{m}^2 \text{d})$ 。通过封装层的这种材料,封装层的厚度可选择为小的。此外,封装层的这种材料可保证在半导体层序列的使用寿命之内可阻止金属镜的显著的侵蚀或者化学毁坏。

[0013] 根据光电子半导体器件的至少一个实施形式,封装层包括氧化硅、氧化铝和 / 或氧化锆或者尤其构成。同样,封装层可包括下列材料之一或者由其制成: TiO_2 、 HfO_2 、 SnO_2 、 SiC 、 $\text{Zr}(\text{SiO}_4)$ 、 $\text{Pb}_3(\text{Si}_2\text{O}_7)$ 、 $\text{Na}(\text{AlSiO}_4)$ 、 Si_3N_4 、 AlN 、 GaN 。其他透明的、抗潮湿的氧化物、碳化物和 / 或氮化物也可用于封装层。

[0014] 根据光电子半导体器件的至少一个实施形式,金属镜具有在 100nm 到 200nm 之间内、尤其是在 100nm 到 150nm 之间的厚度,其中包括边界值。

[0015] 根据光电子半导体器件的至少一个实施形式,封装层的厚度在 20nm 到 100nm 之间、尤其是在 35nm 到 70nm 之间,其中包括边界值。封装层的厚度在这种情况下尤其是要在平行于封装层的生长方向的方向上被测量。如果封装层具有生长在一起的多个部分区域,则该厚度尤其是分别针对各个部分区域来确定,例如以直至各个部分区域在其上彼此邻接的接缝。

[0016] 根据光电子半导体器件的至少一个实施形式,该光电子半导体器件包括第二镜层,该第二镜层处于金属镜与支承体之间。第二镜层在这种情况下优选地直接邻接金属镜,使得第二镜层的材料与金属镜的材料物理接触。第二镜层优选地是导电的并且例如同样由至少一种金属成型。第二镜层的材料例如是 Cr 或者 Cr 合金。第二镜层的其他可能材料是 Ti 、 Ti_3N_4 、 TiW 、 $\text{TiW}(\text{N})$ 、 Au 、 Pt 、 Pd 和 / 或 Ni 。优选地,在湿气和 / 或氧气的影响下,第二镜层的材料并不易于迁移和侵蚀或者至少比封装层的材料较不强烈地易于迁移和侵蚀。

[0017] 根据光电子半导体器件的至少一个实施形式,第二镜层在横向方向上、优选地在四周突出于金属镜。同样优选地,第二镜层在横向方向上、尤其是在四周突出于封装层。

[0018] 第二镜层构建为尤其是反射通过封装层透射的、在有源层中产生的电磁辐射。换言之,射到封装层上的辐射至少部分地特定地通过封装层被透射,被第二镜层反射并且例

如朝着半导体层序列的辐射穿透面偏转。该辐射穿透面例如是半导体层序列的背离支承体的边界面。

[0019] 根据光电子半导体器件的至少一个实施形式,该光电子半导体器件在背离支承体的透射穿透面上发射辐射的主要部分,例如发射多于 50% 或者多于 80%。换言之,在半导体器件中产生的辐射的主辐射方面可以被取向为垂直于通过有源层的主延伸方向张成的平面,即尤其是垂直于支承衬底的其上施加有半导体层序列的侧,或者平行于半导体层序列的生长方向。

[0020] 根据光电子半导体器件的至少一个实施形式,封装层在横截面中 U 状地成形。U 的腿部优选地背离金属镜,就是说,U 的开放侧背离金属镜。换言之,通过封装层、尤其是在半导体层序列和支承体横向突出于金属镜的区域中形成一类沟槽。就是说,封装层紧贴半导体层序列和支承体或者第二镜层或者焊接连接层的突出于金属镜的区域以及紧贴金属镜的横向边界面,其中在突出区域中,空腔在垂直于横向方向的方向上被封装层限界。

[0021] 根据光电子半导体器件的至少一个实施形式,封装层包括单个层的序列,其中这些单个层中的至少两个包含彼此不同的材料。例如封装层具有至少两种不同材料的单个层的交替序列。优选地,封装层包括至少四个单个层、优选地至少八个单个层、尤其是至少十二个单个层。

[0022] 根据光电子半导体器件的至少一个实施形式,单个层的厚度分别为在 2nm 到 8nm 之间、尤其是在 3nm 到 6nm 之间,其中包括边界值。

[0023] 根据光电子半导体器件的至少一个实施形式,半导体层序列在金属镜上的横向超出为在 50nm 到 2.0 μm 之间,其中包括边界值。优选地,横向超出在 100nm 到 1.0 μm 之间、尤其是在 100nm 到 500nm 之间,其中包括边界值。

[0024] 根据光电子半导体器件的至少一个实施形式,封装层是透明的。穿过封装层的可见辐射尤其是被吸收直至最高 3.0%,优选地被吸收直至最高 2.0%。换言之,封装层具有高透明度。这优选地对于这种频谱区域是这种情况,其中半导体层序列在半导体器件工作时产生电磁辐射。

[0025] 根据光电子半导体器件的至少一个实施形式,金属镜的面积和半导体层序列的面积的比例(在半导体器件的俯视图上看来)为至少 95%、优选地至少 97%、尤其是至少 98.5%。换言之,基本上半导体层序列的朝向支承体的整个侧被金属镜覆盖。

[0026] 根据光电子半导体器件的至少一个实施形式,半导体层序列的辐射穿透面没有封装层。

[0027] 根据光电子半导体器件的至少一个实施形式,半导体层序列的辐射穿透面被封装层覆盖。例如,辐射穿透面(单独地或者与辐射穿透面上的电接触部位共同地)被封装层完全覆盖。封装层的材料于是优选为 SiO_2 。

[0028] 根据光电子半导体器件的至少一个实施形式,封装层部分地或者优选地完全覆盖:金属镜的所有横向边界面;半导体层序列的朝向支承体、突出于金属镜的边界面;半导体层序列的边缘;以及支承体、第二镜层和/或焊接连接层的朝向半导体层序列并且在辐射穿透面的俯视图被半导体层序列遮盖的边界面。

[0029] 此外说明一种用于制造无机光电子半导体器件的方法。例如,借助该方法可以制造半导体器件,如结合上述实施形式中的一个或多个来描述的那样。光电子半导体器件的

特征因而也针对此处描述的方法被公开,并且反之亦然。

[0030] 在用于制造无机光电子半导体器件的方法的至少一个实施形式中,该方法包括以下步骤:

[0031] - 提供支承体、半导体层序列和金属镜,其中金属镜处于支承体与半导体层序列之间并且在横向方向上被其突出,

[0032] - 在横向方向上直接在金属镜上施加透射辐射的、电绝缘的或者导电的封装层,其中封装层通过原子层沉积来产生,以及

[0033] - 完成光电子半导体器件。

[0034] 半导体层序列例如通过外延生长在生长衬底上被产生。支承体优选地不同于生长衬底。

[0035] 封装层通过原子层沉积类似于在文献 US 4, 058, 430A 中所说明的那样被产生。该文献的公开内容通过引用结合于此。

[0036] 由于封装层通过原子层沉积(英语为“Atomic Layer Deposition”或者简称 ALD)产生,所以能产生特别均匀构建的、仅具有相对少的杂质和缺陷的并且因而特别抗扩散的层。

[0037] 根据本方法的至少一个实施形式,完全或者局部地通过气相沉积将保护层施加到封装层上,尤其是施加到封装层的并未邻接支承体、半导体层序列、第二镜层和/或焊接连接层的边界面。气相沉积可以是所谓的化学气相沉积(简称 CVD)或者是物理气相沉积(简称 PVD)。

[0038] 根据本方法的至少一个实施形式,产生厚度在 100nm 到 500nm 之间的保护层,其中包括边界值。通过该保护层,可尤其是相对于机械载荷和损害保护封装层,或者也可相对于对封装层的材料起反应的化学药品保护封装层。

[0039] 根据本方法的至少一个实施形式,借助同一掩膜并且尤其是借助刻蚀实现半导体层序列和金属镜的结构化。掩膜通过例如光刻工艺被施加到半导体层序列上。随后,半导体层序列的边缘、即半导体层序列的横向边界面被产生。无需去掉掩膜,在随后的、尤其是不同于第一刻蚀步骤的第二刻蚀步骤中,于是结构化金属镜,其中可实现并且可调整半导体层序列在横向方向上突出于金属镜的突出部。由于这两个结构化过程利用同一掩膜实现,所以在半导体层序列的造型(相对于金属镜的造型)方面的高度调整精确性被保证。

[0040] 随后参考附图依据实施例进一步解释了此处描述的光电子半导体器件以及此处描述的方法。相同的附图标记在此说明各幅图中的相同元件。但是,在此没有示出按比例的关系,更确切地说,为了更好地理解而夸大地示出各个元件。

[0041] 其中:

[0042] 图 1A、1B、2、4 至 7 示出了此处描述的光电子半导体器件的实施例的示意性截面图,以及

[0043] 图 3 示出了光电子半导体器件的变形的示意性截面图。

[0044] 在图 1A 中作为截面图来图示了光电子半导体器件 1 的实施例。半导体器件 1 包括具有有源层 30 的半导体层序列 3。半导体层序列 3 的辐射穿透面 35 呈现出用于改进从半导体层序列 3 的出来的光耦合输出的粗化部。

[0045] 例如,半导体层序列 3 的有源层 30 被构建为在半导体器件 1 工作时发射紫外辐

射、近红外辐射或者可见辐射、尤其是蓝光。半导体层序列 3 可基于 GaN、InGa_N、AlGa_N、GaP、InGaAlP、InGaAs 或者 GaAs。

[0046] 在半导体层序列 3 的背离辐射穿透面 35 的侧上存在金属镜 4。金属镜 4 例如是银镜并且与半导体层序列 3 直接接触。

[0047] 此外,半导体器件 1 包括支承体 2。该支承体包含支承衬底 23,其例如由金属、陶瓷或者由硅或者锗制成。在朝向半导体层序列 3 的方向上,焊接连接层 22a、22b 邻接支承衬底 23。焊接连接层 22a、22b 中的至少一个被支承体 2 包括并且被施加到支承衬底 23 上。尤其是,焊接连接层 22a 可以在半导体层序列 3 上被产生和 / 或被施加。在支承衬底 23 的背离半导体层序列 3 的侧上,此外有金属层 24。通过该金属层 24,半导体器件 1 例如可以通过表面安装焊接到外部的、未绘出的安装支承体上。

[0048] 在焊接连接层 22a 与半导体层序列 3 之间此外还有封装中间层 21。通过该封装中间层 21,例如可以抑制焊接连接层 22a、22b 的组成部分迁移到半导体层序列 3 中。例如,封装中间层 21 包含 TiWN 或者由其构成。在金属镜 4 与封装中间层 21 之间此外还有第二镜层 6,该第二镜层 6 导电地并且例如由铬形成。

[0049] 不仅支承体 2 而且半导体层序列 3 在横向方向上、优选地在四周突出于金属镜 4。换言之,半导体层序列 3 和支承体 2 在侧向突出于金属镜 4。在金属镜 4 的横向边界面上、在第二镜层 6 的朝向半导体层序列 3 的、未被金属镜 4 覆盖的上侧上、可选地在半导体层序列 3 的是半导体层序列 3 的横向边界面的边缘 32 上以及在半导体层序列 3 的未被金属镜 4 覆盖的、朝向支承衬底 23 的下侧上存在封装层 5。封装层 5 通过原子层沉积来制造并且优选地是电绝缘的。

[0050] 优选地,封装层 5 的材料具有小的折射率,以便通过全反射来将射到封装层 5 上的辐射的大部分予以反射。小折射率可以意味着:封装层 5 的折射率或者平均折射率为最高 1.7、优选地最高 1.6。尤其是,封装层 5 的平均折射率比半导体层序列 3 的平均折射率小至少 35%。

[0051] 半导体器件的组成部分可以单个地或者组合地(如下所说明的那样)来成形。半导体层序列 3 的厚度优选地在 3 μm 到 15 μm 之间、尤其是在 4 μm 到 6 μm 之间,其中包括边界值。金属镜 4 具有优选地在 100nm 到 150nm 之间的厚度,其中包括边界值。根据图 1,封装层 5 的厚度小于金属镜 4 的厚度的一半,使得通过封装层 5 在半导体层序列 3 和支承体 2 横向突出于金属镜 4 的区域中形成沟槽 7。封装层 5 于是优选地在 30nm 到 70nm 厚之间,其中包括边界值。

[0052] 第二镜层 6 的厚度优选地在 50nm 到 250nm 之间,其中包括边界值。封装中间层 21 的厚度例如在 200nm 到 1.5 μm 之间,其中包括边界值。焊接连接层 22a、22b(总共)例如具有在 1 μm 到 6 μm 之间的厚度,其中包括边界值,并且尤其是以 Au、Zn、Ni 和 / 或 In 形成或者由其构成。支承衬底 23 呈现出优选地在 50 μm 到 500 μm 之间、尤其是在 75 μm 到 200 μm 之间的厚度,其中包括边界值。例如由 Au 或者 Au 合金构成的金属接触层 24 例如具有在 50nm 到 300nm 之间的厚度,其中包括边界值。

[0053] 半导体器件 1 可如下来制造:在未绘出的生长衬底上例如外延生长有半导体层序列 3。此外,在半导体层序列 3 的背离生长衬底的侧上,例如压印、蒸镀或者通过电镀方法沉积有金属镜 4 和第二镜层 6。此外,在第二镜层 6 上施加有封装中间层 21,在其上又产生焊

接连接层 22a。

[0054] 此外,支承体 2 借助焊接连接层 22b、支承衬底 23 和金属接触层 24 来提供。在从未示出的生长衬底剥离半导体层序列 3 之前或者之后,焊接连接层 22a、22b 相互焊接,由此支承体 2 牢固地与半导体层序列 3 相连。同样,支承体 2 以电镀方式被施加在半导体层序列 3 上。

[0055] 尤其是在从半导体层序列 3 去除生长衬底之后,在半导体层序列 3 上施加未绘出的、例如光刻胶形式的掩膜。通过例如刻蚀,半导体层序列 3 的边缘 32 于是被产生,并且半导体层序列 3 在其横向延伸中被结构化。无需去除未绘出的掩膜,借助另一刻蚀工艺优选地随后结构化金属镜 4 并且确定其横向尺寸。通过该结构化产生了半导体层序列 3 突出于金属镜 4 的突出部。半导体层序列 3 以及金属镜 4 的结构化因此优选地通过同一掩膜在相继的刻蚀步骤中实现。例如在去除未示出的掩膜之后,于是在辐射穿透面 35 上产生结构化部。

[0056] 在辐射穿透面 35 上产生结构化部之前或者之后,通过原子层沉积产生封装层 5。辐射穿透面 35 在此优选地没有封装层 5。封装层 5 包括一个或多个未绘出的、具有氧化硅和 / 或氧化铝或者由氧化硅和 / 或氧化铝构成的单个层,其中这些层分别具有优选地在 2nm 到 8nm 之间的厚度,其中包括边界值,并且,封装层 5 的总厚度优选地在 30nm 到 70nm 之间,其中包括边界值。例如,由 SiO_2 以及 Al_2O_3 构成的单个层交替地设置。

[0057] 半导体层序列 3 在金属镜 4 上的横向突出部 L 优选地在 100nm 到 $5\mu\text{m}$ 之间,其中包括边界值。优选地,横向突出部 L 小于 $1\mu\text{m}$ 或者小于 $0.5\mu\text{m}$ 。这样小的突出部 L 可以通过如下方式来实现:半导体层序列 3 以及金属镜 4 的结构化部借助同一未示出的掩膜来实现,使得金属镜以及半导体层序列 3 的结构化部相对于彼此精确地实现。

[0058] 此外,封装层 5 优选地是透明的并且并不或者仅可忽略地吸收例如在半导体层序列 3 中产生的电磁辐射。如果有源层构建用于产生辐射,则在有源层 30 中产生的辐射的一部分低损耗地穿过封装层 5,并且在第二镜层 6 向回、例如朝着辐射穿透面 35 反射。由此,辐射从半导体器件 1 出来的耦合输出的效率提高。

[0059] 在图 1B 中示出了封装层 5 的详细视图。此外,在根据图 1B 的实施例中,在封装层 5 上施加保护层 50。保护层 50 的厚度例如在 100nm 到 400nm 之间,其中包括边界值。

[0060] 与通过原子层沉积 (简称为 ALD) 产生的封装层 5 相反,保护层 50 例如通过 CVD 或者 PVD 建成。与通过其制造封装层 5 的 ALD 相反,CVD 或者 PVD 通常不能借助材料完全填充沟槽 7。由此,在半导体层序列 3 和支承体 2 横向地突出于金属镜 4 的区域中遗留被封装层 5 和保护层 50 围绕的空腔。

[0061] 此外,通过 ALD 建成的封装层 5 和通过 CVD 或者 PVD 产生的保护层 50 的区别在于:ALD 封装层 5 中的缺陷密度通常小于每平方毫米 0.1 个缺陷,而 CVD 或者 PVD 保护层 50 具有每平方毫米数百个缺陷的缺陷密度。这例如通过透射电子显微镜 (简称为 TEM) 是可证明的。由于 ALD 封装层 5 的较小的缺陷密度,也相对于 CVD 或者 PVD 保护层 50 减少了刻蚀率。如果封装层 5 和保护层 50 由氧化铝构成或者包含氧化铝,则这尤其是这种情况。例如通过缺陷密度和 / 或刻蚀率可确定层 5、50 中的哪个通过哪种方法来产生。

[0062] 在根据图 2 的实施例中,封装层 5 如此厚地通过 ALD 被生长,使得封装层 5 的从半导体层序列 3 来生长的部分层和从第二镜层 6 来生长的部分层接触并且构建接缝 8。由此

保证相对于氧气和 / 或水特别有效地封装金属镜 4。

[0063] 在图 3 中图示了半导体器件的变形的截面图。在这种常规结构的情况下,金属镜 4 也在横向方向上被封装中间层 21 围绕。如果封装中间层 21 例如由呈现出黑色的或者褐色的着色的 TiWN 构成,则例如在半导体层序列 3 中产生的辐射在封装中间层 21 上被强烈吸收并且并不从半导体器件耦合输出。如果半导体层序列 3 的横向延伸在数百微米的范围中并且横向突出部 L 在数微米的范围中,则通过封装中间层 21 以多个百分数的量级吸收在有源层 30 中产生的辐射的辐射部分。(例如根据图 1 或 2 的)半导体器件 1 的效率相对于根据图 3 的器件可上升近似该辐射部分。

[0064] 根据按照图 4 的实施例,接合线 9 被安置在辐射穿透面 35 上。半导体器件 1 的供电于是因此通过金属接触层 24 和通过接合线 9 实现。

[0065] 在根据图 5 的实施例中,半导体器件 1 包括两个金属接触层 24,其分别通过电穿通接触部 10 引向支承衬底 23 的朝向半导体层序列 3 的侧。半导体层序列 3 的朝向支承衬底 23 的电接触部此外通过电桥 12 实现,该电桥 12 跨接焊接连接层 22a、22b 和封装中间层 21 中的凹处 15。半导体层序列的背离支承衬底 23 的侧通过例如借助铜填充的穿通部 11 来电连接。封装层 5 例如像在图 1B 或者 2 中所示的那样来实施。

[0066] 如也在所有其他实施例中那样,半导体层序列 3 可以被浇注部 14 围绕。可以给浇注部 14 添加至少一个转换装置、至少一个扩散装置和 / 或至少一个过滤装置。电功能元件 13 可以可选地被集成到支承衬底 23,如也在其他实施例中那样,该电功能元件 13 例如被实施为针对静电放电的保护装置。

[0067] 根据图 6,尤其是除了用于接合线 9 的可选存在的连接区域之外,封装层 5 完全或者近似完全覆盖辐射穿透面 35。封装层 5 在这样的实施形式中由对于在半导体层序列 3 中产生的辐射的至少一部分为透明的材料构成或者包含这种材料。例如,封装层 5 于是具有氧化硅或者由氧化硅构成,其中氧化硅可被掺杂。尤其是用铝以优选地最高 1000ppm 或者最高 100ppm 的掺杂浓度进行掺杂,其中 ppm 代表百万分率。

[0068] 在根据图 7 的实施例的情况下,封装层 5 仅仅或者基本上延伸到沟槽 7。不同于图 7 中所示,同样可能的是,封装层 5 也部分地延伸到半导体层序列 3 的边缘 32 上,其中封装层 5 于是然而没有达到有源层 30 或者在背离支承衬底 23 的方向上没有超过有源层 30。同样,在封装中间层 21 的在沟槽 7 之外的部分可以被封装层 5 覆盖。

[0069] 尤其是在封装层 5 的这样的实施形式中,可能的是将导电材料用于封装层 5。例如,封装层 5 例如由如下材料之一构成或者具有这些材料中的一种或多种:如氧化铟锡的透明导电氧化物、如钨的纯金属。

[0070] (如图 7 中所示的)这种封装层 5 可通过首先尤其是将封装层 5 的材料施加到整个半导体层序列 3 上来产生,类似于在根据图 6 的实施例的情况下那样,并且随后局部地去除该材料。

[0071] 此处描述的本发明并不通过依据实施例的描述来限制。更确切地说,本发明包括任意新特征以及特征的任意组合,这尤其是包含权利要求书中的特征的任意组合,即使该特征或者该组合本身没有明确地在权利要求书或者实施例中被说明。

[0072] 该专利申请要求德国专利申请 102009033686.9 的优先权,其公开内容通过引用结合于此。

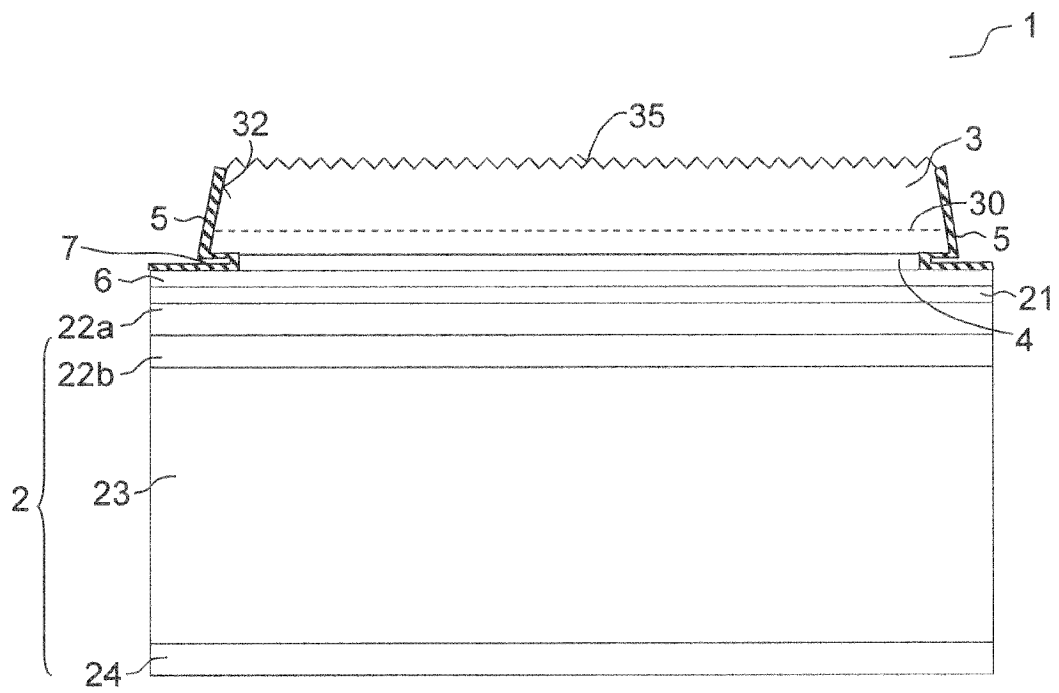


图 1A

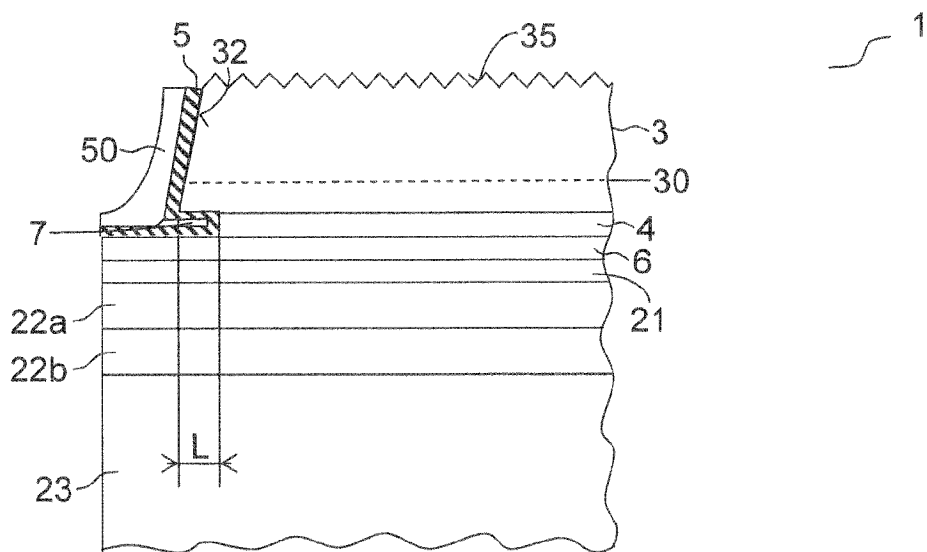


图 1B

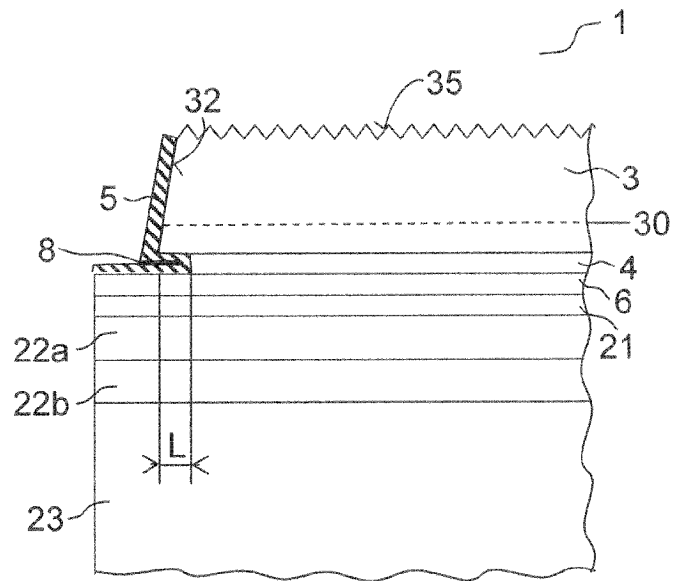


图 2

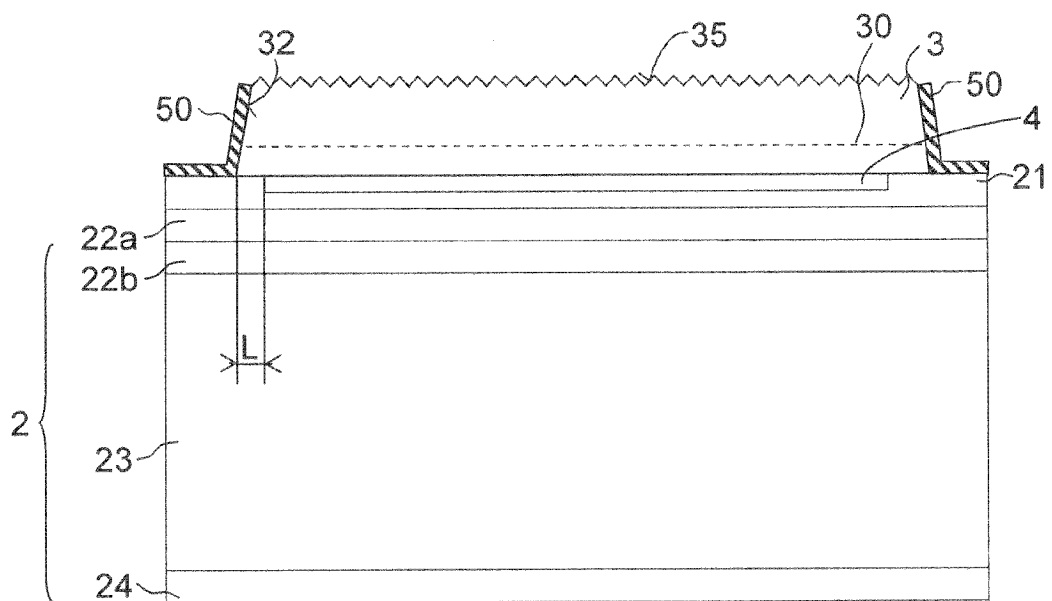


图 3

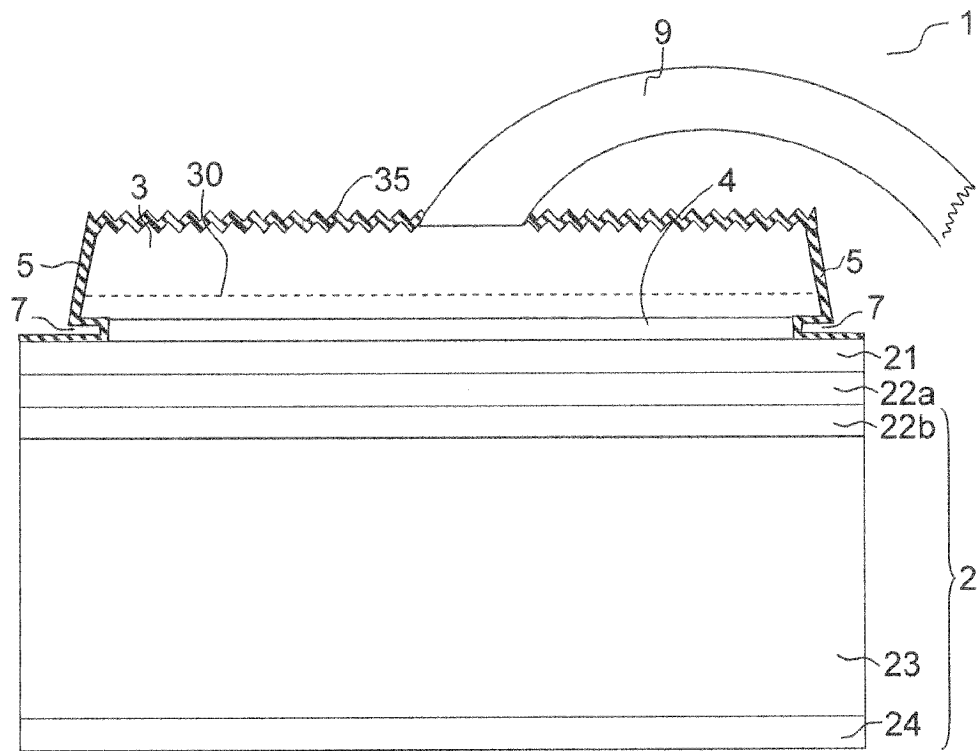


图 6

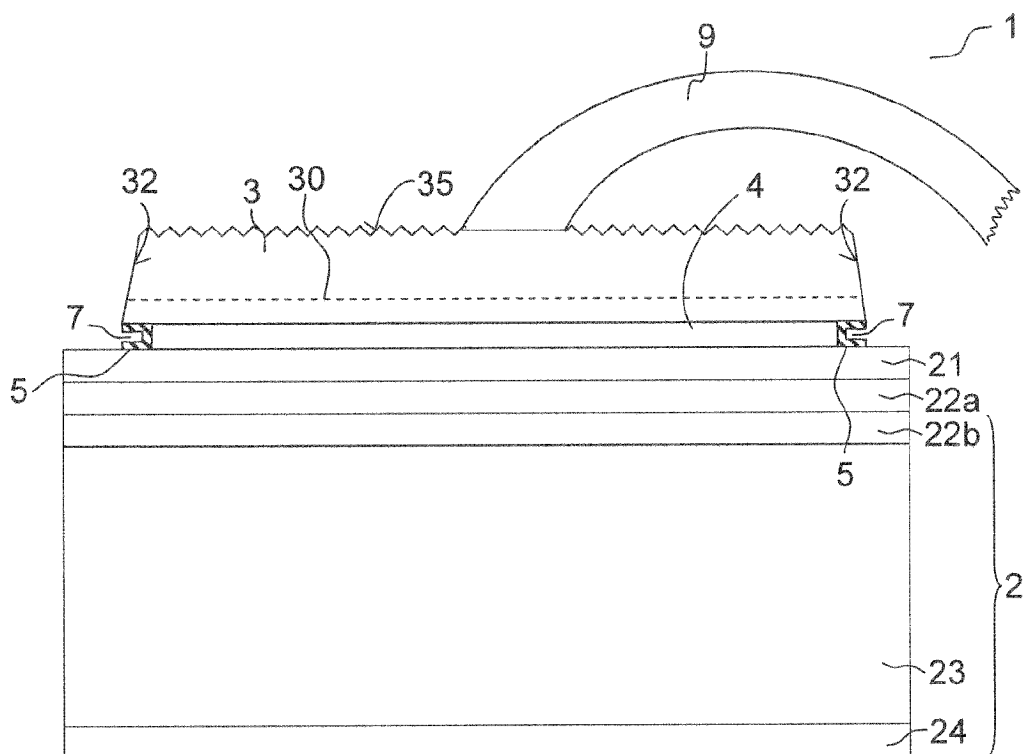


图 7