

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 10 月 19 日 (19.10.2017)



(10) 国际公布号
WO 2017/177376 A1

- (51) 国际专利分类号:
G11C 11/22 (2006.01) H01L 27/115 (2006.01)
- (21) 国际申请号: PCT/CN2016/079068
- (22) 国际申请日: 2016 年 4 月 12 日 (12.04.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 复旦大学 (FUDAN UNIVERSITY) [CN/CN];
中国上海市杨浦区邯郸路 220 号, Shanghai 200000 (CN)。
- (72) 发明人: 江安全 (JIANG, Anquan); 中国上海市邯郸路 220 号, Shanghai 200000 (CN)。 耿文平 (GENG, Wenping); 中国上海市邯郸路 220 号, Shanghai 200000 (CN)。
- (74) 代理人: 中国专利代理 (香港) 有限公司 (CHINA PATENT AGENT (HK) LTD.); 中国香港特别行政区香港湾仔港湾道 23 号鹰君中心 22 字楼, Hong Kong (CN)。

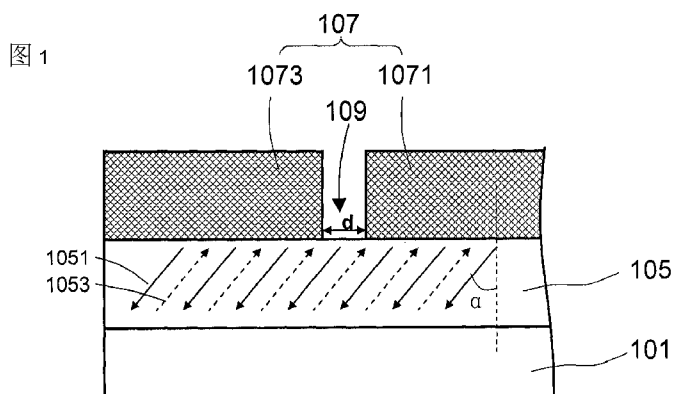
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: LARGE-CURRENT READOUT FERROELECTRIC SINGLE CRYSTAL THIN FILM MEMORY, AND PREPARATION METHOD AND OPERATING METHOD THEREFOR

(54) 发明名称: 大电流读出铁电单晶薄膜存储器及其制备方法和操作方法



(57) Abstract: A non-destructive large-current readout ferroelectric single crystal thin film memory, and a preparation method and operating method therefor, wherein same fall within the technical field of ferroelectric storage. A ferroelectric thin film layer (105) used in the non-destructive large-current readout ferroelectric single crystal thin film memory is a ferroelectric single crystal thin film layer, so that a read current in an ON state is greatly increased, and the data retention characteristic and the data persistence characteristic of same are improved.

(57) 摘要: 一种非破坏大电流读出铁电单晶薄膜存储器及其制备方法和操作方法, 属于铁电存储技术领域。该非破坏大电流读出铁电单晶薄膜存储器采用的铁电薄膜层 (105) 为铁电单晶薄膜层, 在开态下的读电流大大增加, 并且, 数据保持特性和数据持久特性得到提升。

WO 2017/177376 A1

大电流读出铁电单晶薄膜存储器及其制备方法和操作方法

技术领域

本发明属于铁电存储技术领域，具体涉及非破坏性读出铁电存储器，尤其涉及一种读出电流大的非破坏性读出铁电单晶薄膜存储器以及该铁电存储器的制备方法和操作方法。

背景技术

铁电随机存储器 FRAM (Ferroelectric Random Access Memory) 是利用铁电畴（或称为“电畴”）在电场中两种不同极化取向作为逻辑信息（“0”或“1”）来存储数据的非易失性存储器（Non-volatile Memory），其也可以称为“铁电存储器”。

铁电存储器的存储介质层即为具有可反转（或称为“翻转”）的铁电畴的铁电薄膜层，目前，实验室内可测出的电畴反转的最快速度可达到 0.2 ns，实际上它还可以更快。通常地，电畴的反转速度决定了存储器的读写时间，电畴反转的矫顽电压决定了器件的读写电压，它会随着薄膜厚度的降低而几乎呈等比例地减小。因此，铁电存储器具有数据读速度快、驱动电压低和存储密度高等优点，近年来得到了广泛的关注和较快的发展。

目前，铁电存储器按基本工作或操作模式主要可分为：破坏性读出(DRO)的 FRAM 和非破坏性读出(NDRO)的铁电存储器两大类。

传统的非破坏性读出(NDRO)的铁电存储器是以 1 个晶体管 T 和一个铁电电容 C（即 1T1C）构建存储单元，并且是基于电荷读取的。

中国专利申请号为 201510036256.X、名称为“非破坏性读出铁电存储器及其制备方法和读/写操作方法”的专利中，以及中国专利申请号为 201510036586.1、名称为“非破坏性读出铁电存储器及其制备方法和操作方法”的专利中，揭示了另一种非破坏性读出(NDRO)的铁电存储器，其是以电流读取方式实现非破坏性读出的（即非破坏性电流读取），制备简单、成本低、存储密度高的优势。因此，备受业界关注。

但是，这种非破坏性电流读取的铁电存储器的读电流相对较小，例如，在 pA 数量级，以上中国专利中公开的稳定读电流也在 100 至

1000pA 的范围内。较小的读电流会导致数据可读性差、读取速度慢（毫秒至秒的量级）等问题，其严重制约了该铁电存储器的实际应用。

发明内容

5 为解决以上问题或其他问题，本发明提出一种非破坏性大电流读出的铁电单晶薄膜存储器及其制备方法和操作方法。

按照本发明的一方面，提供一种非破坏性读出铁电存储器，包括铁电薄膜层和设置在所述铁电薄膜层之上的第一电极层，其中，所述
10 第一电极层包括分离设置的第一电极和第二电极，所述铁电薄膜层中的电畴的极化方向基本不平行所述铁电薄膜层的法线方向；在所述第一电极和第二电极之间施加电信号时使能所述铁电薄膜层中的局部电畴反转，从而能够建立连接所述第一电极和第二电极的第一畴壁导电通道；

其中，所述铁电薄膜层为铁电单晶薄膜层。

15 按照本发明的又一方面，提供一种上述非破坏性读出铁电存储器的制备方法，其特征在于，包括步骤：

提供基底；

形成铁电单晶薄膜层；以及

20 在所述铁电单晶薄膜层上形成包括分离设置的第一电极和第二电极的第一电极层。

按照本发明的还一方面，提供一种上述非破坏性读出铁电存储器的操作方法，其中，所述铁电单晶薄膜层包括相对其外凸设置的编程凸块，所述第一电极和第二电极设置在所述编程凸块的两侧并至少被
25 所述编程凸块分隔开；在所述第一电极和第二电极之间施加第一方向的写信号时使能至少部分所述编程凸块中的电畴反转，从而建立所述第一畴壁导电通道。

其中，在写数据“1”时，在所述第一电极和第二电极之间施加第一方向的写信号，使能至少部分所述编程凸块中的电畴反转，从而建立
所述第一畴壁导电通道；

30 在写数据“0”时，在所述第一电极和第二电极之间施加与所述第一方向相反的第二方向的写信号，使能所述编程凸块中已反转的电畴反转回到初始极化方向，从而使所述第一畴壁导电通道消失。

根据以下描述和附图本发明的以上特征和操作将变得更加显而易见。

附图说明

5 从结合附图的以下详细说明中，将会使本发明的上述和其他目的及优点更加完整清楚，其中，相同或相似的要素采用相同的标号表示。

图 1 是按照本发明第一实施例的非破坏性读出铁电存储器的截面结构示意图。

10 图 2 是图 1 所示实施例的非破坏性读出铁电存储器的上电极的俯视平面结构。

图 3 是图 1 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

图 4 是图 1 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。

15 图 5 是按照本发明又一实施例的非破坏性读出铁电存储器的截面结构示意图。

图 6 是图 1 所示的非易失性铁电存储器的读写电极的俯视平面结构。

20 图 7 是图 1 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

图 8 是图 5 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。

图 9 是图 5 所示实施例的铁电存储器的进行电压扫描式读写操作时的 I-V 特性曲线图。

25 图 10 是图 5 所示实施例的铁电存储器的畴壁导电通道的建立和消失的压电成像示意图。

图 11 是图 5 所示实施例的铁电存储器的数据保持特性曲线示意图。

图 12 是图 5 所示实施例的铁电存储器的疲劳特性曲线示意图。

30 图 13 是制备如图 5 所示实施例的铁电存储器的方法流程示意图。

图 14 是按照本发明还一实施例的非破坏性读出铁电存储器的截面结构示意图。

图 15 是图 14 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

图 16 是图 14 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。

5

具体实施方式

下面介绍的是本发明的多个可能实施例中的一些，旨在提供对本发明的基本了解，并不旨在确认本发明的关键或决定性的要素或限定所要保护的范围。

10 在附图中，为了清楚起见，夸大了层和区域的厚度，图示中的各部分之间的尺寸比例关系并不反映实际的尺寸比例关系。

在以下实施例中，为了描述的清楚，示例性地给出了电畴方向或者极化方向，但是应当理解到，铁电存储器的电畴方向或极化方向并不限于如图所示实施例示出的方向。

15 在本文中，铁电单晶薄膜层可以是外延单晶生长所形成的单晶薄膜、或者从单晶体中分离或切割所形成的薄膜层，其是指内部不存在多晶结构的“晶界”的单晶结构或类单晶结构，即最终形成的非破坏性读出铁电存储器的每个存储单元是一个单晶体结构，单元尺寸不限。

20 图 1 所示为按照本发明第一实施例的非破坏性读出铁电存储器的截面结构示意图；图 2 所示为图 1 所示实施例的非破坏性读出铁电存储器的上电极的俯视平面结构。

如图 1 所示，其中示出了铁电存储器 10 的部分截面结构，其主要地包括基底 101、铁电薄膜层 105 以及电极层 107，其中，电极层 107 设置在铁电薄膜层 105 上并与其接触，上电极层 107 中设置有将其分割为若干部分的间隙 109，因此，上电极层 107 至少包括分离设置的两个或两个以上的电极。在该示例中，间隙 109 将上电极层 107 分割为两个部分，即第一电极 1071 和第二电极 1073，第一电极 1071 和第二电极 1073 组成读写电极对，在该实施例中，该读写电极对构成了该实施例的上电极层 107，其既能用于该实施例的铁电存储器 10 的写操作，也能用于该实施例的铁电存储器 10 的读操作。

30

基底 101 可以是铁电存储器中常用的各种基底材料，例如其可以为 Si、 SrTiO_3 或 LiNbO_3 。通常地，基底 100 的材料选择主要由下电

极层 103 和铁电薄膜层 105 共同决定。在该实施例中，基底 101 可以是单晶 Si 衬底，其易于与半导体 CMOS 工艺兼容，有助于大规模生产。另外，根据下电极 101 和铁电薄膜层 105 的晶格常数要求来选择 SrTiO_3 或 LiNbO_3 等基底材料，以便得到性能优异的外延薄膜层。

5 铁电薄膜层 105 形成在基底 101 之上，其是具有合适畴结构的铁电材料，尤其是铁电单晶材料，因此，铁电薄膜层 105 选择为铁电单晶薄膜层。该铁电单晶层可以在基底 101 上生长形成，也可以通过将生长形成好的铁电单晶体表面进行切割或剥离等，再键合或粘贴于基体 101 上形成，铁电单晶薄膜层的具体制备形成办法不是限制性的，
10 以下详细示例进行说明。

在一具体实施例中，在单晶硅的基底 101 上键合形成铌酸锂 LiNbO_3 铁电单晶薄膜层。

具体地，首先，采用柴式拉晶法（Czochralski method，简称 CZ 法），使用高纯度的（例如达到 99.99%）的 Li_2CO_3 粉末和 Nb_2O_5 粉末在约 1250 摄氏度熔化，然后生长形成同形的 LiNbO_3 ，其中具有 Li_2O mol. 48.5%；通过双炉缸 CZ 法并使用自动粉末送料系统，具有 49.6 mol.% Li_2O 的 LiNbO_3 单晶体生成，这样， LiNbO_3 单晶体中 Li 与 Nb 的化学计量比接近或等于 1:1。在该过程中，为增加最后制备形成的铁电单晶薄膜层中的畴壁导电通道的电流大小， LiNbO_3 单晶体中掺杂
15 2 mol.% 的 MgO 。随后，使用离子注入和与硅片键合技术，将 LiNbO_3 单晶体的一表层剥离键合以形成 LiNbO_3 铁电单晶薄膜层。例如，首先，在表面使用 H^+ 或 He^+ 离子注入，通过控制离子注入能量控制离子进入 LiNbO_3 单晶体的深度；第二，清洗离子注入后的 LiNbO_3 单晶体并将离子注入面化学键合到作为基底 101 的单晶硅衬底上，该单晶硅
20 的基底 101 上可以沉积一层 SiO_2 层以提高其与 LiNbO_3 单晶体粘附性；将粘附在基底 101 上的一层 LiNbO_3 铁电单晶薄膜层从 LiNbO_3 单晶体分离。这样，铁电薄膜层 105（即铁电单晶薄膜层）制备形成，铁电薄膜层 105 具体为 MgO 掺杂的单晶铌酸锂 LiNbO_3 。

需要说明的是，制备的工艺、材料等差异，可以得到不同材料类型的铁电单晶薄膜层 105，其具体材料类型并不限于以上实施例，例如其还可以为其他的单晶的铌酸锂型铁电体（例如单晶的钽酸锂 LiTaO_3 ），甚至在其他替换实施例中，还可以采用单晶的锆钛酸铅盐
30

(Pb,Zr)TiO₃、掺 La 的铁酸铋盐(Bi,La) FeO₃、或铁酸铋 BiFeO₃，或者单晶的 Bi₄Ti₃O₁₂、(La,Bi)₄Ti₃O₁₂、或 SrBi₂Ta₂O₉。

以上 LiNbO₃ 铁电单晶薄膜层中使用 MgO 掺杂能提高基于畴壁导电通道进行导电时的电流大小，其基本原理是：Mg 离子替代能够引起晶格畸变，并产生施主能级。

在其他实施例中，也可以采用 FeO 或 TaO 对 LiNbO₃ 铁电单晶薄膜层或其他铁电单晶薄膜层进行掺杂，当然，也可以采用 MgO、FeO 与 TaO 的任意组合来对铁电单晶薄膜层 105 进行掺杂。其中掺杂材料的摩尔掺杂百分比为 0.1%至 10%。

需要说明的是，以上实施例对 LiNbO₃ 单晶体进行剥离切割的过程，是基于 X 向切割形成 LiNbO₃ 铁电单晶薄膜层，因此，最终具体制备得到铁电单晶薄膜层 105 为 2 mol.%MgO 掺杂-X 向切割-LiNbO₃ 铁电单晶薄膜层。在其他实施例中，也可以基于 XYZ 向或 XZ(YZ)向切割形成 LiNbO₃ 铁电单晶薄膜层。

在一实施例中，铁电薄膜层 105 的厚度范围可以大于或等于 5 纳米且小于或等于 22 微米，例如，其可以为 40nm、80nm 或 200nm。

继续如图 1 和图 2 所示，第一电极 1071 和第二电极 1073 在该实施例中可以是连续的金属薄膜层通过构图刻蚀间隙 109 来形成，当然，在其他实施例中，它们也可以分别地构图形成。在本文中，第一电极 1071 和第二电极 1073 组成读写电极对，在此处“读”反映它们至少具有读出操作的功能、“写”反映它们至少具有写操作的功能。

第一电极 1071 和/或第二电极 1073 其可以是一种低电阻率的导电材料，例如，其可以选自于 Pt、SrRuO₃、LaNiO₃、Al、Cu、Ru、Ir、IrO₂ 中的一种或多种的组合。第一电极 1071 和/或第二电极 1073 的厚度可以为 5~100nm，例如，20nm。第一电极 1071 和/或第二电极 1073 可以但不限于通过溅射、CVD、PLD 等薄膜淀积方法制备形成。

间隙 109 用于将第一电极 1071 和第二电极 1073 实现相对电隔离（该电隔离不包括以下通过操作过程中建立的畴壁导电通道的情形），也即不借助铁电薄膜层 105 等的情况下第一电极 1071 和第二电极 1073 是电隔离的。间隙 109 可以通过对金属平层电子束加工、纳米压印或其他光刻方法获得，但是间隙 109 的形成方法并不限于本发明实施例。间隙 109 的间距 d 的范围可以大于或等于 2 纳米且小于

或等于 10 微米，更优地大于或等于 5 纳米且小于或等于 2 微米，例如可以为 10 纳米、100 纳米、1 微米等，间距 d 越小，越有利于提高铁电存储器的存储密度，并且越有利于减小写电压和读电压、增大读电流，并且读功耗和写功耗越小，因此，本发明实施例的铁电存储器 10 可以按比例（Scaling-down）缩小，间隙 109 可选地可以设置为各种纳米尺寸的间隙。间隙 109 的形状并不限于如图 2 所示形状，在其他实施例中，间隙 109 甚至还可以为锯齿形等。第一电极 1071 和第二电极 1073 在垂直间隙方向上的宽度 w 尺寸（也即间隙的宽度尺寸）可以大于或等于 2 纳米且小于或等于 10 微米，例如 100 纳米。

继续如图 1 所示，在本发明中，铁电薄膜层 105 要求满足其铁电畴在面内（in-plane）有分量的条件，也即具有面内分量（铁电畴的自发极化在膜面上的投影），铁电薄膜层 105 可以形成如图 1 所示两个方向的电畴 1051 或 1053，电畴 1051 的极化方向与电畴 1053 的极化方向完全相反，在偏置大于矫顽电压后，电畴会沿电场方向取向，因此，在偏置电场方向与原电畴方向相反的电压且大于矫顽电压时，电畴 1051 或 1053 会发生反转。在该实施例中，铁电薄膜层 105 的电畴的极化方向基本不垂直铁电薄膜层 105 的法线（如图所示垂直于铁电薄膜层 105 的虚线）方向，或者基本不垂直于上电极层 107。具体如图 1 所示，铁电薄膜层 105 的法线与电畴的极化方向的夹角 α 为不等于 0 和 180° ，例如 $\alpha=45^\circ$ ，这样电畴 1051 或 1053 具有面内分量，易于实现写操作。具体地，可以通过控制铁电单晶薄膜层 105 生长的晶向或者切割方向（例如 X 切向或 XYZ 切向）来实现。

以下进一步说明图 1 所示实施例的铁电存储器 10 的存储和操作原理。

图 3 所示为图 1 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

如图 3 所示，在该实施例中，在写操作过程中，假设铁电单晶薄膜层 105 中的电畴的极化方向统一为图 1 中电畴 1053 的方向（在其他实施例中，也可以统一为图 1 中电畴 1051 的方向），首先，如图 3

（a）所示，第一电极 1071 和第二电极 1073 施加写信号 V_{write1} ，使，第一电极 1071 偏置正电压、第二电极 1073 偏置负电压（此时定义为“+”写电压），基于该方向的写信号 V_{write1} 时，将形成大致如图 3（a）

所示方向的电场 E_1 。

由于间隙 109 的存在，电场 E_1 可以局部地对间隙 109 所对应的部分铁电薄膜层 1053 的电畴产生影响，随着电场 E_1 的增大，如图 3 (a) 所示，间隙 109 的下方的对应的部分铁电薄膜层 105 中，也即暴露于间隙 109 的表层部分的局部，其中的电畴发生反转，也即对应间隙 109 的电畴 1053 局部被反转形成如图 3 (a) 所示的电畴 1053b，铁电薄膜层 105 的其他部分的电畴 1053 由于基本不受电场 E_1 影响（或者电场 E_1 对其影响不足使其电畴生反转），电畴未反转，对应形成如图所示的电畴 1053a，电畴 1053b 的极化方向基本与电畴 1053a 的极化方向基本相反。其中，电畴 1053b 是利用电场 E_1 在与电畴 1053a 的极化方向相反的方向上的电场分量来实现翻转的，因此，在铁电薄膜层的矫顽电压已知的情况下，可以计算出形成电畴 1053b 的最小电压，即最小写电压。

此时，具有电畴 1053a 的铁电薄膜层部分与具有电畴 1053b 的铁电薄膜层部分的邻接处，也即电畴 1053a 和电畴 1053b 之间的界壁或界面，会产生带电的畴壁或畴界，从而，主要基于畴壁导电机理，在第二电极 1073 与第一电极 1071 之间产生导电通道，即畴壁导电通道 1054。畴壁导电通道 1054 的建立表示写“1”操作成功，也即存储了数据“1”。

如图 3 (b) 所示，在第一电极 1071 和第二电极 1073 施加读信号 V_{read} ，使第一电极 1071 偏置正电压、第二电极 1073 偏置负电压（此时定义为“+”读电压），读信号 V_{read} 的方向也不是限制性的，其也可以在第一电极 1071 和第二电极 1073 上偏置为“-”读电压。在读信号 V_{read} 的电压相比写信号 V_{write1} 的电压小，其可以防止读操作过程中的误写入操作，例如，读信号 V_{read} 的电压小于使电畴 1051 或 1053 反转的矫顽电压，因此，如图 3 (b) 中由读信号 V_{read} 产生的电场 E_2 小于矫顽场 E_c ，从而不存在足够使电畴 1053b 反转的电场分量，铁电单晶薄膜层 105 中的电畴 1053b 和 1053a 基本保持不变，畴壁导电通道 1054 也保持，第一电极 1071 和第二电极 1073 相应产生读电流 I_{read1} ，此时读电流 I_{read1} 相对较大，表示开态（On 态），从而读出逻辑信息“1”。

图 4 所示为图 1 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。

如图 4 (a) 所示, 第一电极 1071 和第二电极 1073 施加写信号 V_{write0} , 使第二电极 1073 偏置正电压、第一电极 1071 偏置负电压 (此时定义为“-”写电压), 基于该方向的写信号 V_{write0} 时, 将形成大致如图 4 (a) 所示方向的电场 $E3$, 其与图 3 (a) 的电场方向 $E1$ 相反。

5 与以上图 3 (a) 写“1”操作过程中电场 $E1$ 对铁电单晶薄膜层 105 的作用原理相同, 电场 $E3$ 可以使电畴 1053b (如图 3 (a) 所示) 反转恢复至原来的极化方向, 从而在铁电单晶薄膜层 105 统一形成电畴 1053。此时, 畴壁或畴界消失, 原来在第二电极 1073 与第一电极 1071 之间产生的畴壁导电通道 1054 也消失, 此时, 表示写“0”操作成功, 也即
10 存储数据“0”。

如图 4 (b) 所示, 第一电极 1071 和第二电极 1073 施加读信号 V_{read} , 该读信号与图 3 (b) 中的读信号相同, 即第一电极 1071 偏置正电压、第二电极 1073 偏置负电压 (此时定义为“+”读电压), 由于畴壁导电通道 1054 消失, 第一电极 1071 和第二电极 1073 之间相应
15 产生读电流基本为 0 或非常小的 I_{read0} , 表示关态 (Off 态), 从而读出逻辑信息“0”。

以上读“1”或读“0”操作过程中铁电单晶薄膜层 105 的电畴也基本不发生变化, 因此, 在读信号 V_{read} 撤去后, 畴壁导电通道 1054 的状态 (“存在”或“消失”) 不会发生变化, 从而对存储的数据“1”或“0”不会产生影响, 实现非破坏性读出。并且, 以上读“1”或读“0”操作是以
20 读出的电流大小来区分数据状态的, 完全区别于传统的铁电存储器中的电荷读取方式。

在以上图 1 所示实施例的铁电存储器中, 读“1”操作的读电流 I_{read1} 可以达到 100nA 至 1000nA 的数量级范围, 读“1”操作的电流 I_{read1} 相对“1”操作的电流 I_{read0} 之间可以存在 4-7 以上的数量级的差别。因此,
25 读出窗口大, 并且, 数据易读性强。本申请的发明人发现, 这主要是由于采用单晶的铁电薄膜层 105 作为存储层形成存储单元, 有效减少了晶格缺陷, 例如晶界、畴界、缺陷富集区、第二相等。

并且, 图 1 所示实施例的铁电存储器 10 的读电流大大增加的情况下, 其读取速度也将明显增加。
30

本申请的发明人发现, 以上图 1 所示实施例的铁电存储器 10 的数据保持 (Retention) 特性和数据持久 (Endurance) 特性相比于背景

技术中引用的非破坏性铁电存储器大大提升，这主要是因为单晶结构中，单晶畴正、负极化方向稳定，缺陷少。。

图 5 所示为按照本发明又一实施例的非破坏性读出铁电存储器的截面结构示意图；图 6 所示为图 1 所示的非易失性铁电存储器的读写电极的俯视平面结构。如图 5 所示，其中示出了铁电存储器 30 的部分截面结构，其主要地包括基底 301、铁电薄膜层 303、铁电薄膜层 303 中设置的编程凸块 305、以及读写电极层 307。读写电极层 307 的“读”反映它们至少具有读出操作的功能，读写电极层 307 的“写”反映它们至少具有写操作的功能。

继续如图 5 所示，基底 301 可以是铁电存储器中常用的各种基底材料，例如其可以为 Si、 SrTiO_3 或 LiNbO_3 。通常地，基底 301 的材料选择主要由基底 301 和铁电薄膜层 303 共同决定。在该实施例中，基底 301 可以是 Si 衬底，其易于与半导体 CMOS 工艺兼容，有助于大规模生产。另外，根据铁电薄膜层 303 的晶格常数要求来选择 SrTiO_3 或 LiNbO_3 等基底材料，以便得到性能优异的外延薄膜层。此外，基底 301 和铁电薄膜层 303 可以是同一种材料，即铁电材料，包括铁电块体陶瓷和单晶等。

对比与图 1 所示实施例的铁电存储器 10 的铁电薄膜层 103，图 5 所示的铁电薄膜层 303 同样为铁电单晶薄膜层，其采用的材料类型、制备工艺等可以与以上图 1 实施例的铁电薄膜层 103 的材料类型、制备工艺等分别相同，在此不再赘述。

编程凸块 305 是设置在铁电单晶薄膜层 303 上，它们是一体地制备形成的，也就是说，编程凸块 305 与铁电单晶薄膜层 303 是一体的并且具有相同的材料类型，并且它们同属于一个单晶体。具体地，可以通过对铁电薄单晶膜层 303 构图刻蚀后，形成相对铁电薄单晶膜层 303 外凸的编程凸块 305，例如，通过半导体工艺光刻，采用电子束直写或纳米压印或光刻等技术实现编程凸块 305 的图形转移，而后通过刻蚀技术，包括干法刻蚀和湿法刻蚀在对铁电薄单晶膜层 303 表面形成编程凸块 305。编程凸块 305 例如可以为矩形方块结构或圆柱结构的凸台，其具体形状并不是限制性的。

继续如图 5 和图 6 所示，读写电极层 307 中设置分离的第一电极 3071 和第二电极 3073，第一电极 3071 和第二电极 3073 设置在铁电

薄单晶膜层 303 上并分别位于编程凸块 305 两侧,也即第一电极 3071 和第二电极 3073 设置在铁电薄单晶膜层 303 的编程凸块 305 的两侧并至少被编程凸块 305 分隔开。第一电极 3071 和第二电极 3073 分别与编程凸块 305 的侧沿接触。

5 在该实施例中,编程凸块 305 的宽度 d 即对应第一电极 3071 和第二电极 3073 之间的间隙间距, d 具体可以大于或等于 2 纳米且小于或等于 10 微米,例如可以为 10 纳米、100 纳米、1 微米等。间距 d 越小,越有利于提高铁电存储器的存储密度,并且越有利于减小写电压、读电压,并且读/写功耗越小,因此,编程凸块 305 可以为各种微
10 米纳米尺寸结构。编程凸块 305 相对铁电薄单晶膜层 303 的高度,也即编程凸块 305 的厚度,可以大于或等于 2 纳米且小于或等于 1 微米,例如 50nm。

在又一实施例中,读写电极层 307 可以是在编程凸块 305 的两侧设置的边墙结构,第一电极 3071 和第二电极 3073 作为分离的两个边
15 墙设置在编程凸块 305 的两相对的侧沿。

具体地,第一电极 3071 和第二电极 3073 其通过一种低电阻率的导电材料制成,例如,其可以选自于 Pt、 SrRuO_3 、 LaNiO_3 、Al、Cu、Ru、Ir、 IrO_2 中的一种或多种的组合。第一电极 3071 和/或第二电极 3073 的厚度可以为 2-100nm,例如,30nm。读写电极层 307 的厚度可
20 以大于或等于编程凸块 305 的厚度。第一电极 3071 和/或第二电极 3073 可以但不限于通过溅射、蒸发、CVD、PLD 等薄膜淀积方法制备形成。

继续如图 1 所示,在本发明中,铁电薄膜层 303 和编程凸块 305 要求满足其铁电畴在面内有分量的条件,也即具有面内分量(铁电畴的自发极化在膜面上的方向的投影),铁电薄膜层 303 可以形成如
25 图 1 所示两个方向的电畴 3031 或 3033,编程凸块 305 中可以形成如图 1 所示两个方向的电畴 3051 或 3053,电畴 3031 和 3051 的极化方向分别与电畴 3033 和 3053 的极化方向完全相反,在偏置大于矫顽电压后,电畴会沿电场方向取向,因此,在偏置电场方向与原电畴方向
30 相反且电压大于矫顽电压时,电畴 3031 和 3051 或 3033 和 3053 会发生反转。在该实施例中,铁电薄膜层 303 和编程凸块 305 的电畴的极化方向基本不平行读写电极层 307 的法线(如图所示垂直于读写电极

层 307 的虚线) 方向, 具体地, 可以通过控制铁电薄膜层 303 生长的晶向来实现, 示例地, 可以在晶面为(001)的 SrTiO_3 基底 301 上外延生长 100 纳米厚的 BiFeO_3 铁电薄膜层 303, 其中 BiFeO_3 铁电薄膜层 303 的电畴的极化方向是沿<111>方向。

5 需要说明的是, 为示意方便, 图 5 中将铁电薄膜层 303 和编程凸块 305 的电畴分离地表示, 但是, 在实际中, 有可能它们并不是分离地, 相反地, 它们可能是连续的, 铁电薄膜层 303 和编程凸块 305 中的电畴构成单畴。例如, 铁电薄膜层 303 和编程凸块 305 的极化方向一致时, 例如, 电畴 3031 和电畴 3051 具有一致的极化方向 (或者电畴 3033 和电畴 3053 具有一致的极化方向), 它们可以连续地表示。

以下进一步说明图 5 所示实施例的铁电存储器 30 的存储原理和读写操作原理。

图 7 所示为图 1 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

15 如图 7(a) 所示, 在该实施例中, 在写“1”操作过程中, 假设铁电单晶薄膜层 305 中的电畴的极化方向统一为图 5 中所示的电畴 3031 的方向。在写“1”操作过程中, 在读写电极层 307 的第一电极 3071 和第二电极 3073 之间偏置写信号 V_{write1} , 也即在第二电极 3073 和第一电极 3071 构成的读写电极对上偏置写信号 V_{write1} , 写信号 V_{write1} 的方向为第二电极 3073 偏置负向、第一电极 3071 偏置正向, 从而它们形成大致如图 3(a) 所示方向的电场 E_4 。由于第一电极 3071 和第二电极 3073 是分布在编程凸块 305 的两侧, 根据电场 E_4 的分布特点, 在编程凸块 305 中电场强度相对在铁电单晶薄膜层 303 中电场强度更大, 对编程凸块 305 中的电畴产生影响相对更大, 表现在编程凸块 305 20 的电畴 3051 相对铁电单晶薄膜层 303 中的电畴 3031 更容易反转, 因此, 在电场 E_4 的作用下, 电畴 3051 均反转形成电畴 3053, 也即, 电场 E_4 在与编程凸块 305 的电畴 3051 的极化方向相反的方向上的电场分量大于使该电畴发生翻转的矫顽电压时, 该编程凸块 305 中的具有面内铁电极化分量的电畴发生反转, 即电畴 3051 发生反转形成电畴 30 3053。可以通过设置写信号 V_{write1} 的大小, 使编程凸块 305 的电畴 3051 反转而铁电薄膜层 303 的电畴 3031 基本不反转 (或者仅接近编程凸块 305 的很小一部分反转), 也即此时, 铁电薄膜层 303 的电畴 3031

基本不受电场 E_4 影响（或者电场 E_4 对其影响不足使其电畴 3031 生反转）。

因此，此时，编程凸块 305 中的电畴 3053 的极化方向将基本与铁电薄膜层 303 中的电畴 3031 的极化方向完全相反，电畴 3031 和电畴 3053（编程凸块 305 周边的不反转电畴）之间形成带电的畴壁或畴界，从而形成畴壁导电通道 3054。此时，第一电极 3071 和第二电极 3073 可以通过畴壁导电通道 3054 导电连接，畴壁导电通道 3054 的建立表示写“1”操作成功，也即存储了数据“1”。

需要说明的是，随着写信号 V_{write1} 的电压增大，可能会如 4 所示的铁电存储器 10 的写操作原理类似，铁电单晶薄膜层 303 中的越来越多的接近编程凸块 305 部分中的电畴 3031 受电场 E_4 影响被反转。从而畴壁导电通道 3054 不断往下凸，直至接近基底 301，这样，是有可能在接近基底 301 的地方导致畴壁导电通道 3054 断裂，从而第二电极 3073 和第一电极 3071 的导电通道关断。因此，一方面，可以设置写信号 V_{write1} 的电压大小以仅使编程凸块 305 中电畴 3051 或 3053 反转而不使铁电薄膜层 303 的电畴 3031 或 3033 的电畴反转；另一方面，可以设置铁电单晶薄膜层 303 的厚度大于编程凸块 305 的高度，使写“1”操作后形成的畴壁导电通道 3054 不能大致纵向贯通铁电薄膜层 303 的上表面和下表面。

需要说明的是，由于电畴 3053 是利用电场 E_4 在与电畴 3031 的极化方向相反的方向上的电场分量来实现翻转的，因此，在编程凸块的宽度（ d ）、矫顽电压 V_c 已知的情况下，可以计算出使电畴 3051 反转形成电畴 3053 的最小写电压 V_{write1} 。

如图 7（b）所示，在该实施例，读操作原理完全不同于传统的铁电存储器的读操作原理，其中，在读操作时，基底 301 不需要偏置信号，其可以悬空，读信号 V_{read} 是偏置在读写电极对之间，以下以偏置在第一电极 3071、第二电极 3073 为示例进行说明。

继续如图 7（b）所示，在读“1”操作过程中，第一电极 3071、第二电极 3073 之间偏置读信号 V_{read} ，第二电极 3073 偏置负向、第一电极 3071 偏置正向，从而在第二电极 3073 与第一电极 3071 之间形成如图所示方向的电场 E_5 （ E_5 小于矫顽场 E_c ），由于电场 E_5 不存在使电畴 3053 反转的电场分量，电畴 3053 完全保持不变，从而所形成

的畴壁导电通道 3054 未被关断,此时,第二电极 3073 与第一电极 3071 产生读电流 I_{read1} , 读电流 I_{read1} 相对较大, 其表示为 On 态 (即开态), 表示读出逻辑信息“1”。

需要说明的是, 读信号 V_{read} 的读电压可以小于写信号 V_{write1} 的写电压, 这样, 有利于避免在读操作时产生“过”写操作。

需要理解的是, 当读信号 V_{read} 撤去以后, 由于以上读操作过程中编程凸块 305 的电畴 3053 不发生变化, 因此, 读信号 V_{read} 撤去以后编程凸块 305 的电畴也不发生变化, 畴壁导电通道 3054 将稳定存在, 数据“1”一直能够得到保持, 因此, 该读操作过程为非破坏性读出。

图 8 所示为图 5 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。如图 8 (a) 所示, 在写“0”操作过程中, 在第二电极 3073 和第一电极 3071 构成读写电极对上偏置写信号 V_{write0} , 写信号 V_{write0} 与写信号 V_{write1} 的方向相反, 其中, 第二电极 3073 偏置正向、第一电极 3071 偏置负向, 从而它们形成大致如图 8 (a) 所示方向的电场 E_6 。写信号 V_{write0} 对编程凸块 305 的写操作原理与写信号 V_{write1} 对编程凸块 305 的写操作原理基本相同。电场 E_6 可以对编程凸块 305 所对应的电畴产生影响, 也即可以对如图 7 (a) 所示电畴 3053 产生影响, 电场 E_6 在与编程凸块 305 的电畴 3053 的极化方向相反的方向上的电场分量大于使该电畴发生翻转的矫顽电压时, 该电畴 3053 发生反转, 回复到原来的或初始的极化方向, 统一形成电畴 3051。此时, 编程凸块 305 的电畴 3051 与铁电单晶薄膜层 303 的电畴 3031 的极化方向相同, 二者之间不存在畴壁或畴界, 原来在第二电极 3073 与第一电极 3071 之间产生的畴壁导电通道 3054 也消失, 此时, 表示写“0”操作成功, 也即存储数据“0”。

需要说明的是, 写信号 V_{write0} 和 V_{write1} 的具体信号形式不是限制性的, 例如其可以为一定频率的电压脉冲信号等。

如图 8 (b) 所示, 在读“0”操作过程中, 第一电极 3071、第二电极 3073 之间偏置读信号 V_{read} , 形成如图所示方向的电场 E_5 , 由于电场 E_5 小于编程凸块 305 的矫顽场 E_c , 编程凸块 305 的电畴 3051 在读操作过程中不会发生反转, 从而不能形成如图 7 中所示的畴壁导电通道。由于畴壁导电通道 3054 消失, 此时, 第二电极 3073 与第一电极 3071 未产生读电流 ($I_{\text{read}}=0$) 或者读电流非常小, 读电流 I_{read} 为 Off

态（即关态），表示读出逻辑信息“0”。

需要理解的是，当读信号 V_{read} 撤去以后，由于以上读操作过程中编程凸块 305 的电畴 3051 不发生变化，因此，读信号 V_{read} 撤去以后编程凸块 305 的电畴也不发生变化，数据“0”一直能够得到保持，因此，
5 该读操作过程为非破坏性读出。

需要说明的是，尽管以上是以编程凸块 305 的电畴 3051 和铁电单晶薄膜层 303 的电畴 3031 所在极化方向存储逻辑信息“0”、编程凸块 305 的电畴 3053 和铁电单晶薄膜层 303 的电畴 3031 所在极化方向存储逻辑信息“1”为示例进行说明的，本领域技术人员将理解到，也可以
10 是以编程凸块 305 的电畴 3053 和铁电单晶薄膜层 303 的电畴 3033 所在极化方向存储逻辑信息“0”、编程凸块 305 的电畴 3051 和铁电单晶薄膜层 303 的电畴 3033 所在极化方向存储逻辑信息“1”，相应的写操作和读操作中的电压信号方向也可以进行适用性地变化，以实现类似如图 7 和图 8 中所示的读写操作过程。

以下基于图 5 所示实施例的铁电存储器 50，进行了相关测试。其中，铁电存储器 50 的铁电单晶薄膜层 303（包括编程凸块 305）具体
15 是 2 mol.% MgO 掺杂-X 向切割- LiNbO_3 铁电单晶薄膜层。

图 9 所示为图 5 所示实施例的铁电存储器的进行电压扫描式读写操作时的 I-V 特性曲线图。其中，实线表示编程凸块 305 的宽度 d 为
20 150nm 的样品的 I-V 特性曲线，虚线表示编程凸块 305 的宽度 d 为 50nm 的样品的 I-V 特性曲线。如图 9 所示，可以在第一电极 3071 和第二电极 3073 之间偏置电压进行扫描，例如，首先从 0V 逐渐增加至 +12V、再返回至 0V、再从 0V 扫描增加至 -12V。可以看到，在 0V 逐渐增加至 +12V 的过程中，电流会突然增大，表示写“1”操作成功，畴壁导电
25 通道建立，随后能够读出的最大电流可以达到微安数量级，因此，读电流大大增加。

图 10 所示为图 5 所示实施例的铁电存储器的畴壁导电通道的建立和消失的压电成像示意图。其中，编程凸块 305 的宽度为 150nm，“左电极”和“右电极”即组成读写电极对，偏置不同方向的写电压时（例
30 如，+7V、-7V），在 $\pm 7\text{V}$ 下压电成像，从中，可明显看出畴壁的开关状态，即写入数据“1”时，畴壁导电通道明显建立，写入数据“0”时畴壁导电通道明显消失。

图 11 所示为图 5 所示实施例的铁电存储器的数据保持特性曲线示意图。在该测试样品中，编程凸块 305 的宽度为 150nm、第一电极 3071 和第二电极 3073 为宽 100nm 的金属 Pt 电极，在读信号 $V_{\text{read}}=4\text{V}$ 作用下，读出的开关电流随时间变化并形成如图 11 所示的曲线。从图 11 至少可以看到，一方面，开态的读电流可以达到 10^{-7}A 至 10^{-6}A ，读电流大；另一方面，On 态电流和 Off 态电流之比（即开关比）能够大于 10^6 ，数据窗口大；还一方面，读出电流随时间稳定，在 10^6 秒以后数据还能得到很好保持，即数据保持性非常好。

图 12 所示为图 5 所示实施例的铁电存储器的疲劳特性曲线示意图。在该测试样品中，编程凸块 305 的宽度为 150nm、第一电极 3071 和第二电极 3073 为宽 100nm 的金属 Pt 电极，在 $+8\text{V}/-10\text{V}$ 为一个写周期（其中包括写“0”和写“1”）、周期频率为 1MHz 的写电压作用下，每次写“0”和写“1”后在 4V 电压下读出相应的开关电流，图 12 中示出了每个写周期的开关电流随写周期数的变化。从图 12 至少可以看到，一方面，开态的读电流可以达到 10^{-7}A ，读电流大并且随着写操作的不断进行，开态的读电流不会减小；另一方面，On 态电流和 Off 态电流之比（即开关比）能够大于 10^6 ，数据窗口大；还一方面，读写周期大于 10^{10} 。

因此，可以看到，图 5 所示实施例的铁电存储器 30 中，至少由于铁电薄膜层 303 和编程凸块 305 都是使用铁电单晶材料，编程操作是发生在同一单晶或类单晶结构中，因此，读电流大（可以达到 μA 数量级）、数据可读性好，并且，数据保持特性、疲劳特性等可靠性方面非常好，而且，开关比大。铁电存储器 30 由于还采用编程凸块 305，能使施加在其两侧的第一电极 3071 和第二电极 3072 的电场能够更好且更有效地对编程凸块 305 中的电畴产生作用，编程操作时，很容易通过控制写电压（或读电压）的大小来使编程作用（即电畴的反转）基本发生在编程凸块 305 中。编程凸块 305 的存在能够使电畴反转有效电场增大，写电压降低，退极化效应减小。从而，在同样电压大小作用下可以实现更有效地编程操作，建立后的畴壁导电通道也更加稳定，这样，进一步减小写“0”或写“1”的写电压、提高数据存储的可靠性。

图 13 所示为制备如图 5 所示实施例的铁电存储器的方法流程示

意图。结合图 5 和图 13 所示, 首先, 步骤 S810, 提供如图 1 所示的基底 310, 基底 310 的材料选择主要由铁电薄膜层 303 共同决定, 也可与铁电材料相同, 即为铁电陶瓷块体或单晶。在该实施例中, 基底 301 可以是 Si 衬底, 其易于与半导体 CMOS 工艺兼容。

5 进一步, 步骤 S820, 形成铁电薄膜层 303。在该实施例中, 铁电薄膜层 303 可以但不限于选自于以下材料: 单晶的铌酸锂型铁电体(例如, 单晶钽酸锂 LiTaO_3)、单晶锆钛酸铅盐 $(\text{Pb}, \text{Zr})\text{TiO}_3$ 、掺 La 的铁酸铋盐 $(\text{Bi}, \text{La})\text{FeO}_3$ 、或铁酸铋 BiFeO_3 , 或者单晶的 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $(\text{La}, \text{Bi})_4\text{Ti}_3\text{O}_{12}$ 、或 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 。铁电薄膜层 303 可以通过离子键合技术、溅射、CVD、PLD 等薄膜淀积方法制备形成。

在一实施例中, 在单晶硅的基底 301 上键合形成铌酸锂 LiNbO_3 铁电单晶薄膜层。

具体地, 首先, 采用柴式拉晶法 (Czochralski method, 简称 CZ 法), 使用高纯度的 (例如达到 99.99%) 的 Li_2CO_3 粉末和 Nb_2O_5 粉末在约 1250 摄氏度熔化, 然后生长形成同形的 LiNbO_3 , 其中具有 Li_2O mol. 48.5%; 通过双炉缸 CZ 法并使用自动粉末送料系统, 具有 49.6 mol.% Li_2O 的 LiNbO_3 单晶体生成, 这样, LiNbO_3 单晶体中 Li 与 Nb 的化学计量比接近或等于 1:1。在该过程中, 为增加最后制备形成的铁电单晶薄膜层的畴壁导电通道的电流大小, LiNbO_3 单晶体中掺杂 2 mol.% 的 MgO 。随后, 使用离子注入和硅片键合技术, 将 LiNbO_3 单晶体的一表层剥离切割以形成 LiNbO_3 铁电单晶薄膜层。例如, 首先, 在表面使用 H^+ 或 He^+ 离子注入, 通过控制离子注入能量控制离子进入 LiNbO_3 单晶体的深度; 第二, 清洗离子注入后的 LiNbO_3 单晶体并将离子注入面化学键合到作为基底 301 的单晶硅衬底上, 该单晶硅的基底 301 上可以沉积一层 SiO_2 层以提高其与 LiNbO_3 单晶体粘附性; 将粘附在基底 301 上的一层 LiNbO_3 铁电单晶薄膜层从 LiNbO_3 单晶体分离。这样, 铁电薄膜层 303 (即铁电单晶薄膜层) 制备形成, 铁电薄膜层 303 具体为 MgO 掺杂的单晶铌酸锂 LiNbO_3 。

以上 LiNbO_3 铁电单晶薄膜层中使用 MgO 掺杂能提高基于畴壁导电通道进行导电时的电流。在其他实施例中, 也可以采用 FeO 或 Ta_2O_5 对 LiNbO_3 铁电单晶薄膜层或其他铁电单晶薄膜层进行掺杂, 当然, 也可以采用 MgO 、 FeO 与 Ta_2O_5 的任意组合来对铁电单晶薄膜层 105

进行掺杂。其中掺杂材料的摩尔掺杂百分比为 0.1%至 10%。

需要说明的是，以上实施例对 LiNbO_3 单晶体进行剥离切割的过程，是基于 X 向切割形成 LiNbO_3 铁电单晶薄膜层，因此，最终具体制备得到铁电单晶薄膜层 303 为 2 mol.% MgO 掺杂-X 向切割- LiNbO_3 铁电单晶薄膜层。在其他实施例中，也可以基于 XYZ 或 XZ(YZ)向切割形成 LiNbO_3 铁电单晶薄膜层。

进一步，步骤 S830，在铁电薄膜层 303 的面内刻蚀出编程凸块 305。在该实施例中，编程凸块 305 可以通过半导体光刻、电子束直写或纳米压印等技术将图形转移到铁电薄膜层 303 上，然后通过干法刻蚀（反应离子刻蚀（RIE）或电感耦合等离子体刻蚀（ICP））或湿法刻蚀形成编程凸块 303。需要说明的是，该编程凸块 303 是从单晶的铁电薄膜层 303 上制备形成，因此，铁电薄膜层 303 与编程凸块 303 均是在同一单晶结构中。编程凸块 305 的高度优选地小于刻蚀后的铁电薄膜层 303 的厚度，例如，编程凸块 305 的高度可以为 2-500nm。

进一步，步骤 S840，在铁电薄膜层 303 和编程凸块 305 上形成面内读写电极对。在该实施例中，读写电极对主要由第一电极 3071 和第二电极 3073 构成，第一电极 3071 和第二电极 3073 之间被编程凸块 305 分开；读写电极对可以选自于 Pt、 SrRuO_3 、 LaNiO_3 、Al、Cu、Ru、Ir、 IrO_2 中的一种或多种的组合；第一电极 3071 和第二电极 3073 的厚度大于或等于编程凸块 305 的高度，其例如可以为 2-100nm（例如，30nm）。第一电极 3071 和第二电极 3073 所在的读写电极层 307 可以但不限于通过溅射、CVD 或 PLD 等薄膜淀积方法制备形成，第一电极 3071 和第二电极 3073 进一步可以但不限于通过电子束加工、纳米压印或其他光刻方法获得。

这样，基本形成如图 5 所示实施例的铁电存储器 30。

图 14 所示为按照本发明还一实施例的非破坏性读出铁电存储器的截面结构示意图。在该实施例中，铁电存储器 40 相比于图 5 所示实施例的铁电存储 30，其还包括在编程凸块 305 上设置的第三电极 4075，从而，第一电极 3071、第二电极 3073 和第三电极 4075 共同构成了铁电存储器 40 的读写电极层 407。第三电极 4075 具有读电极的功能，其用于在读操作的过程中施加电信号。在一实施例中，第三电极 4075 与第一电极 3071、第二电极 3073 采用同样的金属材料并同步

地构图刻蚀形成。

铁电存储器 40 中的其他部件与图 5 所示实施例的铁电存储 30 的其他部件基本相同，在此不再一一赘述。

图 15 所示为图 14 所示实施例的铁电存储器的写“1”和读“1”操作过程以及操作原理示意图。

如图 15 (a) 所示，在该实施例中，其写“1”操作过程与图 7 (a) 所示的写操作过程基本相同，具体在该实施例中，第三电极 4075 可以施加一个合适的偏压，例如接地，从而有效地降低写电压，也有利于增大读出畴壁电流；当然第三电极 4075 也可以悬空。第一电极 3071 和第二电极 3073 之间偏置写信号 V_{write1} ，因此，铁电存储器 40 的写“1”操作原理与铁电存储器 30 的写“1”操作原理基本相同，在此不再赘述。在写“1”操作后，如图 15 (a) 所示，编程凸块 305 中电畴 3051 和 3053 在电场 E_4 的影响下统一为电畴 3053，也即所有电畴 3051 反转形成电畴 3053，编程凸块 305 中的电畴的极化方向是相同的，并且与铁电薄膜层 303 中统一的电畴 3031 的极化方向完全相反，因此，建立畴壁导电通道 3054，其能够电连接第一电极 3071 和第二电极 3073。

如图 15 (b) 所示，在读“1”操作过程中，在第一电极 3071 和第二电极 3073 中任意一个与第三电极 4075 之间偏置读信号 V_{read} 。以下以第一电极 3071 和第三电极 4075 之间偏置读信号 V_{read} 为例进行说明。

如图 15 (b) 所示，在读“1”操作过程中，第一电极 3071 和第三电极 4075 之间偏置读信号 V_{read} ，第三电极 4075 偏置负向、第一电极 3071 偏置正向，从而在第一电极 3071 与第三电极 4075 之间形成如图所示方向的电场 E_7 (E_7 大于矫顽场 E_c)，由于电场 E_7 不存在使电畴 3053 反转的电场分量，第一电极 3071 与第三电极 4075 之间的间隙下方的对应的部分编程凸块 305 中，电畴 3053 不会发生反转，这样，在编程凸块 305 内不会产生类似写“1”操作时形成的畴壁导电通道，即第一电极 3071 与第三电极 4075 之间未形建立畴壁导电通道，此时，第一电极 3071 与第三电极 4075 之间基本未产生读出电流，读电流 $I_{\text{read}}=0$ ，其对应表示编程凸块 305 与铁电薄膜层 303 之间的畴壁导电通道 3054 为 On 态（即开态），读出逻辑信息“1”。

在读信号 V_{read} 撤去以后，由于以上读操作过程中编程凸块 305 中

的电畴基本没有发生变化，因此，读信号 V_{read} 撤去以后编程凸块 305 中的电畴也不发生变化，存储的数据“1”并不会变化，因此，不会产生破坏性读取。

需要理解的是，在第二电极 3073 和第三电极 4075 之间偏置如图 15 (b) 的虚线示意的读信号 V_{read} 时，同样地可以读出逻辑信息“1”。

需要说明的是，不同于图 7 (b) 所示的读信号 V_{read} 的读电压必须小于写信号 V_{write1} 的写电压，图 15 (b) 所示的读出电压完全不受写电压大小限制并且基本不会对畴壁导电通道 3054 产生影响，因此，读操作过程中不会产生误写操作。

图 16 所示为图 14 所示实施例的铁电存储器的写“0”和读“0”操作过程以及操作原理示意图。

如图 16 (a) 所示，在该实施例中，其写“0”操作过程与图 8 (a) 所示的写操作过程基本相同，在该实施例中，第三电极 4075 可以悬空，或者也可以施加一个合适的偏压，例如接地，从而有效地降低写电压；第一电极 3071 和第二电极 3073 之间偏置写信号 V_{write0} ，因此，铁电存储器 40 的写“0”操作原理与铁电存储器 30 的写“0”操作原理基本相同，在此不再赘述。

在写“0”操作后，如图 16 (a) 所示，编程凸块 305 中电畴 3051 和 3053 在电场 E_4 的影响下统一为电畴 3051，也即所有电畴 3053 反转形成电畴 3051，编程凸块 305 中的电畴的极化方向是相同的，并且与铁电薄膜层 303 中统一的电畴 3031 的极化方向基本相同，因此，之前建立畴壁导电通道 3054 消失。

需要说明的是，基于编程凸块 305 在写信号 V_{write0} 作用下的电场强度分布可知， V_{write0} 的写电压越大，使电畴 3053 回复反转的深度越深。因此，可以通过控制写信号 V_{write0} 的电压大小，使电畴 3053 全部恢复反转为电畴 3031；示例地，如图 16 (a) 所示，在具有一定电压大小的写信号 V_{write0} 作用下，对应编程凸块的电畴 3053 (如图 15 (a) 所示) 被完全被回转形成电畴 3051，畴壁导电通道 3054 完全消失。

如图 16 (b) 所示，在读“0”操作过程中，在第一电极 3071 和第二电极 3073 中任意一个与第三电极 4075 之间偏置读信号 V_{read} 。以下以第一电极 3071 和第三电极 4075 之间偏置读信号 V_{read} 为例进行说明。

如图 16 (b) 所示, 在读“0”操作过程中, 第一电极 3071 和第三电极 4075 之间偏置读信号 V_{read} , 第三电极 4075 偏置负向、第一电极 3071 偏置正向, 从而在第一电极 3071 与第三电极 4075 之间形成如图所示方向的电场 E_7 (E_7 大于矫顽场 E_c), 由于电场 E_7 存在使电畴 3053 反转的电场分量, 电场 E_7 在与电畴 3051 的极化方向相反的方向上的电场分量大于使该电畴发生翻转的矫顽电压时, 第一电极 3071 与第三电极 4075 之间的间隙下方的对应的部分编程凸块 305 (即编程凸块 305 局部) 中, 电畴 3051 局部会发生反转形成电畴 3053b, 电畴 3051 中未反转的对应为 3051a, 这样, 电畴 3053b 与电畴 3051b 极化方向相反, 二者之间形成畴壁或畴界, 从而, 在编程凸块 305 内会产生类似写“1”操作时形成的畴壁导电通道, 即第一电极 3071 与第三电极 4075 之间建立畴壁导电通道 3057。此时, 第一电极 3071 与第三电极 4075 之间可以通过畴壁导电通道 3057 导通连接, 从而产生较大的读电流 I_{read} , 其对应表示编程凸块 305 与铁电薄膜层 303 之间的畴壁导电通道 3054 为 Off 态 (即关态), 读出逻辑信息“0”。

需要理解的是, 在第二电极 3073 和第三电极 4075 之间偏置如图 16 (b) 的虚线示意的读信号 V_{read} 时, 同样地可以读出逻辑信息“0”。

进一步需要说明的是, 在读出电流信号 I_{read} 后, 电极 3071 和第三电极 4075 之间偏置读信号 V_{read} 撤去, 电场 E_7 消失, 此时, 在去极化场的作用下, 电畴 3053b 会受电畴 3051a 影响而反转为大致原来的极化方向, 也即电畴 3053b 瞬间消失, 基本恢复到读操作之前的状态的电畴 3051, 畴壁导电通道 3057 也基本消失, 但是不会对畴壁导电通道 3054 产生影响。因此, 铁电存储器 40 在读操作之前所存储的逻辑信息“0”在读操作后并没有发生变化, 实现了非破坏性读取。

同时, 还需要理解的是, 在其他实施例中, 即使可能存在电场 E_7 消失而电畴 3053b 并没有反转回读操作前的极化方向, 也即畴壁导电通道 3057 在读信号撤去后始终存在, 由于读信号 V_{read} 的方向是相对固定的, 电畴 3053b 不会影响铁电存储器 40 存储的逻辑信息, 并且畴壁导电通道 3057 的存在也不会影响其后读出的逻辑信息。并且, 可以理解到, 其该读操作过程后进行写操作时, 电畴 3053b 肯定会被重新极化, 畴壁导电通道 3057 也会被擦除。

继续如图 16 (b) 所示, 在该实施例中, 具有电畴 3053b 的编程

凸块部分相对具有电畴 3051a 的编程凸块部分的体积越小越好，也即在读过程中发生局部反转的电畴（例如电畴 3053b）的编程凸块部分的体积占比越小越好，通过设计编程凸块 305 的高度、面积参数、读电压和/或第一电极 3071 与第三电极 3075 之间的间隙的间距 d，可以
5 优化该铁电存储器 40 的读操作性能。可选地，第一电极 3071 与第三电极 3075 之间的间隙的间距 d 小于编程凸块 305 的高度。

以上图 15 和图 16 中使用的读信号 V_{read} 的方向可以发生变化，同样也可以区别地读出其中存储的数据状态“1”和“0”。并且，写信号 V_{write1} 、 V_{write0} 和 V_{read} 具体信号形式不是限制性的，例如，其可以为一定频率的电压脉冲信号等。
10

在以上描述中，使用方向性术语（例如“上”、“下”等）以及类似术语描述的各种实施方式的部件表示附图中示出的方向或者能被本领域技术人员理解的方向。这些方向性术语用于相对的描述和澄清，而不是要将任何实施例的定向限定到具体的方向或定向。

以上例子主要说明了本发明的铁电存储器及其操作方法和制备方法，尤其说明了读操作方法及原理。尽管只对其中一些本发明的实施方式进行了描述，但是本领域普通技术人员应当了解，本发明可以在不偏离其主旨与范围内以许多其他的形式实施，例如，第一电极 3071 和第二电极 3073 的形状变化、编程凸块 305 的 3D 形状变化等。
15 因此，所展示的例子与实施方式被视为示意性的而非限制性的，在不脱离如所附各权利要求所定义的本发明精神及范围的情况下，本发明可能涵盖各种的修改与替换。
20

权 利 要 求

1. 一种非破坏性读出铁电存储器，包括铁电薄膜层和设置在所述
5 铁电薄膜层之上的第一电极层，其中，所述第一电极层包括分离设置
的第一电极和第二电极，所述铁电薄膜层中的电畴的极化方向基本不
平行所述铁电薄膜层的法线方向；在所述第一电极和第二电极之间施
加电信号时使能所述铁电薄膜层中的局部电畴反转，从而能够建立连
接所述第一电极和第二电极的第一畴壁导电通道；
10 其中，所述铁电薄膜层为铁电单晶薄膜层。
2. 如权利要求 1 所述的非破坏性读出铁电存储器，其中，所述铁
电单晶薄膜层为单晶的铌酸锂型铁电体，或者为单晶的锆钛酸铅盐
(Pb,Zr)TiO₃、掺 La 的铁酸铋盐(Bi,La) FeO₃、铁酸铋 BiFeO₃、Bi₄Ti₃O₁₂、
(La,Bi)₄Ti₃O₁₂、或 SrBi₂Ta₂O₉。
- 15 3. 如权利要求 2 所述的非破坏性读出铁电存储器，其中，所述铌
酸锂型铁电体为铌酸锂 LiNbO₃、或钽酸锂 LiTaO₃。
4. 如权利要求 1 或 2 所述的非破坏性读出铁电存储器，其中，所
述铁电单晶薄膜层为掺杂的铁电单晶薄膜层，其中掺杂材料为 MgO、
FeO 或 Ta₂O₅，或者 MgO、FeO 与 Ta₂O₅ 的任意组合。
- 20 5. 如权利要求 4 所述的非破坏性读出铁电存储器，其中，所述掺
杂材料的摩尔掺杂百分比为 0.1%至 10%。
6. 如权利要求 4 所述的非破坏性读出铁电存储器，其中，所述铁
电单晶薄膜层为 0.1%至 10%摩尔掺杂 MgO 的单晶铌酸锂 LiNbO₃。
7. 如权利要求 6 所述的非破坏性读出铁电存储器，其中，所述单
25 晶铌酸锂 LiNbO₃ 中 Li 与 Nb 的化学计量比接近或等于 1:1。
8. 如权利要求 1 所述的非破坏性读出铁电存储器，其中，铁电单
晶薄膜层通过对铁电单晶体进行 X 向切割或 XYZ 向切割或 XZ(YZ)
向切割形成。
9. 如权利要求 8 所述的非破坏性读出铁电存储器，其中，所述铁
30 电单晶薄膜层键合于硅基底之上。
10. 如权利要求 1 所述的非破坏性读出铁电存储器，其中，所述
铁电单晶薄膜层中设置相对外凸的编程凸块，所述第一电极和第二电

极设置在所述编程凸块的两侧并至少被所述编程凸块分隔开；

其中，在所述第一电极和第二电极之间施加第一方向的写信号时使能至少部分所述编程凸块中的电畴反转，从而建立所述第一畴壁导电通道。

5 11. 如权利要求 10 所述的非破坏性读出铁电存储器，其中，在所述第一电极和第二电极之间施加与所述第一方向相反的第二方向的写信号时使能所述编程凸块中的反转的电畴反转回到初始极化方向，从而使所述第一畴壁导电通道消失。

10 12. 如权利要求 11 所述的非破坏性读出铁电存储器，其中，在所述第一电极和第二电极之间施加读信号以判断所述第一畴壁导电通道是否建立，在所述第一畴壁导电通道建立时表示存储第一逻辑状态，在所述第一畴壁导电通道消失时表示存储第二逻辑状态。

13. 如权利要求 12 所述的非破坏性读出铁电存储器，其中，所述读信号的电压小于所述铁电单晶薄膜层的矫顽电压。

15 14. 如权利要求 1 所述的非破坏性读出铁电存储器，其中，设置所述铁电单晶薄膜层的厚度大于所述编程凸块的高度。

15. 如权利要求 1 所述的非破坏性读出铁电存储器，其中，所述编程凸块的宽度对应为所述第一电极和第二电极之间的间隙的间距，其大于或等于 2 纳米且小于或等于 10 微米。

20 16. 如权利要求 14 所述的非破坏性读出铁电存储器，其中，所述编程凸块的高度大于或等于 2 纳米且小于或等于 1 微米。

17. 如权利要求 14 所述的非破坏性读出铁电存储器，其中，所述第一电极层的厚度大于或等于所述编程凸块的高度。

25 18. 如权利要求 10 所述的非破坏性读出铁电存储器，其中，所述第一电极层还包括设置在所述编程凸块之上的第三电极，所述第三电极相对所述第一电极和第二电极分离地设置，从而在所述第一电极与所述第三电极之间形成第一间隙，所述第二电极与所述第三电极之间形成第二间隙。

30 19. 如权利要求 18 所述的非破坏性读出铁电存储器，其中，在所述第一电极/第二电极与第三电极之间施加读信号时使能对应所述第一间隙/第二间隙的部分所述编程凸块的电畴局部被反转，从而能够建立连接所述第一电极/第二电极与第三电极的第二畴壁导电通道。

20. 如权利要求 19 所述的非破坏性读出铁电存储器, 其中, 在所述第二畴壁导电通道建立时对应读出的电流状态表示读出第一逻辑状态, 在所述第二畴壁导电通道未建立时对应读出的电流状态表示读出第二逻辑状态。

5 21. 如权利要求 19 所述的非破坏性读出铁电存储器, 其中, 在所述读信号取消时, 所述编程凸块的局部被反转的电畴被反转回到原来的极化方向, 从而所述第二畴壁导电通道消失。

22. 如权利要求 19 所述的非破坏性读出铁电存储器, 其中, 所述第一间隙/第二间隙小于所述编程凸块的高度。

10 23. 一种如权利要求 1 所述的非破坏性读出铁电存储器的制备方法, 其中, 包括步骤:

提供基底;

形成铁电单晶薄膜层; 以及

15 在所述铁电单晶薄膜层上形成包括分离设置的第一电极和第二电极的第一电极层。

24. 如权利要求 23 所述的制备方法, 其中, 所述铁电单晶薄膜层为单晶的铌酸锂型铁电体, 或者为单晶的锆钛酸铅盐 $(\text{Pb}, \text{Zr})\text{TiO}_3$ 、掺 La 的铁酸铋盐 $(\text{Bi}, \text{La})\text{FeO}_3$ 、铁酸铋 BiFeO_3 、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $(\text{La}, \text{Bi})_4\text{Ti}_3\text{O}_{12}$ 、或 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 。

20 25. 如权利要求 24 所述的制备方法, 其中, 所述铌酸锂型铁电体为铌酸锂 LiNbO_3 、或钽酸锂 LiTaO_3 。

26. 如权利要求 23 或 24 所述的制备方法, 其中, 所述铁电单晶薄膜层为掺杂的铁电单晶薄膜层, 其中掺杂材料为 MgO 、 FeO 或 Ta_2O_5 , 或者 MgO 、 FeO 与 Ta_2O_5 的任意组合。

25 27. 如权利要求 26 所述的制备方法, 其中, 所述掺杂材料的摩尔掺杂百分比为 0.1% 至 10%。

28. 如权利要求 26 所述的制备方法, 其中, 所述铁电单晶薄膜层为 0.1% 至 10% 摩尔掺杂 MgO 的单晶铌酸锂 LiNbO_3 。

30 29. 如权利要求 28 所述的制备方法, 其中, 所述单晶铌酸锂 LiNbO_3 中 Li 与 Nb 的化学计量比接近或等于 1: 1。

30. 如权利要求 23 所述的制备方法, 其中, 形成铁电单晶薄膜层的步骤包括:

形成铁电单晶体；

对所述铁电单晶体进行X向切割或XYZ向切割或XZ(YZ)向切割形成铁电单晶薄膜；以及

将所述铁电单晶薄膜置于所述基底上形成所述铁电单晶薄膜层。

5 31. 如权利要求23所述的制备方法，其特征在于，形成所述铁电单晶薄膜层包括：

对铁电单晶薄膜层构图刻蚀形成编程凸块，其中所述第一电极和第二电极设置在所述编程凸块的两侧并至少被所述编程凸块分隔开。

10 32. 如权利要求31所述的制备方法，其中，在形成第一电极层的步骤中，对用于形成第一电极层的金属层构图刻蚀形成所述第一电极和第二电极。

15 33. 如权利要求31所述的制备方法，其中，如权利要求30所述的制备方法，其特征在于，在形成第一电极层的步骤中，对用于形成第一电极层的金属层构图刻蚀形成第一电极、第二电极和第三电极，其中所述第三电极设置在所述编程凸块之上。

34. 一种如权利要求10所述的非破坏性读出铁电存储器的操作方法，其中，

20 在写数据“1”时，在所述第一电极和第二电极之间施加第一方向的写信号，使能至少部分所述编程凸块中的电畴反转，从而建立所述第一畴壁导电通道；

在写数据“0”时，在所述第一电极和第二电极之间施加与所述第一方向相反的第二方向的写信号，使能所述编程凸块中已反转的电畴反转回到初始极化方向，从而使所述第一畴壁导电通道消失。

35. 如权利要求34所述的操作方法，其中，

25 在读数据“1”或“0”时，在所述第一电极和第二电极之间施加读信号以判断所述第一畴壁导电通道是否建立，在所述第一畴壁导电通道建立时读出的电流大小表示读出数据“1”，在所述第一畴壁导电通道消失时读出的电流大小表示读出数据“0”。

30 36. 如权利要求34所述的操作方法，其中，所述第一电极层还包括设置在所述编程凸块之上的第三电极，所述第三电极相对所述第一电极和第二电极分离地设置，从而在所述第一电极与所述第三电极之间形成第一间隙，所述第二电极与所述第三电极之间形成第二间隙；

在读数据“1”或“0”时，在所述第一电极/第二电极与第三电极之间施加读信号以判断所述第二畴壁导电通道是否建立，在所述第二畴壁导电通道建立时读出的电流大小表示读出数据“0”，在所述第一畴壁导电通道消失时读出的电流大小表示读出数据“1”。

- 5 37. 如权利要求 36 所述的操作方法，其中，在写数据“1”或“0”时，所述第三电极接地或者偏置电压以降低所述写信号的电压大小。

1/8

10

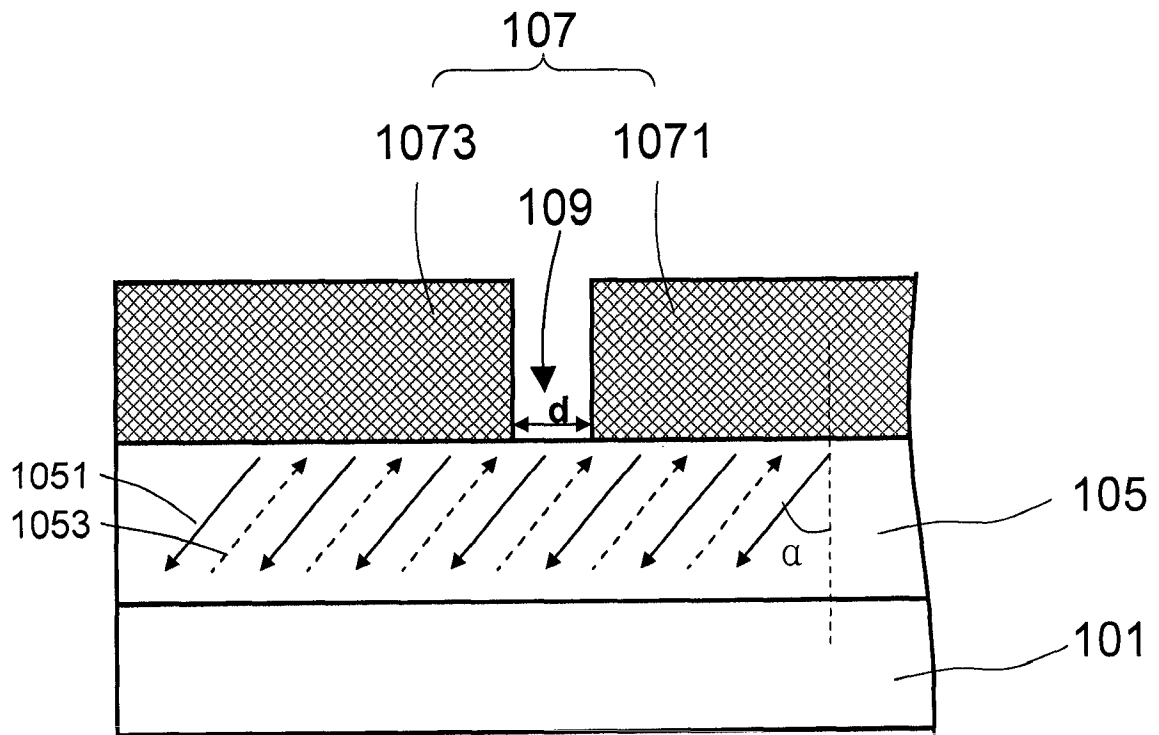


图 1

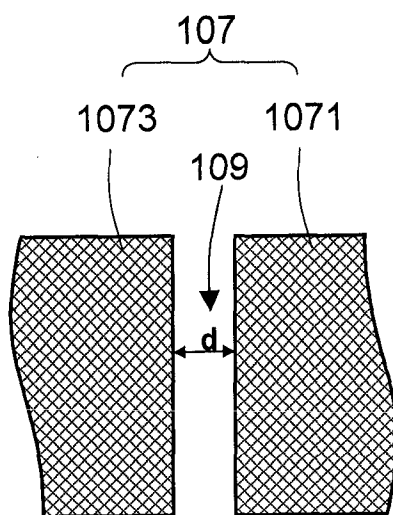


图 2

2/8

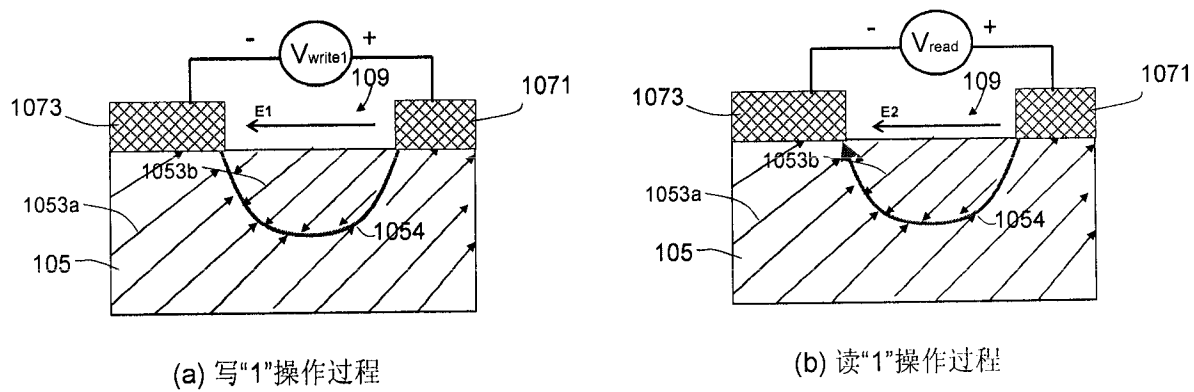


图 3

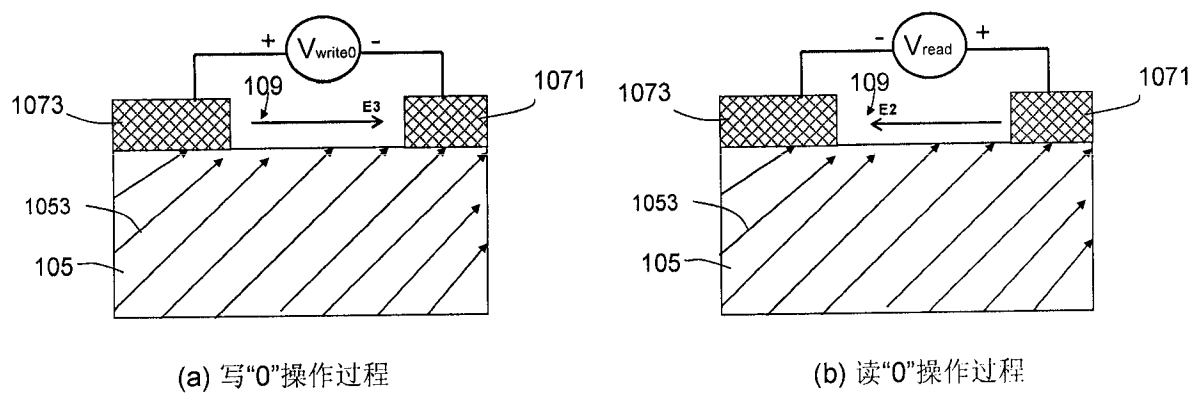


图 4

3/8

30

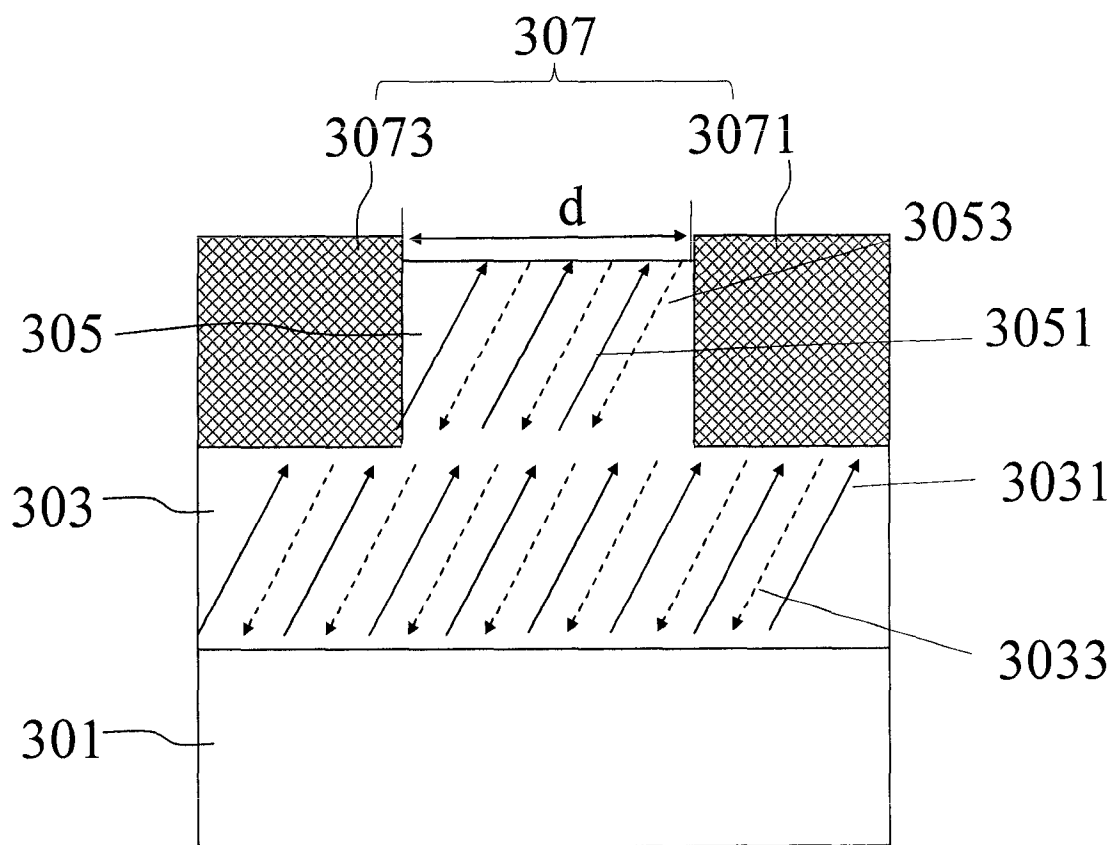


图 5

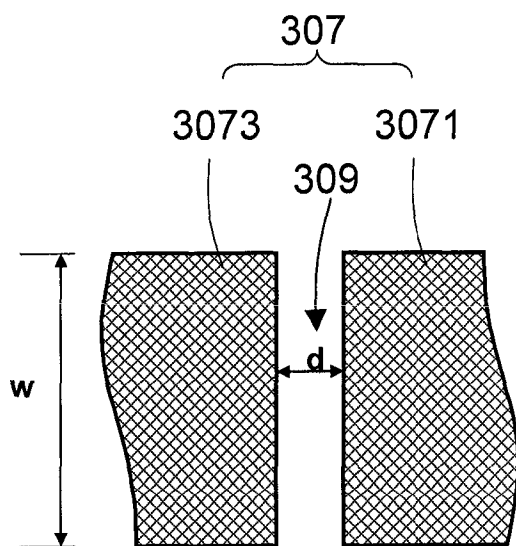


图 6

4/8

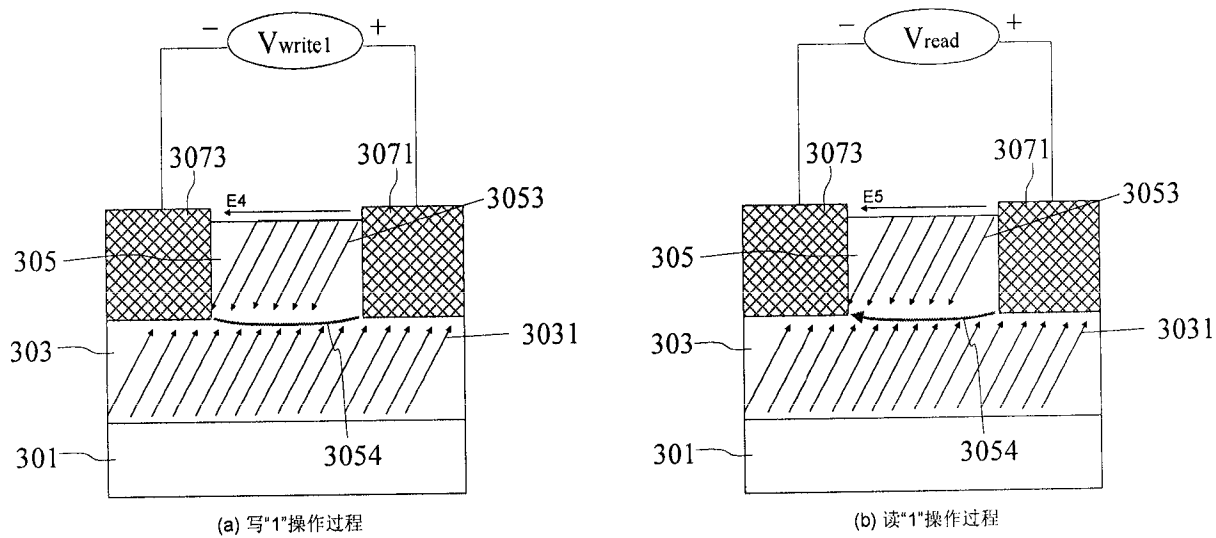


图 7

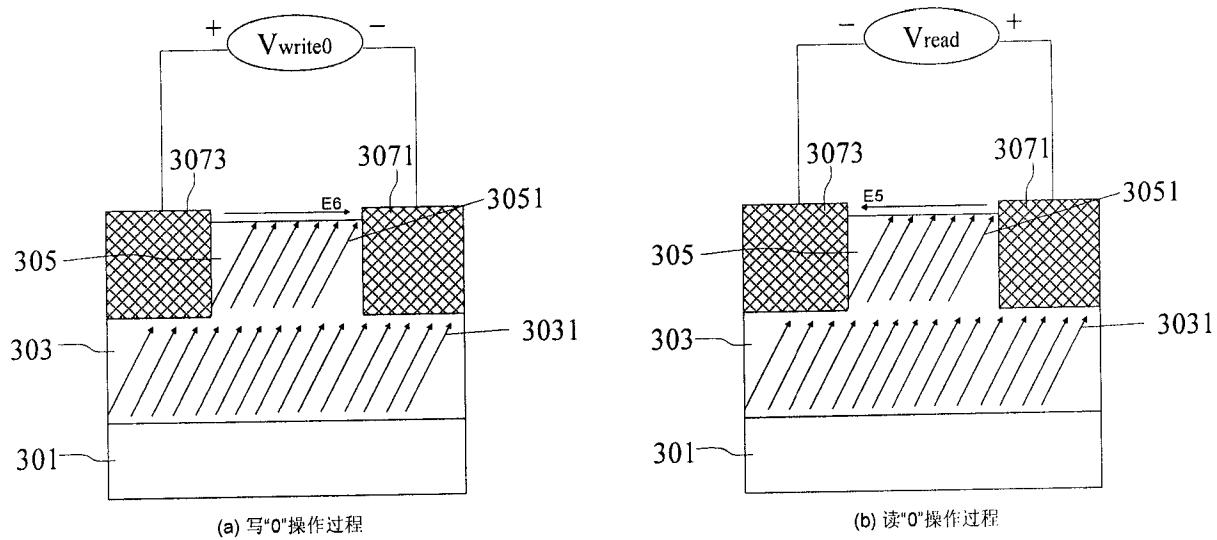


图 8

5/8

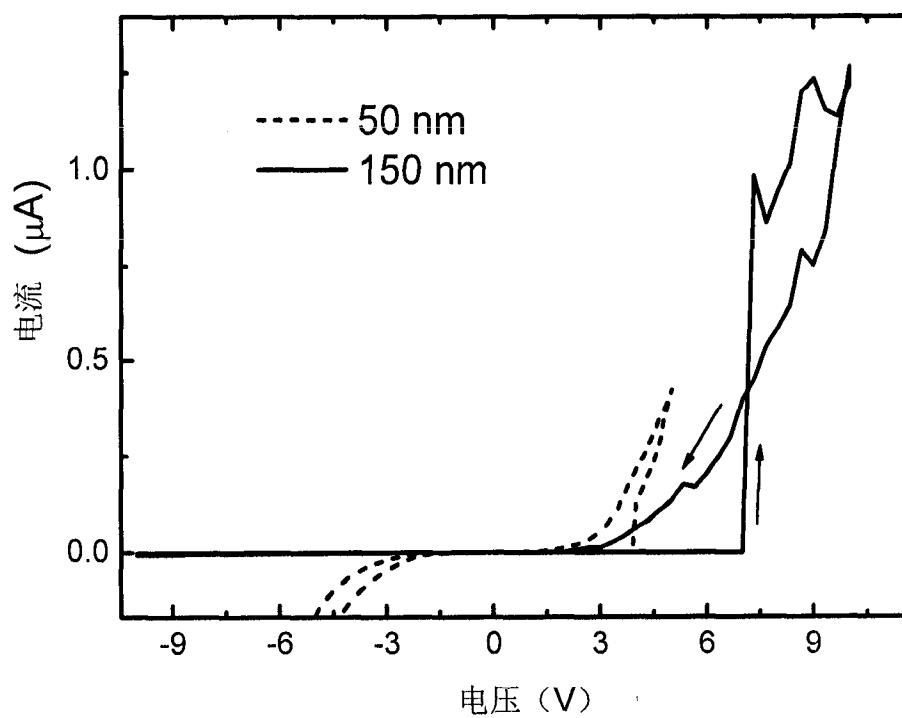


图 9

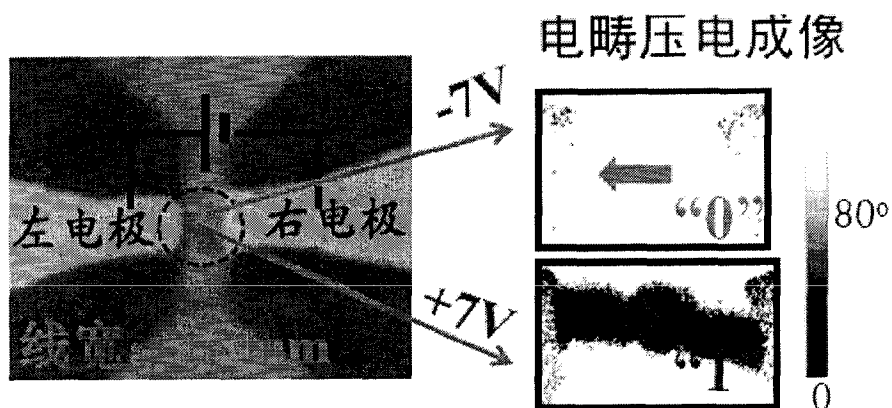


图 10

6/8

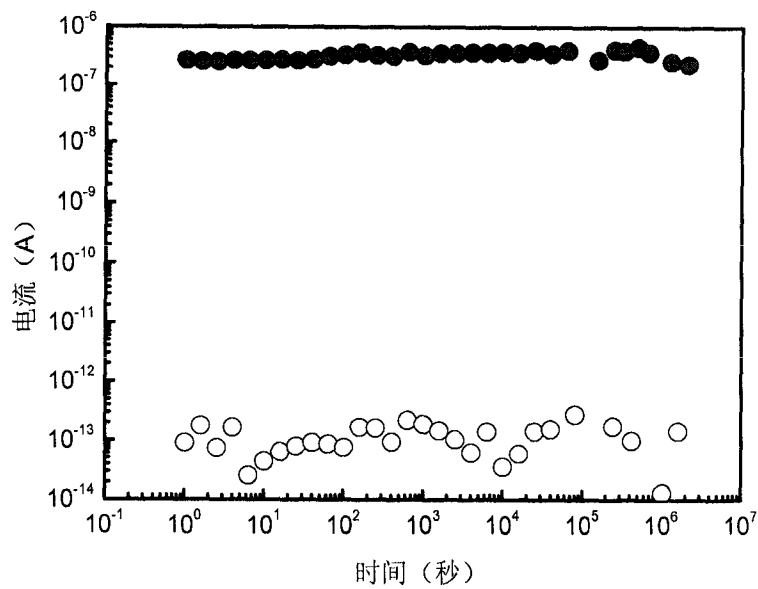


图 11

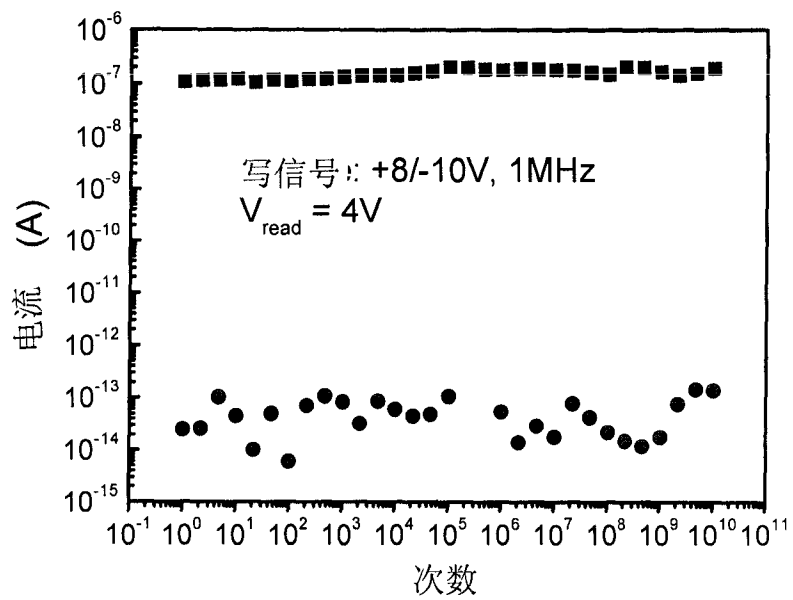


图 12

7/8

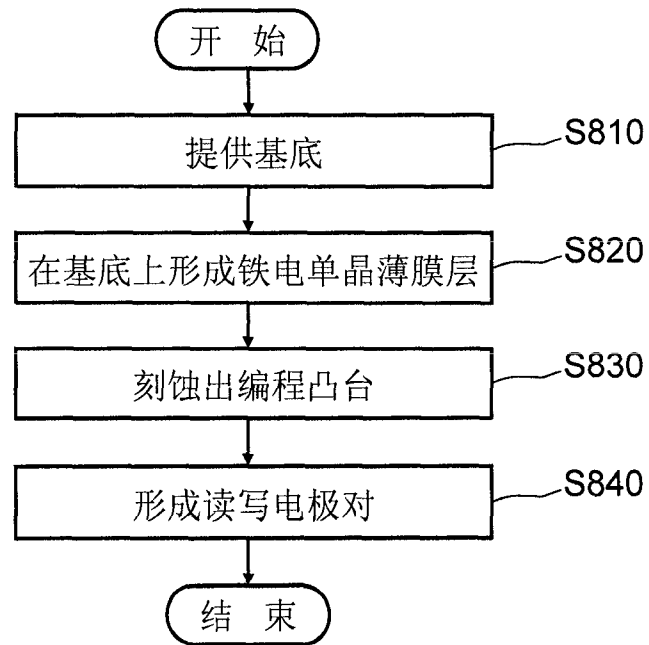


图 13

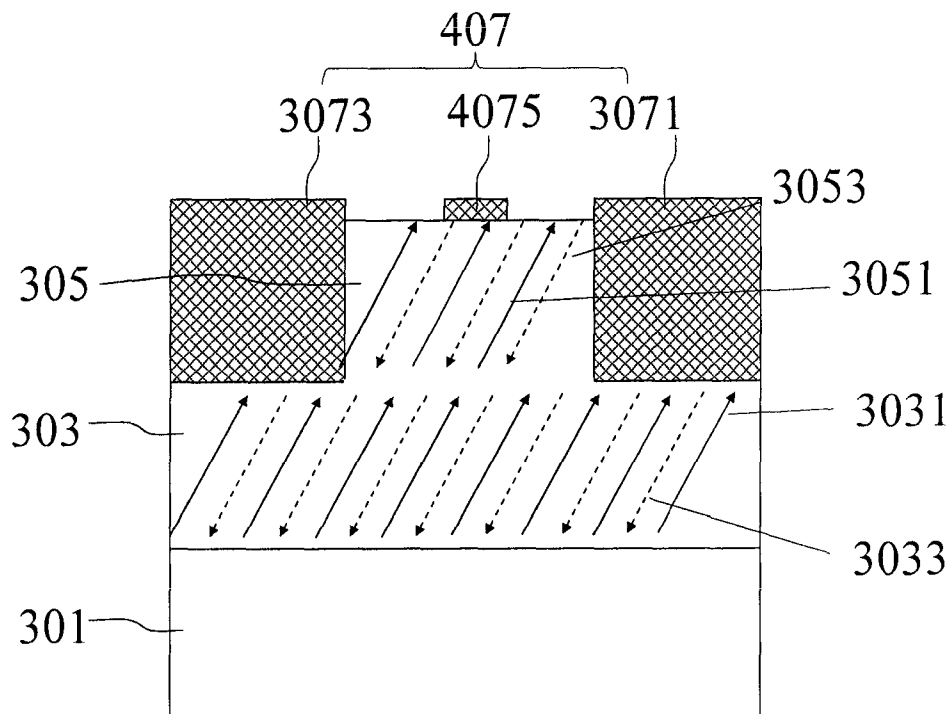
40

图 14

8/8

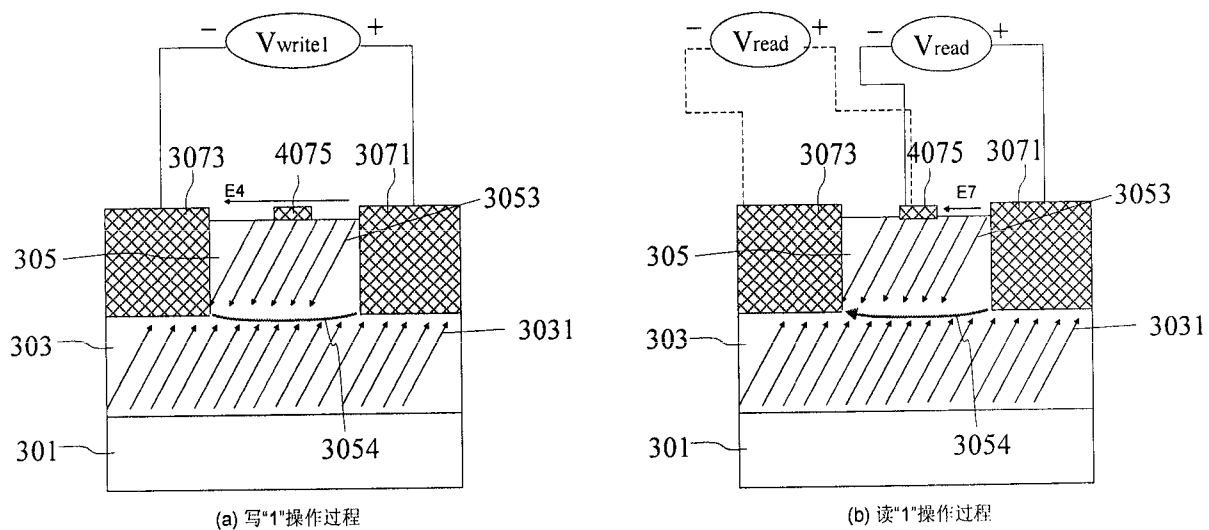


图 15

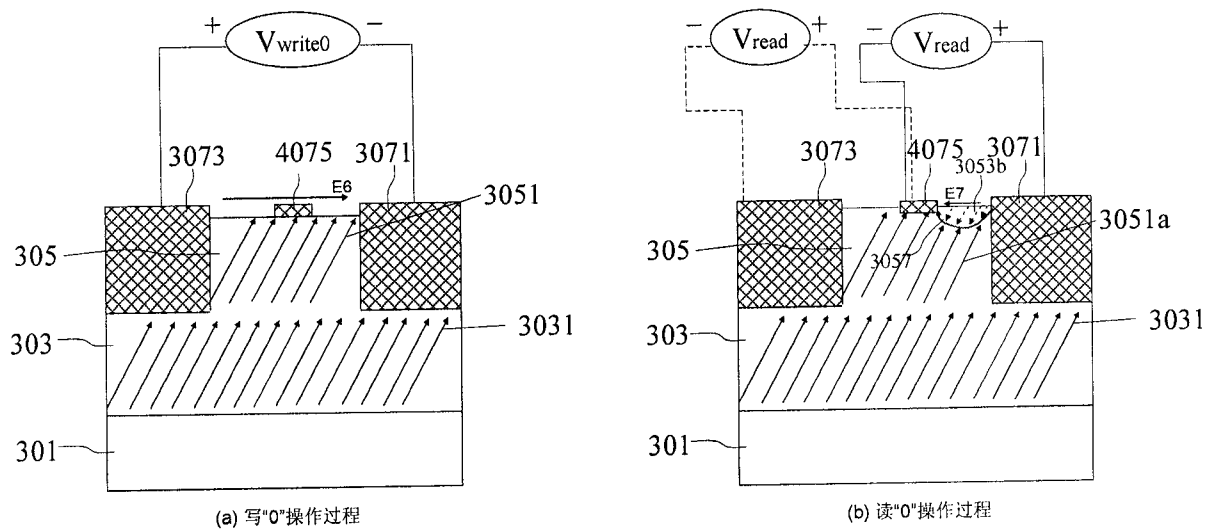


图 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/079068

A. CLASSIFICATION OF SUBJECT MATTER

G11C 11/22 (2006.01) i; H01L 27/115 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, EPODOC, WPI, IEEE, CNKI: storage, electric domain, domain wall, division, interval, separate, reverse, invert, electric field, conductive path, ferroelectric, FRAM, memory, electrode, charge?, field, wall, apart, distance, protrusion, bump, convert+, electric field, conduct+ s channel

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104637948 A (FUDAN UNIVERSITY), 20 May 2015 (20.05.2015), description, paragraphs [0051]-[0054] and [0059], and figure 1	1-3, 8-9, 23-25, 30
Y	CN 104637948 A (FUDAN UNIVERSITY), 20 May 2015 (20.05.2015), description, paragraphs [0051]-[0054] and [0059], and figure 1	4-7, 26-29
Y	US 2006018599 A1 (ROBERTS, A.D. et al.), 26 January 2006 (26.01.2006), description, paragraph [0040]	4-7, 26-29
X	CN 104637949 A (FUDAN UNIVERSITY), 20 May 2015 (20.05.2015), description, paragraphs [0052]-[0055] and [0060]	1-3, 8, 23-25
Y	CN 104637949 A (FUDAN UNIVERSITY), 20 May 2015 (20.05.2015), description, paragraphs [0052]-[0055] and [0060]	4-7, 26-29
X	US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE), 23 October 2014 (23.10.2014), description, paragraphs [0073]-[0077], and figures 1-2	1-3, 8-9, 23-25, 30

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 19 December 2016 (19.12.2016)	Date of mailing of the international search report 23 January 2017 (23.01.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer CHEN, Dongbing Telephone No.: (86-10) 61648069

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/079068

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE), 23 October 2014 (23.10.2014), description, paragraphs [0073]-[0077], and figures 1-2	4-7, 26-29
E	CN 105655342 A (FUDAN UNIVERSITY), 08 June 2016 (08.06.2016), description, paragraphs [0049]-[0105], and figures 1-9	1-3, 8-25, 30-37
A	CN 102787356 A (MITSUBISHI MATERIALS CORPORATION), 21 November 2012 (21.11.2012), the whole document	1-37

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/079068

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104637948 A	20 May 2015	WO 2016115826 A1	28 July 2016
US 2006018599 A1	26 January 2006	US 7145714 B2	05 December 2006
CN 104637949 A	20 May 2015	WO 2016115826 A1	28 July 2016
US 2014312385 A1	23 October 2014	US 9171602 B2	27 October 2015
CN 105655342 A	08 June 2016	None	
CN 102787356 A	21 November 2012	CN 102787356 B	05 October 2016
		US 2012295100 A1	22 November 2012
		EP 2525393 A3	09 July 2014
		US 8951603 B2	10 February 2015
		JP 5828293 B2	02 December 2015
		EP 2525393 A2	21 November 2012
		TW 201314774 A	01 April 2013
		US 2015104637 A1	16 April 2015
		JP 2012256851 A	27 December 2012
		KR 20120128567 A	27 November 2012

A. 主题的分类 G11C 11/22(2006.01)i; H01L 27/115(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G11C; H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, EPODOC, WPI, IEEE, CNKI: 铁电, 存储器, 储存器, 电极, 电畴, 畴壁, 分立, 间隔, 分离, 分隔, 凸起, 凸块, 反向, 反转, 电场, 导电路径, 导电通道, ferroelectric, FRAM, memory, electrode, charge?, field, wall, apart, distance, protrude, bump, convert, electric s field, conduct+ s channel																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1</td> <td>1-3, 8-9, 23-25, 30</td> </tr> <tr> <td>Y</td> <td>CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1</td> <td>4-7, 26-29</td> </tr> <tr> <td>Y</td> <td>US 2006018599 A1 (ROBERTS, ANTHONY D. 等) 2006年 1月 26日 (2006 - 01 - 26) 说明书第[0040]段</td> <td>4-7, 26-29</td> </tr> <tr> <td>X</td> <td>CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段</td> <td>1-3, 8, 23-25</td> </tr> <tr> <td>Y</td> <td>CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段</td> <td>4-7, 26-29</td> </tr> <tr> <td>X</td> <td>US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE) 2014年 10月 23日 (2014 - 10 - 23) 说明书第[0073]-[0077]段、附图1-2</td> <td>1-3, 8-9, 23-25, 30</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1	1-3, 8-9, 23-25, 30	Y	CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1	4-7, 26-29	Y	US 2006018599 A1 (ROBERTS, ANTHONY D. 等) 2006年 1月 26日 (2006 - 01 - 26) 说明书第[0040]段	4-7, 26-29	X	CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段	1-3, 8, 23-25	Y	CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段	4-7, 26-29	X	US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE) 2014年 10月 23日 (2014 - 10 - 23) 说明书第[0073]-[0077]段、附图1-2	1-3, 8-9, 23-25, 30
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1	1-3, 8-9, 23-25, 30																					
Y	CN 104637948 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0051]-[0054], [0059]段、附图1	4-7, 26-29																					
Y	US 2006018599 A1 (ROBERTS, ANTHONY D. 等) 2006年 1月 26日 (2006 - 01 - 26) 说明书第[0040]段	4-7, 26-29																					
X	CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段	1-3, 8, 23-25																					
Y	CN 104637949 A (复旦大学) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0052]-[0055], [0060]段	4-7, 26-29																					
X	US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE) 2014年 10月 23日 (2014 - 10 - 23) 说明书第[0073]-[0077]段、附图1-2	1-3, 8-9, 23-25, 30																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2016年 12月 19日		国际检索报告邮寄日期 2017年 1月 23日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 陈冬冰 电话号码 (86-10)61648069																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	US 2014312385 A1 (ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE) 2014年 10月 23日 (2014 - 10 - 23) 说明书第[0073]-[0077]段、附图1-2	4-7, 26-29
E	CN 105655342 A (复旦大学) 2016年 6月 8日 (2016 - 06 - 08) 说明书第[0049]-[0105]段、附图1-9	1-3, 8-25, 30-37
A	CN 102787356 A (三菱综合材料株式会社) 2012年 11月 21日 (2012 - 11 - 21) 全文	1-37

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/079068

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104637948	A	2015年 5月 20日	WO	2016115826	A1	2016年 7月 28日
US	2006018599	A1	2006年 1月 26日	US	7145714	B2	2006年 12月 5日
CN	104637949	A	2015年 5月 20日	WO	2016115826	A1	2016年 7月 28日
US	2014312385	A1	2014年 10月 23日	US	9171602	B2	2015年 10月 27日
CN	105655342	A	2016年 6月 8日	无			
CN	102787356	A	2012年 11月 21日	CN	102787356	B	2016年 10月 5日
				US	2012295100	A1	2012年 11月 22日
				EP	2525393	A3	2014年 7月 9日
				US	8951603	B2	2015年 2月 10日
				JP	5828293	B2	2015年 12月 2日
				EP	2525393	A2	2012年 11月 21日
				TW	201314774	A	2013年 4月 1日
				US	2015104637	A1	2015年 4月 16日
				JP	2012256851	A	2012年 12月 27日
				KR	20120128567	A	2012年 11月 27日