(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년07월16일
(11) 등록번호 10-2685280
(24) 등록일자 2024년07월11일

(51) 국제특허분류(Int. Cl.)
H01F 1/147 (2006.01) *H01F 41/02* (2006.01)
H02K 1/02 (2006.01) *H02K 15/03* (2006.01)
(52) CPC특허분류
H01F 1/14783 (2013.01)
H01F 1/14725 (2013.01)
(21) 출원번호 10-2023-0022799
(22) 출원일자 2023년02월21일
심사청구일자 2023년02월21일
(56) 선행기술조사문헌
JP2022053407 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
한국재료연구원
경상남도 창원시 성산구 창원대로 797 (상남동)
(72) 발명자
정재원
경상남도 창원시 성산구 원이대로878번길 9 창원 가음한화꿈에그린
권영태
경상남도 창원시 성산구 원이대로 774 성원아파트
양상선
경상남도 창원시 성산구 대암로 253 프리빌리지아파트
(74) 대리인
특허법인 피씨알

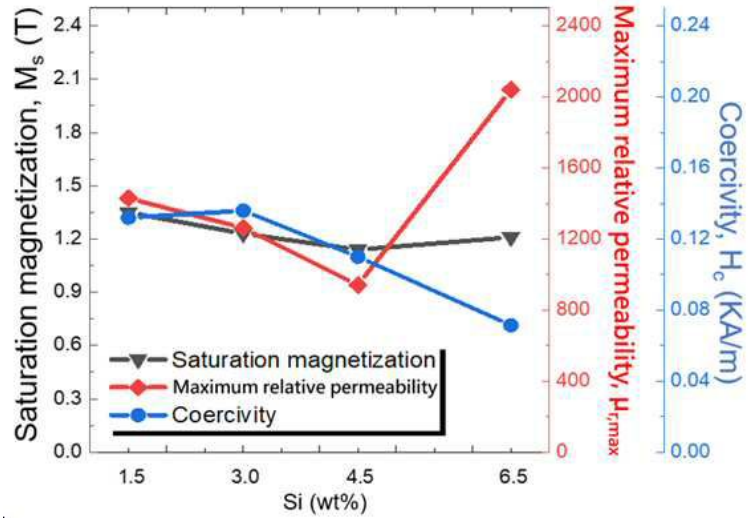
전체 청구항 수 : 총 10 항 심사관 : 장영주

(54) 발명의 명칭 **절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체 및 이의 제조방법**

(57) 요 약

본 발명은 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체 및 이의 제조방법에 관한 것으로, 상기 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체는 투자율이 높고, 철손이 낮아 자기적 특성이 우수할 수 있다. 또한, 연자성 칩을 기초로 바텀업(bottom-up)공정으로 자유롭게 형상을 조절하여 3차원 자유 형상의 연자성 복합체를 구현할 수 있다.

대 표 도 - 도4



(52) CPC특허분류
H01F 41/0253 (2013.01)
H02K 1/02 (2013.01)
H02K 15/03 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 1711156605
과제번호 2020M3H4A3082028
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 나노소재기술개발
연구과제명 고포화자화/고투자율 자성 소재 기반 고주파용 저손실 인덕터 코어 개발
기 여 율 1/2
과제수행기관명 한국재료연구원
연구기간 2022.01.01 ~ 2022.12.31
이 발명을 지원한 국가연구개발사업
과제고유번호 1711154092
과제번호 2020M3H4A3105634
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 나노소재기술개발
연구과제명 극미세 조직제어형 영구자석/SMC(soft magnetic composite) 소재 및 모터용 회전자/고정자 부품화 기술 개발
기 여 율 1/2
과제수행기관명 한국재료연구원
연구기간 2022.01.01 ~ 2022.12.31
공지예외적용 : 있음

명 세 서

청구범위

청구항 1

철 합금을 포함하는 칩(chip) 형상의 연자성 칩; 및

상기 연자성 칩 상에 위치하는 절연코팅층;을 포함하고,

상기 연자성 칩의 두께 및 길이의 비가 1:10 이상 1:1000 이하인 것인 연자성 복합체.

청구항 2

제1항에 있어서,

상기 철 합금은 Fe-Si계 합금, Fe-Co계 합금, Fe-Ni계 합금, Fe-P계 합금, Fe-B계 합금 및 Fe-C계 합금으로부터 선택되는 1종 이상인 것인, 연자성 복합체.

청구항 3

제1항에 있어서,

철 합금 100 wt%에 대하여,

상기 철 합금의 Si 함량은 1.5 wt% 내지 8.0 wt%인 것인, 연자성 복합체.

청구항 4

제1항에 있어서,

상기 연자성 칩의 두께는 10 ㎛ 내지 200 ㎛인 것인, 연자성 복합체.

청구항 5

삭제

청구항 6

제1항에 있어서,

상기 절연코팅층은 MgO, ZnO, In_2O_3, SnO_2, CaO, La_2O_3, CeO_2, SrO, SiO_2, Al_2O_3, ZrO_2 및 Y_2O_3으로부터 선택되는 1종 이상인 것인, 연자성 복합체.

청구항 7

제1항에 있어서,

상기 연자성 복합체의 최대 상대투자율은 1500 이상인 것인, 연자성 복합체.

청구항 8

제1항에 있어서,

상기 연자성 복합체의 주파수 1 kHz, 자속밀도 1 T의 조건에서 측정된 철손은 10 W/kg 내지 100 W/kg인 것인, 연자성 복합체.

청구항 9

철 합금을 멜트 스피닝(melt spinnig) 공정 또는 리본 컷팅(Ribbon cutting) 공정으로 칩(chip) 형상의 연자성 칩을 제조하는 단계;

상기 제조된 연자성 칩 상에 졸-겔 공정 또는 표면산화 공정으로 절연코팅층을 형성하는 단계; 및

상기 절연코팅층이 형성된 연자성 칩을 가압성형하고, 열처리하는 단계;를 포함하고,

상기 가압성형은 1500 MPa 내지 2500 MPa의 압력으로 수행되고,

상기 열처리는 600 ℃ 내지 1100 ℃의 온도에서 0.5 시간 내지 6 시간 동안 수행되는 것인, 제1항의 연자성 복합체의 제조방법.

청구항 10

제9항에 있어서,

상기 졸-겔 공정은 상기 연자성 칩을 APTES를 포함하는 제1 용액과 1차 반응시키는 단계;

상기 1차 반응한 연자성 칩을 TEOS를 포함하는 제2 용액과 혼합시키는 단계;

상기 제2 용액을 포함하는 혼합물을 염기성 화합물을 포함하는 제3 용액과 2차 반응시키는 단계; 및

상기 2차 반응한 연자성 칩을 어닐링하는 단계;를 포함하는 것인, 연자성 복합체의 제조방법.

청구항 11

제9항에 있어서,

상기 표면산화 공정은 상기 연자성 칩을 공기 또는 산소분위기에서 열처리하는 단계;를 포함하는 것인, 연자성 복합체의 제조방법.

청구항 12

삭제

발명의 설명

기 술 분 야

[0001] 본 발명은 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체 및 이의 제조방법에 관한 것이다.

배 경 기 술

[0003] 전기차, 전기를 에너지원으로 하는 항공기, 자율주행로봇, 무인운반차, 자동유도카트 등의 운송 수단 또는 기기는 장거리 구동을 위한 경량화 및 소형화와 함께, 고출력화 모터가 필요하다. 또 다르게는, 미래 로봇 개발, 즉 웨어러블 장비 및 휴머노이드와 같은 로봇 개발에 있어 컴팩트한 고속 구동 시스템이 요구되고 있다.

[0004] 이와 같이 전기 에너지를 활용하여 움직이는 기기를 개발함에 있어서는 모터가 필수적이다. 모터의 경우, 자석(고정자)에 감긴 코일에 전기를 걸어주어 발생하는 자기장의 방향에 따라 자석(회전자)이 정렬하는 힘을 이용하여, 자석(고정자)에 인가되는 전기의 흐름 방향을 바꾸거나, 그 세기를 바꿈으로서 자기장을 주기적으로 변화시

키며 결과적으로 움직이는 자석(회전자)이 회전할 수 있도록 하는 것을 기본 원리로 한다. 이러한 모터의 고출력화를 위하여는 자석의 특성이 우수할 필요가 있다.

[0005] 모터에 일반적으로 사용되는 연자성 자석의 경우, 포화자화(M_s)가 높을 때 고출력 모터를 구현할 수 있다. 또한, 투자율(μ)이 높을 때에는 연자성 자석에 감기는 코일의 권선수를 줄일 수 있고, 투입 원재료를 줄일 수 있어 모터 생산 효율을 향상시킬 수 있다. 또한, 연자성 자석의 철손(core loss)이 낮을 경우 모터의 효율을 증대시킬 수 있다.

[0006] 기존에는 벌크 형태의 전기강판 (Electrical steel)을 몰딩으로 성형하고, 이를 적층 등으로 결합하여 모터를 구성하였으나, 탑다운(top-down) 공정으로 제조하는 방법으로 인해 모터 설계에 한계가 있어 모터의 출력 밀도가 다소 낮은 문제가 있었다.

[0007] 한편, 연자성 복합체의 경우 분말 형태를 기초로 바텀업(bottom-up) 공정으로서 자유롭게 형상을 조절하여 모터 부품을 제조할 수 있고, 증가된 출력밀도를 갖는 모터를 구현할 수 있으며, 나아가 재료의 손실을 최소화할 수 있고, 재활용도 용이하여 차세대 고성능 및 고효율 모터 핵심 소재로서 대두되고 있다.

[0008] 그러나, 연자성 복합체를 사용하는 경우, 기존의 전기강판을 사용하는 경우보다 투자율이 낮고, 철손이 다소 높은 문제가 있다. 따라서, 연자성 복합체의 자기적 특성을 향상시키기 위한 대안이 필요한 실정이다.

발명의 내용

해결하려는 과제

[0010] 본 발명이 해결하고자 하는 과제는 연자성 칩의 Si 함량 제어 및 절연코팅층 형성을 통해 기존 상용 소재보다 높은 투자율 및 낮은 철손이 구현되는 연자성 복합체를 제공하는 것이다.

[0011] 다만, 본 발명이 해결하고자 하는 과제는 상기 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 하기의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0013] 본 발명의 일 측면에 따르면, 철 합금을 포함하는 연자성 칩; 및 상기 연자성 칩 상에 위치하는 절연코팅층;을 포함하는, 연자성 복합체를 제공한다.

[0014] 또한, 본 발명의 다른 일 측면에 따르면, 철 합금을 멜트 스피닝(melt spinnig) 공정 또는 리본 컷팅(Ribbon cutting) 공정으로 연자성 칩을 제조하는 단계; 상기 제조된 연자성 칩 상에 졸-겔 또는 표면산화 공정으로 절연코팅층을 형성하는 단계; 및 상기 절연코팅층이 형성된 연자성 칩을 가압성형하고, 열처리하는 단계;를 포함하는 상기 연자성 복합체의 제조방법을 제공한다.

발명의 효과

[0016] 본 발명의 일 실시예에 따른 연자성 복합체는 투자율이 높고, 철손이 낮아 자기적 특성이 우수할 수 있다. 또한, 연자성 칩을 기초로 바텀업(bottom-up)공정으로 자유롭게 형상을 조절하여 3차원 자유 형상의 연자성 복합체를 구현할 수 있다.

[0017] 본 발명의 효과는 상술한 효과로 한정되는 것은 아니며, 언급되지 아니한 효과들은 본원 명세서로부터 당업자에게 명확히 이해될 수 있을 것이다.

도면의 간단한 설명

[0019] 도 1은 제조예 1 내지 제조예 4의 절연코팅층이 형성된 연자성 칩 및 이의 확대된 사진을 나타낸 것이다.

도 2는 제조예 1 절연코팅층이 형성된 연자성 칩의 SEM 이미지 및 EDS 원소 맵핑 이미지를 나타낸 것이다.

도 3은 실시예 1 내지 실시예 4의 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체의 B-H 커브를 나타낸 것이다.

도 4는 실시예 1 내지 실시예 4의 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체의 포화자화, 최대 상대투자율 및 보자력을 나타낸 것이다.

도 5는 실시예 1 내지 실시예 4의 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체의 철손을 나타낸 것이다.

도 6은 실시예 1 및 비교예 1의 철손을 나타낸 것이다.

도 7은 전기강판, 절연코팅된 순철분말로 제조된 연자성 복합체 및 실시예 1의 B-H 커브를 나타낸 것이다.

도 8은 전기강판, 절연코팅된 순철분말로 제조된 연자성 복합체 및 실시예 1의 철손을 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

[0020] 본 명세서에서 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함 할 수 있는 것을 의미한다.

[0021] 본원 명세서 전체에서, 어떤 부재가 다른 부재 "상에" 위치하고 있다고 할 때, 이는 어떤 부재가 다른 부재에 접해 있는 경우뿐 아니라 두 부재 사이에 또 다른 부재가 존재하는 경우도 포함한다.

[0022] 본원 명세서 전체에서, 단위 "중량부" 및 “wt%”는 각 성분간의 중량의 비율을 의미할 수 있다.

[0023] 이하, 본 발명에 대하여 더욱 상세하게 설명한다.

[0024] 본 발명의 일 실시예에 따르면, 철 합금을 포함하는 연자성 칩; 및 상기 연자성 칩 상에 위치하는 절연코팅층;을 포함하는 연자성 복합체를 제공한다.

[0025] 상기 연자성 복합체는 높은 투자율과 낮은 철손을 나타내기 때문에 모터의 효율 및 모터의 제조 효율을 향상시킬 수 있다. 또한, 연자성 칩을 기초로 바텀업(bottom-up)공정으로 자유롭게 형상을 조절하여 3차원 자유 형상의 연자성 복합체를 구현할 수 있다. 또한, 상기 연자성 복합체는 후술하는 연자성 복합체의 제조 방법으로 제조된 것일 수 있다.

[0026] 본 발명의 일 실시예에 따르면, 상기 철 합금은 Fe-Si계 합금, Fe-Co계 합금, Fe-Ni계 합금, Fe-P계 합금, Fe-B계 합금 및 Fe-C계 합금으로부터 선택되는 1종 이상인 것일 수 있다. 일반적으로 연자성 복합체에 있어서는 순철계 재료만을 사용하는 것이 바람직하지만, 칩 형상의 철 합금의 경우 면 방향으로 자화가 용이하여 상기 연자성 복합체의 투자율을 향상시킬 수 있고, 히스테리시스 손실을 저감할 수 있다.

[0027] 본 발명의 일 실시예에 따르면, 철 합금 100 wt%에 대하여, 상기 철 합금의 Si 함량은 1.5 wt% 내지 8.0 wt%인 것일 수 있다. 구체적으로, 상기 철 합금의 Si 함량은 철 합금 100 wt%에 대하여 1.5 wt% 내지 8.0 wt%, 3.0 wt% 내지 8.0 wt%, 5.0 wt% 내지 8.0 wt%, 5.0 wt% 내지 7.5 wt%, 5.0 wt% 내지 7.0 wt%, 5.5 wt% 내지 8.0 wt%, 5.5 wt% 내지 7.5 wt%, 5.5 wt% 내지 7.0 wt%, 6.0 wt% 내지 8.0 wt%, 6.0 wt% 내지 7.5 wt% 또는 6.0 wt% 내지 7.0 wt%일 수 있다. 상기 철 합금의 Si 함량이 전술한 범위 내인 경우, 연자성 복합체의 투자율이 높고, 철손이 낮아 자기적 특성이 우수할 수 있다.

[0028] 본 발명의 일 실시예에 따르면, 상기 연자성 칩의 두께는 10 ㎛ 내지 200 ㎛인 것일 수 있다. 구체적으로, 상기 연자성 칩의 두께는 10 ㎛ 내지 200 ㎛, 10 ㎛ 내지 150 ㎛, 10 ㎛ 내지 100 ㎛, 10 ㎛ 내지 75 ㎛, 10 ㎛ 내지 50 ㎛, 30 ㎛ 내지 200 ㎛, 30 ㎛ 내지 150 ㎛, 30 ㎛ 내지 100 ㎛, 30 ㎛ 내지 75 ㎛ 또는 30 ㎛ 내지 50 ㎛일 수 있다. 상기 연자성 칩의 두께가 전술한 범위 내인 경우, 와전류 발생을 최소화하여 철손을 감소시킬 수 있다.

[0029] 본 발명의 일 실시예에 따르면, 상기 연자성 칩의 두께 및 길이의 비가 1:10 이상인 것일 수 있다. 구체적으로 상기 연자성 칩의 두께 및 길이의 비는 1:10 이상, 1:10 이상 1:1000 이하, 1:10 이상 1:750 이하, 1:10 이상 1:500 이하, 1:20 이상 1:1000 이하, 1:20 이상 1:750 이하, 1:20 이상 1:500 이하, 1:50 이상 1:1000 이하, 1:50 이상 1:750 이하 또는 1:50 이상 1:500 이하일 수 있다. 상기 연자성 칩의 두께 및 길이의 비가 전술한 범위 내인 경우, 연자성 칩의 길이에 비하여 두께가 상대적으로 작으므로, 연자성 복합체의 제조 과정에서 연자성 칩이 가압 방향과 수직한 방향으로 정렬되어 자화용이축이 일정한 방향으로 정려되고, 이로 인하여 연자성 복합체의 자기적 특성을 향상시킬 수 있다.

[0030] 본 발명의 일 실시예에 따르면, 상기 절연코팅층은 MgO, ZnO, In_2O_3, SnO_2, CaO, La_2O_3, CeO_2, SrO, SiO_2, Al_2O_3, ZrO_2 및 Y_2O_3으로부터 선택되는 1종 이상인 것일 수 있다. 상기 절연코팅층이 전술한 물질을 포함하는 경우, 연자성 복합체 내부에 연속적인 절연층 매트릭스를 구성할 수 있고, 이에 따라 와전류 발생을 최소화하여 철손을

감소시킬 수 있다.

[0031] 본 발명의 일 실시예에 따르면, 상기 연자성 복합체의 최대 상대투자율은 1500 이상 인 것일 수 있다. 상기 연자성 복합체의 최대 상대투자율이 전술한 범위와 같이 높은 경우, 모터 생산 효율을 향상시킬 수 있다.

[0032] 본 발명의 일 실시예에 따르면, 상기 연자성 복합체의 주파수 1 kHz, 자속밀도 1 T의 조건에서 측정된 철손은 10 W/kg 내지 100 W/kg인 것일 수 있다. 구체적으로, 상기 연자성 복합체의 철손은 100 W/kg 이하, 10 W/kg 내지 100 W/kg, 10 W/kg 내지 85 W/kg, 10 W/kg 내지 70 W/kg, 25 W/kg 내지 100 W/kg, 25 W/kg 내지 85 W/kg, 25 W/kg 내지 70 W/kg, 40 W/kg 내지 100 W/kg, 40 W/kg 내지 85 W/kg 또는 40 W/kg 내지 70 W/kg일 수 있다. 상기 연자성 복합체의 철손이 전술한 범위와 같이 낮은 경우, 모터의 효율을 증대시킬 수 있다.

[0033] 본 발명의 일 실시예에 따르면, 철 합금을 멜트 스피닝(melt spinnig) 공정 또는 리본 컷팅(Ribbon cutting) 공정으로 연자성 칩을 제조하는 단계; 상기 제조된 연자성 칩 상에 졸-겔 공정 또는 표면산화 공정으로 절연코팅층을 형성하는 단계; 및 상기 절연코팅층이 형성된 연자성 칩을 가압성형하고, 열처리하는 단계;를 포함하는 상기 연자성 복합체의 제조방법을 제공한다.

[0034] 상기 멜트 스피닝 공정은 매끄러운 표면 또는 홈을 가지는 금속 휠을 회전시키면서 용융된 철 합금을 떨어뜨려 in-situ로 연자성 칩을 제조하는 공정이고, 상기 리본 컷팅 공정은 철 합금으로 얇고 긴 형태의 리본을 만든 다음, 상기 철 합금 리본을 일정한 크기로 잘라서 연자성 칩을 제조하는 공정이다.

[0035] 본 발명의 일 실시예에 따르면, 상기 졸-겔 공정은 상기 연자성 칩을 APTES를 포함하는 제1 용액과 1차 반응시키는 단계; 상기 1차 반응한 연자성 칩을 TEOS를 포함하는 제2 용액과 혼합시키는 단계; 상기 제2 용액을 포함하는 혼합물을 염기성 화합물을 포함하는 제3 용액과 2차 반응시키는 단계; 및 상기 2차 반응한 연자성 칩을 어닐링하는 단계;를 포함하는 것일 수 있다.

[0036] 상기 연자성 칩을 APTES를 포함하는 제1 용액과 1차 반응시키는 단계는 200 rpm 내지 600 rpm의 속도로 교반하며, 실온에서 10 분 내지 60 분 동안 수행되는 것일 수 있다.

[0037] 상기 1차 반응한 연자성 칩을 TEOS를 포함하는 제2 용액과 혼합시키는 단계는 200 rpm 내지 600 rpm의 속도로 교반하며, 실온에서 10 분 내지 60 분 동안 수행되는 것일 수 있다. 상기 용액은 TEOS 및 용제를 포함할 수 있고, 상기 TEOS는 SiO_2 절연코팅층을 형성하기 위한 Si를 공급할 수 있다. 또한 상기 TEOS의 함량은 상기 제2 용액의 용제 부피 100 부피%를 기준으로 15 부피% 내지 30 부피%일 수 있다.

[0038] 상기 제2 용액을 포함하는 혼합물을 염기성 화합물을 포함하는 제3 용액과 2차 반응시키는 단계는 200 rpm 내지 600 rpm의 속도로 교반하며, 40 ℃ 내지 70 ℃에서 1 시간 내지 6 시간 동안 수행되는 것일 수 있다. 상기 제3 용액은 염기성 화합물 및 용제를 포함할 수 있다. 상기 염기성 화합물은 NH_4OH, KOH, NaOH 및 $Ca(OH)_2$로부터 선택되는 1종 이상일 수 있다. 상기 졸-겔 공정에 있어서, 산성 조건보다 염기선 조건에서 가수분해반응이 빠르게 일어나므로, 같은 온도 및 시간동안 더 효과적으로 반응이 일어날 수 있고, 부반응이 줄어들어 균일하게 절연코팅층을 형성할 수 있다.

[0039] 상기 1차 반응시키는 단계 및 2차 반응시키는 단계 이후 에탄올과 같은 유기 용제로 1 내지 5회 세척하는 단계를 더 포함할 수 있다. 상기 세척하는 단계는 1차 및 2차 반응한 연자성 칩의 표면에 잔류하는 미반응물을 제거하여 균일하게 절연코팅층을 형성할 수 있다.

[0040] 상기 2차 반응한 연자성 칩을 어닐링하는 단계는 100 ℃ 내지 1100 ℃의 온도 및 0.5 시간 내지 6 시간동안 수행되는 것일 수 있다. 상기 범위 내의 온도 및 시간 조건에서 어닐링이 수행되는 경우, TEOS에서 공급된 Si가 산화되어 연자성 칩 상에 SiO_2 절연코팅층을 형성할 수 있다.

[0041] 본 발명의 일 실시예에 따르면, 상기 표면산화 공정은 상기 연자성 칩을 공기 또는 산소분위기에서 열처리하는 단계;를 포함하는 것일 수 있다. 또한, 상기 표면산화 공정은 100 ℃ 내지 900 ℃의 온도에서 수행되는 것일 수 있다. 상기 공기는 일반적인 대기 조건을 의미하며, 공기 중에서 연자성 칩을 산화시키는 경우 산소의 양을 조절하기 어려우므로, 산화가 많이 일어날 수 있다. 상기 산소분위기는 Ar과 같은 비활성기체 분위기에 산소를 조금씩 흘려주면서 산화시키므로, 원하는 만큼 연자성 칩의 표면을 산화 시킬 수 있다.

[0042] 본 발명의 일 실시예에 따르면, 상기 가압성형은 1500 MPa 내지 2500 MPa의 압력으로 수행되고, 상기 열처리는 600 ℃ 내지 1100 ℃의 온도에서 0.5 시간 내지 6 시간동안 수행되는 것일 수 있다. 상기 1500 MPa 내지 2500 MPa과 같은 고압으로 가압성형하여 연자성 복합체를 제조하는 경우, 연자성 복합체의 밀도를 높일 수 있으므로,

연자성 복합체의 자기적 특성을 향상시킬 수 있다. 또한, 600 ℃ 내지 1100 ℃와 같이 고온에서 열처리하는 경우, 연자성 복합체의 결정이 커지기 때문에 보자력이 감소하고, 투자율이 증가하는 효과가 있다. 나아가, α-Fe 상 대신 자성특성에 유리한 B2/DO3 상이 더 많이 생성되어 연자성 복합체의 자기적 특성을 향상시킬 수 있다.

[0043] 본 발명의 연자성 복합체 및 상기 연자성 복합체의 제조방법에서 언급된 사항은 서로 모순되지 않는 한 동일하게 적용된다.

[0045] 이하, 본 발명을 구체적으로 설명하기 위해 실시예, 실험예를 들어 상세하게 설명하기로 한다. 그러나, 본 발명에 따른 실시예, 실험예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 기술하는 실시예, 실험예들에 한정되는 것으로 해석되지 않는다. 본 명세서의 실시예, 실험예들은 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해 제공되는 것이다.

[0046] **제조예 1. 절연코팅층이 형성된 연자성 칩의 제조**

[0047] 연자성 칩의 제조

[0048] 6.5 wt%의 Si를 포함하는 Fe-Si 합금을 준비하여, 인가 전압 4.5kW, 토출압력 20 kPa, 표면에 너비 28 mm * 길이 1 mm * 두께 100 ㎛의 홈을 가지는 금속 휠을 이용하여 2000 rpm의 휠 속도로 멜트 스피닝을 수행하여 너비 2.0 mm * 길이 2.8 mm * 두께 40 ㎛의 규격의 연자성 칩(chip)을 제조하였다.

[0049] 절연코팅층 형성

[0050] 상기 제조된 연자성 칩 50g, 에탄올 30 ml 및 APTES((3-Aminopropyl)triethoxysilane) 2.5 ml를 실온에서 30분간 400 rpm으로 교반하며 반응하였다. 상기 반응 후에, 반응물을 여과하여 에탄올로 3회 세척하고, TEOS(Tetraethyl orthosilicate) 12.5 ml 및 에탄올 50 ml를 포함하는 용액을 첨가하고 60 ℃에서 15분동안 300 rpm으로 교반여 혼합한 다음 액상 NH_4OH 14 ml 및 물 120 ml를 첨가하고 60 ℃에서 2 시간동안 600 rpm으로 교반하며 반응하였다. 다음으로, 상기 반응물을 여과하여 에탄올로 3회 세척하고 진공 오븐에서 80 ℃로 20 시간동안 건조하였다. 건조 이후, 500 ℃에서 2 시간동안 어닐링하여 SiO_2를 포함하는 절연코팅층이 형성된 연자성 칩을 제조하였다.

[0052] **제조예 2 내지 제조예 5**

[0053] 하기 표 1과 같이 Fe-Si 합금의 Si 함량(%) 및 절연코팅 여부를 조절한 것을 제외하고, 상기 제조예 1의 제조방법과 동일한 방법으로 제조예 2 내지 제조예 4의 절연코팅층이 형성된 연자성 칩 및 코팅층 형성 단계를 수행하지 않은 제조예 5의 절연코팅층이 형성되지 않은 연자성 칩을 제조하였다.

표 1

[0054]

	Fe-Si 합금의 Si 함량(wt%)	절연코팅 여부
제조예 1	6.5 wt%	O
제조예 2	4.5 wt%	O
제조예 3	3.0 wt%	O
제조예 4	1.5 wt%	O
제조예 5	6.5 wt%	X

[0056] **실시예 1. 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체의 제조**

[0057] 상기 제조예 1에서 제조한 절연코팅층이 형성된 연자성 칩 및 윤활제(Kenulube)를 혼합하고, 1800 MPa 압력으로 가압하여 토로이드 코어 형상(외경 25 mm, 내경 15 mm)의 벌크를 제조한 다음 열처리를 수행하였다. 상기 윤활제는 절연코팅층이 형성된 연자성 칩 100 중량부에 대하여 0.4 중량부의 함량을 사용하였고, 상기 열처리는 토로이드 코어를 튜브 로(furnace)에 넣어 공기 분위기 및 900 ℃의 온도에서 1 시간동안 열처리하고, 이후 실온에서 냉각하여 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체를 제조하였다.

[0059] **실시예 2 내지 실시예 4 및 비교예 1**

[0060] 연자성 복합체 제조에 사용한 연자성 칩을 하기 표 2와 같이 사용한 것을 제외하고, 상기 실시예 1의 제조방법과 동일한 방법으로 실시예 2 내지 실시예 4의 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체 및 비교예 1의 절연코팅층이 형성되지 않은 연자성 칩을 포함하는 연자성 복합체를 제조하였다.

표 2

[0061]

실시예 또는 비교예	사용한 연자성 칩	실시예 또는 비교예	사용한 연자성 칩
실시예 1	제조예 1	실시예 2	제조예 2
실시예 3	제조예 3	실시예 4	제조예 4
비교예 1	제조예 5		

[0063] **실험예 1. SEM 이미지 및 EDS 원소맵핑 이미지 확인**

[0064] 제조예 1의 절연코팅층이 형성된 연자성 칩을 주사전자현미경(SEM)을 이용하여 SEM 이미지를 촬영하였다. 또한, 에너지분산형 분광분석법(EDS)을 통해 EDS 원소 맵핑 이미지를 얻었고, 제조예 1의 SEM 이미지와 EDS 원소맵핑 이미지를 도 2에 나타내었다.

[0065] 도 2를 보면, 연자성 칩에 SiO_2 절연코팅층이 180 nm의 두께로 형성된 것을 알 수 있다.

[0067] **실험예 2. B-H 커브 측정**

[0068] 실시예 1 내지 실시예 4의 연자성 복합체에 대하여, 1차권선과 2차권선을 균일 간격으로 각각 43회 권선한 후, 측정 장비(BH Loop tracer, Magnetphysik, c-500)에 연결하여 시편의 토로이드 형상에 대한 정보(외경, 내경, 높이, 무게, 권선 수)를 입력한 후, -5 kA/m ~ 5 kA/m 범위로 자기장을 인가하며 자속밀도를 측정하여 B-H 커브를 측정하였고, 그 결과를 도 3에 나타내었다. 또한, 상기 B-H 커브로부터 포화자화(saturation magnetization, M_s), 최대 상대투자율(maximum relative permeability, $\mu_{r,max}$) 및 보자력(coercivity, H_c) 값을 도출하고, 그 결과를 도 4에 나타내었다.

[0069] 도 3 및 도 4를 보면, 최대 상대투자율은 Si 함량이 증가할수록 감소하다가 Si 함량이 4.5 wt%(실시예 2)일 때, 최저값을 나타내고, Si 함량이 4.5 wt%보다 증가하면 최대 상대투자율은 증가하여 Si 함량이 6.5 wt%(실시예 1)일 때, 2000 이상의 최대값을 나타내는 것을 알 수 있다. 또한, 보자력은 Si 함량이 증가할수록 감소하여 Si 함량이 6.5 wt%(실시예 1)일 때, 최저값을 나타내는 것을 알 수 있다. 나아가, 포화자화는 Si 함량이 증가할수록 감소하지만, 큰 차이가 없는 것을 알 수 있다.

[0071] **실험예 3. 철손 측정**

[0072] 실시예 1 내지 실시예 4 및 실시예 5의 연자성 복합체를 교류 전류를 가하여 1 T의 자속밀도 조건 및 0.1 kHz 내지 1.0 kHz 주파수 범위에서 철손을 측정하였고, 그 결과를 도 5에 나타내었다. 또한, 실시예 1 및 비교예 1에 대해서는 0.1 kHz 내지 1.0 kHz 주파수 범위에서 철손을 측정하고, 이를 히스테리시스 손실 (Hyteresis loss, P_h)와 와전류 손실 (Eddy current loss, P_e)로 분리하여, 주파수에 따른 와전류 손실 값을 도 6에 나타내었다($P_{cm}=P_h+P_e$).

[0073] 도 5를 보면, Si 함량이 증가할수록 철손이 감소하여 Si 함량이 6.5 wt%(실시예 1)일 때, 최저값을 나타내는 것을 알 수 있다.

[0074] 도 6을 보면, 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체(실시예 1, Si 6.5 wt%)는 절연코팅층이 형성되지 않은 연자성 칩(비교예 1, Si 6.5 wt%)과 비교하여 철손 값이 현저히 낮은 것을 확인하였다. 이와 같이, 절연 코팅층이 형성된 실시예 1의 와전류 손실이 절연 코팅층이 형성되지 않은 비교예 1 대비 모든 주파수 대역에서 낮게 나타나는 것은 절연 코팅에 의해 와전류의 생성이 억제되기 때문인 것을 알 수 있다.

[0076] **실험예 4. 상용 소재 및 연자성 칩을 포함하는 연자성 복합체의 비교**

[0077] 이미 상용하고 있는 소재인 전기강판(NOES(0.35t) by POSCO) 및 절연코팅된 순철분말로 제조된 연자성 복합체(Somaloy 700 by Hoganas AB)와 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체(실시예 1)를 상기 실험예 2 및 실험예 3과 같은 방법으로, B-H 커브 및 철손을 측정하고, 그 결과를 도 7 및 도 8에 나타내었다. 또한 상기 B-H 커브의 측정 결과로부터 최대 상대투자율을 도출하여 표 3에 나타내었다.

[0078] 도 7 및 표 3을 보면, 실시예 1의 연자성 복합체는 절연코팅된 순철분말로 제조된 연자성 복합체보다 높은 자속밀도 및 최대 상대투자율을 나타내는 것을 알 수 있다.

[0079] 도 8을 보면, 실시예 1의 연자성 복합체는 전기강판 및 절연코팅된 순철분말로 제조된 연자성 복합체보다 낮은

철손을 가지는 것을 알 수 있다. 따라서, 본 발명의 절연코팅층이 형성된 연자성 칩을 포함하는 연자성 복합체는 기존 연자성 복합체 소재 대비 높은 투자율과 낮은 철손을 나타내고, 전기강판 소재 대비 낮은 철손을 나타내고, 3차원 자유 형상의 연자성 복합체를 구현할 수 있다.

표 3

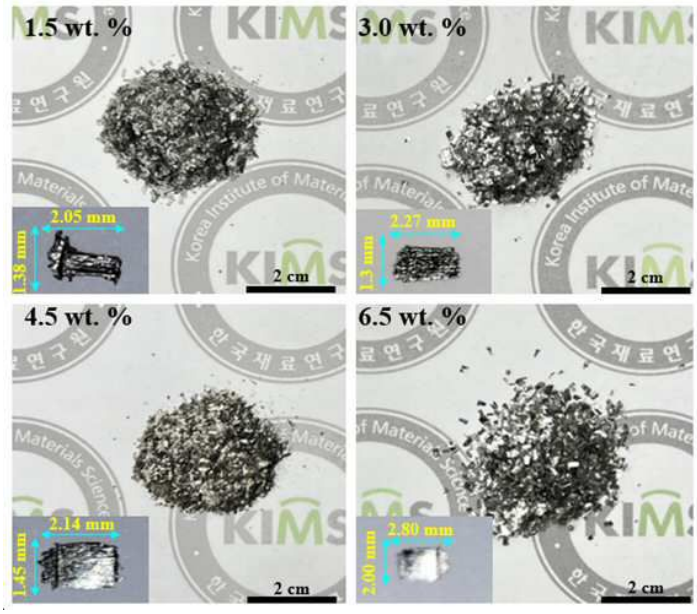
[0080]

소재	최대 상대투자율
전기강판(NOES(0.35t) by POSCO)	7000
절연코팅된 순철분말로 제조된 연자성 복합체(Somaloy 700 by Hoganas AB)	500
실시예 1	2000

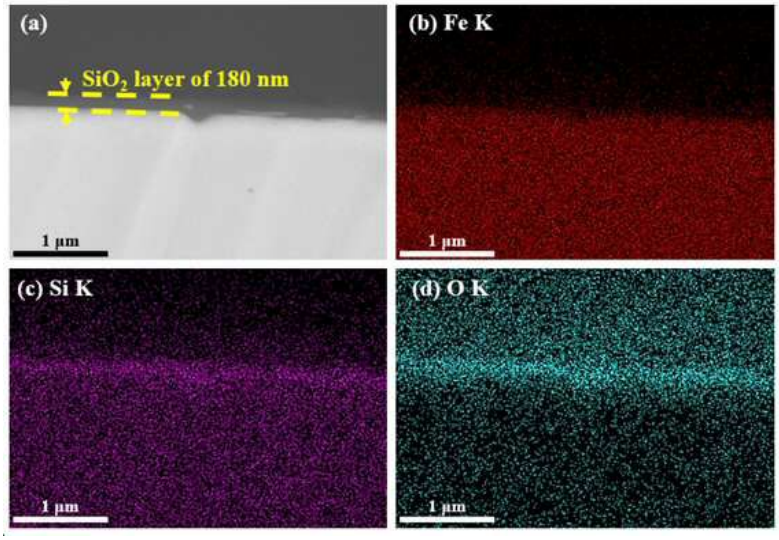
[0082] 이상에서 본 발명은 비록 한정된 실시예에 의해 설명되었으나, 본 발명은 이것에 의해 한정되지 않으며 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술사상과 아래에 기재될 특허청구범위의 균등범위 내에서 다양한 수정 및 변형이 가능함은 물론이다.

도면

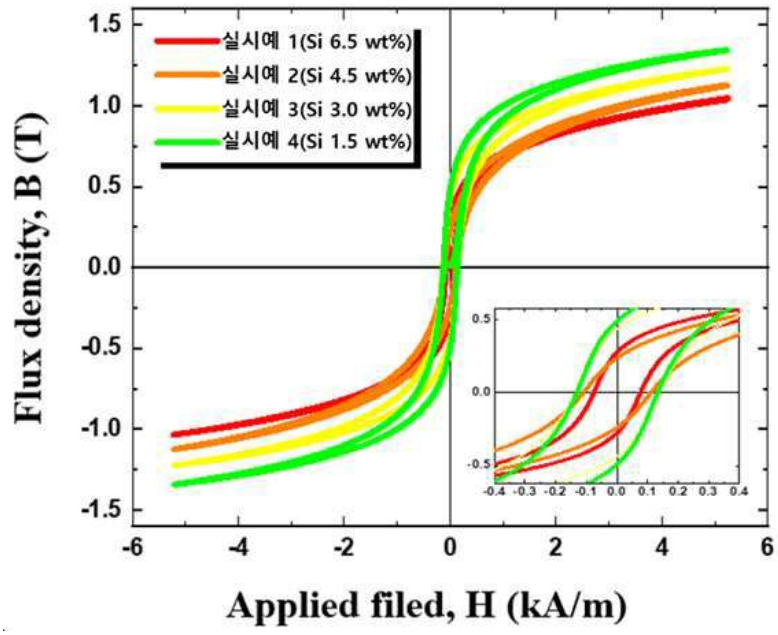
도면1



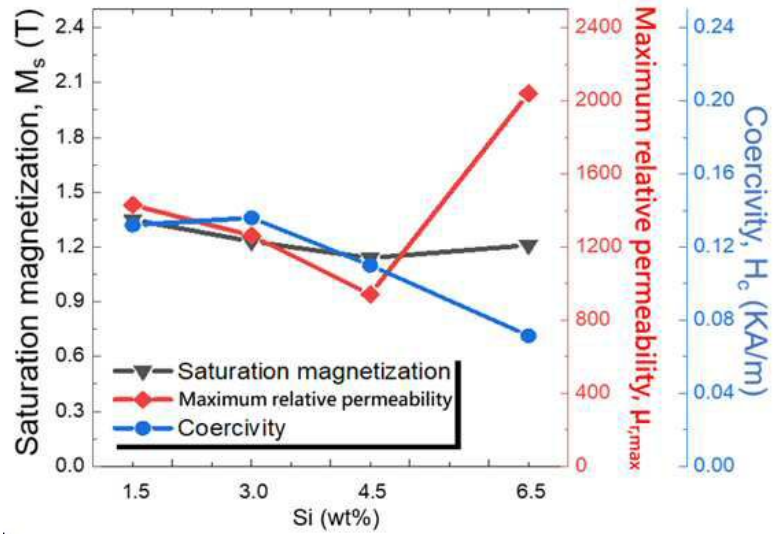
도면2


(a)
SiO2 layer of 180 nm
1 μm
(b) Fe K
1 μm
(c) Si K
1 μm
(d) O K
1 μm

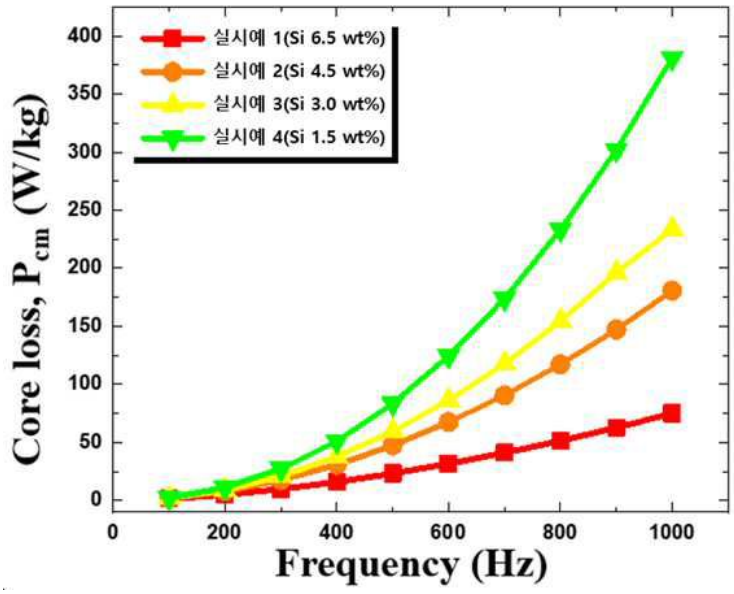
도면3


실시예 1(Si 6.5 wt%)
실시예 2(Si 4.5 wt%)
실시예 3(Si 3.0 wt%)
실시예 4(Si 1.5 wt%)
Flux density, B (T)
Applied filed, H (kA/m)
1.5
1.0
0.5
0.0
-0.5
-1.0
-1.5
-6
-4
-2
0
2
4
6

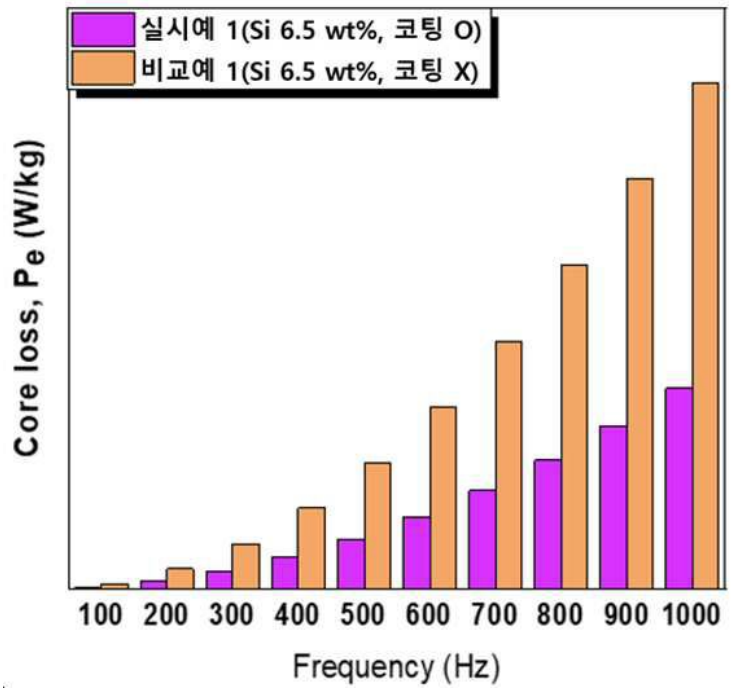
도면4


Saturation magnetization, M_s (T)
Maximum relative permeability, $\mu_{r,max}$
Coercivity, H_c (KA/m)
Si (wt%)
Saturation magnetization
Maximum relative permeability
Coercivity

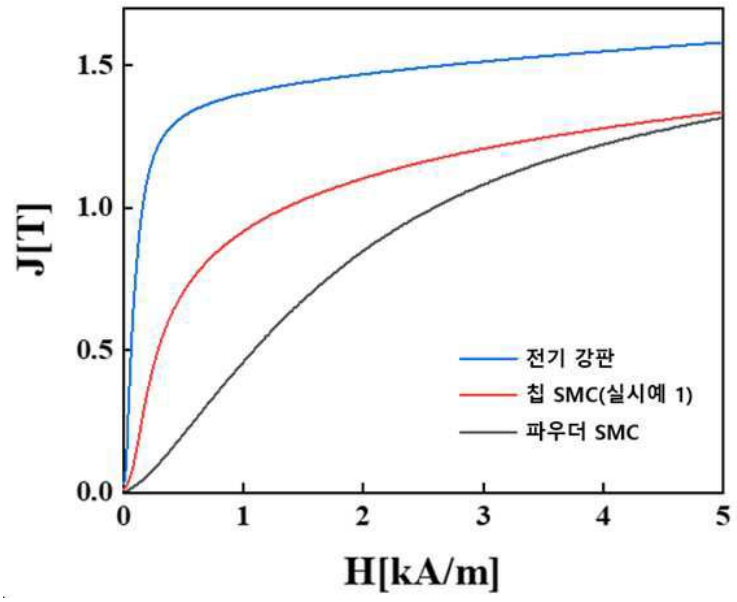
도면5


Core loss, P_{cm} (W/kg)
Frequency (Hz)
실시예 1(Si 6.5 wt%)
실시예 2(Si 4.5 wt%)
실시예 3(Si 3.0 wt%)
실시예 4(Si 1.5 wt%)

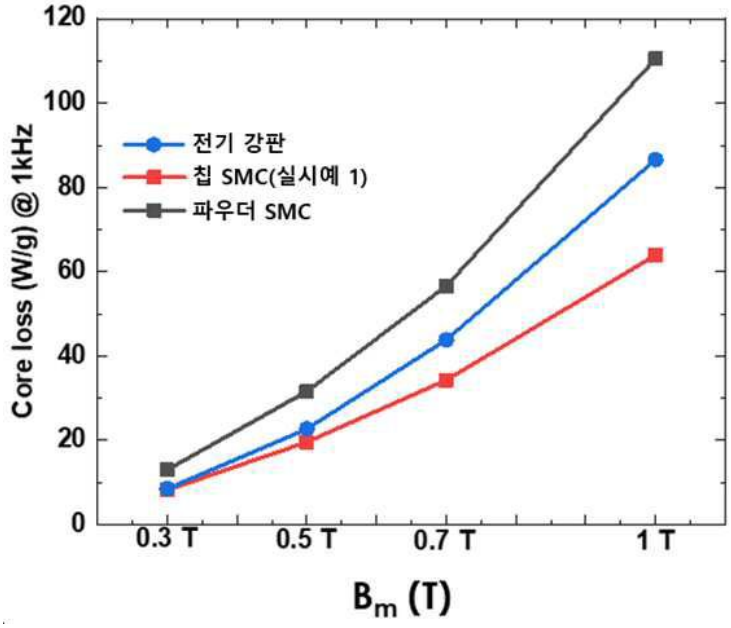
도면6


실시예 1(Si 6.5 wt%, 코팅 O)
비교예 1(Si 6.5 wt%, 코팅 X)
Core loss, Pe (W/kg)
100 200 300 400 500 600 700 800 900 1000
Frequency (Hz)

도면7


1.5
1.0
0.5
0.0
J[T]
0 1 2 3 4 5
H[kA/m]
전기 강판
칩 SMC(실시예 1)
파우더 SMC

도면8


120
100
80
60
40
20
0
Core loss (W/g) @ 1kHz
전기 강판
칩 SMC(실시예 1)
파우더 SMC
0.3 T
0.5 T
0.7 T
1 T
Bm (T)