

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
6. Juli 2006 (06.07.2006)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2006/069743 A1

(51) Internationale Patentklassifikation:
H03H 17/06 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2005/013931

(22) Internationales Anmeldedatum:
22. Dezember 2005 (22.12.2005)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2004 062 291.4
23. Dezember 2004 (23.12.2004) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): **AUSTRIAMICROSYSTEMS AG** [AT/AT];
Schloss Premstätten, A-8141 Unterpremstätten (AT).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **PRANTL, Anton**
[AT/AT]; Prof.-franz-spathring 45/1, A-8042 Graz (AT).

(74) Anwalt: **EPPING HERMANN FISCHER PATEN-
TANWALTSGESELLSCHAFT MBH**; Ridlerstrasse 55,
80339 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,
CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,
KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV,
LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,
SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG,
ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,
TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK,
EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC,
NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

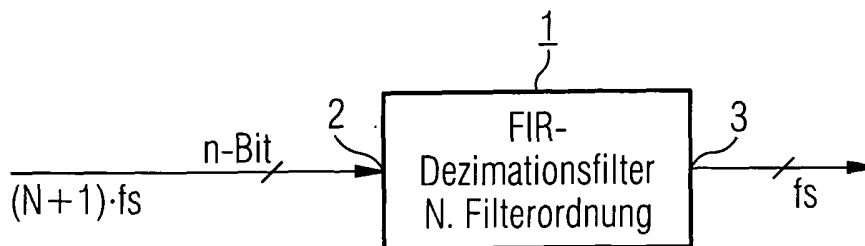
Veröffentlicht:

— mit internationalem Recherchenbericht

Zur Erklärung der Zweibuchstaben-Codes und der anderen Ab-
kürzungen wird auf die Erklärungen ("Guidance Notes on Co-
des and Abbreviations") am Anfang jeder regulären Ausgabe der
PCT-Gazette verwiesen.

(54) Title: FIR DECIMATION FILTER AND ARRANGEMENT COMPRISING THE SAME

(54) Bezeichnung: FIR-DEZIMATIONSFILTER UND ANORDNUNG MIT DEMSELBEN



1 FIR DECIMATION FILTER N FILTER ORDER

(57) Abstract: Disclosed is a finite impulse response (FIR) decimation filter (1) that is used for reducing the sampling rate of an oversampled signal which is output by S² modulators (8), for example. According to the invention, the decimation factor (N+1) by which the sampling rate is reduced in the FIR decimation filter (1) is equal to the sum of the filter order (N) of the FIR decimation filter (1) and the number 1. The invention makes it possible to create a particularly simple structure for the FIR decimation filter (1) which dispenses with the need for storage means for the incoming data flow at the input (2) while allowing for simple computing operations.

(57) Zusammenfassung: Es ist ein Finite Impulse Response, FIR-Dezimationsfilter (1) angegeben, welches zur Reduzierung der Abtastrate eines überabgetasteten Signals dient, wie es beispielsweise von $\Sigma\Delta$ -Modulatoren (8) abgegeben wird. Nach dem vorgeschlagenen Prinzip ist bei dem FIR-Dezimationsfilter (1) der Dezimationsfaktor (N+1), um den die Abtastrate verringert wird, gleich der Summe aus der Filterordnung (N) des FIR-Dezimationsfilters (1) und der Zahl 1. Es ist ein besonders einfacher Aufbau des FIR-Dezimationsfilters (1) erzielt, welches insbesondere ohne Speichermittel für den eingehenden Datenstrom am Eingang (2) auskommt und einfache Rechenoperationen ermöglicht.



WO 2006/069743 A1

Beschreibung

FIR-Dezimationsfilter und Anordnung mit demselben

5 Die vorliegende Erfindung betrifft ein FIR-Dezimationsfilter, aufweisend einen Eingang zum Zuführen eines überabgetasteten Signals und einen Ausgang zum Abgeben eines Signals mit gegenüber dem überabgetasteten Signal um einen Dezimationsfaktor verringerter Abtastrate, sowie eine Anordnung mit dem
10 FIR-Dezimationsfilter.

Finite-Impulse-Response-Filter, FIR-Filter, zeichnen sich durch eine Impulsantwort mit endlicher Länge aus. FIR-Filter werden auch als nichtrekursive Filter oder Transversalfilter
15 bezeichnet.

Dezimationsfilter dienen dazu, bei einem überabgetasteten, digitalen Signal die Abtastrate zu reduzieren. Überabgetastete Signale entstehen beispielsweise bei Analog-Digital-
20 Wandlern, welche nach dem Delta-Sigma, $\Delta\Sigma$ -Prinzip arbeiten. In einem dem $\Delta\Sigma$ -Modulator nachgeschalteten Dezimationsfilter wird die Datenrate des Bitstroms verringert, um eine sinnvolle Weiterverarbeitung des Digitalsignals zu ermöglichen. Typische Werte der Verringerung der Abtastrate sind beispielsweise
25 weise 32 bis 512.

Zur Realisierung der Funktionalität der Dezimation in einem Digitalfilter sind neben FIR-Filtern auch so genannte IIR-Filter, Infinite-Impulse-Response-Filter, Sinc-Filter oder
30 Comb-Filter sowie Kombinationen derselben bekannt.

Ein gattungsgemäßes FIR-Dezimationsfilter sowie weitere Möglichkeiten der Dezimation zur Anwendung bei $\Delta\Sigma$ -Umsetzung sind

beispielsweise in dem Dokument "Delta-Sigma Data Converters" von F. R. Norsworthy, Kapitel 13, Seiten 408 - 445, IEEE Press 1996, beschrieben. Zum Erzielen eines geringen Energieverbrauchs bzw. geringer Chipfläche sind danach Sinc-Filter
5 oder Comb-Filter am besten geeignet zur Realisierung eines digitalen Dezimationsfilters.

Zusätzlich zu den bei digitalen Filtern üblicherweise vorhandenen Multiplikations- und Additions-Bausteinen, üblicherwei-
10 se abgekürzt als MAC, die die Basisoperationen beispielsweise eines FIR-Filters bilden, benötigen solche Filter normalerweise noch einen Speicher zum Ablegen von Filterkoeffizienten sowie einen weiteren Speicher für die Daten. Während die Filterkoeffizienten normalerweise in einem nichtflüchtigen Speicher,
15 wie einem ROM, Read-Only Memory, oder EPROM, Erasable Programmable Read-Only Memory, abgelegt werden können, ist für den eingehenden Datenstrom zum Abspeichern der Daten normalerweise ein nichtflüchtiger Speicher erforderlich. Diese nichtflüchtigen Speicher benötigen jedoch einen verhältnismä-
20 ßig großen Aufwand bei der Integration, beispielsweise im Hinblick auf Chipfläche und Leistungsaufnahme.

Bei einem FIR-Filter der Filterordnung N müssen normalerweise alle Filterkoeffizienten sowie die letzten N Werte des eingehenden Datenstroms des überabgetasteten Signals gespeichert
25 vorliegen, um die notwendigen Berechnungen vornehmen zu können.

Aufgabe der vorliegenden Erfindung ist es, ein FIR-Dezimationsfilter anzugeben, welches mit geringerem Aufwand integrierbar ist. Dabei soll das FIR-Dezimationsfilter geeignet
30 sein zur Dezimation eines überabgetasteten Datenstroms, wie er beispielsweise von einem $\Delta\Sigma$ -Modulator bereitgestellt wird.

Die Aufgabe wird erfindungsgemäß durch ein FIR-Dezimationsfilter gelöst, welches gegenüber dem gattungsgemäßen FIR-Dezimationsfilter dahingehend weitergebildet ist, dass
5 die Summe aus der Filterordnung des FIR-Dezimationsfilters und der Zahl 1 gleich dem Dezimationsfaktor des FIR-Dezimationsfilters ist.

Weiterbildungen und vorteilhafte Ausgestaltungen des vorgeschlagenen Prinzips sind Gegenstand der Unteransprüche.
10

Der Dezimationsfaktor repräsentiert das Verhältnis der Abtastrate des überabgetasteten Signals am Eingang bezogen auf die Abtastrate des Signals am Ausgang des FIR-Dezimationsfilters. Damit ist der Dezimationsfaktor ein Maß für die Reduzierung der Abtastrate.
15

Die Filterordnung N des FIR-Dezimationsfilters wird durch die Zahl der Filterstufen des Filters bestimmt. Eine Filterstufe umfasst normalerweise ein Verzögerungsglied, Koeffizienten-Multiplizierer und Addierer für Summanden. Es besteht jedoch die Möglichkeit, anstelle verteilter Summierer je einen globalen Summierer am Eingang und Ausgang oder einen einzigen globalen Summierer am Ausgang bereitzustellen.
20

Nach dem vorgeschlagenen Prinzip kann völlig auf die normalerweise bei FIR-Dezimationsfiltern erforderlichen flüchtigen Speicher verzichtet werden. Die flüchtigen Speicher dienen normalerweise zum Zwischenspeichern der Bitfolge des am Eingang eingehenden, überabgetasteten Signals. Dieser Zusammenhang wird nachfolgend noch näher erläutert. Somit kann auf
25 30 eine Anzahl von N Speicherstellen für die Werte des überabge-

tasteten Signals verzichtet werden, die der Filterordnung N des FIR-Dezimationsfilters entspricht.

Nach dem vorgeschlagenen Prinzip sind demnach zusätzlich zu
5 den Koeffizientenspeichern und Akkumulatoren in der Multiplizierer-Akkumulator-Stufe keine weiteren Speicherelemente erforderlich. Hierdurch wird der Aufwand zur Realisierung des Dezimationsfilters besonders im Hinblick auf Chipflächenbedarf, Design-Aufwand, Strombedarf und Kosten deutlich reduziert.
10

Der vorgeschlagene Zusammenhang, nämlich dass der Dezimationsfaktor gleich der Summe aus der Filterordnung N des FIR-Dezimationsfilters und der Zahl 1 ist, wirkt sich bei dem
15 vorgeschlagenen Filter so aus, dass die Datenrate des überabgetasteten Signals am Eingang des FIR-Dezimationsfilters das $(N+1)$ -Fache bezüglich der Datenrate des Signals am Ausgang des FIR-Dezimationsfilters beträgt.

20 Der Dezimationsfaktor ist bevorzugt gleich der Anzahl der benötigten Filterkoeffizienten des FIR-Dezimationsfilters. Demnach beträgt auch die Anzahl der benötigten Filterkoeffizienten die Summe aus der Filterordnung N des FIR-Dezimationsfilters und der Zahl 1.

25

Nach dem vorgeschlagenen Prinzip muss die Bitfolge des eingehenden Datenstroms des überabgetasteten Signals am Eingang des FIR-Dezimationsfilters nicht zwischengespeichert werden. Zur digitalen Datenverarbeitung ist es vielmehr nur erforderlich,
30 lich, einen Multiplikator und Akkumulator und einen Koeffizientenblock vorzusehen, um den jeweils aktuellen FIR-Filterkoeffizienten hochzuladen.

Zum Zuführen der Filterkoeffizienten zu dem FIR-Dezimationsfilter ist bevorzugt ein Mittel zum Zuführen von Filterkoeffizienten vorgesehen.

- 5 Das Mittel zum Zuführen von Filterkoeffizienten kann intern im Dezimationsfilter vorgesehen oder extern angeschlossen sein. Dabei können die Filterkoeffizienten als Festwerte gespeichert oder als veränderliches Datenwort zuführbar sein.
- 10 Das Mittel zum Zuführen der Filterkoeffizienten ist mit einer Multiplikations- und Additionseinrichtung verbunden.

Bevorzugt ist in dem FIR-Dezimationsfilter lediglich eine einzige Multiplikations- und Additionseinrichtung vorgesehen,
15 die mit dem Mittel zum Zuführen der Filterkoeffizienten verbunden ist.

Die Multiplikations- und Additionseinrichtung ist weiterhin mit dem Eingang zum Zuführen des überabgetasteten Signals gekoppelt.
20 Bei dieser Kopplung ist, wie bereits erwähnt, keinerlei Zwischenspeicherung der eingehenden Daten erforderlich.

Wenn es sich bei der Codierung des überabgetasteten Signals am Eingang des FIR-Dezimationsfilters um ein so genanntes
25 Single-Bit-Signal handelt, so ist die Multiplikations- und Additionseinrichtung bevorzugt als Akkumulator ausgebildet. Ein Single-Bit-Signal wird durch einen digitalen Datenstrom der Wortbreite 1 Bit repräsentiert. In diesem Fall ist lediglich
30 die Akkumulation der gewichteten Eingangsdaten durchzuführen. Die Gewichtung der Eingangsdaten erfolgt mit den jeweiligen Filterkoeffizienten. Eine Multiplikation im eigentlichen Sinne ist nicht erforderlich. Eine zusätzliche Zeit-

verzögerung im Filter ist ebenfalls nicht nötig; diese wird vielmehr durch die Abtastrate der eingehenden Bitfolge des Datenstroms vorgegeben.

- 5 Wenn das am Eingang zuführbare, überabgetastete Signal nicht als Single-Bit-Signal, sondern als Multi-Bit-Signal vorliegt, so ist eine Multiplikations- und Additionseinrichtung erforderlich. Dabei kann die Multiplikation jedoch in einfacher Weise durch so genanntes Shifting und eine Addition im ei-
10 gentlichen Sinn ersetzt werden. Bei dem Shifting oder Verschieben eines Datenworts in einem Register erfolgt ein Verschieben des Datenworts um eine bestimmte Anzahl signifikanter Stellen nach rechts oder links. Beispielsweise bei binär kodierten Daten entspricht eine Verschiebung um eine Stelle
15 nach rechts oder links einer Verdopplung bzw. Halbierung des Datenwortes. Somit kann in einfacher Weise eine Multiplikation erfolgen.

Falls im Single-Bit-Fall lediglich ein Akkumulator vorgesehen
20 ist, so ist dieser bevorzugt ausgebildet mit einem Dateneingang, einem Koeffizienteneingang und einem Ausgang. Der Dateneingang ist mit dem Eingang zum Zuführen eines überabgetasteten Signals verbunden. Der Koeffizienteneingang ist zum Zuführen der Filterkoeffizienten mit dem Mittel zum Zuführen
25 der Filterkoeffizienten verbunden. Der Ausgang ist an den Ausgang des FIR-Dezimationsfilters angeschlossen. Weiterhin umfasst der Akkumulator einen Rückführungseingang, der mit dem Ausgang des FIR-Dezimationsfilters verbunden ist.

- 30 Der Akkumulator ist eingerichtet zum Inkrementieren eines gespeicherten Wertes um das Produkt aus einem am Dateneingang aktuell anliegenden Wert des eingehenden, überabgetasteten Signals und eines Filterkoeffizienten. Dieses Inkrementieren

erfolgt ausgehend von einer Startposition solange, bis jeder Filterkoeffizient einmal verbraucht ist. Anschließend wird gemäß der Filtervorschrift wieder mit dem ersten Filterkoeffizienten fortgesetzt, nach dem der Inhalt des Akkumulators
5 zurückgesetzt wurde.

Das Mittel zum Zuführen der Filterkoeffizienten ist bevorzugt als nichtflüchtiger Speicher zum Ablegen der Filterkoeffizienten ausgebildet. Die Filterkoeffizienten können fest programmiert sein. Die Filterkoeffizienten können aber auch programmierbar ausgeführt sein, derart, dass die Filtercharakteristik während des Betriebs oder zwischen einzelnen Betriebsphasen veränderbar ist. Der nichtflüchtige Speicher ist bevorzugt als ROM, Read-Only Memory, ausgebildet.
10

Wie bereits erläutert, umfasst das FIR-Dezimationsfilter als Speichermittel lediglich den nichtflüchtigen Speicher zum Ablegen der Filterkoeffizienten und die Multiplikations- und Additionseinrichtung. Ein Speicher mit wahlfreiem Zugriff,
15 der auch als RAM, Random Access Memory bezeichnet wird, zum Zwischenspeichern der eingehenden digitalen Daten des überabgetasteten Signals ist hingegen nicht erforderlich.

Das Mittel zum Zuführen der Filterkoeffizienten ist bevorzugt zum Bereitstellen der Filterkoeffizienten nach der Vorschrift eines so genannten 3-Term-Fensters eingerichtet. Dabei werden die Filterkoeffizienten nach einer mathematischen Vorschrift gebildet, welche drei Terme umfasst, wobei die drei Terme unter Zuhilfenahme trigonometrischer Funktionen als Vielfache
25 von 2π dargestellt sind, nämlich bei der Drei-Term-Fenster-Methode in Abhängigkeit von 0π , 2π und 4π , also geradzahlig Vielfachen der Zahl Pi von null bis vier.
30

Selbstverständlich können alternativ auch andere Methoden zur Berechnung der Koeffizienten von FIR-Filtern verwendet werden, wie andere Fenster-Methoden oder der Remez-Exchange-Algorithmus. Als Fenster-Methoden können die Hamming-Fenster-Methode, die Hanning-Fenster-Methode, die Blackman-Fenster-Methode oder die Kaiser-Fenster-Methode verwendet werden.

Gegenüber Rechteckfenstern haben die beschriebenen Fensterfunktionen den Vorteil, dass die Koeffizienten zum Rand hin sanft reduziert werden, was in einer besseren Approximation des Wunschfrequenzgangs des FIR-Dezimationsfilters resultiert.

Bevorzugt werden die Filterkoeffizienten nach der Vorschrift

$$W(K) = 0,375 + 0,5 \cdot \cos\left(2\pi \frac{K}{N}\right) + 0,125 \cdot \cos\left(4\pi \frac{K}{N}\right)$$

gemäß einem 3-Term-Fenster mit sogenanntem Maximum-Rolloff berechnet. Dabei repräsentiert N die Filterordnung des FIR-Dezimationsfilters. Die Laufvariable K nimmt jeden ganzzahligen Wert im Intervall von einschließlich $-N/2$ bis einschließlich $+N/2$ an. Daraus resultieren die einzelnen Koeffizienten $W(K)$ gemäß obiger Vorschrift.

Der Dezimationsfaktor beträgt vorliegend bevorzugt 32, 512 oder einen Zwischenwert dieser Werte.

In einer Anordnung mit dem vorgeschlagenen FIR-Dezimationsfilter ist an dessen Eingang bevorzugt der Ausgang eines $\Delta\Sigma$ -Modulators angeschlossen, der als Analog-Digital-Wandler dient und das überabgetastete Signal bereitstellt.

Wenn mehrere Signale verarbeitet werden sollen, so kann ein einziger $\Delta\Sigma$ -Modulator vorgesehen sein, der zum Arbeiten in einem Multiplex-Betrieb eingerichtet ist. An diesen kann wiederum bevorzugt ein einziges FIR-Dezimationsfilter nach dem vorgeschlagenen Prinzip angeschlossen sein. Dabei ist bevorzugt am Eingang des $\Delta\Sigma$ -Wandlers und am Ausgang des Dezimationsfilters ein Multiplexer bzw. Demultiplexer angeschlossen. Bei einer solchen Anordnung hat das vorgeschlagene, vereinfachte FIR-Dezimationsfilter keinerlei Nachteile gegenüber einem FIR-Dezimationsfilter mit optimaler Leistungsfähigkeit. Dies ist generell immer dann der Fall, wenn aufeinanderfolgende Abtastwerte unabhängig voneinander sind.

Eine weitere, vorteilhafte Verwendung des vorliegenden FIR-Dezimationsfilters ergibt sich dann, wenn mehrere Analog-Digital-Wandler in einem System implementiert sind. In diesem Fall können sich die je nachgeschalteten FIR-Dezimationsfilter nach dem vorgeschlagenen Prinzip einen gemeinsamen Speicher für die Filterkoeffizienten teilen. So können beispielsweise 32 Analog-Digital-Wandler, die als $\Delta\Sigma$ -Wandler ausgebildet sind, auf einem Chip angeordnet sein mit je einem nachgeschalteten Dezimationsfilter, wobei für alle Dezimationsfilter lediglich ein gemeinsames Koeffizienten-ROM als nichtflüchtiger Speicher nötig ist. Dies führt zu einer signifikanten Einsparung von Chipfläche.

Die Erfindung wird nachfolgend an Ausführungsbeispielen anhand von Zeichnungen näher erläutert. Es zeigen:

Figur 1 ein erstes Ausführungsbeispiel eines FIR-Dezimationsfilters nach dem vorgeschlagenen Prinzip,

Figur 2 ein weiteres Ausführungsbeispiel eines FIR-Dezimationsfilters in einer Single-Bit-Anwendung,

Figur 3 ein noch weiteres Ausführungsbeispiel eines FIR-Dezimationsfilters für eine Multi-Bit-Anwendung,

Figur 4 eine beispielhafte Anordnung des FIR-Dezimationsfilters mit einem $\Delta\Sigma$ -Wandler,

Figur 5 ein Ausführungsbeispiel der Anordnung von Figur 4 ausgelegt für Multiplexbetrieb und

Figur 6 eine Anordnung mit mehreren FIR-Dezimationsfiltern und einem gemeinsamen Koeffizientenspeicher an einem Beispiel.

Figur 1 zeigt ein FIR-Dezimationsfilter 1 nach dem vorgeschlagenen Prinzip. Das Filter hat die Filterordnung N. An einem Eingang 2 ist ein überabgetastetes Signal einer Breite von n Bit zuführbar. Die Bitbreite n kann 1 oder größer betragen. Die Abtastrate des überabgetasteten Signals ist repräsentiert durch ein Produkt aus der um 1 erhöhten Filterordnung N und einer Ausgangs-Abtastrate f_g . Am Ausgang 3 des Filters beträgt die Ausgangs-Abtastrate f_g . Demnach beträgt der Dezimationsfaktor des Filters, der sich aus dem Quotienten der Abtastrate am Eingang zur Abtastrate am Ausgang berechnet, gerade N+1 und entspricht damit der um 1 erhöhten Filterordnung N.

Figur 2 zeigt ein Ausführungsbeispiel des Dezimationsfilters 1 für den Fall eines Single-Bit-Signals am Eingang 2. Die Verhältnisse der Eingangs-Abtastrate zur Ausgangs-Abtastrate an den Ein- und Ausgängen 2, 3 des FIR-

Dezimationsfilters ist gleich geblieben. Der Bitstrom des überabgetasteten Signals am Eingang 2 ist mit IN_i bezeichnet, wobei IN_i eine Folge einzelner Bit und die Indexvariable i eine Laufvariable repräsentiert. Zwischen einen Eingang 2' und einen Ausgang 3 ist ein Akkumulator 4 geschaltet, der vom FIR-Dezimationsfilter umfasst ist. Der Eingang 2' des Akkumulators 4 ist mit dem Eingang 2 des FIR-Dezimationsfilters verbunden. Der Ausgang des Akkumulators 4 bildet den Ausgang 3 des FIR-Dezimationsfilters. Der Akkumulator 4 hat zusätzlich zu dem Dateneingang 2' einen Koeffizienteneingang 5, der an den Ausgang eines Koeffizientenspeichers 6 angeschlossen ist. Außerdem ist ein Rückführungseingang des Akkumulators 4 vorgesehen, der mit dem Ausgang 3 verbunden ist zur Bereitstellung des Akkumulationswerts. Der Koeffizientenspeicher 6 ist als nichtflüchtiger Speicher ausgebildet und bildet ein Mittel zum Zuführen der Filterkoeffizienten. Der Koeffizientenspeicher ist ausgelegt zum Speichern einer Anzahl von $N+1$ Filterkoeffizienten, wobei die Anzahl der Filterkoeffizienten gerade dem Dezimationsfaktor $N+1$ des Filters entspricht, also der um 1 inkrementierten Filterordnung N . Die Koeffizienten haben eine Breite von m Bit. Das Symbol k repräsentiert eine Indexvariable, die jeden ganzzahligen Wert im Intervall von $-N/2$ bis $+N/2$ annimmt, wobei das Intervall die Randwerte einschließt. Es gilt die Beziehung, dass die um 1 erhöhte Filterordnung gleich der Anzahl der Filterkoeffizienten und damit gleich der Summe aus $2k+1$ ist, also der um 1 inkrementierten, doppelten Anzahl der ganzzahligen Werte im Intervall von $-N/2$ bis $+N/2$. Der Akkumulator 4 arbeitet im vorliegenden Beispiel nach einer Akkumulationsvorschrift, nach der sich ein neuer Akkumulationswert aus der Summe des Akkumulationswertes im vorangegangenen Schritt und dem Produkt aus dem am Eingang anliegenden aktuellen Bit IN_i des Datenstroms des überabgetasteten Signals und dem jeweiligen

Filterkoeffizienten $W(k)$ berechnet. Der Akkumulationswert wird am Ausgang in einer Bitfolge mit reduzierter Abtastrate bereitgestellt.

- 5 Man erkennt, dass am Eingang 2 kein Speicher für die letzten N Bit der eingehenden Daten IN_i nötig ist, um die erforderlichen Rechenoperationen des FIR-Dezimationsfilters ausführen zu können.
- 10 Es ist vorliegend im Single Bit-Fall auch kein Multiplizierer im eigentlichen Sinne erforderlich. Das Eingangsbit IN_i nimmt nämlich normalerweise nur zwei Werte an, nämlich $+1$ oder -1 , so dass zu dem Akkumulationswert des vorangegangenen Schritts der aktuelle Filterkoeffizient entweder addiert oder subtra-
- 15 hiert wird. Demnach wird keine Multiplikation durchgeführt.

Der Filterkoeffizientenspeicher 6 ist zum Bereitstellen der Filterkoeffizienten nach der Vorschrift eines so genannten 3-Term-Fensters eingerichtet. Dabei werden die Filterkoeffi-

20 zienten nach einer mathematischen Vorschrift gebildet, welche drei Terme umfasst, wobei die drei Terme unter Zuhilfenahme trigonometrischer Funktionen als Vielfache von 2π dargestellt sind, nämlich bei der Drei-Term-Fenster-Methode in Abhängigkeit von 0π , 2π und 4π , also geradzahligen Vielfachen der

25 Zahl π von null bis vier.

Gegenüber Rechteckfenstern haben die beschriebenen Fensterfunktionen den Vorteil, dass die Koeffizienten zum Rand hin sanft reduziert werden, was in einer besseren Approximation

30 des Wunschfrequenzgangs des FIR-Dezimationsfilters resultiert.

Im vorliegenden Ausführungsbeispiel werden die Filterkoeffizienten nach der Vorschrift

$$W(K) = 0,375 + 0,5 \cdot \cos\left(2\pi \frac{K}{N}\right) + 0,125 \cdot \cos\left(4\pi \frac{K}{N}\right)$$

5

gemäß einem 3-Term-Fenster mit sogenanntem Maximum-Rolloff berechnet. Dabei repräsentiert N die Filterordnung des FIR-Dezimationsfilters. Die Laufvariable K nimmt jeden ganzzahligen Wert im Intervall von einschließlich $-N/2$ bis einschließlich $+N/2$ an. Daraus resultieren die einzelnen Koeffizienten $W(K)$ gemäß obiger Vorschrift.

10

Der Dezimationsfaktor beträgt vorliegend bevorzugt 32, 512 oder einen Zwischenwert dieser Werte.

15

Abgesehen vom Akkumulator selbst ist, wie erläutert, kein weiterer flüchtiger Speicher nötig. Insgesamt ist außer dem Akkumulator 4 und dem Filterkoeffizientenspeicher 6 kein weiteres Speichermittel nötig, um das FIR-Dezimationsfilter nach

20

Figur 3 zeigt eine Abwandlung der Schaltung von Figur 2 im Falle eines Multi-Bit-codierten, überabgetasteten Signals am Eingang 2. Demnach ist die Bitbreite des Datenworts am Eingang größer als 1. In diesem Fall ist gegenüber Figur 2 anstelle des Akkumulators 4 ein Multiplikations- und Akkumulationsblock 7 vorgesehen, der wiederum über eine k Bit breite Leitung mit dem Koeffizientenspeicher 6 verbunden ist. Der Eingang 2 ist mit einem Eingang 2' des Multiplikations- und Akkumulationsblocks 7 verbunden. Am Ausgang 3 wird wiederum das Signal mit verringerter Abtastrate bereitgestellt.

25

30

Demnach ist bezüglich Figur 2 lediglich der Akkumulator 4 durch den Multiplikations- und Akkumulationsblock 7 ersetzt. Es gilt jedoch weiterhin, dass kein flüchtiger Speicher zum Zwischenspeichern des Eingangsdatenstroms nötig ist. Auch eine echte Multiplikation im Multiplikations- und Akkumulationsblock 7 ist nicht nötig. Diese kann vielmehr durch Kombinationen der beiden Schritte Verschieben eines Datenworts und Additionen ersetzt werden. So kann beispielsweise eine Multiplikation bzw. Division mit dem Faktor 2 bei einem binär codierten Signal durch Verschieben des Datenworts um eine Stelle nach rechts bzw. links bewerkstelligt werden. Multiplikationen und Additionen um Potenzen zur Basis 2 werden durch eine Verschiebung um eine Anzahl von Bit bewirkt, die der Potenz zur Basis 2 entspricht. Eine Multiplikation mit dem Faktor 3 erfolgt in einfacher Weise dadurch, dass nach einer Verschiebung des Datenworts um eine signifikante Stelle das Datenwort selbst zum Zwischenergebnis noch einmal addiert wird. Eine Multiplikation bzw. Division um Faktor 4 erfolgt in einfacher Weise durch Verschieben des Datenworts um zwei signifikante Stellen. Somit können beispielsweise Multiplikationen mit Faktoren von -4 bis +4 ohne eigentliche Multiplikation durchgeführt, sondern durch einfaches Shifting und Addieren ersetzt werden. Somit ist der Rechenaufwand besonders gering. Auch für das Beispiel von Figur 3 gilt in Entsprechung zu dem nach Figur 2, dass die letzten N Datenworte des überabgetasteten Signals am Eingang 2 nicht zwischengespeichert werden müssen.

Figur 4 zeigt ein Ausführungsbeispiel einer Anordnung des FIR-Dezimationsfilters von Figur 1 und einen Sigma-Delta, $\Delta\Sigma$ -Modulator 8 ist als Analog/Digital-Wandler ausgebildet. Der $\Delta\Sigma$ -Modulator 8 arbeitet mit einer Überabtastung. Dabei ist der Ausgang des $\Delta\Sigma$ -Modulators 8 an seinem Ausgang mit dem

Eingang 2 des FIR-Dezimationsfilters 2 verbunden zur Bereitstellung des überabgetasteten Signals am Eingang 2.

Das FIR-Dezimationsfilter 1 nach dem vorgeschlagenen Prinzip reduziert die Abtastrate des überabgetasteten Signals des $\Delta\Sigma$ -Modulators 8 auf einen zur digitalen Weiterverarbeitung geeigneten Wert der Abtastrate, wie beispielhaft anhand der Figuren 1 bis 3 bereits erläutert.

Figur 5 zeigt die Anordnung von Figur 4, beispielhaft ausgelegt für einen Multiplex-Betrieb. Hierfür ist am Eingang des $\Delta\Sigma$ -Modulators 8 der Ausgang eines Multiplexers 9 angeschlossen, der mehrere Eingänge zur Zuführung unterschiedlicher und voneinander unabhängiger Signale A, B, C hat. Diese Signale werden abwechselnd dem $\Delta\Sigma$ -Modulator 8 zugeführt. Am Ausgang des FIR-Dezimationsfilters 1, das ebenfalls wie der $\Delta\Sigma$ -Modulator 8 abwechselnd die Signale A, B, C verarbeitet, ist ein Demultiplexer 10 angeschlossen, der die digitalisierte und dezimierte Signalfolge A, B, C wieder in die jeweiligen Signale A', B', C' aufspaltet. Bei einer derartigen Anordnung erreicht das vorgeschlagene FIR-Dezimationsfilter 1 mit dem besonders einfachen Aufbau und ohne flüchtige Speicher gleich gute Eigenschaften wie ein optimales FIR-Dezimationsfilter.

Ein weiteres, vorteilhaftes Anwendungsgebiet des vorgeschlagenen FIR-Dezimationsfilters 1 zeigt Figur 6 an einem Beispiel. Darin sind mehrere FIR-Dezimationsfilter gezeigt. Die FIR-Dezimationsfilter haben den beispielhaften Aufbau nach Figur 2 mit je einem Akkumulator 4, jedoch nicht je einen eigenen Koeffizientenspeicher 6, sondern einen gemeinsamen Koeffizientenspeicher 11. Der gemeinsame Koeffizientenspeicher 11 ist mit je einem Koeffizienteneingang der Akkumulatoren 4 verbunden. An jeweiligen Dateneingängen der Akkumulatoren 4

ist je ein Eingang zum Zuführen eines überabgetasteten Signals vorgesehen. Durch den gemeinsamen Speicher für Filterkoeffizienten 11 für alle Akkumulatoren 4 kann die Chipfläche einer solchen Anordnung deutlich reduziert werden.

Bezugszeichenliste

	1	FIR-Dezimationsfilter
	2	Eingang
5	2'	Eingang
	2''	Eingang
	3	Ausgang
	4	Akkumulator
	5	Koeffizienteneingang
10	6	Speicher für Filterkoeffizienten
	7	Multiplikations- und Akkumulationsblock
	8	$\Delta\Sigma$ -Modulator
	9	Multiplexer
	10	Demultiplexer
15	11	Koeffizientenspeicher

Patentansprüche

1. FIR-Dezimationsfilter (1), aufweisend
 - einen Eingang (2) zum Zuführen eines überabgetasteten Sig-
 - 5 nals und
 - einen Ausgang (3) zum Abgeben eines Signals mit gegenüber dem überabgetasteten Signal um einen Dezimationsfaktor verringerter Abtastrate,dadurch gekennzeichnet, dass
- 10 der Dezimationsfaktor $(N+1)$ gleich der Summe aus der Filterordnung (N) des FIR-Dezimationsfilters (1) und der Zahl 1 ist.
2. FIR-Dezimationsfilter nach Anspruch 1,
- 15 dadurch gekennzeichnet, dass der Dezimationsfaktor $(N+1)$ gleich der Anzahl der benötigten Filterkoeffizienten des FIR-Dezimationsfilters ist.
3. FIR-Dezimationsfilter nach Anspruch 1 oder 2,
- 20 dadurch gekennzeichnet, dass ein Mittel zum Zuführen von Filterkoeffizienten (6) vorgesehen ist, das mit einer Multiplikations- und Additionseinrichtung (7) verbunden ist.
- 25 4. FIR-Dezimationsfilter nach Anspruch 3, dadurch gekennzeichnet, dass das FIR-Dezimationsfilter (1) lediglich eine einzige Multiplikations- und Additionseinrichtung (7) aufweist.
- 30 5. FIR-Dezimationsfilter nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass die Multiplikations- und Additionseinrichtung (7) ein Akkumulator (4) ist.

6. FIR-Dezimationsfilter nach Anspruch 5,
dadurch gekennzeichnet, dass
der Akkumulator (4) ausgebildet ist mit einem Dateneingang
5 (2'), der mit dem Eingang zum Zuführen eines überabgetasteten
Signals (2) verbunden ist, mit einem Koeffizienteneingang (5)
zum Zuführen der Filterkoeffizienten, der mit dem Mittel zum
Zuführen von Filterkoeffizienten (6) verbunden ist, mit einem
Ausgang, der mit dem Ausgang (3) des FIR-Dezimationsfilters
10 (1) verbunden ist, und mit einem Rückführungseingang, der mit
dem Ausgang (3) verbunden ist.

7. FIR-Dezimationsfilter nach Anspruch 6,
dadurch gekennzeichnet, dass
15 der Akkumulator (4) eingerichtet ist zum Inkrementieren eines
gespeicherten Wertes um das Produkt aus einem am Dateneingang
anliegenden Wert (In_1) und einem Filterkoeffizienten ($W(K)$).

8. FIR-Dezimationsfilter nach einem der Ansprüche 3 bis 7,
20 dadurch gekennzeichnet, dass
das Mittel zum Zuführen von Filterkoeffizienten (6) als
nichtflüchtiger Speicher zum Ablegen der Filterkoeffizienten
ausgebildet ist.

25 9. FIR-Dezimationsfilter nach Anspruch 8,
dadurch gekennzeichnet, dass
das FIR-Dezimationsfilter (1) als Speichermittel lediglich
den nicht-flüchtigen Speicher zum Ablegen der Filterkoeffi-
zienten und die Multiplikations- und Additionseinrichtung (7)
30 umfasst.

10. FIR-Dezimationsfilter nach einem der Ansprüche 3 bis 9,
dadurch gekennzeichnet, dass

das Mittel zum Zuführen von Filterkoeffizienten (6) eingerichtet ist zum Bereitstellen der Filterkoeffizienten nach der Vorschrift eines 3-Term-Fensters.

- 5 11. FIR-Dezimationsfilter nach einem der Ansprüche 3 bis 10, dadurch gekennzeichnet, dass
das Mittel zum Zuführen von Filterkoeffizienten (6) eingerichtet ist zum Bereitstellen von Filterkoeffizienten nach der Vorschrift

10
$$W(K) = 0,375 + 0,5 \cdot \cos\left(2\pi \frac{K}{N}\right) + 0,125 \cdot \cos\left(4\pi \frac{K}{N}\right),$$

wobei N die Filterordnung des FIR-Dezimationsfilters (1) und W(K) den jeweilige Filterkoeffizienten repräsentiert sowie die Indexvariable K jeden ganzzahligen Wert im Intervall von
15 einschließlich -N/2 bis einschließlich +N/2 annimmt.

12. FIR-Dezimationsfilter nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass
der Dezimationsfaktor einen Wert innerhalb eines Intervalls
20 von einschließlich 32 bis einschließlich 512 hat.

13. Anordnung mit einem FIR-Dezimationsfilter nach einem der Ansprüche 1 bis 11,
dadurch gekennzeichnet, dass
25 ein als Sigma-Delta-Modulator (8) ausgebildeter Analog/Digital-Wandler an den Eingang (2) zum Zuführen eines überabgetasteten Signals angeschlossen ist.

14. Anordnung nach Anspruch 13,
30 dadurch gekennzeichnet, dass

der Sigma-Delta-Modulator (8) als Multiplex-Konverter zur Verarbeitung mehrerer Signale in einem Multiplexbetrieb eingerichtet ist.

- 5 15. Anordnung mit mehreren FIR-Dezimationsfiltern nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass die mehreren FIR-Dezimationsfilter ein gemeinsames Mittel zum Zuführen von Filterkoeffizienten (11) haben.

1/2

FIG 1

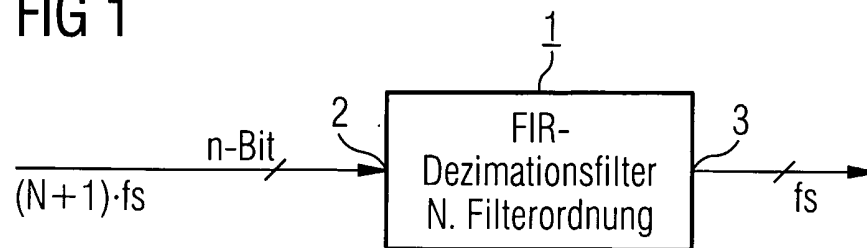


FIG 2

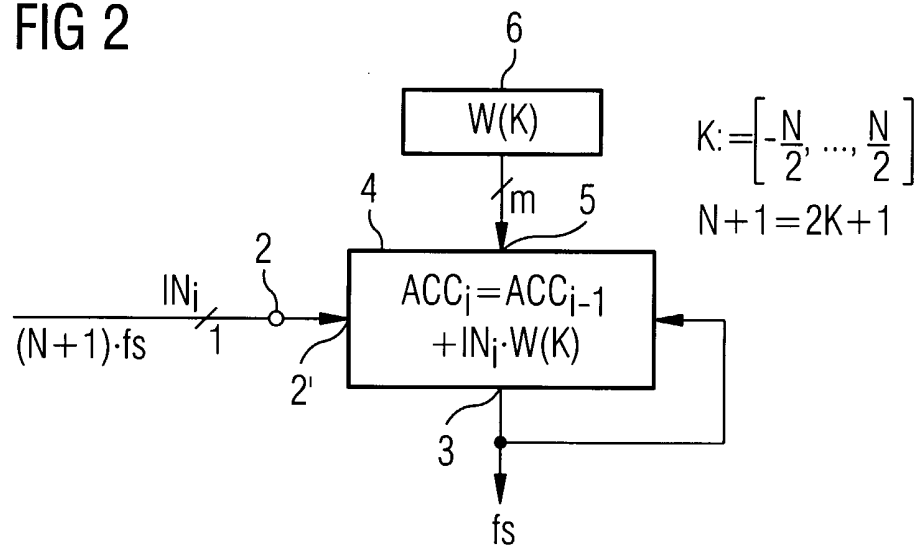
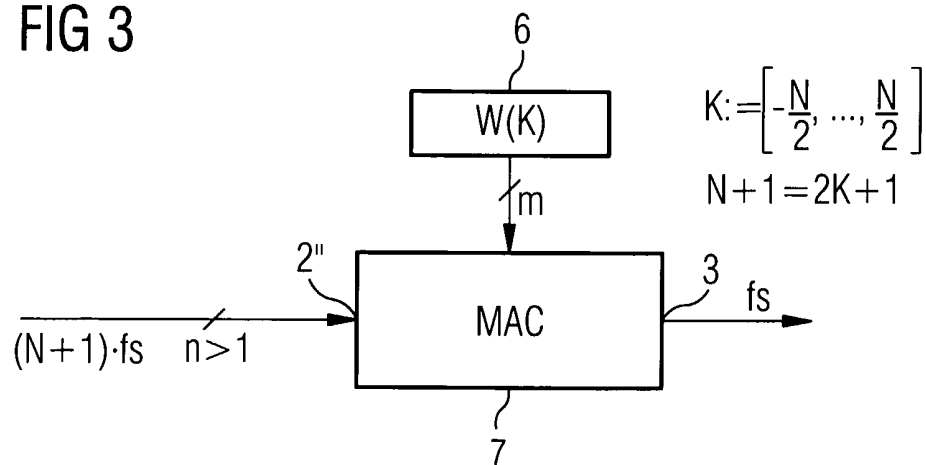


FIG 3



2/2

FIG 4

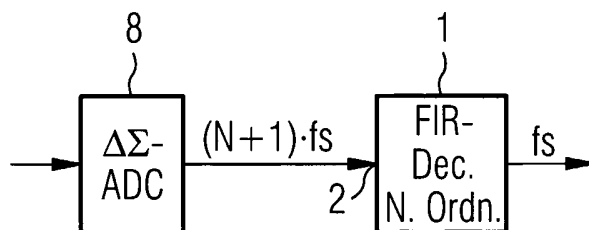


FIG 5

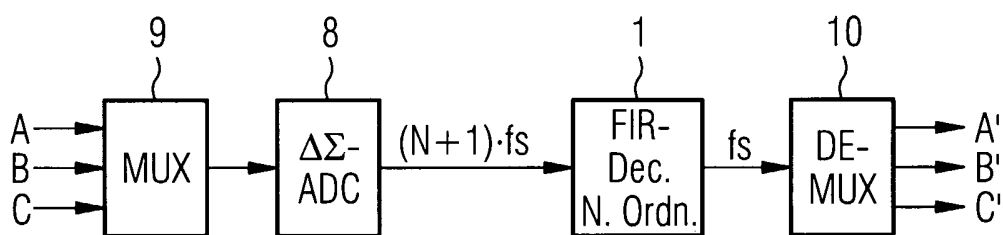
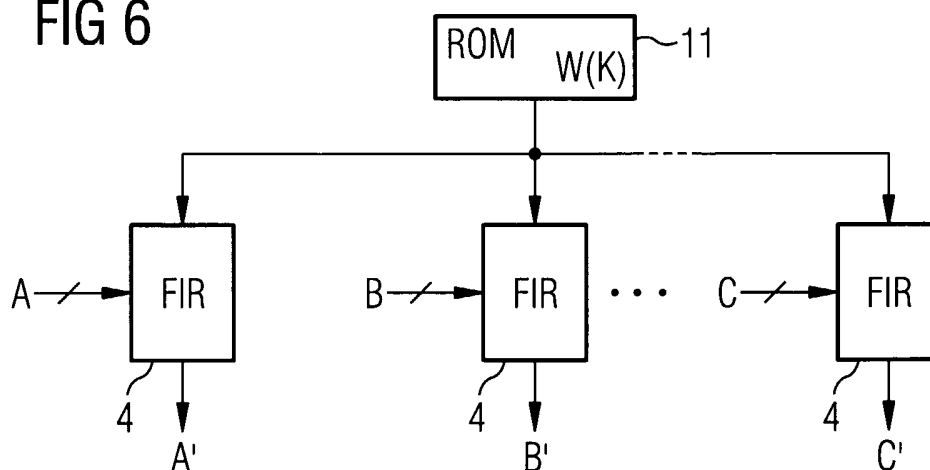


FIG 6



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2005/013931

A. CLASSIFICATION OF SUBJECT MATTER
H03H17/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03H

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 278 837 A (KELLEY ET AL) 11 January 1994 (1994-01-11)	1-9, 12-15
Y	column 8, line 26 - line 56; figure 9	10,11, 13,14
Y	----- NUTTALL A H: "SOME WINDOWS WITH VERY GOOD SIDELOBE BEHAVIOR" IEEE TRANSACTIONS ON ACOUSTICS, SPEECH AND SIGNAL PROCESSING, IEEE INC. NEW YORK, US, vol. 29, no. 1, February 1981 (1981-02), pages 84-91, XP001152184 ISSN: 0096-3518 page 87, left-hand column, line 1 - right-hand column, line 17; figure 8 ----- -/--	10,11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- * & * document member of the same patent family

Date of the actual completion of the international search

22 March 2006

Date of mailing of the international search report

06/04/2006

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

DE LA PINTA BALLESTE

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2005/013931

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	GEROSA A ET AL: "A low-power decimation filter for a sigma-delta converter based on a power-optimized sinc filter" CIRCUITS AND SYSTEMS, 2004. ISCAS '04. PROCEEDINGS OF THE 2004 INTERNATIONAL SYMPOSIUM ON VANCOUVER, BC, CANADA 23-26 MAY 2004, PISCATAWAY, NJ, USA, IEEE, US, vol. 2, 23 May 2004 (2004-05-23), pages 245-248, XP010720151 ISBN: 0-7803-8251-X paragraph [0001] -----	13,14

Information on patent family members

PGH/EP2005/013931

US 5278837	A	11-01-1994	NONE
------------	---	------------	------

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2005/013931

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

H03H17/06

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H03H

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 278 837 A (KELLEY ET AL) 11. Januar 1994 (1994-01-11)	1-9, 12-15
Y	Spalte 8, Zeile 26 - Zeile 56; Abbildung 9	10,11, 13,14
Y	----- NUTTALL A H: "SOME WINDOWS WITH VERY GOOD SIDELOBE BEHAVIOR" IEEE TRANSACTIONS ON ACOUSTICS, SPEECH AND SIGNAL PROCESSING, IEEE INC. NEW YORK, US, Bd. 29, Nr. 1, Februar 1981 (1981-02), Seiten 84-91, XP001152184 ISSN: 0096-3518 Seite 87, linke Spalte, Zeile 1 - rechte Spalte, Zeile 17; Abbildung 8 ----- -/--	10,11



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

22. März 2006

Absenddatum des internationalen Recherchenberichts

06/04/2006

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

DE LA PINTA BALLESTE

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	GEROSA A ET AL: "A low-power decimation filter for a sigma-delta converter based on a power-optimized sinc filter" CIRCUITS AND SYSTEMS, 2004. ISCAS '04. PROCEEDINGS OF THE 2004 INTERNATIONAL SYMPOSIUM ON VANCOUVER, BC, CANADA 23-26 MAY 2004, PISCATAWAY, NJ, USA, IEEE, US, Bd. 2, 23. Mai 2004 (2004-05-23), Seiten 245-248, XP010720151 ISBN: 0-7803-8251-X Absatz [0001] -----	13,14

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

PO/EP2005/013931

Im Recherchenbericht
angeführtes Patentdokument

Datum der
Veröffentlichung

Mitglied(er) der
Patentfamilie

Datum der
Veröffentlichung

US 5278837	A	11-01-1994	KEINE
------------	---	------------	-------