

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5965771号
(P5965771)

(45) 発行日 平成28年8月10日(2016.8.10)

(24) 登録日 平成28年7月8日(2016.7.8)

(51) Int.Cl.	F 1
C09J 163/00	(2006.01) C09J 163/00
C09J 11/06	(2006.01) C09J 11/06
C09J 5/00	(2006.01) C09J 5/00
H01L 23/29	(2006.01) H01L 23/30
H01L 23/31	(2006.01) B

請求項の数 10 外国語出願 (全 18 頁)

(21) 出願番号	特願2012-171561 (P2012-171561)
(22) 出願日	平成24年8月2日(2012.8.2)
(65) 公開番号	特開2013-40333 (P2013-40333A)
(43) 公開日	平成25年2月28日(2013.2.28)
審査請求日	平成27年7月29日(2015.7.29)
(31) 優先権主張番号	13/210,763
(32) 優先日	平成23年8月16日(2011.8.16)
(33) 優先権主張国	米国(US)

(73) 特許権者	390041542 ゼネラル・エレクトリック・カンパニー アメリカ合衆国、ニューヨーク州 123 45、スケネクタディ、リバーロード、1 番
(74) 代理人	100137545 弁理士 荒川 聰志
(74) 代理人	100105588 弁理士 小倉 博
(74) 代理人	100129779 弁理士 黒川 俊久
(74) 代理人	100113974 弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】エポキシ封止及び積層用接着剤及び製造方法

(57) 【特許請求の範囲】

【請求項 1】

エポキシ樹脂(204)と、
トリオキサジアミン(102)、ジアミノジシクロヘキシルメタン(104)、トルエンジアミン(106)及びビスフェノールA二無水物(108)を含有する硬化剤(100、202)と
を含む接着剤(200)。

【請求項 2】

さらに、水溶性エトキシ化界面活性剤(206)を含有する、請求項1記載の接着剤(200)。

10

【請求項 3】

前記エポキシ樹脂(204)が液状ジエポキシを含む、請求項1又は請求項2記載の接着剤(200)。

【請求項 4】

前記液状ジエポキシが、脂環式エポキシ、ビスフェノールAエポキシ樹脂、ビスフェノールFエポキシ樹脂、エポキシノボラック及びグリシジルエーテルエポキシ樹脂のうちの1種を含む、請求項3記載の接着剤(200)。

【請求項 5】

トリス(ジメチルアミノメチル)フェノールを含む促進剤を含む、請求項1乃至請求項4のいずれか1項記載の接着剤(200)。

20

【請求項 6】

接着剤の製造方法であって、
トリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフ
エノールA二無水物を含む複数の反応物質を混合して硬化剤を形成する工程と、
硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成する工程と、
未硬化接着剤混合物を硬化させる工程と
を含む方法。

【請求項 7】

水溶性エトキシ化界面活性剤を前記未硬化接着剤混合物と混合する工程を含む、請求項
6記載の方法。

10

【請求項 8】

硬化剤をエポキシ樹脂と混合する工程が、硬化剤を液状ジエポキシと混合することを含
む、請求項 6 又は請求項 7 記載の方法。

【請求項 9】

トリス(ジメチルアミノメチル)フェノールを含む促進剤を未硬化接着剤混合物に添加
する工程を含む、請求項 6 乃至請求項 8 のいずれか 1 項記載の方法。

【請求項 10】

半導体デバイスパッケージ(10)を形成する方法であって、
半導体デバイス(12)の表面と材料(60)との間に空間が形成されるように半導体
デバイス(12)を材料(60)に対して配置する工程と、
トリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフ
エノールA二無水物を含む複数の反応物質を混合して硬化剤を形成する工程と、
硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成する工程と、
未硬化接着剤混合物を前記空間に注入する工程と、
未硬化接着剤混合物を硬化させる工程と
を含む方法。

20

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は一般に、半導体デバイスをパッケージ(実装)する構造及び方法、特に、安定な高電圧電気的動作を提供する半導体デバイスパッケージ接着剤に関する。

【背景技術】

【0002】

集積回路(IGC)が一層小型になり、さらに優れた動作性能を発揮するようになるにつれて、対応して集積回路をパッケージする実装技術が、リード付きパッケージから、積層型ボールグリッドアレイ(BGA)パッケージに、そして最終的にチップスケールパッケージ(CSP)に進化した。IGCチップパッケージ技術の向上は、より優れた性能、さらなる微細化及びより高い信頼性を達成する要求が益々増加することで推進される。新しいパッケージ技術はさらに、スケールメリットを与える大規模な製造を目的としたバッチ生産の実現可能性をもつ必要がある。

40

【0003】

半導体デバイス及びパッケージには、パワーエレクトロニクス回路のスイッチ又は整流器、例えばスイッチモード電源として用いる高電圧パワー半導体デバイスがある。大抵のパワー半導体デバイスは、転流モード(即ち、デバイスはオン又はオフのどちらかである)のみで用いられており、したがって転流モード用に最適化される。多くのパワー半導体デバイスは、高電圧パワー用途で用いられ、大量の電流を流し、高電圧に耐えるように設計される。

【0004】

50

使用時、ある高電圧パワー半導体デバイスは、パワーオーバーレイ（P O L）パッケージ及びインタコネクトシステムで外部回路に接続され、P O Lパッケージがデバイスより発生された熱を除去し、外部環境からデバイスを保護する手段も提供する。標準P O L製造プロセスは典型的に、接着剤により絶縁層上に1つ又は2つ以上のパワー半導体デバイスを配置することから始める。その後、絶縁層上に金属インタコネクト（例えば、銅インタコネクト）を電気メッキしてパワー半導体デバイスに直接金属接続を形成する。金属インタコネクトは、パワー半導体デバイスへ及びパワー半導体デバイスからの入力／出力（I／O）システムを形成する薄型（例えば、厚さ200μm未満）の平面インタコネクト構造の形態とすることができます。

【0005】

10

あるパッケージ技術に固有であるのは、典型的に5cm以上の長さをもつ高電圧スイッチ又はアセンブリを使用することである。典型的にこのようなスイッチは、カプトンなどの母材又は支持材料に貼り付け、その後アセンブリ内の別の構成要素に電気的に接続する台形の断面又はプロファイルを有する。台形の断面は互いに対向する1対の平行表面と1対の非平行表面を有する。通常、平行表面の一方は、例えばカプトンに接着するスイッチの表面であり、他方は接地面又は電力面である。

【0006】

反りを防ぎ、高電圧アセンブリを外的影響から保護するために、しばしば封止材を適用し、その後、接地面又は電力面に電気的に接続するために封止材をレーザーアブレーションする。しかし、熱的効果、水吸収などのために、このようなアセンブリは反る傾向がある。さらに、封止材はまた、典型的にボイドを含有し、或いは適用が薄すぎたり厚すぎたりがあるので、コロナ放電及び火花が高電圧動作中に起こることがあり、それが性能低下及び初期故障につながるおそれがある。

20

【0007】

そして、アノードとカソード接合間を絶縁分離することに関して、高い逆方向絶縁破壊電圧（例えば、最大10kV）を与える高絶縁性材料が典型的に半導体ダイオードに用いられる。しかし、このような絶縁材料は、厚さが増加することが多く、大きな厚さは、半導体ダイオードの特定のP O Lパッケージ方法に適合しないことがあり、また厚さを適切に制御しないと、寄生インダクタンスの増加につながるおそれがある。

【先行技術文献】

30

【特許文献】

【0008】

【特許文献1】米国特許第7964974号明細書

【発明の概要】

【発明が解決しようとする課題】

【0009】

したがって、高電圧スイッチ及びアセンブリを封止する簡単な方法及び優れた接着剤が必要とされている。

【課題を解決するための手段】

【0010】

40

本発明は、エポキシ封止及び積層用接着剤及びその製造方法を提供する。

【0011】

本発明の1つの観点による接着剤は、エポキシ樹脂及び硬化剤を含有する。硬化剤はトリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノールA二無水物を含有する。

【0012】

本発明の別の観点による接着剤を製造する方法では、複数の反応物質を混合して硬化剤を形成し、上記反応物質はトリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノールA二無水物を含み、硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成し、未硬化接着剤混合物を硬化する。

50

【0013】

本発明の他の観点による半導体デバイスパッケージを形成する方法では、材料に対して半導体デバイスを、半導体デバイスの表面と上記材料間に空間を形成するように配置し、複数の反応物質を混合して硬化剤を形成し、上記反応物質はトリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノールA二無水物を含み、硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成し、未硬化接着剤混合物を上記空間に入れ、未硬化接着剤混合物を硬化する。

【0014】

本発明の種々の他の特徴及び利点は以下の詳細な説明と図面から明らかになるであろう。

10

【0015】

図面は本発明を実施するうえで現在考えられる好ましい実施形態を示す。

【図面の簡単な説明】**【0016】**

【図1】本発明の実施形態にしたがって配合し、製造した接着剤／封止材を用いた半導体デバイスパッケージの側断面図である。

【図2】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図3】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

20

【図4】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図5】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図6】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図7】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図8】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

30

【図9】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図10】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図11】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図12】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

【図13】本発明の実施形態から利益を得ることができる製造／ビルドアッププロセスの各段階の半導体デバイスパッケージの側断面図である。

40

【図14】本発明の一実施形態にしたがって接着剤／封止材を製造する方法を示すフローチャートである。

【図15】エポキシ接着剤及び／又はモールド成形封止材を製造する方法を示すフローチャートである。

【発明を実施するための形態】**【0017】**

本発明の実施形態は、高い絶縁破壊電圧及び低い寄生インダクタンスをもつ半導体デバイスパッケージ用の接着剤／封止材並びにこのような半導体デバイスパッケージの形成方法を提供する。本発明の接着剤／封止材の配合は、低粘度、部分硬化能力、低表面張力、低応力、可使時間、室温でのゲル化性、所望のレーザー波長でレーザアブレーション能力

50

、所望のガラス転移温度を設定・制御する能力、良好な絶縁特性などの特定の要求を満たす。本発明の半導体デバイスパッケージは、半導体デバイスのエッジを異なる厚さの複数の絶縁層を用いてパッシベートし、半導体デバイスの上及び下表面に電気インタコネクトシステムが形成されるように製造する。

【0018】

図1に、本発明の一実施形態を組み入れた半導体デバイスパッケージ10を示す。半導体デバイスパッケージ10は、ダイ、ダイオード又は他の電子デバイスの形態とすることができる半導体デバイス12を内部に含む。半導体デバイス12は、例えば高電圧半導体ダイオード、具体的には逆方向のバックバイアスをもつ光ダイオードの形態である。図1に示すように、半導体デバイス12は台形の形状をもつことができるが、半導体デバイス12に他の形状及び構成、例えば長方形を想定できることは理解される。さらに、半導体デバイス12の形状及び寸法に関して、半導体デバイス12は、例えば、最大40mm又はそれ以上の厚さ／高さをもつ「厚い」デバイスの形態であることは理解される。

10

【0019】

半導体デバイス12は、半導体材料、例えばケイ素、炭化ケイ素、窒化ガリウム、ヒ化ガリウム又はその他の半導体材料から形成した基板14を含み、半導体材料に不純物を添加して、片側にn型半導体とよばれる、負の電荷キャリヤ（電子）を含有する領域、そして反対側にp型半導体とよばれる、正の電荷キャリヤ（正孔）を含有する領域を形成する。これらの2つの領域間の基板内部の境界は、PN接合とよばれ、そこで、ダイオードの作用が起り、基板が、p型側（即ち、アノード）からn型側（即ち、カソード）の方向に電流（普通の意味）を導くが、逆方向に導くことはない。半導体デバイス12は、「高電圧」デバイスといわれ、デバイスは電圧3kV以上で作動し、約10kV超える電圧も想定している。

20

【0020】

複数の金属堆積回路及び／又は接続パッド（即ち、端子）16が基板上に形成され、P及びN領域のそれぞれに取り付けられ、これらによって半導体デバイス12に電気接続を形成することができる。図1に示すように、回路／接続パッド16は、基板の表面18、20上に形成され、半導体デバイス12の2つの表面と電気接続を形成できるようにする。

30

【0021】

また、半導体デバイスパッケージ10には、基板14及び金属堆積回路／接続パッド16を覆うように半導体デバイス12の表面18、20及びエッジ24の周囲に形成した第1パッシベーション、即ち絶縁層22がある。第1パッシベーション層22は、本発明の一実施形態にしたがって形成した接着剤を含んでもよい、例えば窒化ケイ素、酸化ケイ素又は他の適当な絶縁材料の高性能フィルムの形態であり、第1パッシベーション層22は均一な厚さをもつように半導体デバイス12に適用される。本発明の一実施形態によれば、第1パッシベーション層22はプラズマ化学蒸着（PECVD）を用いて1～2μm程度の厚さをもつように適用される。したがって、以下に詳しく説明するように、第1パッシベーション層22は、半導体デバイス12のエッジ24をパッシベートするとともに、例えば半導体デバイスパッケージ10の製造プロセス工程（例えば、エッチング、積層など）時に基板14の表面及び金属堆積回路／接続パッド16を保護するように働く。

40

【0022】

図1に示すように、半導体デバイス12の金属回路／接続パッド16に隣接する位置で第1パッシベーション層22の一部を反応性イオンエッチング（RIE = reactive ion etching）などで除去してこれらの回路／接続パッド16に電気インタコネクトを形成できるようにする。半導体デバイスパッケージ10が光学活性なデバイスの形態である本発明の一実施形態においては、第1パッシベーション層22は、光を通過させるように光学的に透明であるが、半導体デバイスパッケージ10の光学窓28の保護も提供する。しかし、半導体デバイス12は光学活性なデバイスではないデバイス／ダイオードの形態にすることができる、したがって例示の実施形態が、光学窓28をもつ必要

50

はなく、また光学的に透明なパッシベーション層の使用も必要でない場合があることは理解される。

【0023】

第1パッシベーション層22は、半導体デバイス12のエッジ24をパッシベーションするように働き、半導体デバイス上に形成した金属回路／接続パッド16に保護被覆を提供するが、第1パッシベーション層22（即ち、窒化／酸化ケイ素の皮膜）の薄さはやはり非常に大きな電圧を保持するのに不十分であることは理解される。したがって、半導体デバイスパッケージ10は、第2パッシベーション、即ち絶縁層30を含んでもよく、第2パッシベーション層30は、第1パッシベーション層22の上に適用され、半導体デバイス12のエッジ24上に延在し、所望により、第2パッシベーション層30の形態に応じて接着剤層（図示せず）がその間に含まれてもよい。図1に示すように、第2パッシベーション層30は、高い絶縁耐力を提供し、半導体デバイスパッケージ10の絶縁破壊電圧を増加するように、第1パッシベーション層22に比べるとより厚い絶縁材料の層又は皮膜として適用される。本発明の一実施形態によれば、第2パッシベーション層30は、1～2mm以下の厚さにすることでき、本発明の実施形態にしたがって形成した接着剤から形成することができる。

【0024】

第1パッシベーション層22を形成するのに用いる窒化物及び酸化物は数 μm より大幅に厚くは適用できないことが多いので、第2パッシベーション層30を第1パッシベーション層22と同様な材料又は異なる材料、即ちすでに適用済みの窒化物／酸化物フィルムの第1パッシベーション層22に良好な適合性（即ち、密着）をもつ材料から形成することができる。したがって、第2パッシベーション層30はポリイミド、エポキシ、パリレン、シリコーンなどの材料から形成することができる。第2パッシベーション層30は、Kapton（登録商標）、Ultem（登録商標）、ポリテトラフルオロエチレン（PTFE）、Uplex（登録商標）、ポリスルホン材料（例えば、Udel（登録商標）、Radel（登録商標））又は別のポリマーフィルム、例えば液晶高分子（LCP）又はポリイミド材料から形成した予備成形積層シート又はフィルムの形態とすることができる。本発明の一実施形態によれば、第2パッシベーション層30は、以下の図14で説明するアミン-イミド硬化剤を用いて硬化するエポキシ樹脂を用いて形成される。或いは、以下に詳細に説明するように、第2パッシベーション層30は、液状であり、スプレー-コート適用法、モールド成形法又は選択的堆積法（即ち、「直接描画」）の1つにより適用することができる。第2パッシベーション層30が積層形態、液状又はこれらの組合せで適用した絶縁材料から形成されるいすれの場合も、第2パッシベーション層30は、厚さが、所望の／必要な絶縁耐力に十分であるが半導体デバイス12のインダクティブループを過度に増加しないように制御して半導体デバイス12のエッジ24上に適用される。したがって、第2パッシベーション層30の典型的な厚さは、例えば、必要な絶縁破壊強度1000ボルト毎に約10～50 μm の範囲である。

【0025】

したがって、第1パッシベーション層22は、窒化物、酸化物又は他の既知の絶縁体を含有して絶縁耐力を向上することができ、本発明の実施形態にしたがって形成した接着剤／封止材から形成することができる。第2パッシベーション層30は同様な材料から製造できる。したがって、本発明によれば、層22、30のどちらか又は両方は、本発明の実施形態にしたがって形成した接着剤／封止材から形成することができる。

【0026】

さらに図1に示すように、本発明の一実施形態によれば、ベース絶縁層42を半導体デバイス12の表面18に適用して、一層厚い絶縁層を半導体デバイスの周囲全体に形成する（即ち、第2パッシベーション層30及び層42の組合せを半導体デバイス12の周囲に形成する）ようにする。一実施形態によれば、絶縁層42は、本発明の実施形態にしたがって形成した接着剤／封止材から形成される。第1パッシベーション層22、第2パッシベーション層30のそれぞれ、並びにベース絶縁積層42及びベース絶縁積層42に固

10

20

30

40

50

定した絶縁フィルムの追加の積層シート38を選択的にパターニングして複数のビア及び/又は開口部34をそこに形成する。ビア/開口部34は、半導体デバイス12上に形成した金属堆積回路/接続パッド16に対応する位置で形成され、回路/接続パッド16を露出するようにする。本発明の一実施形態によれば、半導体デバイス12へ第1パッシベーション層22、第2パッシベーション層30、ベース絶縁積層42及び絶縁フィルム38を適用した後にレーザーアブレーション又はレザードリルプロセスを行うことにより第1パッシベーション層22、第2パッシベーション層30、ベース絶縁積層42及び絶縁フィルム38を貫通してビア/開口部34が形成される。本発明の一実施形態によれば、レーザーアブレーションを波長350nmをもつレーザーを用いて行い、第1パッシベーション層22、第2パッシベーション層30及びベース絶縁層42の1つ又はすべてを形成するのに用いる接着剤を特に波長350nmのレーザーエネルギーに合わせた感度をもつように配合する。或いは、レーザーアブレーション又はレザードリルプロセスを行うことにより第2パッシベーション層30及び/又は絶縁積層42、38にビア/開口部34を予備成形し、その後第1パッシベーション層22上にこれらを特に波長350nmのレーザーエネルギーに合わせた感度をもつ接着剤を再び用いて適用することができる。ビア/開口部34が第2パッシベーション層30及び絶縁積層42、38を貫通して予備ドリル加工される一実施形態では、独立の反応性イオンエッチング(RIE)プロセスを行ってビア/開口部34を第1パッシベーション層22から回路/接続パッド16まで下方に拡張することができる。本発明のさらなる実施形態によれば、プラズマエッチング、光画定(photo-definition)、機械的ドリル法などの他の方法によりビア/開口部34を形成することができることも理解される。

【0027】

半導体デバイス12上でビア/開口部34から回路/接続パッド16まで下方に延在する金属インタコネクト36がそれぞれのビア/開口部34内部に形成される。したがって、金属インタコネクト36は回路/接続パッド16への直接金属及び電気接続を形成し、金属インタコネクトがきっちりと詰まった密な配置で形成される。金属インタコネクト36は、スパッタリング、電気メッキ法などにより金属層/材料を適用し、その後適用した金属材料をパターニングして所望の形状をもつ金属インタコネクト36にすることにより形成される。金属インタコネクト36を形成するには、スパッタリング法によりチタン密着層及び銅シード層を適用し、その後、追加の銅をその上に電気メッキして金属インタコネクト36の厚さを増加させる。図1に示すように、半導体デバイス12の表面20では、銅メッキの金属インタコネクト36は、半導体デバイス12の回路/接続パッド16からビア/開口部34を通り、半導体デバイス12のエッジ24を越える第2パッシベーション層30の外表面にわたって延在し、半導体デバイス12のエッジ24を越えて延在する領域のインタコネクト36が、ベース絶縁積層42に固定した絶縁フィルムの追加の積層シート38上に形成される。半導体デバイス12の表面18では、銅メッキの金属インタコネクト36は、半導体デバイス12の回路/接続パッド16からベース絶縁積層42及び絶縁フィルム38に形成したビア/開口部34を通り、絶縁フィルム38の外表面をわたって延在し、インタコネクト36が、フィルム38上の半導体デバイス12のエッジ24を越え、表面20上に形成したインタコネクト36とは反対側のフィルム38の側面上まで延在して、そこから電気的に絶縁するようとする。

【0028】

有利なことに、半導体デバイスパッケージ10の構造は、高い絶縁破壊電圧及び低いインダクタンスループをもつパッケージになる。即ち、第1パッシベーション層22、第2パッシベーション層30及びインタコネクト36の配置は、10kVの高い絶縁破壊電圧を与え、それらの厚さが半導体デバイスパッケージ10のアノードとカソード間の寄生インダクタンスも減少するように制御することができる。半導体デバイスパッケージ10の構造により、向上した/効率的な動作周波数での半導体デバイスパッケージ10の動作が可能になり、スイッチングタイムが短縮し、その後の信号伝送のための信号強度(例えば、フーリエ処理用の方形波パルスの発生)が向上する。

【0029】

図2～10を参照して、半導体デバイスパッケージ10の製造方法の種々のプロセス工程を説明する。図2に示すように、半導体デバイスパッケージ10のビルドアッププロセスでは、まず第1パッシベーション、即ち絶縁層22を半導体デバイス12上に適用する。第1パッシベーション層22を半導体デバイス12の表面18、20及びエッジ24の周囲に形成して、半導体デバイスの基板14及び金属堆積回路／接続パッド16を覆うようとする。第1パッシベーション層22は、埋め込まれた材料、例えば窒化ケイ素、酸化ケイ素などを含有する、本発明の実施形態にしたがって形成した接着剤の形態にすることができる、これを均一な厚さをもつように半導体デバイス12に適用する。本発明の一実施形態によれば、第1パッシベーション層22はプラズマ化学蒸着（PECVD）を用いて1～2μm程度の厚さをもつように適用される。したがって、第1パッシベーション層22は、半導体デバイス12のエッジ24をパッシベートするとともに、基板14の表面18、20及び金属堆積回路／接続パッド16を保護するように働く。10

【0030】

図3を参照すると、ビルドアッププロセスの次の工程では、第1パッシベーション層22を適用した半導体デバイス12を接着剤層40及び積層／フィルムの形態の付随するベース絶縁層42に置く。図3に示すように、半導体デバイス12を接着剤層40及び絶縁層42上に置き、半導体デバイス12の表面18が層40、42に固定され、表面20が露出した状態にする。絶縁層42は、Kapton（登録商標）、Ultuem（登録商標）、ポリテトラフルオロエチレン（PTFE）、Upilex（登録商標）、ポリスルホン材料（例えば、Udel（登録商標）、Radel（登録商標））又は別のポリマーフィルム、例えば液晶高分子（LCP）、ポリイミド材料などの多数の絶縁材料の1つから形成することができる。本発明の一実施形態によれば、絶縁層42は、以下の図14で説明するアミン-イミド硬化剤を用いて硬化するエポキシ樹脂を用いて形成する。接着剤層40及びベース絶縁積層42上に半導体デバイス12を置いたら、接着剤40を硬化して絶縁積層42上に半導体デバイス12を固定する。20

【0031】

ビルドアッププロセスは、続いて半導体デバイス12の表面20及びエッジ24に別の絶縁、即ちパッシベーション層（即ち、第2パッシベーション層）を適用する。図4～7に示し以下に説明するように、このような絶縁層は、絶縁材料の予備成形積層シート又はフィルム層の適用により、或いはスプレーコート適用法、モールド成形法又は選択的堆積法（即ち、「直接描画」）での液状絶縁材料の適用によるなどの幾つかの適用法のひとつによって適用できることは理解される。30

【0032】

図4A～4Cを参照すると、絶縁材料44は半導体デバイス12の表面20及びエッジ24上に適用され、接着剤層46（例えば、B段階、タック性の接着剤）がそれらの間に介在して絶縁材料のシート44を半導体デバイス12に固定する。図4Aに示すように、絶縁シート44の厚さは第1パッシベーション層22より厚く、絶縁シート44の厚さが半導体デバイス12に必要な絶縁破壊強度に基づき決定され、制御される。一般に、絶縁シート44の厚さは、必要な絶縁破壊強度1kV毎に約10～50μmの範囲である。一実施形態によれば、絶縁シート44及び接着剤層46の代わりに、組成及び製造方法が本発明の実施形態にしたがうエポキシ又は封止材が設けられる。40

【0033】

図4Aに示すように、絶縁材料44が積層シートの形態で半導体デバイス12の表面20及びエッジ24上に適用されたとき、空間又はボイド48が半導体デバイス12のエッジ24付近に残ることがあり、これを「テンティング」とよぶ。図4Bに示すように、このボイド48をビルドアッププロセスの次の工程でエポキシ又はポリイミド材料50で充填し、続いて硬化する。エポキシ又はポリイミド材料50は、組成及び製造方法が本発明の実施形態にしたがうエポキシ、即ち封止材である。ボイド48はエポキシ／ポリイミド50で一端から充填され、もう一方の端に通気孔（図示せず）が設けられて空気を外に出50

す。テンディングが認められない場合、図 4 B に示す工程は必要でないことは理解される。

【 0 0 3 4 】

図 4 C を参照すると、半導体デバイスパッケージ 1 0 の電気的な要求（即ち、絶縁耐力のさらなる増加）に応じて半導体デバイス 1 2 の表面 2 0 及びエッジ 2 4 上に絶縁材料の追加の積層シート 5 2 を適用することができ、或いは材料 5 2 の代わりに、組成及び製造方法が本発明の実施形態にしたがうエポキシ又は封止材を用いてそこに追加の層を設けてもよい。したがって、追加の絶縁材料 5 2 は、絶縁シート 4 4 の上部に位置することができ、材料 5 2 がシートである一実施形態では、接着剤層 5 4 が間に介在してシート 4 4 と 5 2 を固定する。図 4 C には示さないが、必要ならばさらに追加のシート又は別の絶縁材料を半導体デバイス 1 2 の表面 2 0 に適用することができる。

【 0 0 3 5 】

図 5 を参照すると、本発明の別の実施形態によれば、液状絶縁材料 4 1 は、半導体デバイス 1 2 の表面 2 0 及びエッジ 2 4 上にスプレーコート適用法により適用される。一実施形態によれば、液状絶縁材料は、以下の図 1 4 で説明するアミン・イミド硬化剤を用いて硬化するエポキシ樹脂を用いて形成する。液状絶縁材料を、形成後、半導体デバイス 1 2 上にスプレーして、第 1 パッシベーション層 2 2 より厚い絶縁層 5 8 を形成する。絶縁層 5 8 の厚さは、半導体デバイス 1 2 に必要な絶縁破壊強度に応じて決定され、制御される。前述のように、絶縁層 5 8 の厚さは必要な絶縁破壊強度 1 kV 每に約 10 ~ 50 μm の範囲である。絶縁層 5 8 の所望の厚さ及び幾何形状に応じて、複数回のスプレーコート工程を行うことがある。

【 0 0 3 6 】

図 6 A ~ 6 C を参照すると、本発明の別の実施形態によれば、液状絶縁材料は、得られる絶縁層の形状及び厚さを制御するモールドを用いて半導体デバイス 1 2 の表面 2 0 及びエッジ 2 4 上に適用される。図 6 A に示すように、半導体デバイス 1 2 及び絶縁層 4 2 を反転して、半導体デバイス 1 2 が下向きになるようにする。その後、半導体デバイス 1 2 をその下に位置するモールド 6 0 に入れ、半導体デバイス 1 2 をモールド 6 0 内部で、例えばモールド 6 0 の中心に形成された突出部 6 2 により適所に保持し、半導体デバイス 1 2 とモールド 6 0 間に空間を形成するようにする。モールド 6 0 内の半導体デバイス 1 2 の正確な位置調整は、例えばピン位置調整機構（図示せず）によって実現することができる。図 6 B に示すように次の工程で、モールド 6 0 を液状絶縁材料 6 4 、例えば本発明の実施形態にしたがって形成し、以下の図 1 4 で説明するエポキシ又はポリイミドで充填する。即ち、液状絶縁材料をモールドに設けた充填ポート（図示せず）から半導体デバイス 1 2 とモールド 6 0 間の空間に注入する。通気ポート（図示せず）もモールドに設けて絶縁材料 6 4 の注入を可能にする。液体絶縁材料 6 4 でモールド 6 0 を充填したら、絶縁材料を硬化し、モールドを取り外して、図 6 C に示すように、半導体デバイス 1 2 の表面 2 0 及びエッジ 2 4 上に完成した絶縁層 6 6 を形成する。モールド 6 0 が T e f l o n (登録商標) 又は同等材料で構成された場合、半導体デバイス 1 2 をモールドから取り外すとき、絶縁層 6 4 がモールド 6 0 に付着しない。

【 0 0 3 7 】

図 7 を参照すると、本発明の他の実施形態によれば、液状絶縁材料 4 5 は、選択的堆積法、即ち「直接描画」法によって半導体デバイス 1 2 の表面 2 0 及びエッジ 2 4 上に適用される。半導体デバイス 1 2 上への絶縁材料 4 5 の直接描画では、プログラム可能なディスペンス手段（図示せず）を用いて絶縁材料 4 5 をディスペンスし、ディスペンス手段が液状の絶縁材料のライン又はドット 7 0 を堆積させる。例えば、プログラム可能なディスペンス手段は、インクジェット印刷タイプの装置の形態とすることができます、この装置は選択的に液状の絶縁材料 4 5 のライン又はドット 7 0 を堆積させることができます。ライン / ドット 7 0 を描いて半導体デバイス 1 2 の必要な部分の被覆を得、またライン / ドット 7 0 を多層に適用して絶縁材料に必要な幾何形状及び厚さを得ることができます。その後、適用された絶縁材料のライン / ドット 7 0 を硬化してパッシベーションを完成する。

10

20

30

40

50

【0038】

図8を参照すると、第2絶縁、即ちパッシベーション層（以下通常、30で示す）を半導体デバイス12の表面20及びエッジ24上に、図4～7の実施形態に示し、説明する方法の1つにより適用したら、半導体デバイスパッケージ10のビルトアッププロセスは、続いて第2パッシベーション層30のアブレーションを行う。即ち、場合によっては第2パッシベーション層30の正確な所望の幾何形状／厚さが得られず、プロファイルへの若干の変更を行うことがあることがあるのは理解される。1つの方法では、レーザーアブレーション又は類似方法を用いて余分な材料をアブレーションし、パッシベーション層30の必要なプロファイルを得る。したがって、本発明のエポキシ／封止材の配合に由来する多くの有効な特性の中で、以下にさらに説明するように、パッシベーション層30をレーザーでアブレーションできるようにすることが望ましい。典型的なアブレーション用レーザーには波長350nmをもつコヒーレント光ビームがある。したがって、本発明によれば、説明するように、本発明のパッシベーション層、この場合、第2パッシベーション層30のために、特に350nmでのレーザーアブレーションに的を絞った感度をもつエポキシ／封止材が配合される。即ち、高い絶縁耐力材料が望ましく、ビアを形成するのにレーザーアブレーションを行うことができる前述のチップアセンブリにおいて、本発明の実施形態を用いて、材料が350nmでのアブレーションに対して特定の感度をもつようにすることができる。図8に示すように、台形の半導体デバイス12と整合するようにパッシベーション層30を台形であるように示すが、パッシベーション層30及び半導体デバイス12の両方に対して別の形状及び構成、例えば長方形が想定できることは理解される。レーザーアブレーション又は別 の方法を用いた第2パッシベーション層30の厚さ及び／又は幾何形状の変更は、前述の絶縁材料適用方法、例えば積層適用法（図4A～4C）、スプレーコート適用法（図5）、モールド成形適用法（図6A～6C）又は直接描画適用法（図7）のいずれでも行うことができる。したがって、前述の絶縁材料のいずれも本発明の実施形態にしたがって製造でき、特に余分な材料をレーザーアブレーションすることが望ましい適用方法ではそうである。しかし、絶縁材料の半導体デバイス12上への最初の適用で所望の幾何形状の第2パッシベーション層30が得られる場合（特にモールド成形適用法又は直接描画適用法を用いるときに想定される）、第2パッシベーション層30をアブレーションして第2パッシベーション層30の厚さ及び幾何形状を変化させる必要がないことは理解される。

【0039】

さらに図8に示すように、半導体デバイス12は、半導体デバイス12のエッジ24に沿う所望のプロファイルの第2パッシベーション層30を超えて延在する絶縁積層（及び付随の接着剤層）の一部を除去するように「トリミング」される。図8に示す本発明の実施形態によれば、ベース絶縁積層42及び接着剤層40の一部は半導体デバイス12から、例えばレーザーアブレーションにより、本発明の実施形態にしたがって説明した絶縁材料を用いることによりトリミングされる。しかし、半導体デバイス12のエッジ24に沿う所望のプロファイルの第2パッシベーション層30を超えて延在する、例えば図4Cに示す絶縁積層52（及び接着剤層56）のような追加の絶縁積層もトリミングできることは理解される。半導体デバイス12の表面20及びエッジ24の周囲に形成された絶縁材料からの余分な材料の除去と同様に、半導体デバイス12のエッジ24に沿う所望のプロファイルの第2パッシベーション層30を超えて延在する絶縁積層42のトリミングを行って半導体デバイス12に取り付けた絶縁層42の残りの部分が所望の形状となるようになることができる。したがって、図8の実施形態では、ベース絶縁積層42からの半導体デバイス12のトリミングは、半導体デバイス12の周囲の第2パッシベーション層30を全体として台形に維持するような角度で行う。

【0040】

図9を参照すると、第2パッシベーション層30を成形し、ベース絶縁層42から半導体デバイス12をトリミングすると、パッシベート半導体デバイス72が形成される。その後、パッシベート半導体デバイス72を接着剤層76により絶縁シート（例えば、ポリ

10

20

30

40

50

イミドシート) 74 に取り付ける。図 9 に示すように、絶縁シート 74 は、半導体デバイス 12 の寸法にほぼ対応する窓 78 を、あらかじめ切り取って開けてある。しかし、絶縁シート 74 を連続シート(即ち、窓をあらかじめ切り取っていない)の形態にすることもでき、続いて、絶縁シート 74 上にパッシベート半導体デバイス 72 を配置した後、窓をそこに形成できることは理解される。

【0041】

パッシベート半導体デバイス 72 を絶縁シート 74 に固定したら、半導体デバイスパッケージ 10 のビルドアッププロセスは、図 10 ~ 13 に示すパターニング及びインタコネクト工程に続く。これらのビルドアップ工程に関しては、半導体デバイス 12 の表面 20 及びエッジ 24 上に第 2 パッシベーション層 30 を適用するのに用いる方法によって、パ 10 ッシベーション層 30 をパターニングし、半導体デバイス 12 の上部及び下部に電気インタコネクトを形成するのに必要な正確な工程が決まることは理解される。パターニング及びインタコネクト工程で用いる正確なビルドアッププロセス工程のこのような変化を以下に取り上げる。

【0042】

図 10 を参照すると、ピア及び接触部(即ち、開口部) 34 を第 1 パッシベーション層 22 及び第 2 パッシベーション層 30 に形成して半導体デバイス 12 の回路 / 接続パッド 16 へのアクセスを確保するようにする。半導体デバイス 12 上の回路 / 接続パッド 16 に対応する位置にピア / 開口部 34 を形成し、ピア / 開口部 34 がそれらの回路 / 接続パッド 16 上に形成した第 1 パッシベーション層 22 に至るように形成する。本発明の実施形態によれば、ピア / 開口部 34 は、レーザーアブレーション又はレーザードリル法、プラズマエッチング、光画定又は機械的ドリル法により形成することができる。第 2 パッシベーション層 30 を図 4A ~ 4C に示す、1つ又は2つ以上の絶縁積層 / シート、例えばシート 44、52 の形態で適用する本発明の一実施形態では、ピア / 開口部 34 は、半導体デバイス 12 に適用した絶縁層及び接着剤層に機械的ドリル加工をすることができる。図 5 ~ 7 に示すようにスプレーコート、直接描画又はモールド成形により第 2 パッシベーション層 30 を適用する本発明の一実施形態では、レーザーアブレーション又はレーザードリル並びに組成及び製造方法が本発明の実施形態にしたがう絶縁材料を用いて、パッシベーション層 30 のデバイス 12 へのインタコネクト形成が必要な領域にピア / 開口部 34 を形成することができる。しかし、第 2 パッシベーション層 30 の適用方法によっては、その後に第 2 パッシベーション層 30 にピア / 開口部 34 をアブレーション又はドリル加工する必要がないことは理解される。例えば、モールド成形又は直接描画法を用いて絶縁材料を適用した場合、1つ又は2つ以上のピア / 開口部 34 がすでに第 2 パッシベーション層 30 に形成されていることがある。

【0043】

パターニング / インタコネクトプロセスの次の工程では、図 11 に示すように、ピア / 開口部 34 はさらに、ピア / 開口部 34 に対応する位置で回路 / 接続パッド 16 上に存在する第 1 パッシベーション層 22 を除去することにより、半導体デバイス 12 上の回路 / 接続パッド 16 にまで拡張させる。半導体デバイス 12 の金属回路 / 接続パッド 16 に隣接する第 1 パッシベーション層 22 は反応性イオンエッチング(RIE)法により除去することができるが、別の適当な方法も使用できることが想定される。第 1 パッシベーション層 22 を除去することによりピア / 開口部 34 を拡張すると、半導体デバイス 12 の回路 / 接続パッド 16 が露出して、これらの回路 / 接続パッドへ電気インタコネクトを形成できるようになる。

【0044】

回路 / 接続パッド 16 までのピア / 開口部 34 の形成を完了したら、ピア / 開口部 34 を(例えば、RIE 脱すす法により)清浄化し、その後、図 12 に示すように金属堆積してインタコネクト 36 を形成する。金属インタコネクト 36 は、典型的にスパッタリング及び電気メッキ適用法の組合せにより形成される。まずスパッタリング法により、例えば、チタン密着層及び銅シード層を適用し、続いて電気メッキ法で銅の厚さを所望のレベル

10

20

30

40

50

まで増加することができる。適用した金属材料をその後パターニングして所望の形状の金属インタコネクト 36 にする。図 12 に示すように、金属インタコネクト 36 は、半導体デバイス 12 上の回路 / 接続パッド 16 への直接金属及び電気接続を形成する。金属インタコネクト 36 は、半導体デバイス 12 の回路及び / 又は接続パッド 16 から、ピア / 開口部 34 を通り、半導体デバイス 12 の反対表面 18、20 の端から端まで延在する。金属インタコネクト 36 はさらに、例えば絶縁シート 74 上で銅メッキの形態で、絶縁シート 74 の両反対表面上で半導体デバイス 12 のエッジ 24 を越えて延在する。

【 0 0 4 5 】

半導体デバイス 12 が光ダイオード（即ち、光スイッチング機能をもつダイオード）の形態である本発明の一実施形態によれば、さらにパターニング工程を行ってベース絶縁層 42 の余分な部分 80 を除去する。図 13 に示すように、ベース絶縁シート 42 の一部 80 及び接着剤層 40 はパッシベート半導体デバイス 72 の表面 18 からアブレ - ションで取り除かれ、金属回路 / 接点 16 がアブレ - ション用のバックストップ又はマスクとして働く。こうして、光を光ダイオード 12 に到達させる開口窓 82 がパッシベート半導体デバイス 72 の表面 18 上に形成される。このような実施形態では、第 1 パッシベーション層 22 は、光を透過させ、半導体デバイスパッケージ 10 の光学窓 82 の保護も提供する光学的に透明な反射防止材料で構成することは理解される。

【 0 0 4 6 】

前述の図面全体、即ち図 1 の半導体デバイスパッケージ及び図 2 ~ 13 のデバイスの製造及びビルトアップの各段階で説明したように、本発明の一実施形態による組成物と、本発明の別の実施形態による組成物の製造方法とを包含する絶縁層、即ちパッシベーション層を設ける。

【 0 0 4 7 】

したがって、本発明の一実施形態による接着剤は、以下の有効な特性を有する。

- ・ 小さい許容差でのモールドへの充填を可能にし、接着剤を積層用接着剤として用いる方法では絶縁フィルム上へのスピンドルコートも可能にする低い粘度。
- ・ 積層のためにフィルム上にスピンドルコートした場合、接着剤を「部分硬化」し、したがって積層時の接着剤の流動特性を制御し、それによりチップ外周部に所望の絶縁体厚さを実現する能力。
- ・ モールド成形及び積層両方で、無ボイドで封止を可能にする低表面張力。表面を「濡らす」ことにより、ボイドをなくし、積層に適切な滑らかなスピンドルコートフィルムを与える（無プルバック、無フィッシュアイ）、これは構成要素を絶縁フィルムに実装する場合（COF = チップオンフレックス）のアンダーフィルとして材料を用いるときにも有効であり、或いは（アンダーフィルを）濡らし、低応力で硬化する能力はボイド及び反りなしでフレックス上に構成要素を封止することを可能にする。
- ・ 大型チップの反りを抑制する低応力（即ち、最小の硬化時収縮及び小さい貯蔵弾性率）。モールド成形、積層、アンダーフィルなどに有効である。
- ・ 樹脂及び硬化剤を混合後、脱泡し、モールドに適用及び / 又はフィルム上にスピンドルコートし、その後積層を行うのに妥当な（> 1 時間）可使時間。
- ・ 室温又は低温（£ 60 °C）で実質的に硬化（又はゲル化）する能力（これは無ボイドモールド成形及び / 又は積層を可能にする。高温では、接着剤成分の蒸気圧が増加してそれがボイドを引き起こすからである。「実質的に」硬化が完了したら、ボイド形成及び / 又はさらなる流出の心配をすることなく高温に加熱して硬化を完了することが可能である。）。
- ・ チップの選択した場所の材料をレーザーアブレーションするのに十分な約 350 nm での吸収。
- ・ アブレーション時のエポキシの膨張及び / 又は液化を抑制するのに十分に高いガラス転移温度（Tg）。
- ・ 高周波 / 低損出動作に必要な高電圧動作環境に耐える絶縁特性。

【 0 0 4 8 】

10

20

30

40

50

低分子量のアミン基末端ポリイミドオリゴマーを合成し、脱泡し、脂環式アミン化合物に添加して、特定のアミン当量をもつ、本発明の液状アミン硬化剤を得る。この材料は、液状エポキシ樹脂と混合すると、チップ封止、積層用接着剤などに有効な低粘度溶液を形成する。このブレンドは、室温で数時間以内にゲル化し、熱にさらすと完全に硬化する。本発明のポリイミド含有エポキシブレンドは、材料の350 nmでの吸収を増加し、波長350 nmのレーザーでのきれいなレーザーアブレーションパターニングを可能にする。

【0049】

アミン硬化剤は、トリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノールA二無水物のブレンドである。アミン硬化剤は、過剰なジアミンブレンドに二無水物を添加し、加熱してイミド化の水を除去することにより製造する。最終生成物は、低分子量(MW)のアミン基末端イミドオリゴマー及び若干の遊離ジアミンを含有する。このようにして、イミド結合が存在するため強く吸収するが、室温でエポキシ樹脂と混合するのに十分な低い粘度を有する硬化剤を提供する。イミドオリゴマーは、最終硬化ブレンドの熱的及び電気的性質も向上し、硬化時の収縮も低減する。

【0050】

アミン硬化剤と用いる一実施形態のエポキシ樹脂は、液状脂環式化合物などのジエポキシである。一実施形態では、脂環式化合物はAraldite(登録商標) CY184(Aralditeはスイス国、Huntsman Advanced Material社の登録商標である)であり、所望により、ビスフェノールA及びビスフェノールF樹脂と混合する。このような製品は典型的に使用前に蒸留して必ず高純度(低ハロゲン含量)にする。それらはグリシジルエポキシであるので、すべてアミン硬化剤とよく反応する。

【0051】

エポキシ封止材の最終混合時に少量のZonyl(登録商標)FSN-100非イオン性フルオロ界面活性剤(ZonylはDuPont社(デラウェア州法人)の登録商標である)も含有させる。この材料はエポキシブレンドと基板間の界面での表面張力を下げ、濡れ性のよい、滑らかな皮膜を提供する。

【0052】

以下、図14の方法100を参照して、本発明の一実施形態にしたがってこの接着剤を製造する方法を説明する。

【0053】

丸底反応フラスコに以下の反応物質を入れる。

- 80 gの4,7,10-トリオキサトリデカン-1,13-ジアミン(トリオキサジアミンともいう、MW=220 g/mol)(工程102)
- 80 gのビス(p-アミノシクロヘキシル)メタン(ジアミノジシクロヘキシルメタン又はビス-PACMともいう、MW=210 g/mol)(工程104)
- 1.0 gの2,4-ジアミノトルエン(トルエンジアミン又はTDIともいう、MW=122 g/mol)(工程106)
- 32 gの4,4-ビスフェノールA二無水物(ビスフェノールA二無水物又はBPAD Aともいう、MW=520 g/mol)(工程108)。

【0054】

工程110で、混合物を部分真空(約50トル)下で攪拌しながら加熱して無水物基とアミンとを縮合イミド化反応させ、水の形成をもたらす。約1時間加熱する過程で、イミド化の水は反応物質からジアミン反応物質の一部とともに約160~190の範囲の温度で留去112される。2.2 gの水及びそれぞれ32 gのトリオキサジアミン及びビス-PACMからなる約66 gの蒸留物が得られる。この蒸留混合物を捨て、アミン-イミド混合物114を得る。

【0055】

アミン-イミド混合物に以下の材料を添加する。

- 20 gの3,3'-ジメチル-4,4'ジアミノジシクロヘキシルメタン(ジメチルビス-PACMともいう、MW=238 g/mol)(工程116)

10

20

30

40

50

ブレンド後、アミン硬化剤混合物が完成 118 し、室温で約 10,000 センチポアズの粘度をもつ透明な黄色液体を得る。図 15 を参照すると、以下の処方を用いてエポキシ接着剤及び / 又はモールド成形封止材をこのアミン混合物で製造 200 する。

・ 2.2 g のアミン / イミド硬化剤（上記のように製造し、工程 118 で完成する）（工程 202）

・ 5.0 g の 1,2-シクロヘキサンジカルボン酸ジグリシジル（脂環式ジエポキシともいう、MW = 284 g / mol）（工程 204）

・ 0.02 g の Zonyl (登録商標) FSN-100 フルオロ界面活性剤。Zonyl (登録商標) FSN-100 は、溶剤を含有しない水溶性のエトキシ化非イオン性フルオロ界面活性剤である（工程 206）。 10

【0056】

上記材料を小さい混合容器で混合又はブレンド 208 し、ディスペンスチューブに注ぎ、真空下 40 で約 30 分間脱泡 210 する。得られたブレンドは、室温まで放冷したとき、約 2500 センチポアズの粘度をもち、使用 212 のための約 1 時間は安定であり、その後、硬化のため粘度がゆっくり増加する。エポキシブレンドの最終硬化は一般に、15 時間室温で硬化し、その後 2 時間かけて 180 に加熱し、その温度で 30 分間留まらせることにより達成される。示差走査熱量測定法で測定した硬化エポキシのガラス転移温度 (Tg) は 80 である。

【0057】

組成を変更して、ガラス転移温度 (Tg) を上昇させたり (4,4-ビスフェノール A 二無水物及び / 又はビス (p-アミノシクロヘキシル) メタン) を追加)、吸光度を増加させたり (ジアミノトルエンを追加)、粘度を低減させたり (4,7,10-トリオキサトリデカン - 1,13-ジアミンを増加)、トリス (ジメチルアミノメチル) フェノールなどの促進剤を添加することにより硬化を加速したりすることができる。また、エポキシ部分は、一部又はすべての液体エポキシ樹脂をビスフェノール A ジエポキシ、ビスフェノール F ジエポキシ、エポキシノボラック、グリシジルエーテルジエポキシなどの樹脂又は樹脂の組合せと置き換えることにより変更することができる。当業界で既知のように、ビスフェノール及びノボラックエポキシ樹脂は脂環式ではなく、芳香族含有樹脂であり、グリシジルエーテル樹脂は脂肪族であるが、脂環式ではない。本発明の目的は、封止材、アンダーフィル及び接着剤として用いることができ、混合及び硬化で上記すべての要求を満たす液状エポキシブレンドを得ることである。 30

【0058】

本発明の一実施形態によれば、接着剤はエポキシ樹脂及び硬化剤を含有する。硬化剤は、トリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノール A 二無水物を含有する。

【0059】

本発明の別の実施形態によれば、接着剤の製造方法では、複数反応物質を混合して硬化剤を形成し、上記反応物質はトリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノール A 二無水物を含み、硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成し、未硬化接着剤混合物を硬化する。 40

【0060】

本発明の他の実施形態によれば、半導体デバイスパッケージの形成方法では、材料に対して半導体デバイスを半導体デバイスの表面と上記材料間に空間を形成するように配置し、複数の反応物質を混合して硬化剤を形成し、上記反応物質はトリオキサジアミン、ジアミノジシクロヘキシルメタン、トルエンジアミン及びビスフェノール A 二無水物を含み、硬化剤をエポキシ樹脂と混合して未硬化接着剤混合物を形成し、未硬化接着剤混合物を上記空間に入れ、未硬化接着剤混合物を硬化する。

【0061】

本明細書では、具体例を挙げて、最良の形態を含む本発明を開示するとともに、当業者が本発明を実施できるようにしてあり、本発明の実施には装置又はシステムを製造及び使 50

用したり、援用方法を実施することも含む。本発明の要旨は、特許請求の範囲に規定された通りで、当業者が想起できる他の例を含むことができる。このような他の例は、特許請求の範囲の文言と異なる構造要素を有するか、特許請求の範囲の文言と実質的に異なる均等な構造要素を含むならば、特許請求の範囲に含まれる。

【0062】

以上、本発明を幾つかの実施形態についてのみ詳細に説明したが、本発明は、開示した実施形態に限定されるものではないことは明らかである。むしろ、本発明を変更して、本発明の要旨及び技術的範囲に相当するがこれまで説明しなかった変種、改変、置換又は均等物の組合せを幾つでも取り入れることができる。さらに、本発明の種々の実施形態を説明したが、本発明の観点は上記の実施形態の一部のみを含むものでもよい。したがって、本発明は前述の説明によって制限を受けるものではなく、特許請求の範囲のみによって制限を受けるものである。

10

【符号の説明】

【0063】

1 0	半導体デバイスパッケージ	
1 2	半導体デバイス	
1 4	基板	
1 6	金属堆積回路 / 接続パッド	
1 8	半導体デバイス 1 2 の表面	
2 0	半導体デバイス 1 2 の表面	20
2 2	第 1 パッシベーション層	
2 4	半導体デバイス 1 2 のエッジ	
2 8	光学窓	
3 0	第 2 パッシベーション層	
3 4	ピア / 開口部	
3 6	金属インタコネクト	
3 8	絶縁フィルム	
4 0	接着剤層	
4 1	液状絶縁材料	
4 2	ベース絶縁層	30
4 4	絶縁シート	
4 5	液状絶縁材料	
4 6	接着剤層	
4 8	ボイド	
5 0	エポキシ又はポリイミド材料	
5 2	絶縁材料	
5 4	接着剤層	
5 8	絶縁層	
6 0	モールド	
6 2	モールド 6 0 の中心に形成された突出部	40
6 4	絶縁材料	
6 6	絶縁層	
7 0	絶縁材料のライン / ドット	
7 2	パッシベート半導体デバイス	
7 4	絶縁シート	
7 6	接着剤層	
7 8	あらかじめ切り取った窓	
8 0	ベース絶縁シート 4 2 の一部	
8 2	開口窓	

【図1】

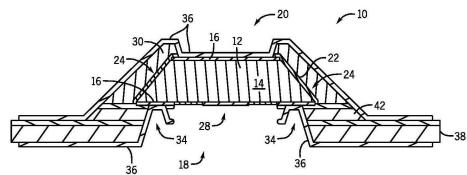


FIG. 1

【図2】

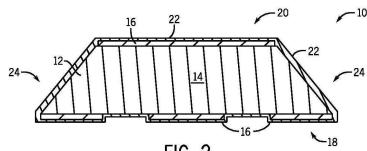


FIG. 2

【図3】

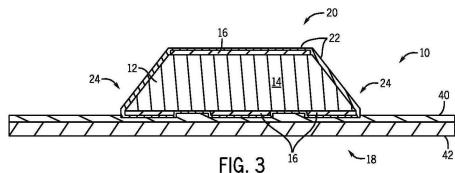


FIG. 3

【図4】

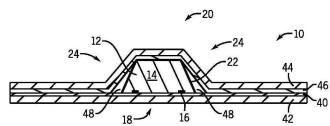


FIG. 4A

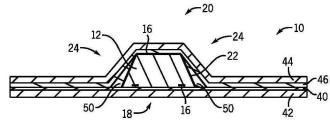


FIG. 4B

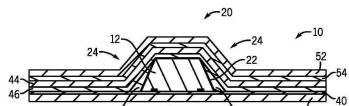


FIG. 4C

【図5】

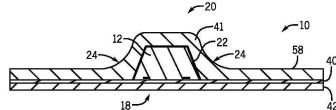


FIG. 5

【図6】

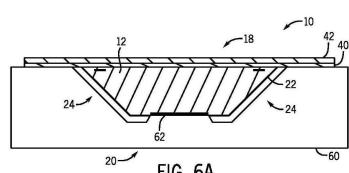


FIG. 6A

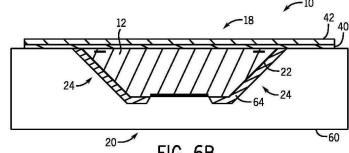


FIG. 6B

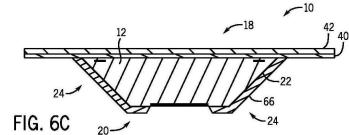


FIG. 6C

【図8】

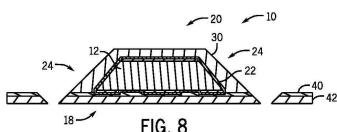


FIG. 8

【図9】

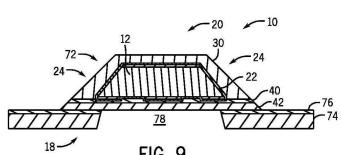


FIG. 9

【図10】

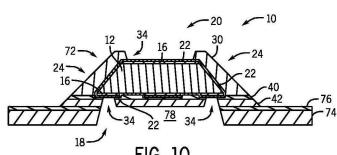


FIG. 10

【図7】

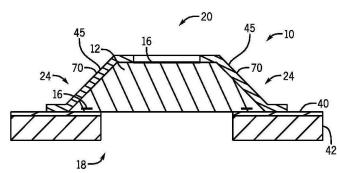


FIG. 7

【図11】

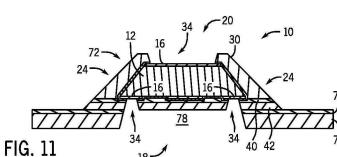
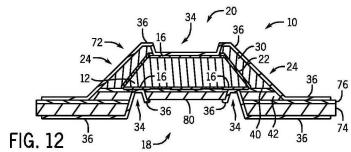
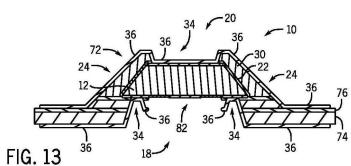


FIG. 11

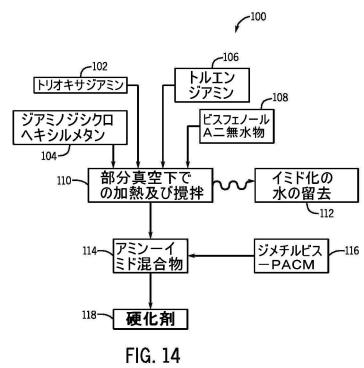
【図12】



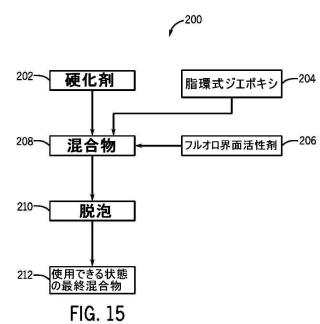
【図13】



【図14】



【図15】



フロントページの続き

(72)発明者 トマス・パート・ゴルチカ

アメリカ合衆国、ニューヨーク州、ニスカユナ、リサーチ・サークル、1番

(72)発明者 ポール・アラン・マックコネリー

アメリカ合衆国、ニューヨーク州、ニスカユナ、リサーチ・サークル、1番

審査官 小久保 敦規

(56)参考文献 特開2011-026374(JP, A)

特開2011-029232(JP, A)

特表2008-531817(JP, A)

特開平07-138537(JP, A)

国際公開第2010/098966(WO, A1)

(58)調査した分野(Int.Cl., DB名)

C09J 1/00 - 5/10

C09J 9/00 - 201/10

C08G 59/00 - 59/72

C A p l u s / R E G I S T R Y (S T N)