

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 1 月 13 日 (2011.1.13)

【公開番号】特開 2009-200389 (P2009-200389A)

【公開日】平成 21 年 9 月 3 日 (2009.9.3)

【年通号数】公開・登録公報 2009-035

【出願番号】特願 2008-42621 (P2008-42621)

【国際特許分類】

H 0 5 K 3/46 (2006.01)

H 0 5 K 3/00 (2006.01)

B 2 3 K 26/38 (2006.01)

B 2 3 K 26/40 (2006.01)

B 2 3 K 26/00 (2006.01)

B 2 3 K 101/42 (2006.01)

【F I】

H 0 5 K 3/46 Q

H 0 5 K 3/46 B

H 0 5 K 3/46 N

H 0 5 K 3/46 X

H 0 5 K 3/00 N

B 2 3 K 26/38 3 3 0

B 2 3 K 26/40

B 2 3 K 26/00 H

B 2 3 K 101:42

【手続補正書】

【提出日】平成 22 年 11 月 19 日 (2010.11.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

被実装体に設けられた凹部に電子部品が実装された構造を有する電子部品内蔵基板の製造方法であって、

第 1 絶縁層と、部品実装領域に対応する部分の前記第 1 絶縁層の下に形成されたストッパ金属層と、前記ストッパ金属層の下に形成された第 2 絶縁層とを含む前記被実装体を用意する工程と、

前記ストッパ金属層をストッパにして、前記第 1 絶縁層の前記部品実装領域に対応する部分を貫通加工して開口部を形成することにより、前記凹部を得る工程と、

前記凹部の底部の前記ストッパ金属層を除去して前記第 2 絶縁層を露出させる工程と、

前記凹部の底部の前記第 2 絶縁層の上に前記電子部品を実装する工程とを含むことを特徴とする電子部品内蔵基板の製造方法。

【請求項 2】

被実装体に設けられた凹部に電子部品が実装された構造を有する電子部品内蔵基板の製造方法であって、

第 1 絶縁層と、部品実装領域に対応する部分の前記第 1 絶縁層の下に形成されたストッパ金属層と、前記ストッパ金属層の下に形成された第 2 絶縁層とを含む前記被実装体を用

意する工程と、

前記ストッパ金属層をストッパにして、前記第 1 絶縁層の前記部品実装領域に対応する部分を貫通加工して開口部を形成することにより、前記凹部を得る工程と、

前記凹部の底部の前記ストッパ金属層をパターン化して接続パッドを形成する工程と、

前記凹部の底部の前記接続パッドに前記電子部品の接続端子を接続して実装する工程とを含むことを特徴とする電子部品内蔵基板の製造方法。

【請求項 3】

被実装体に設けられた凹部に電子部品が実装された構造を有する電子部品内蔵基板の製造方法であって、

第 1 絶縁層と、部品実装領域に対応する部分の前記第 1 絶縁層の下に形成されたストッパ金属層と、前記ストッパ金属層の下に形成された第 2 絶縁層とを含む前記被実装体を用意する工程と、

前記ストッパ金属層をストッパにして、前記第 1 絶縁層の前記部品実装領域に対応する部分を貫通加工して開口部を形成することにより、前記凹部を得る工程と、

前記凹部の底部の前記ストッパ金属層に、上面側及び下面側に接続端子が設けられた平行平板型の受動部品の前記下面側の接続端子を接続して実装する工程とを含むことを特徴とする電子部品内蔵基板の製造方法。

【請求項 4】

前記電子部品は、上面側及び下面側の少なくとも一方に接続端子を備えており、

前記電子部品を実装する工程の後に、

前記電子部品及び前記第 1 絶縁層の上に第 3 絶縁層を形成する工程と、

前記第 2 絶縁層及び前記第 3 絶縁層の少なくとも一方に、前記電子部品の接続端子に到達する第 1 ピアホールを形成する工程と、

前記第 2 絶縁層及び前記第 3 絶縁層の少なくとも一方の上に、前記第 1 ピアホールを介して前記電子部品の接続端子に接続される第 2 配線層を形成する工程とをさらに有することを特徴とする請求項 1 に記載の電子部品内蔵基板の製造方法。

【請求項 5】

前記電子部品を実装する工程の後に、

前記電子部品及び前記第 1 絶縁層の上に第 3 絶縁層を形成する工程と、

前記第 2 絶縁層に、前記被実装体の前記接続パッドに到達する第 1 ピアホールを形成する工程と、

前記第 2 絶縁層の上に、前記第 1 ピアホールを介して前記接続パッドに接続される第 2 配線層を形成する工程とをさらに有することを特徴とする請求項 2 に記載の電子部品内蔵基板の製造方法。

【請求項 6】

前記電子部品を実装する工程の後に、

前記電子部品及び前記第 1 絶縁層の上に第 3 絶縁層を形成する工程と、

前記第 3 絶縁層に、前記平行平板型の受動部品の上面側の前記接続端子に到達する第 1 ピアホールを形成すると共に、前記第 2 絶縁層に、前記ストッパ金属層に到達する第 1 ピアホールを形成する工程と、

前記第 3 絶縁層の上に、前記第 1 ピアホールを介して前記平行平板型の受動部品の上面側の前記接続端子に接続される第 2 配線層を形成すると共に、前記第 2 絶縁層の上に、前記第 1 ピアホールを介して前記ストッパ金属層に接続される第 2 配線層を形成する工程とをさらに有することを特徴とする請求項 3 に記載の電子部品内蔵基板の製造方法。

【請求項 7】

前記第 1 絶縁層は、両面側に貫通電極を介して相互接続された第 1 配線層がそれぞれ設けられたコア基板であり、前記ストッパ金属層は前記コア基板の下面側の前記第 1 配線層と同一層から形成されることを特徴とする請求項 4 乃至 6 のいずれか一項に記載の電子部品内蔵基板の製造方法。

【請求項 8】

前記第 1 ピアホールを形成する工程において、前記第 2 絶縁層及び第 3 絶縁層に、前記第 1 絶縁層の両面側の前記第 1 配線層に到達する第 2 ピアホールをそれぞれ形成し、

前記第 2 配線層は、前記第 2 ピアホールを介して前記第 1 配線層に接続されることを特徴とする請求項 7 に記載の電子部品内蔵基板の製造方法。

【請求項 9】

前記第 1 絶縁層を貫通加工して凹部を得る工程において、前記第 1 絶縁層は、レーザ又はエッチングにより加工されることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の電子部品内蔵基板の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

あるいは、コア基板 10 のスルーホール TH の内面にスルーホールめっき層が設けられ、その内部の孔に樹脂が充填され、コア基板 10 の両面側の第 1 配線層 12 がスルーホールめっき層を介して相互接続されていてもよい。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

これにより、本実施形態の電子部品内蔵基板 1a では、キャパシタ部品 30（コア基板 10）を対称軸として層間絶縁層 20，40 が対象に配置された構造となる。従って、キャパシタ部品 30、コア基板 10 及び上側、下側層間絶縁層 40，20 の間の熱膨張係数の差に基づいて熱応力が発生するとしても、その熱応力が相殺されて反りが発生することが防止される。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】変更

【補正の内容】

【0077】

第 3 実施形態の電子部品内蔵基板の製造方法では、図 8（a）に示すように、前述した第 2 実施形態の図 6（b）の工程において、半導体チップ 50 をその接続端子 52 を上側にして（フェイスアップ）、被実装体 5 の凹部 C に接着剤 34 によって接着して実装する。