



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I703713 B

(45)公告日：中華民國 109 (2020) 年 09 月 01 日

(21)申請案號：108118280 (22)申請日：中華民國 103 (2014) 年 11 月 25 日

(51)Int. Cl. : **H01L27/12 (2006.01)** **G02F1/1343 (2006.01)**
G02F1/1362 (2006.01)

(30)優先權：2013/11/27 日本 2013-245172
2014/02/28 日本 2014-038159

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)
日本

(72)發明人：楠紘慈 KUSUNOKI, KOJI (JP) ； 三宅博之 MIYAKE, HIROYUKI (JP)

(74)代理人：林志剛

(56)參考文獻：

JP	2006-523862A	JP	2010-156963A
JP	2013-175714A	US	2004/0217694A1
US	2007/0002084A1	US	2007/0152217A1
US	2014/0204321A1	WO	2011/148537A1

審查人員：吳漢傑

申請專利範圍項數：10 項 圖式數：29 共 138 頁

(54)名稱

顯示裝置

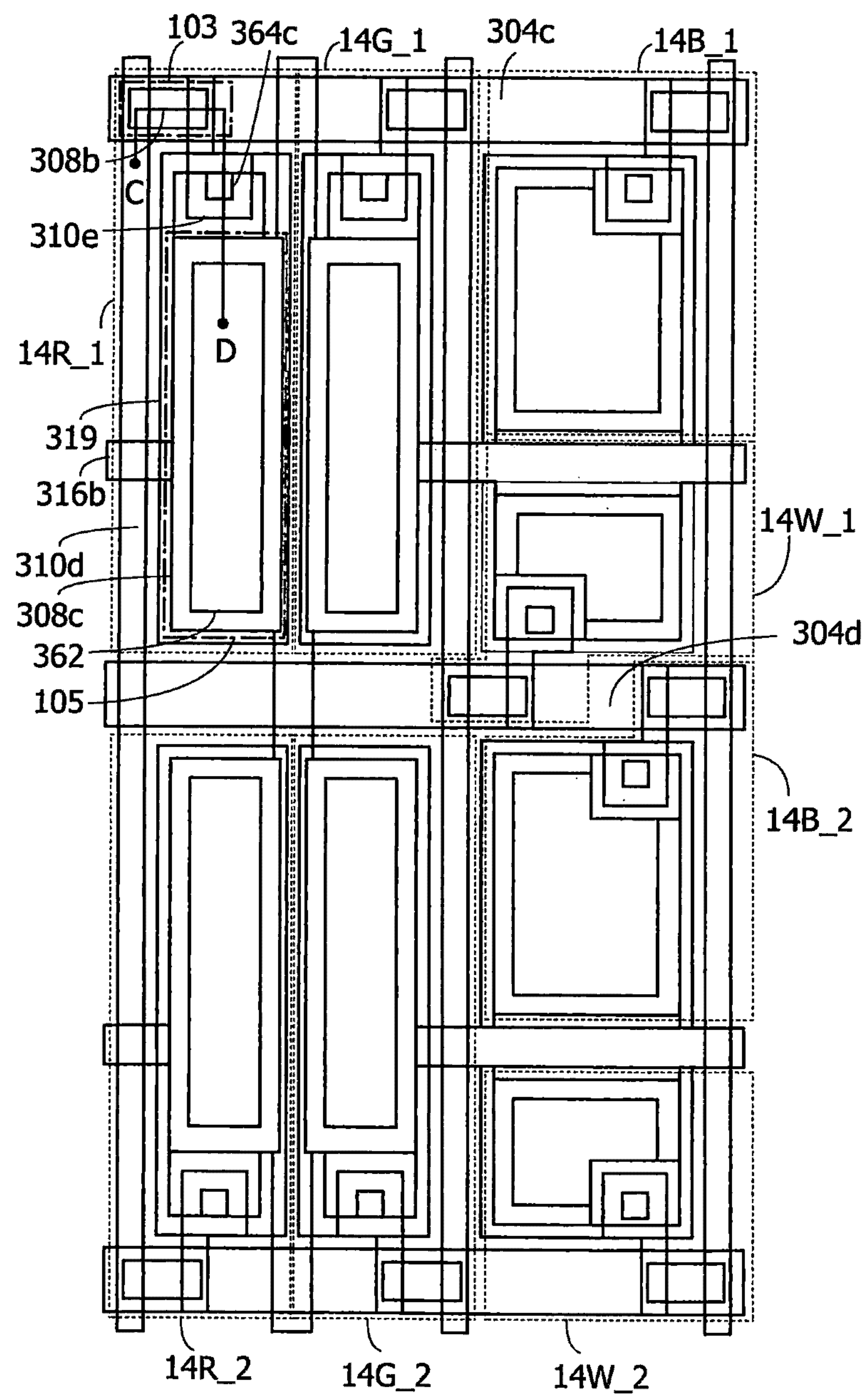
(57)摘要

本發明的一個方式可以提供一種開口率高且包括能夠增大電容值的電容元件來可以實現窄邊框化的顯示裝置。電晶體包括：基板上的閘極電極；與該閘極電極重疊的氧化物半導體膜；與該氧化物半導體膜的一面接觸的閘極絕緣膜；以及與該氧化物半導體膜接觸的一對導電膜。電容元件包括：在該閘極絕緣膜上且與該一對導電膜的一方接觸的金屬氧化物膜；無機絕緣膜；以及該無機絕緣膜上的第一透光導電膜。像素電極由第二透光導電膜形成且與該一對導電膜的一方接觸。兼作閘極電極的第一閘極線以選擇四個子像素中的三個子像素的方式連接，第二閘極線以選擇剩下子像素及下行的一個子像素的方式連接。

A transistor includes a gate electrode over a substrate, an oxide semiconductor film overlapping with the gate electrode, a gate insulating film in contact with one surface of the oxide semiconductor film, and a pair of conductive films in contact with the oxide semiconductor film. A capacitor includes a metal oxide film over the gate insulating film and in contact with one of the pair of conductive films, an inorganic insulating film, and a first light-transmitting conductive film over the inorganic insulating film. A first gate line serving also as a gate electrode is connected so as to be able to select three sub-pixels of four sub-pixels, and a second gate line is connected so as to be able to select the remaining one of the four sub-pixels and also one sub-pixel in the next row.

指定代表圖：

圖 2



- 符號簡單說明：
- 14B_1 . . . 子像素
 - 14B_2 . . . 子像素
 - 14G_1 . . . 子像素
 - 14G_2 . . . 子像素
 - 14R_1 . . . 子像素
 - 14R_2 . . . 子像素
 - 14W_1 . . . 子像素
 - 14W_2 . . . 子像素
 - 103 . . . 電晶體
 - 105 . . . 電容元件
 - 304c . . . 導電膜
 - 304d . . . 導電膜
 - 308b . . . 氧化物半導體膜
 - 308c . . . 金屬氧化物膜
 - 310d . . . 導電膜
 - 316d . . . 導電膜
 - 319 . . . 導電膜
 - 362 . . . 開口部
 - 364c . . . 開口部

I703713

發明摘要

【發明名稱】(中文/英文)

顯示裝置

DISPLAY DEVICE

【中文】

本發明的一個方式可以提供一種開口率高且包括能夠增大電容值的電容元件來可以實現窄邊框化的顯示裝置。電晶體包括：基板上的閘極電極；與該閘極電極重疊的氧化物半導體膜；與該氧化物半導體膜的一面接觸的閘極絕緣膜；以及與該氧化物半導體膜接觸的一對導電膜。電容元件包括：在該閘極絕緣膜上且與該一對導電膜的一方接觸的金屬氧化物膜；無機絕緣膜；以及該無機絕緣膜上的第一透光導電膜。像素電極由第二透光導電膜形成且與該一對導電膜的一方接觸。兼作閘極電極的第一閘極線以選擇四個子像素中的三個子像素的方式連接，第二閘極線以選擇剩下子像素及下行的一個子像素的方式連接。

【 英文 】

A transistor includes a gate electrode over a substrate, an oxide semiconductor film overlapping with the gate electrode, a gate insulating film in contact with one surface of the oxide semiconductor film, and a pair of conductive films in contact with the oxide semiconductor film. A capacitor includes a metal oxide film over the gate insulating film and in contact with one of the pair of conductive films, an inorganic insulating film, and a first light-transmitting conductive film over the inorganic insulating film. A first gate line serving also as a gate electrode is connected so as to be able to select three sub-pixels of four sub-pixels, and a second gate line is connected so as to be able to select the remaining one of the four sub-pixels and also one sub-pixel in the next row.

【代表圖】**【本案指定代表圖】**：第(2)圖。**【本代表圖之符號簡單說明】**：

14B_1：子像素	14B_2：子像素
14G_1：子像素	14G_2：子像素
14R_1：子像素	14R_2：子像素
14W_1：子像素	14W_2：子像素
103：電晶體	105：電容元件
304c：導電膜	304d：導電膜
308b：氧化物半導體膜	308c：金屬氧化物膜
310d：導電膜	316d：導電膜
319：導電膜	362：開口部
364c：開口部	

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

顯示裝置

DISPLAY DEVICE

【技術領域】

[0001] 本發明的一個方式係關於一種顯示裝置。本發明的一個方式尤其係關於包括作為顯示元件的液晶元件的顯示裝置。

[0002] 注意，本發明不侷限於上述技術領域。本說明書等所公開的發明的技術領域係關於一種物體、方法或製造方法。另外，本發明係關於一種製程（**process**）、機器（**machine**）、產品（**manufacture**）或者組合物（**composition of matter**）。由此，更明確而言，作為本說明書所公開的本發明的一個方式的技術領域的一個例子可以舉出半導體裝置、顯示裝置、發光裝置、蓄電裝置、記憶體裝置、這些裝置的驅動方法或者這些裝置的製造方法。

【先前技術】

[0003] 近年來，已經提出了對使用包括三原色，即，**RGB**（紅色、綠色、藍色）的濾色片的子像素進行彩色顯示的結構追加 **W**（白色）的子像素來實現低耗電量化

或亮度得到提高的顯示裝置（參照專利文獻 1）。

[0004] [專利文獻 1] 日本專利申請公開第平 11-295717 號公報

[0005] 當對包括 RGB（紅色、綠色、藍色）的濾色片的子像素追加 W 子像素時，這導致用來控制各子像素的佈線數量增多。當佈線數量增多時，需要擴大用來驅動佈線的電路面積，由此在包括用來驅動的電路的結構中難以實現窄邊框化。

[0006] 或者，由於構成像素的子像素數量增多而使每個子像素的面積減少，這導致降低開口率或者難以確保電容元件所需要的電容值。

【發明內容】

[0007] 於是，本發明的一個方式的目的之一是提供一種包括即使子像素數量增多也能夠抑制佈線數量的增加的新穎結構的顯示裝置等。或者，本發明的一個方式的目的之一是提供一種包括能夠實現窄邊框化的新穎結構的顯示裝置等。或者，本發明的一個方式的目的之一是提供一種包括能夠抑制開口率降低的新穎結構的顯示裝置等。或者，本發明的一個方式的目的之一是提供一種包括能夠確保電容元件所需要的電容值的新穎結構的顯示裝置等。或者，本發明的一個方式的目的之一是提供一種包括顯示品質優異的新穎結構的顯示裝置等。或者，本發明的一個方式的目的之一是提供一種新穎顯示裝置等。

[0008] 注意，本發明的目的不侷限於上列目的。上列目的並不妨礙其他目的的存在。注意，其他目的是下面記載的在本節中不說明的目的。所屬技術領域的普通技術人員可以從說明書或圖式等的記載導出並適當地抽出該在本節中不說明的目的。注意，本發明的一個方式實現上列記載及/或其他目的中至少一個目的。

[0009] 本發明的一個方式是一種顯示裝置，包括：具有第一子像素至第四子像素的第一像素；設置在第一像素的下行的具有第一子像素至第四子像素的第二像素；供應用來選擇第一像素所具有的第一子像素至第三子像素的信號的第一佈線；以及用來選擇第一像素所具有的第四子像素的第二佈線，其中第二佈線是用來選擇第二像素所具有的第四子像素的佈線。

[0010] 本發明的另一個方式是一種顯示裝置，包括：具有第一子像素至第四子像素的第一像素；設置在第一像素的下行的具有第一子像素至第四子像素的第二像素；供應用來選擇第一像素所具有的第一子像素至第三子像素的信號的第一佈線；用來選擇第一像素所具有的第四子像素的第二佈線；以及用來選擇第二像素所具有的第一子像素至第三子像素的第三佈線，其中第二佈線是用來選擇第二像素所具有的第四子像素的佈線。

[0011] 本發明的一個方式可以提供一種包括即使子像素數量增多也能夠抑制佈線數量的增加的新穎結構的顯示裝置等。或者，本發明的一個方式可以提供一種包括能

夠實現窄邊框化的新穎結構的顯示裝置等。或者，本發明的一個方式可以提供一種包括能夠抑制開口率降低的新穎結構的顯示裝置等。或者，本發明的一個方式可以提供一種包括能夠確保電容元件所需要的電容值的新穎結構的顯示裝置等。或者，本發明的一個方式可以提供一種包括顯示品質優異的新穎結構的顯示裝置等。或者，本發明的一個方式可以提供一種新穎顯示裝置等。

[0012] 注意，本發明的效果不侷限於上列效果。上列效果並不妨礙其他效果的存在。注意，其他效果是下面記載的在本節中不說明的效果。所屬技術領域的普通技術人員可以從說明書或圖式等的記載導出並適當地抽出該在本節中不說明的效果。注意，本發明的一個方式具有上列記載及/或其他效果中至少一個效果。因此，本發明的一個方式有時不具有上列效果。

【圖式簡單說明】

[0013]

在圖式中：

圖 1A 及圖 1B 是說明顯示裝置的一個方式的方塊圖及電路圖；

圖 2 是說明顯示裝置的一個方式的俯視圖；

圖 3 是說明顯示裝置的一個方式的俯視圖；

圖 4 是說明顯示裝置的一個方式的剖面圖；

圖 5A 至圖 5C 是說明顯示裝置的製造方法的一個方

式的剖面圖；

圖 6A 至圖 6C 是說明顯示裝置的製造方法的一個方式的剖面圖；

圖 7A 及圖 7B 是說明顯示裝置的製造方法的一個方式的剖面圖；

圖 8A 至圖 8C 是說明顯示裝置的製造方法的一個方式的剖面圖；

圖 9A 至圖 9C 是說明顯示裝置的製造方法的一個方式的剖面圖；

圖 10A 至圖 10C 是說明顯示裝置的製造方法的一個方式的剖面圖；

圖 11 是說明顯示裝置的一個方式的剖面圖；

圖 12 是說明顯示裝置的一個方式的剖面圖；

圖 13 是說明顯示裝置的一個方式的剖面圖；

圖 14 是說明顯示裝置的一個方式的剖面圖；

圖 15 是說明顯示裝置的一個方式的剖面圖；

圖 16 是說明顯示裝置的一個方式的剖面圖；

圖 17A 至圖 17C 是氧化物半導體的剖面 TEM 影像及局部性的傅立葉變換影像；

圖 18A 至圖 18D 是示出氧化物半導體膜的奈米束電子繞射圖案的圖以及示出透過電子繞射測量裝置的一個例子的圖；

圖 19A 至圖 19C 是示出利用透過電子繞射測量的結構分析的一個例子的圖以及平面 TEM 影像；

圖 20A 及圖 20B 是示出顯示裝置的驅動方法的一個例子的示意圖；

圖 21 是說明顯示模組的圖；

圖 22A 至圖 22D 是根據實施方式的電子裝置的外觀圖；

圖 23 是說明顯示裝置的一個方式的剖面圖；

圖 24 是說明顯示裝置的一個方式的剖面圖；

圖 25 是說明顯示裝置的一個方式的剖面圖；

圖 26 是說明顯示裝置的一個方式的剖面圖；

圖 27A 及圖 27B 是說明顯示裝置的一個方式的電路圖；

圖 28A 至圖 28C 是說明顯示裝置的一個方式的剖面圖；

圖 29 是說明電阻率的溫度依賴性的圖。

【實施方式】

[0014] 下面，參照圖式實施方式。注意，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是實施方式可以以多個不同形式來實施，其方式和詳細內容可以被變換為各種各樣的形式而不脫離精神及其範圍。因此，本發明不應該被解釋為僅限定在以下所示的實施方式所記載的內容中。另外，在以下說明的本發明的結構中，在不同的圖式中共同使用相同的元件符號來表示相同的部分。

[0015] 另外，在圖式中，為便於清楚地說明有時對大小、層的厚度和/或區域進行誇張的描述。因此，本發明並不一定限定於上述尺寸。此外，在圖式中，示意性地示出理想的例子，而不侷限於圖式所示的形狀或數值等。例如，可以包括因雜波或定時偏差等所引起的信號、電壓或電流的不均勻等。

[0016] 此外，在本說明書等中，電晶體是指至少包括閘極、汲極以及源極的三個端子的元件。在汲極（汲極端子、汲極區或汲極電極）與源極（源極端子、源極區或源極電極）之間具有通道區，並且電流能夠流過汲極、通道區以及源極。

[0017] 在此，因為源極和汲極根據電晶體的結構或工作條件等而更換，因此很難限定哪個是源極哪個是汲極。因此，有時將被用作源極的部分或被用作汲極的部分不稱為源極或汲極，而將源極和汲極中的一個稱為第一端子並將源極和汲極中的另一個稱為第二端子。

[0018] 注意，本說明書所使用的“第一”、“第二”、“第三”等序數詞是為了避免結構要素的混同而附上的，而不是為了在數目方面上進行限定而附上的。

[0019] 注意，在本說明書中，注意，在本說明書中，“使 A 與 B 連接”的描述除了包括使 A 與 B 直接連接的情況以外，還包括使 A 與 B 電連接的情況。在此，“使 A 與 B 電連接”的描述是指當在 A 與 B 之間存在具有某種電作用的目標物時，能夠進行 A 和 B 的電信號的

授受的情況。

[0020] 注意，在本說明書中，為了方便起見，使用“上”“下”等的表示配置的詞句以參照圖式構成要素的位置關係。另外，構成要素的位置關係根據描述各構成要素的方向適當地改變。因此，不侷限於說明書中所說明的詞句，根據情況可以適當地換詞句。

[0021] 另外，在本說明書等中，圖式中的各電路方塊的配置是因說明關係而特定位置關係的，雖然在圖式中示出不同的電路方塊具有不同的功能，但是有時在實際的電路或區域中可以設置為在相同的電路方塊中實現不同的功能。此外，圖式中的各電路方塊的功能是因說明關係而特定功能的，即使示出的是一個電路方塊，但是有時在實際的電路或區域中也可以設置為藉由多個電路方塊進行一個電路方塊所進行的處理。

[0022] 注意，電壓大多是指某個電位和參考電位(例如接地電位)之間的電位差。因此，電壓、電位和電位差可以分別稱為電位、電壓和電壓差。注意，電壓是指兩點之間的電位差，並且電位是指某一點處的靜電場中的單位電荷所具有的靜電能(電位能)。

[0023] 注意，一般而言，電位或電壓是彼此相對的。因此，接地電位並不一定限於 0 伏特。

[0024] 注意，在本說明書等中，“平行”是指兩條直線形成的角度為 -10° 以上且 10° 以下的狀態。因此也包括角度為 -5° 以上且 5° 以下的情況。另外，“垂直”是指

兩條直線形成的角度為 80° 以上且 100° 以下的狀態。因此也包括角度為 85° 以上且 95° 以下的情況。

[0025] 另外，在本說明書等中，六方晶系包括三方晶系和菱方晶系。

[0026]

實施方式 1

在本實施方式中，參照圖式對本發明的一個方式的顯示裝置所包括的像素結構進行說明。

[0027] 在圖 1A 中作為顯示裝置的一個例子示出顯示裝置 100。圖 1A 所示的顯示裝置 100 包括像素部 11、掃描線驅動電路 12、信號線驅動電路 16、設置為平行或大致平行且其電位由掃描線驅動電路 12 控制的掃描線 17、以及設置為平行或大致平行且其電位由信號線驅動電路 16 控制的信號線 25。而且，像素部 11 包括配置為矩陣狀的像素 13。像素 13 包括多個子像素 14。而且，顯示裝置 100 還包括沿著信號線 25 設置為平行或大致平行且將電位生成電路 18 的電位供應的電容線 19。

[0028] 另外，顯示裝置包括驅動多個像素的驅動電路等。此外，顯示裝置有時還包括配置在另一基板上的控制電路、電源電路、信號產生電路及背光模組等而被稱為液晶模組。另外，掃描線驅動電路 12 是具有驅動掃描線 17 的功能的電路，而且有時簡單地被稱為電路。此外，電位生成電路 18 是具有生成供應給電容線 19 的電位的功能的電路，而且有時簡單地被稱為電路。此外，信號線驅

動電路 16 是具有驅動信號線 25 的功能的電路，而且有時簡單地被稱為電路。

[0029] 像素 13 具有藉由子像素 14 控制 RGB（紅色、綠色、藍色）的三原色和 W（白色）的四色的光透過而根據這些光的加法混色進行彩色顯示的功能。控制 RGB 光透過的子像素包括用來將來自光源的光變換為呈現各顏色的光的有色膜。注意，控制 W 光透過的子像素在來自光源的光是白色時使該光直接透過。注意，除了藉由 RGB 的加法混色得到白色以外，還可以藉由混合處於補色關係的顏色得到白色。

[0030] 從透過 RGB 光的子像素得到的白色由於是透過濾色片的光，由此其強度比從光源射出的光的強度小。如本發明的一個方式那樣，從能夠使光源的光直接透過的透過 W 光的子像素得到的白色的強度比從光源射出的光的強度幾乎沒有變化。因此，從本發明的一個方式的透過 RGBW 光的子像素得到的白色的強度比從透過 RGB 光的子像素得到的白色大。換言之，從透過 RGBW 光的子像素得到的白色被抑制光強度的降低。因此，在使用透過 RGBW 光的子像素的本發明的一個方式中，與在包括透過 RGB 光的子像素的顯示裝置中獲得白色的情況相比，可以減弱光源的光。結果，可以實現顯示裝置的耗電量的降低。

[0031] 子像素 14 具有如下功能：藉由供應掃描信號來控制電晶體的導通狀態，用電容元件保持資料信號，根

據被資料信號供應的電荷量驅動顯示元件，從而控制光透過。注意，子像素 14 包括分別對應於 RGBW 的每個顏色的第一子像素至第四子像素。

[0032] 作為一個例子，掃描線 17 的電連接關係按照像素部 11 中的配置為矩陣狀的子像素 14 的每個行而不同。例如，第一行掃描線 17 與第一行像素 13 中的控制透過 RGB 光的子像素 14 電連接。此外，第二行掃描線 17 與第一行像素 13 中的抑制透過 W 光的子像素 14 及第二行像素 13 中的控制透過 W 光的子像素 14 電連接。此外，第三行掃描線 17 與第二行像素 13 中的控制透過 RGB 光的子像素 14 電連接。注意，掃描線 17 是供應選擇子像素的信號的佈線，有時簡單地稱為佈線。

[0033] 作為一個例子，信號線 25 的電連接關係按照以矩陣狀排列在像素部 11 中的配置為矩陣狀的子像素 14 的每個列而不同。例如，第一列信號線 25 與第一列像素 13 中的控制透過 R 光的子像素 14 電連接。此外，第二列信號線 25 與第一列像素 13 中的控制透過 G 光的子像素 14 電連接。此外，第三列信號線 25 與電連接於第一列信號線的像素 13 中的控制透過 B 光的子像素 14 及控制透過 W 光的子像素 14 電連接。注意，信號線 25 是對子像素供應資料信號的資料的佈線，有時簡單地稱為佈線。

[0034] 作為電容線 19 的一個例子，第一列電容線 19 與第一列至第三列像素 13 中的控制透過 RGBW 光的子像素 14 電連接。注意，電容線 19 是對子像素供應固定電位

的佈線，有時簡單地稱為佈線。

[0035] 這裡，圖 27A 及圖 27B 示出能夠用於圖 1A 所示的顯示裝置的子像素 14 的電路結構的一個例子。

[0036] 圖 27A 所示的子像素 301 包括液晶元件 31、電晶體 103 和電容元件 105。

[0037] 根據子像素 301 的規格適當地設定液晶元件 31 的一對電極之一的電位。根據被寫入的資料設定液晶元件 31 的配向狀態。此外，也可以對多個子像素 301 的每一個所包括的液晶元件 31 的一對電極之一供應共用電位(common potential)。此外，也可以對各行的子像素 301 的每一個所包括的液晶元件 31 的一對電極之一分別供應不同電位。

[0038] 注意，液晶元件 31 是利用液晶的光學調變作用來控制光的透過或非透過的元件。另外，液晶的光學調變作用由施加到液晶的電場(包括橫向電場、縱向電場或傾斜方向電場)控制。另外，作為液晶元件 31，可以舉出向列液晶、膽固醇相(cholesteric)液晶、層列型液晶、熱致液晶、溶致液晶、鐵電液晶、反鐵電液晶等。

[0039] 例如，作為包括液晶元件 31 的顯示裝置的驅動方法也可以使用如下模式：TN 模式；VA 模式；ASM(Axially Symmetric Aligned Micro-cell：軸對稱排列微單元)模式；OCB(Optically Compensated Birefringence：光學補償彎曲)模式；MVA 模式；PVA(Patterned Vertical Alignment：垂直配向構型)模式；

IPS 模式；FFS 模式；或 TBA(Transverse Bend Alignment：橫向彎曲配向)模式等。然而，不侷限於此，可以採用各種方式作為液晶元件及其驅動方式。

[0040] 此外，也可以使用包含呈現藍相(Blue Phase)的液晶和手性試劑的液晶組成物構成液晶元件。呈現藍相的液晶的回應速度快，即為 1msec 以下。並且呈現藍相的液晶由於具有光學各向同性，所以不需要配向處理，且視角依賴性小。

[0041] 在圖 27A 所示的子像素 301 的結構中，電晶體 103 的源極電極和汲極電極中的一個與信號線 25 電連接，源極電極和汲極電極中的另一個與液晶元件 31 的一對電極中的另一個電連接。另外，電晶體 103 的閘極電極與掃描線 17 電連接。電晶體 103 具有藉由成為導通狀態或關閉狀態而對資料信號的資料的寫入進行控制的功能。

[0042] 在圖 27A 所示的子像素 301 的結構中，電容元件 105 的一對電極中的一個與被供應電位的電容線 19 電連接，另一個與液晶元件 31 的一對電極中的另一個電連接。注意，根據子像素 301 的規格適當地設定電容線 19 的電位的值。電容元件 105 被用作儲存被寫入的資料的儲存電容器。

[0043] 例如，在包括圖 27A 的子像素 301 的顯示裝置中，藉由使用掃描線驅動電路 12 依次選擇各行的子像素 301，使電晶體 103 成為導通狀態而寫入資料信號的資

料。

[0044] 藉由使電晶體 103 成為截止狀態，使被寫入了資料的子像素 301 成為保持狀態。藉由按行依次進行上述步驟，可以顯示影像。

[0045] 另外，圖 27B 所示的子像素 301 包括用來進行顯示元件的開關的電晶體 43、用來控制像素的驅動的電晶體 103、電晶體 45、電容元件 105 以及發光元件 41。

[0046] 電晶體 43 的源極電極和汲極電極中的一個與被供應資料信號的信號線 25 電連接。並且，電晶體 43 的閘極電極與被供應閘極信號的掃描線 17 電連接。

[0047] 電晶體 43 具有藉由成為導通狀態或關閉狀態而對資料信號的資料的寫入進行控制的功能。

[0048] 電晶體 103 的源極電極和汲極電極中的一個與被用作陽極線的佈線 47 電連接，電晶體 103 的源極電極和汲極電極中的另一個與發光元件 41 中的一個電極電連接。另外，電晶體 103 的閘極電極與電晶體 43 的源極電極和汲極電極中的另一個及電容元件 105 中的一個電極電連接。

[0049] 電晶體 103 具有藉由成為導通狀態或關閉狀態而對流過發光元件 41 的電流進行控制的功能。

[0050] 電晶體 45 的源極電極和汲極電極中的一個與被供應資料的參考電位的佈線 49 連接，電晶體 45 的源極電極和汲極電極中的另一個與發光元件 41 中的一個電極

及電容元件 105 的另一個電極電連接。此外，電晶體 45 的閘極電極與被供應閘極信號的掃描線 17 電連接。

[0051] 電晶體 45 具有對流動發光元件 41 的電流進行調整的功能。例如，在因劣化等而增加發光元件 41 的內部電阻的情況下，藉由監視流過與電晶體 45 的源極電極和汲極電極中的一個連接的佈線 49 的電流，可以校正流過發光元件 41 的電流。例如，被施加到佈線 49 的電位可以為 0V。

[0052] 電容元件 105 的一對電極中的一個與電晶體 43 的源極電極和汲極電極中的另一個及電晶體 103 的閘極電極電連接，電容元件 105 的一對電極中的另一個與電晶體 45 的源極電極和汲極電極中的另一個及發光元件 41 的一個電極電連接。

[0053] 在圖 27B 所示的子像素 301 的結構中，電容元件 105 被用作儲存被寫入的資料的儲存電容器。

[0054] 發光元件 41 的一對電極中的一個與電晶體 45 的源極電極和汲極電極中的另一個、電容元件 105 的一對電極中的另一個以及電晶體 103 的源極電極和汲極電極中的另一個電連接。此外，發光元件 41 的一對電極中的另一個與被用作陰極線的佈線 50 電連接。

[0055] 作為發光元件 41，例如可以使用有機電致發光元件(也稱為有機 EL 元件)等。但是，發光元件 41 不侷限於此，也可以採用由無機材料構成的無機 EL 元件。

[0056] 注意，對佈線 47 和佈線 50 中的一個施加高

電源電位 VDD，對另一個施加低電源電位 VSS。在圖 27B 所示的結構中，對佈線 47 施加高電源電位 VDD，對佈線 50 施加低電源電位 VSS。

[0057] 例如，在包括圖 27B 的子像素 301 的顯示裝置中，藉由使用掃描線驅動電路 12 依次選擇各行的子像素 301，使電晶體 43 成為導通狀態而寫入資料信號的資料。

[0058] 藉由使電晶體 43 成為截止狀態，使被寫入了資料的子像素 301 成為保持狀態。再者，因為電晶體 43 與電容元件 105 連接，所以能夠在長時間內保持被寫入的資料。而且，根據電晶體 103 控制流過電晶體 103 的源極電極與汲極電極之間的電流量，發光元件 41 以對應於流過的電流量的亮度發光。藉由按行依次進行上述步驟，可以顯示影像。

[0059] 注意，雖然在圖 27A 及圖 27B 中示出了作為顯示元件使用液晶元件 31 和發光元件 41 的例子，但是本發明的實施方式的一個方式不侷限於此。可以對本發明的一個方式使用各種顯示元件。例如，可以舉出 EL(電致發光)元件(包含有機物和無機物的 EL 元件、有機 EL 元件、無機 EL 元件)、LED(白光 LED、紅光 LED、綠光 LED 或藍光 LED 等)、電晶體(根據電流而發射出光的電晶體)、電子發射元件、液晶元件、電子墨水、電泳元件、柵光閥(GLV)、電漿顯示面板(PDP)、使用微機電系統(MEMS)的顯示裝置、數位微鏡裝置(DMD)、DMS(數位微快門)、

IMOD(干涉測量調節器顯示器)元件、快門方式的 MEMS 顯示元件、光干涉方式的 MEMS 顯示元件、電潤濕元件、壓電陶瓷顯示器或碳奈米管等，這些是其對比度、亮度、反射率、透射率等藉由電磁作用來改變的顯示介質。作為使用 EL 元件的顯示裝置的一個例子，有 EL 顯示器等。作為使用電子發射元件的顯示裝置的一個例子，有場致發射顯示器(FED)或 SED 方式平面型顯示器(SED：Surface-conduction Electron-emitter Display：表面傳導電子發射顯示器)等。作為使用液晶元件的顯示裝置的一個例子，有液晶顯示器（透射型液晶顯示器、半透射型液晶顯示器、反射型液晶顯示器、直觀型液晶顯示器、投射型液晶顯示器）等。作為使用電子墨水或電泳元件的顯示裝置的一個例子，有電子紙等。注意，當實現半透射型液晶顯示器或反射型液晶顯示器時，使像素電極的一部分或全部具有反射電極的功能，即可。例如，像素電極的一部分或全部具有鋁、銀等，即可。並且，此時也可以將 SRAM 等記憶體電路設置在反射電極下。因而，進一步可以降低耗電量。

[0060] 接著，圖 1B 示出在將圖 27A 所說明的電路結構應用於圖 1A 的佈局時的電路結構的例子。

[0061] 在圖 1B 中，作為像素 13 表示第 m 行（ m 是自然數）像素的像素 13_1 及第 $(m+1)$ 行像素的像素 13_2。

[0062] 像素 13_1 包括：控制 R 光的透過的子像素

14R_1；控制 G 光的透過的子像素 14G_1；控制 B 光的透過的子像素 14B_1；以及控制 W 光的透過的子像素 14W_1。並且，像素 13_2 包括：控制 R 光的透過的子像素 14R_2；控制 G 光的透過的子像素 14G_2；控制 B 光的透過的子像素 14B_2；以及控制 W 光的透過的子像素 14W_2。

[0063] 注意，子像素 14R_1 及子像素 14R_2 有時被稱為第一子像素。子像素 14G_1 及子像素 14G_2 有時被稱為第二子像素。子像素 14B_1 及子像素 14B_2 有時被稱為第三子像素。子像素 14W_1 及子像素 14W_2 有時被稱為第四子像素。

[0064] 像素 13_1 及像素 13_2 所包括的子像素 14R_1 至子像素 14W_2 各自包括電晶體 103、電容元件 105 及液晶元件 31。

[0065] 在圖 1B 中，作為掃描線 17 表示第 M 行（M 是自然數）掃描線的掃描線 17_1、第（M+1）行掃描線的掃描線 17_2 及第（M+2）行掃描線的掃描線 17_3。

[0066] 在圖 1B 中，作為信號線 25 表示第 n 列（n 是自然數）信號線的信號線 25_1、第（n+1）列信號線的信號線 25_2 及第（n+2）列信號線的信號線 25_3。

[0067] 注意，子像素 14R 有時被稱為第一子像素。子像素 14G 有時被稱為第二子像素。子像素 14B 有時被稱為第三子像素。子像素 14W 有時被稱為第四子像素。

[0068] 兼作閘極電極的第一閘極線以選擇四個子像

素中的三個子像素的方式連接，第二閘極線以選擇剩下子像素及下行的一個子像素的方式連接。

[0069] 藉由如圖 1A 及圖 1B 所示配置像素 13_1 及像素 13_2 中的子像素 14R_1 及子像素 14R_2，可以使信號線的數量與包括配置為條形的 RGB 子像素的像素所具有的信號線的數量相同。並且可以抑制掃描線的數量，即可以對於兩個像素使用三個掃描線。

[0070] 例如，在顯示裝置是液晶顯示裝置，並且將 RGBW 這四個子像素配置為條形的情況下，雖然可以使用四個資料線、一個掃描線及一個電容線的一共六個佈線來控制，但是信號線的數量增多。

[0071] 另外，在將 RGBW 這四個子像素配置為 2 行 2 列的情況下，雖然可以使用兩個資料線、兩個掃描線及一個電容線的一共五個佈線來控制，但是對於一行像素的掃描線的數量增多。在此情況下，掃描線驅動電路 12 的電路結構變大，這導致難以實現顯示裝置的窄邊框化。

[0072] 另一方面，在本發明的一個方式所公開的結構中，可以使用三行掃描線驅動配置在 2 行的像素 13_1 及像素 13_2 中的子像素 14R_1 至子像素 14W_2。並且，在本發明的一個方式所公開的結構中，因為可以實現與包括配置為條形的 RGB 子像素的像素的結構相同的信號線的數量，所以與將 RGBW 這四個子像素配置為條形的情況相比可以減少信號線的數量。因此，尤其是，可以縮小掃描線驅動電路 12 的電路結構，由此可以實現顯示裝置

的窄邊框化。

[0073] 接著，圖 28A 示出顯示裝置所包括的電晶體 103 及電容元件 105 的剖面圖。

[0074] 圖 28A 所示的電晶體 103 包括：設置在基板 302 上並被用作閘極電極的導電膜 304c；形成在基板 302 及導電膜 304c 上的閘極絕緣膜 51；隔著閘極絕緣膜 51 與導電膜 304c 重疊的氧化物半導體膜 308b；以及與氧化物半導體膜 308b 接觸並被用作源極電極和汲極電極的一對導電膜 310d 及 310e。

[0075] 此外，在閘極絕緣膜 51 上設置有金屬氧化物膜 308c。注意，金屬氧化物膜 308c 與包括在電晶體 103 中的一對導電膜中的一個導電膜 310e 連接。此外，在電晶體 103 及金屬氧化物膜 308c 上設置有無機絕緣膜 53。在無機絕緣膜 53 上設置有導電膜 316b。由金屬氧化物膜 308c、無機絕緣膜 53 以及導電膜 316b 構成電容元件 105。

[0076] 此外，在無機絕緣膜 53 及導電膜 316b 上設置有有機絕緣膜 317。此外，在有機絕緣膜 317 上設置有在形成於無機絕緣膜 53 及有機絕緣膜 317 中的開口部中與導電膜 310e 連接的導電膜 319。導電膜 319 被用作像素電極。

[0077] 藉由對與氧化物半導體膜 308b 同時形成的氧化物半導體膜添加氫、硼、磷、氮、錫、銻、稀有氣體元素、鹼金屬、鹼土金屬等雜質並使該氧化物半導體膜包含

氧缺陷，形成其導電性得到提高，由此成為具有導電性的金屬氧化物膜 308c。注意，因為氧化物半導體膜具有透光性，所以金屬氧化物膜 308c 也具有透光性。

[0078] 注意，當對形成有氧缺陷的氧化物半導體添加氫時，氫進入氧缺陷的位點而在導帶附近形成施體能階。其結果是，氧化物半導體的導電性增高，而成為導電體。將成為導電體的氧化物半導體稱為金屬氧化物膜，有時稱為氧化物導電體。一般而言，由於氧化物半導體的能隙大，因此對可見光具有透光性。另一方面，氧化物導電體是在傳導帶附近具有施體能階的氧化物半導體。因此，起因於該施體能階的吸收的影響小，而對可見光具有與氧化物半導體相同程度的透光性。

[0079] 另外，導電膜 316b 及導電膜 319 由透光導電膜形成。由此，電容元件 105 具有透光性。因此，在像素中，可以擴大電容元件的面積，而且可以提高電容元件的電容值及像素的開口率。

[0080] 無機絕緣膜 53 較佳為至少包括氧化物絕緣膜，進一步較佳為包括氧化物絕緣膜和氮化物絕緣膜的疊層。藉由在無機絕緣膜 53 中與氧化物半導體膜 308b 接觸的區域中形成氧化物絕緣膜，可以減少氧化物半導體膜 308b 與無機絕緣膜 53 的介面中的缺損量。

[0081] 另外，氮化物絕緣膜被用作水、氫等的障壁膜。當氧化物半導體膜 308b 包含水、氫等時，包含在氧化物半導體膜 308b 中的氧與水、氫等起反應，而導致形

成氧缺陷。由於氧缺陷而在氧化物半導體膜 308b 中生成載子，電晶體的臨界電壓負向漂移而成為常開啟 (normally-on) 特性。因此，藉由在無機絕緣膜 53 中形成氮化物絕緣膜，可以減少從外部到氧化物半導體膜 308b 中的水、氫等的擴散量，並且可以減少氧化物半導體膜 308b 的缺陷量。因此，藉由在無機絕緣膜 53 中從氧化物半導體膜 308b 一側依次層疊氧化物絕緣膜及氮化物絕緣膜，可以減少氧化物半導體膜 308b 與無機絕緣膜 53 的介面中的缺陷量及氧化物半導體膜 308b 中的氧缺陷量，並且可以製造常關閉特性的電晶體。

[0082] 有機絕緣膜 317 由丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等有機樹脂形成，所以其平坦性高。另外，有機絕緣膜 317 的厚度為 500nm 以上且 5000nm 以下，較佳為 1000nm 以上且 3000nm 以下。

[0083] 另外，形成在有機絕緣膜 317 上的導電膜 319 與電晶體 103 連接。導電膜 319 被用作像素電極，藉由設置在無機絕緣膜 53 及有機絕緣膜 317 中的開口部與電晶體 103 連接。就是說，因為導電膜 319 離電晶體 103 有距離，所以不容易受到電晶體 103 的導電膜 310d 的電位影響。結果，可以使導電膜 319 與電晶體 103 重疊，來可以提高像素的開口率。

[0084] 在此，作為參考例子，對如下情況進行說明：在包括在無機絕緣膜 53 上沒有形成有機絕緣膜 317 的電晶體 103 的顯示裝置中，對被用作電晶體 103 的閘極

電極的導電膜 304c 施加負電壓的情況。

[0085] 當對被用作閘極電極的導電膜 304c 施加負電壓時，產生電場。該電場不被氧化物半導體膜 308b 遮蔽而影響到無機絕緣膜 53，因此無機絕緣膜 53 表面帶弱正電荷。另外，當對被用作閘極電極的導電膜 304c 施加負電壓時，包含在空氣中的帶有正電荷的粒子吸附在無機絕緣膜 53 表面，因此無機絕緣膜 53 表面帶弱正電荷。

[0086] 由於無機絕緣膜 53 表面帶正電荷而產生電場，這導致該電場影響到氧化物半導體膜 308b 與無機絕緣膜 53 之間的介面。結果，氧化物半導體膜 308b 與無機絕緣膜 53 之間的介面處於實質上被施加正偏壓的狀態，因此電晶體的臨界電壓漂移到負一側。

[0087] 另一方面，圖 28A 所示的電晶體 103 在無機絕緣膜 53 上包括有機絕緣膜 317。因為有機絕緣膜 317 的厚度厚，所以由負電壓被施加到被用作閘極電極的導電膜 304c 而產生的電場不影響到有機絕緣膜 317 表面，因此有機絕緣膜 317 表面不容易帶正電荷。另外，即使包含在空氣中的帶有正電荷的粒子吸附到有機絕緣膜 317 表面，因為有機絕緣膜 317 的厚度厚，所以吸附到有機絕緣膜 317 表面的帶有正電荷的粒子的電場也不容易影響到氧化物半導體膜 308b 與無機絕緣膜 53 之間的介面。結果，氧化物半導體膜 308b 與無機絕緣膜 53 之間的介面不處於實質上被施加正偏壓的狀態，因此電晶體的臨界電壓的變動小。

[0088] 另外，雖然在有機絕緣膜 317 中容易擴散水等，但是無機絕緣膜 53 包括氮化物絕緣膜而該氮化物絕緣膜成為水的障壁膜，因此可以防止擴散到有機絕緣膜 317 中的水還擴散到氧化物半導體膜 308b 中。

[0089] 由上述可知，藉由在電晶體上形成有機絕緣膜 317，可以減少電晶體的電特性的偏差。另外，可以製造具有常關閉特性的可靠性高的電晶體。另外，可以藉由印刷法、塗佈法等形成有機絕緣膜，可以縮短製造時間。另外，藉由在有機絕緣膜 317 上形成被用作像素電極的導電膜，可以提高像素的開口率。

[0090]

〈關於氧化物導電體（金屬氧化物膜）〉

在此，參照圖 29 說明使用氧化物半導體形成的膜(以下稱為氧化物半導體膜(OS))及使用氧化物導電體形成的膜(以下稱為氧化物導電體膜(OC))的各自電阻率的溫度依賴性。在圖 29 中，橫軸示出測定溫度，縱軸示出電阻率。此外，圓圈示出氧化物半導體膜(OS)的測定結果，方塊示出氧化物導電體膜(OC)的測定結果。

[0091] 以如下方法製造包含氧化物半導體膜(OS)的樣本：在玻璃基板上，藉由使用原子個數比為 In:Ga:Zn=1:1:1.2 的濺射靶材的濺射法形成厚度為 35nm 的 In-Ga-Zn 氧化物膜，藉由使用原子個數比為 In:Ga:Zn=1:4:5 的濺射靶材的濺射法形成厚度為 20nm 的 In-Ga-Zn 氧化物膜，在 450℃ 的氮氛圍下進行熱處理之

後，在 450℃ 的氮及氧的混合氣體氛圍下進行熱處理，並且利用電漿 CVD 法形成氮氧化矽膜。

[0092] 此外，以如下方法製造包含氧化物導電體膜(OC)的樣本：在玻璃基板上，藉由使用原子個數比為 In:Ga:Zn=1:1:1 的濺射靶材的濺射法形成厚度為 100nm 的 In-Ga-Zn 氧化物膜，在 450℃ 的氮氛圍下進行熱處理之後，在 450℃ 的氮及氧的混合氣體氛圍下進行熱處理，並且利用電漿 CVD 法形成氮化矽膜。

[0093] 從圖 29 可知，氧化物導電體膜(OC)的電阻率的溫度依賴性低於氧化物半導體膜(OS)的電阻率的溫度依賴性。典型的是，80K 以上且 290K 以下的氧化物導電體膜(OC)的電阻率的變化率低於±20%。或者，150K 以上且 250K 以下的電阻率的變化率低於±10%。也就是說，氧化物導電體是簡併半導體，可以推測其傳導帶邊緣能階與費米能階一致或大致一致。因此，可以將氧化物導電體膜(OC)用於佈線、電極、像素電極等。

<變形例 1>

[0094] 參照圖 28B 說明圖 28A 所示的電晶體的變形例。本變形例所示的電晶體 103c 包括藉由使用多灰階遮罩形成的氧化物半導體膜 308e 及一對導電膜 310f、310g。另外，電晶體 103c 與電容元件 105 藉由被用作像素電極的導電膜 319 連接。

[0095] 藉由使用多灰階遮罩可以形成具有多個厚度

的光阻遮罩，並且在使用該光阻遮罩形成氧化物半導體膜 308e 之後，使光阻遮罩暴露於氧電漿等而光阻遮罩的一部分被除去，由此成為用來形成一對導電膜的光阻遮罩。因此，可以在氧化物半導體膜 308e 及一對導電膜 310f、310g 的製程中減少光微影製程數。

[0096] 注意，在平面形狀上，使用多灰階遮罩形成的氧化物半導體膜 308e 的一部分超過一對導電膜 310f、310g 延伸且不被一對導電膜 310f、310g 覆蓋。就是說，氧化物半導體膜 308e 的一部分露出到一對導電膜 310f、310g 的外側。

[0097] 另外，在圖 28B 中，金屬氧化物膜 308f 形成在閘極絕緣膜 51 上。另外，與導電膜 310f、310g 同時導電膜 310h 形成在金屬氧化物膜 308f 上。另外，導電膜 319 與導電膜 310g 及導電膜 310h 連接。結果，電晶體 103c 與電容元件 105 電連接。

[0098]

<變形例 2>

參照圖 28C 說明圖 28A 所示的電晶體的變形例。本變形例所示的電晶體 103d 包括通道保護結構。

[0099] 在通道保護結構的電晶體 103d 中，絕緣膜 53a 具有開口部，在該開口部中氧化物半導體膜 308b 與一對導電膜 310i、310j 連接。該結構能夠減小對氧化物半導體膜 308b 所造成的損傷。

[0100]

〈變形例 3〉

在圖 28A 至圖 28C 所示的顯示裝置中，根據情況或狀況，例如，可以使用具有反射光的功能的導電膜來形成導電膜 319。或者，也可以使用疊層膜來形成導電膜 319，並且作為該疊層膜的至少一個膜使用具有反射光的功能的導電膜。作為具有反射光的功能的導電膜的一個例子，可以舉出銀、鋁、鉻、銅、鉍、鈦、鉬、鎢等。或者，作為導電膜 319 可以使用由銀形成的膜夾在 ITO 之間的疊層膜。在此情況下，可以將圖 28A 至圖 28C 所示的顯示裝置應用於反射型顯示裝置、半透過型顯示裝置、頂部發射結構的發光裝置等。

[0101] 以上所說明的本發明的一個方式的顯示裝置包括：具有第一子像素至第四子像素的第一像素；設置在第一像素的下行的具有第一子像素至第四子像素的第二像素；供應用來選擇第一像素所具有的第一子像素至第三子像素的信號的第一佈線；以及用來選擇第一像素所具有的第四子像素的第二佈線，其中第二佈線是用來選擇第二像素所具有的第四子像素的佈線。

[0102] 因此，可以使信號線的數量與在將 RGB 這三個子像素配置為條形時的信號線的數量相同，並且可以縮減每兩行像素的掃描線的數量，即成為 3 個，由此可以縮小掃描線驅動電路 12 的電路結構。並且，可以實現顯示裝置的窄邊框化。

[0103] 並且，在本發明的一個方式的顯示裝置中，

因為電容元件具有透光性，所以可以在子像素內形成較大（大面積）的電容元件。由此，可以獲得開口率得到提高（典型地提高到 50%以上，較佳到 60%以上）且電容值增大的顯示裝置。例如，在解析度高的顯示裝置諸如液晶顯示裝置中，像素的面積小，電容元件的面積也小。因此，在解析度高的顯示裝置中，儲存在電容元件中的電荷量小。但是，由於本實施方式所示的電容元件 105 具有透光性，所以藉由在像素中設置該電容元件，可以在各像素中獲得充分的電容值，並提高開口率。

[0104] 另外，在液晶顯示裝置中，電容元件的電容值越大，施加電場的情況下的能夠將液晶元件的液晶分子的配向保持為固定的期間越長。在顯示靜態影像的情況下，由於可以長期保持該期間，所以能夠減少重寫影像資料的次數，從而可以降低耗電量。另外，藉由採用本實施方式所示的結構，還在高解析度的顯示裝置中可以提高開口率，因此可以高效地利用背光等光源的光，從而可以降低顯示裝置的耗電量。

[0105] 注意，像素可以包括 R 子像素、G 子像素、B 子像素以及 W 子像素的四種子像素，但是本發明的一個方式不侷限於此。一個像素包括四種子像素中的至少多個子像素，即可。另外，各自像素所包括的子像素根據像素而不同，即可。

[0106] 例如，第一像素可以包括 R 子像素、G 子像素以及 B 子像素，第二像素可以包括 R 子像素、G 子像素

以及 W 子像素。或者，第一像素可以包括 R 子像素及 G 子像素，第二像素可以包括 B 子像素及 W 子像素。或者，第一像素可以包括 R 子像素、G 子像素以及 B 子像素，第二像素可以包括 R 子像素、G 子像素、B 子像素以及 W 子像素。

[0107] 注意，本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0108]

實施方式 2

在本實施方式中，參照表示具體結構的圖式對本發明的一個方式的顯示裝置及其製造方法進行說明。

[0109] 接著，說明顯示裝置所包括的元件基板的具體結構。在此，作為顯示裝置使用 VA 方式的液晶顯示裝置，並且說明該液晶顯示裝置所包括的子像素 14R_1、14G_1、14B_1、14W_1、14R_2、14G_2、14B_2 及 14W_2（以下稱為子像素 14）的俯視圖。圖 2 示出子像素 14 的元件基板一側的構件佈局的俯視圖。另外，圖 3 示出與圖 2 所示的元件基板一側的構件佈局的俯視圖對應的反基板一側的構件佈局的俯視圖。注意，圖 2 及圖 3 都是與圖 1B 所示的電路結構對應的俯視圖。

[0110] 在圖 2 中，被用作子像素 14R_1、14G_1、14B_1 的掃描線的導電膜 304c 以及被用作 14W_1、14W_2 的掃描線的導電膜 304d 在與被用作信號線的導電膜大致正交的方向（圖式中的左右方向）上延伸地設置。被

用作信號線的導電膜 310d 在與被用作掃描線的導電膜大致正交的方向(圖式中的上下方向)上延伸地設置。另外，被用作掃描線的導電膜 304c 與掃描線驅動電路 12(參照圖 1A)電連接，並且被用作信號線的導電膜 310d 與信號線驅動電路 16(參照圖 1A)電連接。

[0111] 電晶體 103 設置在被用作掃描線的導電膜和被用作信號線的導電膜的交叉區域。電晶體 103 包括被用作閘極電極的導電膜 304c、閘極絕緣膜(在圖 2 中未圖示)、形成在閘極絕緣膜上的形成有通道區域的氧化物半導體膜 308b 以及被用作源極電極及汲極電極的一對導電膜 310d、導電膜 310e。另外，導電膜 304c 還被用作掃描線，且其與氧化物半導體膜 308b 重疊的區域被用作電晶體 103 的閘極電極。此外，導電膜 310d 還被用作信號線，且其與氧化物半導體膜 308b 重疊的區域被用作電晶體 103 的源極電極或汲極電極。此外，在圖 2 的頂面形狀中，被用作掃描線的導電膜的端部位於氧化物半導體膜 308b 的端部的外側。由此，被用作掃描線的導電膜被用作阻擋來自背光等光源的光的遮光膜。其結果是，電晶體所包括的氧化物半導體膜 308b 不被照射光而電晶體的電特性的變動可以得到抑制。

[0112] 另外，金屬氧化物膜 308c 與包括在電晶體 103 中的導電膜 310e 連接。在金屬氧化物膜 308c 上隔著絕緣膜設置有導電膜 316b。注意，在設置在金屬氧化物膜 308c 上的絕緣膜中設置有開口部 362。在該開口部 362

中，金屬氧化物膜 308c 與包含在絕緣膜中的氮化物絕緣膜（在圖 2 中未圖示）接觸。

[0113] 電容元件 105 形成在金屬氧化物膜 308c 與導電膜 316b 重疊的區域。金屬氧化物膜 308c 及導電膜 316b 都具有透光性。即，電容元件 105 具有透光性。

[0114] 被用作像素電極的導電膜 319 隔著有機絕緣膜（在圖 2 中未圖示）設置在導電膜 310e 及導電膜 316b 上。另外，導電膜 319 在開口部 364c 中與導電膜 310e 連接。就是說，電晶體 103、電容元件 105 及導電膜 319 電連接。

[0115] 因為電容元件 105 具有透光性，所以可以在子像素 14 中形成較大(大面積)的電容元件 105。由此，可以獲得開口率得到提高，典型地提高到 50%以上，較佳到 60%以上，且電容值增大的顯示裝置。例如，在解析度高的顯示裝置諸如液晶顯示裝置中，像素的面積小，電容元件的面積也小。因此，在解析度高的顯示裝置中，儲存在電容元件中的電荷量小。但是，由於本實施方式所示的電容元件 105 具有透光性，所以藉由在像素中設置該電容元件，可以在各像素中獲得充分的電容值，並提高開口率。典型的是，電容元件 105 可以適當地應用於像素密度為 200ppi 以上、300ppi 以上或 500ppi 以上的高解析度顯示裝置。

[0116] 另外，在液晶顯示裝置中，電容元件的電容值越大，施加電場的情況下的能夠將液晶元件的液晶分子

的配向保持為固定的期間越長。在顯示靜態影像的情況下，由於可以長期保持該期間，所以能夠減少重寫影像資料的次數，從而可以降低耗電量。另外，藉由採用本實施方式所示的結構，還在高解析度的顯示裝置中可以提高開口率，因此可以高效地利用背光等光源的光，從而可以降低顯示裝置的耗電量。

[0117] 另外，在圖 3 所示的與圖 2 的俯視圖對應的反基板一側的俯視圖中，表示子像素 14 的佈局例子。在子像素 14 中的設置在遮光部 BM 的開口部中設置有有色膜 R1、G1、B1、具有透光性的層 W1、有色膜 R2、G2、B2、以及具有透光性的層 W2。

[0118] 遮光膜 BM 只要具有阻擋特定的波長區域的光的功能即可，則作為遮光膜 BM 可以使用金屬膜或包含黑色顏料等的有機絕緣膜等。

[0119] 有色膜 R1、G1、B1、R2、G2、B2 是用來將透過的光源的光變為呈現所定顏色的光的層。典型地使用濾色片並在與 RGB 子像素對應的子像素中配置，即可。

[0120] 具有透光性的層 W1 及 W2 是用來使光源的光透過的層。典型地使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等有機樹脂並在與 W 子像素對應的子像素中配置，即可。注意，也可以不配置具有透光性的層 W1 及 W2。或者，作為包括具有透光性的層 W1 及 W2 的層設置吸收特定波長的光的層。在採用上述結構的情況下，例如，因為即使根據光源的光的波長得不到適當的白色也可以調整

白色平衡，所以可以進行色純度高的顯示。

[0121] 接著，圖 4 示出沿著圖 2、圖 3 的線 C-D 的剖面圖。注意，在圖 4 中的線 A-B 中示出圖 1A 及 1B 所說明的包括掃描線驅動電路 12 及信號線驅動電路 16 的驅動電路部(省略俯視圖)的剖面圖。在本實施方式中作為顯示裝置對 VA 方式的液晶顯示裝置進行說明。

[0122] 在本實施方式所示的液晶顯示裝置中，在一對基板(基板 302 和基板 342)之間夾有液晶元件 322。

[0123] 液晶元件 322 包括基板 302 上方的導電膜 319、控制配向性的膜(下面稱為配向膜 320、配向膜 352)、液晶層 321 以及導電膜 350。另外，導電膜 319 被用作液晶元件 322 的一個電極，並且導電膜 350 被用作液晶元件 322 的另一個電極。

[0124] 如此，液晶顯示裝置是指包括液晶元件的裝置。另外，液晶顯示裝置還包括驅動多個像素的驅動電路等。此外，液晶顯示裝置包括配置在另一基板上的控制電路、電源電路、信號產生電路及背光模組等，而且有時還被稱為液晶模組。

[0125] 在驅動電路部中，電晶體 102 包括被用作閘極電極的導電膜 304a、被用作閘極絕緣膜 51 的絕緣膜 305 及絕緣膜 306、形成有通道區域的氧化物半導體膜 308a 以及被用作源極電極及汲極電極的導電膜 310a 及導電膜 310b。氧化物半導體膜 308a 設置在閘極絕緣膜 51 上。

[0126] 在像素部中，電晶體 103 包括被用作閘極電極的導電膜 304c、被用作閘極絕緣膜 51 的絕緣膜 305 及絕緣膜 306、形成在閘極絕緣膜 51 上並形成有通道區域的氧化物半導體膜 308b 以及被用作源極電極及汲極電極的導電膜 310d 及導電膜 310e。氧化物半導體膜 308b 設置在閘極絕緣膜 51 上。此外，在導電膜 310d、導電膜 310e 上設置有被用作保護膜的無機絕緣膜 53 的絕緣膜 312 及絕緣膜 314。

[0127] 另外，電容元件 105 包括被用作一個電極的金屬氧化物膜 308c、被用作介電膜的絕緣膜 314 以及被用作另一個電極的導電膜 316b。金屬氧化物膜 308c 設置在閘極絕緣膜 51 上。

[0128] 在無機絕緣膜 53 上形成有有機絕緣膜 317。此外，在有機絕緣膜 317 上形成有被用作像素電極的導電膜 319。導電膜 319 與導電膜 310e 連接。

[0129] 此外，在驅動電路部中，由與導電膜 319 同時形成的導電膜 319a 連接與導電膜 304a、304c 同時形成的導電膜 304b 和與導電膜 310a、310b、310d、310e 同時形成的導電膜 310c。

[0130] 導電膜 304b 和導電膜 319a 在形成於絕緣膜 305、絕緣膜 306、絕緣膜 312、絕緣膜 314 以及有機絕緣膜 317 中的開口部中連接。此外，導電膜 310c 和導電膜 319a 在形成於絕緣膜 312、絕緣膜 314 以及有機絕緣膜 317 中的開口部中連接。

[0131] 注意，雖然未圖示，由與導電膜 319、319a 同時形成的導電膜，導電膜 316b 和與導電膜 304a、304b、304c 同時形成的導電膜或者與導電膜 310a、310b、310c、310d、310e 同時形成的導電膜電連接。另外，藉由與導電膜 304a、304b、304c 同時形成的導電膜或者與導電膜 310a、310b、310c、310d、310e 同時形成的導電膜，共用電位、接地電位等任意電位施加到導電膜 316b。

[0132] 這裡，以下說明圖 4 所示的顯示裝置的構成要素。

[0133] 在基板 302 上形成有導電膜 304a、304b、304c。導電膜 304a 具有驅動電路部的電晶體的閘極電極的功能。此外，導電膜 304b 形成在驅動電路部中並與導電膜 310c 連接。此外，導電膜 304c 形成在像素部 11 中並被用作像素部的電晶體的閘極電極。

[0134] 雖然對基板 302 的材料等沒有特別的限制，但是至少需要具有能夠承受後續的加熱處理的耐熱性。例如，作為基板 302，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等。另外，還可以利用以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、以矽鍺等為材料的化合物半導體基板、SOI(Silicon On Insulator：絕緣層上覆矽)基板等，並且也可以將在這些基板上設置有半導體元件的基板用作基板 302。注意，當作為基板 302 使用玻璃基板時，藉由使用第 6 代(1500mm×1850mm)、第 7

代(1870mm×2200mm)、第 8 代(2200mm×2400mm)、第 9 代(2400mm×2800mm)、第 10 代(2950mm×3400mm)等的大面積基板，可以製造大型液晶顯示裝置。

[0135] 另外，作為基板 302，也可以使用撓性基板，並且在撓性基板上直接形成電晶體。或者，也可以在基板 302 與電晶體之間設置剝離層。剝離層可以在如下情況下使用，即在剝離層上製造元件部的一部分或全部，然後將其從基板 302 分離並轉置到其他基板上的情況。此時，也可以將電晶體轉置到耐熱性低的基板或撓性基板上。

[0136] 導電膜 304a、304b、304c 可以使用選自鋁、鉻、銅、鈹、鈦、鉬、鎢中的金屬元素、以上述金屬元素為成分的合金或組合上述金屬元素的合金等而形成。此外，也可以使用選自錳、鋅中的任一種或多種的金屬元素。此外，導電膜 304a、304b、304c 可以具有單層結構或者兩層以上的疊層結構。例如，可以舉出包含矽的鋁膜的單層結構、在鋁膜上層疊鈦膜的兩層結構、在氮化鈦膜上層疊鈦膜的兩層結構、在氮化鈦膜上層疊鎢膜的兩層結構、在氮化鈹膜或氮化鎢膜上層疊鎢膜的兩層結構、以及依次層疊鈦膜、該鈦膜上的鋁膜和其上的鈦膜的三層結構等。此外，也可以使用組合鋁與選自鈦、鈹、鎢、鉬、鉻、鋅、鎳中的一種或多種而形成的合金膜或氮化膜。

[0137] 另外，導電膜 304a、導電膜 304b、導電膜 304c 也可以使用銦錫氧化物、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含

氧化鈦的銦錫氧化物、銦鋅氧化物、添加有氧化矽的銦錫氧化物等透光導電材料。另外，也可以採用上述透光導電材料和上述金屬元素的疊層結構。

[0138] 在基板 302 及導電膜 304a、304b、304c 上形成有絕緣膜 305、絕緣膜 306。絕緣膜 305、絕緣膜 306 被用作驅動電路部的電晶體的閘極絕緣膜 51 及像素部 11 的電晶體的閘極絕緣膜 51。

[0139] 作為絕緣膜 305，例如較佳為使用氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等氮化物絕緣膜形成。

[0140] 絕緣膜 306 例如可以使用氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鋁、氧化鉛、氧化鎵或 Ga-Zn 類金屬氧化物等來以單層或疊層結構形成。此外，藉由作為絕緣膜 306 使用矽酸鉛 (HfSiO_x)、添加有氮的矽酸鉛 ($\text{HfSi}_x\text{O}_y\text{N}_z$)、添加有氮的鋁酸鉛 ($\text{HfAl}_x\text{O}_y\text{N}_z$)、氧化鉛、氧化釔等 high-k 材料，可以降低電晶體的閘極漏電流。

[0141] 較佳為將絕緣膜 305 及絕緣膜 306 的總厚度設定為 5nm 以上且 400nm 以下，較佳為 10nm 以上且 300nm 以下，更佳為 50nm 以上且 250nm 以下。

[0142] 在絕緣膜 306 上形成有氧化物半導體膜 308a、308b、金屬氧化物膜 308c。氧化物半導體膜 308a 形成在與導電膜 304a 重疊的位置上，並被用作驅動電路部的電晶體的通道區域。另外，氧化物半導體膜 308b 形成在與導電膜 304c 重疊的位置上，並被用作像素部的電

晶體的通道區域。金屬氧化物膜 308c 與包括在電晶體 103 中的導電膜 310e 連接，並被用作電容元件 105 的電極。

[0143] 氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 典型的是 In-Ga 氧化物膜、In-Zn 氧化物膜、In-M-Zn 氧化物膜(M 是 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf)。注意，氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 具有透光性。

[0144] 注意，在氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 是 In-M-Zn 氧化物的情況下，當假設 In 與 M 之總和為 100 atomic%時，In 與 M 的原子百分比比較佳為：In 的原子百分比是 25 atomic%以上且 M 的原子百分比低於 75 atomic%，更佳為：In 的原子百分比是 34 atomic%以上且 M 的原子百分比低於 66 atomic%。

[0145] 氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 的能隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。像這樣，藉由使用能隙寬的氧化物半導體，可以減少電晶體的關態電流 (off-state current)。

[0146] 氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 的厚度為 3nm 以上且 200nm 以下，較佳為 3nm 以上且 100nm 以下，更佳為 3nm 以上且 50nm 以下。

[0147] 作為氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 可以使用原子個數比為 In : Ga : Zn=1 : 1 : 1、1 : 1 : 1.2 或 3 : 1 : 2 的 In-Ga-Zn 氧化物。此外，氧化物

半導體膜 308a、308b 及金屬氧化物膜 308c 的原子個數比作為誤差分別包括上述原子個數比的 $\pm 20\%$ 的變動。

[0148] 另外，氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 例如可以具有非單晶結構。非單晶結構例如包括下述 CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor：c 軸配向的結晶氧化物半導體)、多晶結構、下述微晶結構或非晶結構。在非單晶結構中，非晶結構的缺陷態密度最高，而 CAAC-OS 的缺陷態密度最低。注意，氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 具有相同的結晶性。

[0149] 此外，氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 的每一個也可以為包括非晶結構的區域、微晶結構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的混合膜。混合膜有時例如為包括非晶結構的區域、微晶結構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的區域的單層結構。另外，混合膜有時例如為包括非晶結構的區域、微晶結構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的區域的疊層結構。

[0150] 當氧化物半導體膜 308a、308b 包含第 14 族元素之一的矽或碳時，氧化物半導體膜 308a、308b 中氧缺陷增加，會導致使氧化物半導體膜 308a、308b 型化。因此，將氧化物半導體膜 308a、308b 中的矽或碳的濃度

(利用二次離子質譜分析法得到的濃度)設定為 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{17} \text{ atoms/cm}^3$ 以下。

[0151] 另外，將藉由二次離子質譜分析法得到的氧化物半導體膜 308a、308b 的鹼金屬或鹼土金屬的濃度設定為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{16} \text{ atoms/cm}^3$ 以下。鹼金屬和鹼土金屬有時會與氧化物半導體結合而生成載子，導致電晶體的關態電流的增大。由此，較佳為降低氧化物半導體膜 308a、308b 的鹼金屬或鹼土金屬的濃度。

[0152] 另外，當在氧化物半導體膜 308a、308b 中含有氮時生成作為載子的電子，載子密度增加而容易使氧化物半導體膜 308a、308bn 型化。其結果，使用具有含有氮的氧化物半導體的電晶體容易變為常開啟特性。因此，在該氧化物半導體膜中，較佳為盡可能地減少氮，例如，藉由二次離子質譜分析法得到的氮濃度較佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

[0153] 作為氧化物半導體膜 308a、308b 使用載子密度較低的氧化物半導體膜。例如，氧化物半導體膜 308a、308b 使用載子密度為 $1 \times 10^{17} / \text{cm}^3$ 以下，較佳為 $1 \times 10^{15} / \text{cm}^3$ 以下，更佳為 $1 \times 10^{13} / \text{cm}^3$ 以下，尤其是，較佳為 $8 \times 10^{11} / \text{cm}^3$ 以下，更佳為 $1 \times 10^{11} / \text{cm}^3$ 以下，進一步較佳為 $1 \times 10^{10} / \text{cm}^3$ 以下，且 $1 \times 10^{-9} / \text{cm}^3$ 以上的氧化物半導體膜。

[0154] 另外，本發明不侷限於此，可以根據所需要

的電晶體的半導體特性及電特性(場效移動率、臨界電壓等)而使用具有適當的組成的氧化物。另外，較佳為適當地設定氧化物半導體膜 308a、308b 的載子密度、雜質濃度、缺陷密度、金屬元素與氧的原子個數比、原子間距離、密度等，以得到所需要的電晶體的半導體特性。

[0155] 因為氧化物半導體膜 308a、308b 與絕緣膜 306 及絕緣膜 312 等的由能夠提高與氧化物半導體膜的介面特性的材料形成的膜接觸，所以氧化物半導體膜 308a、308b 被用作半導體，且包括氧化物半導體膜 308a、308b 的電晶體具有優良的電特性。

[0156] 此外，藉由作為氧化物半導體膜 308a、308b 使用雜質濃度低且缺陷態密度低的氧化物半導體膜，可以製造具有優良的電特性的電晶體，所以是較佳的。在此，將雜質濃度較低且缺陷態密度較低(氧缺陷少)的狀態稱為高純度本質或實質上高純度本質。高純度本質或實質上高純度本質的氧化物半導體具有少載子發生源，因此有時可以具有較低的載子密度。因此，在該氧化物半導體膜中形成有通道區域的電晶體很少具有負臨界電壓的電特性(也稱為常開啟特性)。此外，高純度本質或實質上高純度本質的氧化物半導體膜具有較低的缺陷態密度，因此有時具有較低的缺陷態密度。此外，高純度本質或實質上高純度本質的氧化物半導體膜的關態電流顯著小，即便是通道寬度為 $1 \times 10^6 \mu\text{m}$ 、通道長度 L 為 $10 \mu\text{m}$ 的元件，當源極電極與汲極電極間的電壓(汲極電壓)在 1V 至 10V 的範圍時，

關態電流也可以為半導體參數分析儀的測量極限以下，即 $1 \times 10^{-13} \text{ A}$ 以下。因此，有時在該氧化物半導體膜中形成有通道區域的電晶體的電特性變動小，因此該電晶體成為可靠性高的電晶體。此外，被氧化物半導體膜的缺陷態俘獲的電荷到被釋放需要長時間，有時像固定電荷那樣動作。因此，有時在缺陷態密度高的氧化物半導體膜中形成有通道區域的電晶體的電特性不穩定。雜質的例子為氫、氮、鹼金屬或鹼土金屬等。

[0157] 金屬氧化物膜 308c 是對與氧化物半導體膜 308a、308b 同時形成的氧化物半導體膜進行加工而形成的。因此，金屬氧化物膜 308c 是具有與氧化物半導體膜 308a、308b 同樣的金屬元素的膜。並且，金屬氧化物膜 308c 是具有與氧化物半導體膜 308a、308b 相同或不同的結晶結構的膜。然而，藉由使與氧化物半導體膜 308a、308b 同時形成的氧化物半導體膜包含雜質或氧缺陷而形成具有導電性的膜，並將其用作電容元件的電極。作為包含在氧化物半導體膜中的雜質有氫。另外，作為雜質也可以包含硼、磷、錫、銻、稀有氣體元素、鹼金屬、鹼土金屬等代替氫。或者，金屬氧化物膜 308c 是與氧化物半導體膜 308a、308b 同時形成的膜，並且是因電漿損傷等而形成氧缺陷來提高導電性的膜。或者，金屬氧化物膜 308c 是與氧化物半導體膜 308a、308b 同時形成的膜，並且是藉由包含雜質並因電漿損傷等而形成氧缺陷來提高導電性的膜。

[0158] 因此，雖然氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 都形成在絕緣膜 306 上，但是它們的雜質濃度不同。明確而言，金屬氧化物膜 308c 的雜質濃度高於氧化物半導體膜 308a、308b 的雜質濃度。例如，氧化物半導體膜 308a、308b 中的氫濃度低於 $5 \times 10^{19} \text{atoms/cm}^3$ ，較佳低於 $5 \times 10^{18} \text{atoms/cm}^3$ ，更佳為 $1 \times 10^{18} \text{atoms/cm}^3$ 以下，進一步較佳為 $5 \times 10^{17} \text{atoms/cm}^3$ 以下，更進一步較佳為 $1 \times 10^{16} \text{atoms/cm}^3$ 以下，金屬氧化物膜 308c 中的氫濃度為 $8 \times 10^{19} \text{atoms/cm}^3$ 以上，較佳為 $1 \times 10^{20} \text{atoms/cm}^3$ 以上，更佳為 $5 \times 10^{20} \text{atoms/cm}^3$ 以上。此外，金屬氧化物膜 308c 的氫濃度為氧化物半導體膜 308a、308b 的氫濃度的兩倍以上，較佳為十倍以上。

[0159] 另外，藉由將與氧化物半導體膜 308a、308b 同時形成的氧化物半導體膜暴露於電漿，可以使氧化物半導體膜受到損傷而形成氧缺陷。例如，藉由在氧化物半導體膜上利用電漿 CVD 法或濺射法形成膜，將氧化物半導體膜暴露於電漿而形成氧缺陷。或者，藉由進行用來形成絕緣膜 312 的蝕刻處理，將氧化物半導體膜暴露於電漿而形成氧缺陷。或者，將氧化物半導體膜暴露於氧和氫的混合氣體、氫、稀有氣體、氮等的電漿形成氧缺陷。其結果是，氧化物半導體膜的導電性得到提高，從而成為具有導電性的膜並被用作金屬氧化物膜 308c。

[0160] 也就是說，金屬氧化物膜 308c 也可以說是由導電性高的氧化物半導體膜形成的。並且，金屬氧化物膜

308c 也可以說是由導電性高的金屬氧化物膜形成的。

[0161] 另外，在使用氮化矽膜作為絕緣膜 314 時，氮化矽膜包含氫。由此，當絕緣膜 314 的氫擴散到與氧化物半導體膜 308a、308b 同時形成的氧化物半導體膜中時，在該氧化物半導體膜中氫和氧鍵合而生成作為載子的電子。當藉由利用電漿 CVD 法或濺射法形成氮化矽膜時，氧化物半導體膜暴露於電漿，而形成氧缺陷。氮化矽膜中的氫進入該氧缺陷，由此生成作為載子的電子。結果，氧化物半導體膜的導電性增高，而成為金屬氧化物膜 308c。

[0162] 金屬氧化物膜 308c 的電阻率低於氧化物半導體膜 308a、308b。金屬氧化物膜 308c 的電阻率較佳為氧化物半導體膜 308a、308b 的電阻率的 1×10^{-8} 倍以上且低於 1×10^{-1} 倍，典型地為 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低於 $1 \times 10^4 \Omega \text{cm}$ ，較佳為 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低於 $1 \times 10^{-1} \Omega \text{cm}$ 。

[0163] 但是，本發明的一個方式不侷限於此，金屬氧化物膜 308c 根據情況也可以不與絕緣膜 314 接觸。

[0164] 另外，本發明的實施方式的一個方式不侷限於此，根據情況金屬氧化物膜 308c 也可以藉由與氧化物半導體膜 308a 或 308b 不同的製程形成。在此情況下，金屬氧化物膜 308c 也可以包含與氧化物半導體膜 308a、308b 不同的材料。例如，金屬氧化物膜 308c 也可以使用銦錫氧化物(下面表示為 ITO)或銦鋅氧化物等形成。

[0165] 在本實施方式所示的液晶顯示裝置中，電容

元件具有透光性。其結果是，可以增大電容元件的佔有面積並提高像素的開口率。

[0166] 導電膜 310a、310b、310c、310d、310e 使用選自鋁、鈦、鉻、鎳、銅、鈮、銦、鉬、銀、鉕和鎢中的金屬或以這些元素為主要成分的合金的單層結構或疊層結構。例如，可以舉出如下結構：包含矽的鋁膜的單層結構；在鋁膜上層疊鈦膜的兩層結構；在鎢膜上層疊鈦膜的兩層結構；在銅-鎂-鋁合金膜上層疊銅膜的兩層結構；在鈦膜或氮化鈦膜上層疊鋁膜或銅膜，在其上還形成鈦膜或氮化鈦膜的三層結構；以及在鉬膜或氮化鉬膜上層疊鋁膜或銅膜，在其上還形成鉬膜或氮化鉬膜的三層結構等。另外，可以使用包含氧化銦、氧化錫或氧化鋅的透明導電材料。

[0167] 在絕緣膜 306、氧化物半導體膜 308a、308b、金屬氧化物膜 308c、導電膜 310a、310b、310c、310d、310e 上形成有作為無機絕緣膜 53 的絕緣膜 312 及絕緣膜 314。絕緣膜 312 較佳為與絕緣膜 306 同樣地使用能夠提高與氧化物半導體膜的介面特性的材料，可以使用氧化物絕緣膜形成。這裡，作為絕緣膜 312，層疊絕緣膜 312a、312b 形成。

[0168] 絕緣膜 312a 為使氧透過的氧化物絕緣膜。另外，當在後面形成絕緣膜 312b 時，絕緣膜 312a 還被用作緩和對氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 所造成的損傷的膜。

[0169] 作為絕緣膜 312a，可以使用厚度為 5nm 以上且 150nm 以下，較佳為 5nm 以上且 50nm 以下的氧化矽膜、氧氮化矽膜等。注意，在本說明書中，“氧氮化矽膜”是指在其組成中氧含量多於氮含量的膜，而“氮氧化矽膜”是指在其組成中氮含量多於氧含量的膜。

[0170] 另外，較佳的是，絕緣膜 312a 為氧化物絕緣膜，該氧化物絕緣膜包含氮且缺陷量少。

[0171] 作為包含氮且缺陷量少的氧化物絕緣膜的典型例子，有氧氮化矽膜、氧氮化鋁膜等。

[0172] 在對缺陷少的氧化物絕緣膜利用 100K 以下的 ESR 進行測量而得到的質譜中，觀察到 g 值為 2.037 以上且 2.039 以下的第二信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號。此外，第一信號與第二信號的分裂寬度以及第二信號與第三信號的分裂寬度在 X 波段的 ESR 測定中分別為 5mT 左右。另外， g 值為 2.037 以上且 2.039 以下的第二信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號的自旋密度的總計為小於 $1 \times 10^{18} \text{spins/cm}^3$ ，典型為 $1 \times 10^{17} \text{spins/cm}^3$ 以上且小於 $1 \times 10^{18} \text{spins/cm}^3$ 。

[0173] 另外，在 100K 以下的 ESR 譜中， g 值為 2.037 以上且 2.039 以下的第二信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號相當於起因於氮氧化物 (NO_x ， x 為 0 以上且

2 以下，較佳為 1 以上且 2 以下）的信號。作為氮氧化物的典型例子，有一氧化氮、二氧化氮等。換言之，g 值為 2.037 以上且 2.039 以下的第二信號、g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號的自旋密度的總計越低，氧化物絕緣膜所包含的氮氧化物的含量越少。

[0174] 當如上那樣絕緣膜 312a 所包含的氮氧化物的含量少時，能夠減少絕緣膜 312a 與氧化物半導體膜的介面的載子陷阱。結果，能夠減少顯示裝置所包括的電晶體的臨界電壓變動，並能夠減少電晶體的電特性變動。

[0175] 另外，絕緣膜 312a 的藉由 SIMS (Secondary Ion Mass Spectrometry：二次離子質譜分析法) 測定的氮濃度較佳為 $6 \times 10^{20} \text{ atoms/cm}^3$ 以下。其結果，在絕緣膜 312a 中不容易生成氮氧化物，從而能夠減少絕緣膜 312a 與氧化物半導體膜 308a、308b 的介面的載子陷阱。此外，能夠減少顯示裝置所包括的電晶體的臨界電壓變動，並能夠減少電晶體的電特性變動。

[0176] 當在絕緣膜 312a 中含有氮氧化物及氮時，在製程中的加熱處理中氮氧化物及氮起反應，使得氮氧化物成為氮氣並脫離。其結果是，可以降低絕緣膜 312a 中的氮濃度及氮氧化物含量。另外，可以減少絕緣膜 312a 與氧化物半導體膜 308a、308b 之間的介面的載子陷阱。此外，還可以減少包含在顯示裝置中的電晶體的臨界電壓的變動，從而可以減少電晶體的電特性的變動。

[0177] 在絕緣膜 312a 中，有時從外部進入絕緣膜 312a 的氧不是全部移動到絕緣膜 312a 的外部，而是其一部分殘留在絕緣膜 312a 的內部。另外，還有時在氧從外部進入絕緣膜 312a 的同時，絕緣膜 312a 中含有的氧移動到絕緣膜 312a 的外部，而在絕緣膜 312a 中發生氧的移動。

[0178] 在形成使氧透過的氧化物絕緣膜作為絕緣膜 312a 時，可以使從設置在絕緣膜 312a 上的絕緣膜 312b 脫離的氧經由絕緣膜 312a 移動到氧化物半導體膜 308a、308b 中。

[0179] 絕緣膜 312b 以與絕緣膜 312a 接觸的方式形成。絕緣膜 312b 使用其氧含量超過化學計量組成的氧化物絕緣膜形成。其氧含量超過化學計量組成的氧化物絕緣膜由於被加熱而其一部分的氧脫離。其氧含量超過化學計量組成的氧化物絕緣膜藉由 TDS 分析，換算為氧原子的氧的脫離量為 $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上，較佳為 $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上。注意，上述 TDS 分析時的膜的表面溫度較佳為 100°C 以上且 700°C 以下或 100°C 以上且 500°C 以下。

[0180] 作為絕緣膜 312b 可以使用厚度為 30nm 以上且 500nm 以下，較佳為 50nm 以上且 400nm 以下的氧化矽膜、氧氮化矽膜等。

[0181] 較佳的是，絕緣膜 312b 中的缺陷量較少，典型的是，利用 ESR 測得的在起因於矽的懸空鍵的 $g=2.001$

處出現的信號的自旋密度低於 $1.5 \times 10^{18} \text{spins/cm}^3$ ，更佳為 $1 \times 10^{18} \text{spins/cm}^3$ 以下。由於絕緣膜 312b 與絕緣膜 312a 相比離氧化物半導體膜 308a、308b 更遠，所以絕緣膜 312b 的缺陷密度也可以高於絕緣膜 312a。

[0182] 藉由作為絕緣膜 314 設置對氧、氫、水、鹼金屬、鹼土金屬等具有阻擋效果的氮化物絕緣膜，能夠防止氧從氧化物半導體膜 308a、308b 及金屬氧化物膜 308c 擴散到外部。氮化物絕緣膜可以使用氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等形成。

[0183] 另外，也可以在對氧、氫、水、鹼金屬、鹼土金屬等具有阻擋效果的氮化物絕緣膜上設置對氧、氫、水等具有阻擋效果的氧化物絕緣膜。作為對氧、氫、水等具有阻擋效果的氧化物絕緣膜，可以舉出氧化鋁膜、氧氮化鋁膜、氧化鎂膜、氧氮化鎂膜、氧化鈮膜、氧氮化鈮膜、氧化鈣膜、氧氮化鈣膜等。此外，為了控制電容元件的電容值，也可以適當地在對氧、氫、水、鹼金屬、鹼土金屬等具有阻擋效果的氮化物絕緣膜上設置氮化物絕緣膜或氧化物絕緣膜。

[0184] 另外，在絕緣膜 314 上形成有導電膜 316b。導電膜 316b 形成在絕緣層 314 上並能夠被用作電容元件的電極。

[0185] 導電膜 316b 可以使用具有透光性的導電材料形成。作為具有透光性的導電材料可以舉出包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、

包含氧化鈦的氧化銦錫、ITO、氧化銦鋅、添加有氧化矽的氧化銦錫等。

[0186] 作為有機絕緣膜 317 可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等有機樹脂。注意，有機絕緣膜 317 的厚度為 500nm 以上且 5000nm 以下，較佳為 1000nm 以上且 3000nm 以下。藉由將有機絕緣膜 317 的厚度設定為上述厚度，可以在導電膜 316b 上的凹部填充有機絕緣膜 317，可以減少被形成配向膜 320 的區域的凹凸。

[0187] 藉由使用有機樹脂形成有機絕緣膜 317，可以使用有機絕緣膜 317 至少填充在導電膜 316b 的凹部，可以減少構成液晶層 321 的液晶材料的配向無序。

[0188] 另外，在有機絕緣膜 317 上形成有導電膜 319、319a。導電膜 319 被用作像素電極。導電膜 319a 在開口部 364a(參照圖 9A)中與導電膜 304b 電連接，並在開口部 364b(參照圖 9A)中與導電膜 310c 電連接。換言之，導電膜 319a 被用作連接導電膜 304b 與導電膜 310c 的連接電極。

[0189] 有機絕緣膜 317 不侷限於此。例如，有機絕緣膜 317 也可以具有濾光片、黑矩陣的功能。例如，當有機絕緣膜 317 具有濾光片的功能時，例如，在紅色的像素、藍色的像素、綠色的像素的每一個中形成有色性的有機絕緣膜 317 即可。

[0190] 導電膜 319、319a 可以使用與導電膜 316b 同樣的具有透光性的導電材料形成。

[0191] 此外，為了形成使導電膜 304b 與導電膜 310c 直接接觸的連接結構，需要如下製程：在形成導電膜 310c 之前，形成用來圖案化的遮罩，以在絕緣膜 305、絕緣膜 306 中形成開口部。然而，如圖 4 所示，藉由導電膜 319a 使導電膜 304b 與導電膜 310c 連接，不需要製造使導電膜 304b 與導電膜 310c 直接接觸的連接部，可以減少一個光罩。就是說，可以減少液晶顯示裝置的製程。

[0192] 配向膜 320 較佳為具有透光性，典型地可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等有機樹脂。

[0193] 此外，在基板 342 上形成有有色性的膜(下面稱為有色膜 346)。有色膜 346 被用作濾光片。另外，與有色膜 346 相鄰的遮光膜 344 形成在基板 342 上。遮光膜 344 被用作黑矩陣。此外，不一定需要設置有色膜 346，例如當液晶顯示裝置進行黑白顯示時等也可以不設置有色膜 346。

[0194] 作為有色膜 346，可以使用使特定的波長區域的光透過的有色膜，例如可以使用使紅色的波長區域的光透過的紅色(R)的濾光片、使綠色的波長區域的光透過的綠色(G)的濾光片或使藍色的波長區域的光透過的藍色(B)的濾光片等。或者，作為有色膜 346，可以使用使光源的光直接透過的具有透光性的層。例如，作為具有透光性的層可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等有機樹脂。

[0195] 遮光膜 344 只要具有阻擋特定的波長區域的光的功能即可，則作為遮光膜 344 可以使用金屬膜或包含黑色顏料等的有機絕緣膜等。

[0196] 此外，在有色膜 346 上形成有絕緣膜 348。絕緣膜 348 具有平坦化層的功能或抑制有色膜 346 可能包含的雜質擴散到液晶元件一側的功能。

[0197] 另外，在絕緣膜 348 上形成有導電膜 350。導電膜 350 被用作像素部的液晶元件所包括的一對電極的另一個。注意，在導電膜 319、319a 上形成有配向膜 320，並且在導電膜 350 上形成有配向膜 352。

[0198] 另外，在導電膜 319、319a 與導電膜 350 之間形成有液晶層 321。此外，使用密封材料（未圖示）將液晶層 321 密封在基板 302 與基板 342 之間。另外，密封材料較佳與無機材料接觸以抑制來自外部的水分等侵入。

[0199] 此外，也可以在導電膜 319、319a 與導電膜 350 之間設置用來維持液晶層 321 的厚度（也稱為單元間隙）的間隔物。

[0200] 參照圖 5A 至圖 8C 說明設置在圖 4 所示的液晶顯示裝置中的基板 302 上的元件部的製造方法。此外，這裡，設置在基板 302 上的元件部是指夾在基板 302 與配向膜 320 之間的區域。

[0201] 構成電晶體的膜（絕緣膜、氧化物半導體膜、金屬氧化物膜、導電膜等）可以藉由濺射法、化學氣相沉積（CVD）法、真空蒸鍍法、脈衝雷射沉積（PLD）

法形成。或者，可以藉由塗佈法或印刷法形成。作為成膜方法的典型，有濺射法、電漿化學氣相沉積（PECVD）法，但也可以使用熱 CVD 法。作為熱 CVD 法的例子，可以使用 MOCVD（Metal Organic Chemical Vapor Deposition：有機金屬化學氣相沉積）法或 ALD（原子層沉積）法。

[0202] 藉由熱 CVD 法進行的沉積可以按以如下方式執行：將源氣體及氧化劑同時供應到處理室內，藉由將處理室內的壓力設定為大氣壓或減壓，並使源氣體和氧化劑在基板附近或基板上相互反應而沉積在基板上。如此，由於熱 CVD 法不發生電漿來形成膜，因此具有不產生起因於電漿損傷的缺陷的優點。

[0203] 另外，藉由 ALD 法進行的沉積可以按如下方式執行：將處理室內的壓力設定為大氣壓或減壓，將用於反應的源氣體依次引入處理室內，然後按該順序反復地引入氣體。例如，藉由切換各自的開關閥（也稱為高速閥）來將兩種以上的源氣體依次供應到處理室內。例如在該情況下，在將第一源氣體引入的同時或之後將惰性氣體（氬或氦等）等引入，然後將第二源氣體引入，以防止多種源氣體混合。注意，在將第一源氣體和惰性氣體同時引入的情況下，惰性氣體被用作載子氣體，並且，惰性氣體也可以在將第二源氣體引入的同時引入。另外，也可以不引入惰性氣體而藉由真空抽氣將第一源氣體排出而代替沒有引入惰性氣體，然後引入第二源氣體。第一源氣體吸附於

基板表面上，以形成第一層；然後第二源氣體被引入以與第一層起反應；其結果，第二層層疊於第一層上，從而形成薄膜。

[0204] 藉由按該順序反復多次地引入氣體直到獲得所希望的厚度為止，由此可以形成步階覆蓋性良好的薄膜。薄膜的厚度可以根據按該順序反復引入氣體的次數來調整，因此 ALD 法可以準確地調整厚度，因而適用於製造微型電晶體。

[0205] 首先，準備基板 302。在此，作為基板 302 使用玻璃基板。

[0206] 接著，在基板 302 上形成導電膜，且藉由將該導電膜加工為所希望的形狀來形成導電膜 304a、304b、304c。另外，藉由第一圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成導電膜 304a、304b、304c。

[0207] 此外，典型地使用濺射法、真空蒸鍍法、脈衝雷射沉積（PLD）法、熱 CVD 法等形成導電膜 304a、304b、304c。

[0208] 另外，可以藉由使用利用 ALD 法的成膜裝置形成鎢膜作為導電膜 304a、304b、304c。此時，依次反復引入 WF_6 氣體和 B_2H_6 氣體形成初始鎢膜，然後同時引入 WF_6 氣體和 H_2 氣體形成鎢膜。注意，也可以使用 SiH_4 氣體代替 B_2H_6 氣體。

[0209] 接著，在基板 302 及導電膜 304a、304b、

304c 上形成絕緣膜 305，然後在絕緣膜 305 上形成絕緣膜 306（參照圖 5A）。

[0210] 可以藉由濺射法、CVD 法、真空蒸鍍法、脈衝雷射沉積（PLD）法、熱 CVD 法等形成絕緣膜 305 及絕緣膜 306。另外，較佳在真空中連續形成絕緣膜 305 及絕緣膜 306，因為可以抑制雜質的混入。

[0211] 當作為絕緣膜 305 及絕緣膜 306 形成氧化矽膜或氧氮化矽膜時，作為源氣體，較佳為使用包含矽的沉積氣體及氧化性氣體。作為包含矽的沉積氣體的典型例子，有矽烷、乙矽烷、丙矽烷、氟化矽烷等。作為氧化性氣體，有氧、臭氧、一氧化二氮、二氧化氮等。

[0212] 此外，當作為絕緣膜 305 及絕緣膜 306 形成氧化鎵膜時，可以藉由 MOCVD 法形成。

[0213] 另外，在作為絕緣膜 305 及絕緣膜 306 藉由 MOCVD 法或 ALD 法等熱 CVD 法形成氧化鈦膜時，使用兩種氣體，即被用作氧化劑的臭氧（ O_3 ）和藉由使包含溶劑和鈦前體化合物的液體（鈦醇鹽溶液，典型為四二甲基醯胺鈦（TDMAH））氣化而獲得的源氣體。注意，四二甲基醯胺鈦的化學式為 $Hf[N(CH_3)_2]_4$ 。另外，作為其它材料液，有四（乙基甲基醯胺）鈦等。

[0214] 另外，在作為絕緣膜 305 及絕緣膜 306 藉由 MOCVD 法或 ALD 法等熱 CVD 法形成氧化鋁膜時，使用兩種氣體，即被用作氧化劑的 H_2O 和藉由使包含溶劑和鋁前體化合物的液體（三甲基鋁（TMA）等）氣化而獲得

的源氣體。注意，三甲基鋁的化學式為 $\text{Al}(\text{CH}_3)_3$ 。另外，作為其它材料液有三（二甲基醯胺）鋁、三異丁基鋁、鋁三（2,2,6,6-四甲基-3,5-庚二酮）等。

[0215] 例如，在作為絕緣膜 305 及絕緣膜 306 藉由 MOCVD 法或 ALD 法等熱 CVD 法形成氧化矽膜時，使六氯乙矽烷（hexachlorodisilane）吸附於被成膜面上，去除吸附物所包含的氯，供應氧化性氣體（ O_2 或一氧化二氮）的自由基使其與吸附物起反應。

[0216] 接著，在絕緣膜 306 上形成氧化物半導體膜 307（參照圖 5B）。

[0217] 可以藉由濺射法、塗佈法、脈衝雷射蒸鍍法、雷射燒蝕法、熱 CVD 法等形成氧化物半導體膜 307。

[0218]. 作為濺射氣體，適當地使用稀有氣體（典型的是氬）、氧氣體、稀有氣體和氧氣體的混合氣體。此外，當採用稀有氣體和氧氣體的混合氣體時，較佳為增高相對於稀有氣體的氧氣體比例。

[0219] 另外，靶材根據所形成的氧化物半導體膜的組成適當地選擇即可。

[0220] 另外，在當形成氧化物半導體膜時例如使用濺射法的情況下，藉由將基板溫度設定為 150°C 以上且 750°C 以下，較佳為設定為 150°C 以上且 450°C 以下，更佳為設定為 200°C 以上且 350°C 以下來形成氧化物半導體膜，可以形成 CAAC-OS 膜。

[0221] 另外，為了形成 CAAC-OS 膜，較佳為應用如下條件。

[0222] 藉由抑制成膜時的雜質的混入，可以抑制雜質所導致的結晶態的損壞。例如，可以降低存在於成膜室內的雜質濃度（氫、水、二氧化碳及氮等）。另外，可以降低成膜氣體中的雜質濃度。明確而言，使用露點為 -80°C 以下，較佳為 -100°C 以下的成膜氣體。

[0223] 例如，當使用利用 ALD 的沉積裝置來形成氧化物半導體膜如 In-Ga-Zn-O 膜時，依次反復引入 $\text{In}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 In-O 層，然後同時引入 $\text{Ga}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 GaO 層，然後同時引入 $\text{Zn}(\text{CH}_3)_2$ 氣體和 O_3 氣體形成 ZnO 層。注意，這些層的順序不侷限於上述例子。此外，也可以混合這些氣體來形成混合化合物層如 In-Ga-O 層、In-Zn-O 層、Ga-Zn-O 層等。注意，雖然也可以使用利用 Ar 等惰性氣體使其起泡的 H_2O 氣體來代替 O_3 氣體，但較佳為使用不含有 H 的 O_3 氣體。還可以使用 $\text{In}(\text{C}_2\text{H}_5)_3$ 氣體代替 $\text{In}(\text{CH}_3)_3$ 氣體。還可以使用 $\text{Ga}(\text{C}_2\text{H}_5)_3$ 氣體代替 $\text{Ga}(\text{CH}_3)_3$ 氣體。另外，也可以使用 $\text{Zn}(\text{CH}_3)_2$ 氣體。

[0224] 接著，藉由將氧化物半導體膜 307 加工為所希望的形狀來形成島狀的氧化物半導體膜 308a、308b、308d。另外，藉由第二圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成氧化物半導體膜 308a、308b、308d。作為蝕刻可以採

用乾蝕刻、濕蝕刻或組合兩者的蝕刻（參照圖 5C）。

[0225] 然後，也可以藉由進行加熱處理，使氧化物半導體膜 308a、308b、308d 中的氫、水等脫離，降低氧化物半導體膜 308a、308b、308d 中的氫濃度及水濃度。其結果是，可以形成高度純化的氧化物半導體膜 308a、308b、308d。作為該加熱處理的溫度，典型地採用 250℃ 以上且 650℃ 以下，較佳為 300℃ 以上且 500℃ 以下的溫度。此外，藉由將該加熱處理的溫度典型地設定為 300℃ 以上且 400℃ 以下，較佳為 320℃ 以上且 370℃ 以下，在採用大面積基板的情況下也可以減少基板的翹曲或收縮，由此提高良率。

[0226] 該加熱處理可以使用電爐、RTA 裝置等來進行。藉由使用 RTA 裝置，可只在短時間內在基板的應變點以上的溫度下進行加熱處理。由此，可以縮短加熱處理時間，且可以減少加熱處理中的基板的翹曲，在採用大面積基板的情況下是特別較佳的。

[0227] 此外，加熱處理可以在氮、氧、超乾燥空氣（水含量為 20ppm 以下，較佳為 1ppm 以下，更佳為 10ppb 以下的空氣）或稀有氣體（氬、氦等）的氛圍下進行。另外，上述氮、氧、超乾燥空氣或稀有氣體較佳為不含有氫、水等。此外，在氮或稀有氣體氛圍下進行加熱處理之後，也可以在氧或超乾燥空氣氛圍下進行加熱。其結果是，在可以使氧化物半導體膜中的氫、水等脫離的同時，可以將氧供應到氧化物半導體膜中。其結果是，可以

減少氧化物半導體膜中的氧缺陷量。

[0228] 注意，在將後面形成的絕緣膜 311a 的成膜溫度設定為 280℃ 以上且 400℃ 以下的情況下，可以使氧化物半導體膜 308a、308b、308d 中的氫、水等脫離，因此不需要上述加熱處理。

[0229] 接著，在絕緣膜 306 及氧化物半導體膜 308a、308b、308d 上形成導電膜 309（參照圖 6A）。

[0230] 導電膜 309 可以使用濺射法、真空蒸鍍法、脈衝雷射沉積（PLD）法、熱 CVD 法等形式。

[0231] 接著，藉由將導電膜 309 加工為所希望的形狀形成導電膜 310a、310b、310c、310d、310e。另外，藉由第三圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成導電膜 310a、310b、310c、310d、310e（參照圖 6B）。

[0232] 接著，以覆蓋絕緣膜 306、氧化物半導體膜 308a、308b、308d 以及導電膜 310a、310b、310c、310d、310e 上的方式形成層疊有絕緣膜 311a、311b 的絕緣膜 311（參照圖 6C）。絕緣膜 311 可以使用濺射法、CVD 法、蒸鍍法等形式。

[0233] 注意，較佳的是，在形成絕緣膜 311a 之後，在不暴露於大氣的狀態下連續地形成絕緣膜 311b。在形成絕緣膜 311a 之後，在不暴露於大氣的狀態下，調節源氣體的流量、壓力、高頻功率和基板溫度中的一個以上以連續地形成絕緣膜 311b，由此能夠在減少絕緣膜 311a 與

絕緣膜 311b 之間的介面的來源於大氣成分的雜質濃度的同時，能夠使包含於絕緣膜 311b 中的氧移動到氧化物半導體膜 308a、308b、308d 中，由此能夠減少氧化物半導體膜 308a、308b、308d 的氧缺陷量。

[0234] 另外，作為絕緣膜 311a 在如下條件下利用 CVD 法可以形成包含氮且缺陷量少的氧化物絕緣膜：在相對於沉積氣體的氧化性氣體比例為大於 20 倍且小於 100 倍，較佳為 40 倍以上且 80 倍以下；並且處理室內的壓力為低於 100Pa，較佳為 50Pa 以下。

[0235] 作為絕緣膜 311a 的源氣體，較佳為使用含有矽的沉積氣體及氧化性氣體。含有矽的沉積氣體的典型例子為矽烷、乙矽烷、丙矽烷、氟化矽烷等。氧化性氣體的例子為氧、臭氧、一氧化二氮、二氧化氮等。

[0236] 藉由採用上述條件，可以形成使氧透過的氧化物絕緣膜作為絕緣膜 311a。另外，藉由設置絕緣膜 311a，在後續形成絕緣膜 311b 的形成製程中，能夠降低對氧化物半導體膜 308a、308b、308d 所造成的損傷。

[0237] 此外，作為絕緣膜 311b 利用以下述條件可以形成氧化矽膜或氮化矽膜：在 180℃ 以上且 280℃ 以下，較佳在 200℃ 以上且 240℃ 以下的溫度下保持設置在電漿 CVD 設備的抽成真空的處理室內的基板，將源氣體導入處理室中，將處理室中的壓力設定為 100Pa 以上且 250Pa 以下，較佳為 100Pa 以上且 200Pa 以下，並且對設置在處理室中的電極供應 $0.17\text{W}/\text{cm}^2$ 以上且 $0.5\text{W}/\text{cm}^2$ 以

下，較佳為 $0.25\text{W}/\text{cm}^2$ 以上且 $0.35\text{W}/\text{cm}^2$ 以下的高頻功率。

[0238] 作為絕緣膜 311b 的源氣體，較佳為使用包含矽的沉積氣體及氧化性氣體。作為包含矽的沉積氣體的典型例子，可以舉出矽烷、乙矽烷、丙矽烷、氟化矽烷等。作為氧化性氣體，可以舉出氧、臭氧、一氧化二氮、二氧化氮等。

[0239] 由於作為絕緣膜 311b 的成膜條件，在施加有上述壓力的反應室中供應具有上述功率密度的高頻功率，因此電漿中的源氣體的分解效率提高，氧自由基增加，且源氣體進一步氧化，所以絕緣膜 311b 中的氧含量多於化學計量比。然而，當基板溫度是上述絕緣膜 311b 的形成溫度時，由於矽與氧的鍵合力較弱，因此，因加熱處理而使氧的一部分脫離。其結果是，可以形成包含比滿足化學計量組成的氧多的氧且因加熱而氧的一部分脫離的氧化物絕緣膜。此外，在氧化物半導體膜 308a、308b、308d 上設置有絕緣膜 311a。由此，在絕緣膜 311b 的形成製程中，絕緣膜 311a 被用作氧化物半導體膜 308a、308b、308d 的保護膜。其結果是，能夠在減少對氧化物半導體膜 308a、308b、308d 所造成的損傷的同時，使用功率密度高的高頻功率來形成絕緣膜 311b。

[0240] 另外，在絕緣膜 311b 的成膜條件中，藉由增加相對於氧化性氣體的包含矽的沉積氣體的流量，可以減少絕緣膜 311b 中的缺陷量。典型的是，能夠形成缺陷量

較低的氧化物絕緣膜，其中藉由 ESR 測量，在起因於矽的懸空鍵的 $g=2.001$ 處呈現的信號的自旋密度低於 $6 \times 10^{17} \text{spins/cm}^3$ ，較佳為 $3 \times 10^{17} \text{spins/cm}^3$ 以下，更佳為 $1.5 \times 10^{17} \text{spins/cm}^3$ 以下。由此能夠提高電晶體的可靠性。

[0241] 接著，進行加熱處理。該加熱處理的溫度典型地為 150°C 以上且低於基板的應變點，較佳為 200°C 以上且 450°C 以下，更佳為 300°C 以上且 450°C 以下。此外，藉由將該加熱處理的溫度典型地設定為 300°C 以上且 400°C 以下，較佳為 320°C 以上且 370°C 以下，在採用大面積基板的情況下也可以減少基板的翹曲或收縮，由此提高良率。

[0242] 該加熱處理可以使用電爐、RTA 裝置等。藉由使用 RTA 裝置，可以限定於短時間內在基板的應變點以上的溫度下進行加熱處理。由此，可以縮短加熱處理時間。

[0243] 加熱處理可以在氮、氧、超乾燥空氣（水的含量為 20ppm 以下，較佳為 1ppm 以下，更佳為 10ppb 以下的空氣）或稀有氣體（氬、氦等）的氛圍下進行。另外，上述氮、氧、超乾燥空氣或稀有氣體較佳為不含有氬、水等。

[0244] 藉由該加熱處理，能夠將絕緣膜 311b 所含的氧的一部分移動到氧化物半導體膜 308a、308b、308d 中以減少氧化物半導體膜 308a、308b、308d 中的氧缺陷

量。其結果是，可以進一步減少氧化物半導體膜 308a、308b、308d 中的氧缺陷量。

[0245] 另外，當絕緣膜 311a、311b 包含水、氫等時，若在後續形成具有阻擋水、氫等的功能的絕緣膜 313 並進行加熱處理，則絕緣膜 311a、311b 所包含的水、氫等會移動到氧化物半導體膜 308a、308b、308d 中，因此，在氧化物半導體膜 308a、308b、308d 中產生缺陷。然而，藉由進行上述加熱處理，能夠使絕緣膜 311a、311b 所包含的水、氫等脫離，由此在能夠減少電晶體的電特性偏差的同時，能夠抑制臨界電壓的變動。

[0246] 另外，當在進行加熱的同時，在絕緣膜 311a 上形成絕緣膜 311b 時，可以將氧移動到氧化物半導體膜 308a、308b、308d 中以減少氧化物半導體膜 308a、308b、308d 中的氧缺陷，因此，不需要進行上述加熱處理。

[0247] 另外，當形成導電膜 310a、310b、310d、310e 時，由於導電膜的蝕刻，氧化物半導體膜 308a、308b、308d 會受到損傷而在氧化物半導體膜 308a、308b 的背後通道(在氧化物半導體膜 308a、308b 中與相對於被用作閘極電極的導電膜 304a、304c 的表面相反一側的表面)一側產生氧缺陷。然而，當在絕緣膜 311b 中使用包含超過化學計量組成的氧的氧化物絕緣膜時，藉由加熱處理能夠修復產生在該背後通道一側的氧缺陷。由此，能夠減

少氧化物半導體膜 308a、308b 中的缺陷，因此，能夠提高電晶體的可靠性。

[0248] 另外，也可以在形成後面形成的開口部 362 之後進行該加熱處理。

[0249] 接著，藉由將絕緣膜 311 加工為所希望的形狀，形成絕緣膜 312 及開口部 362。此外，藉由第四圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成絕緣膜 312 及開口部 362(參照圖 7A)。

[0250] 另外，以使氧化物半導體膜 308d 的表面露出的方式形成開口部 362。作為開口部 362 的形成方法，例如可以採用乾蝕刻法。較佳藉由乾蝕刻法對絕緣膜 311 進行蝕刻。其結果是，在蝕刻處理中氧化物半導體膜 308d 被暴露於電漿，從而可以增加氧化物半導體膜 308d 的氧缺陷。但是，對於開口部 362 的形成方法不侷限於此而可以採用濕蝕刻法或組合乾蝕刻法和濕蝕刻法的形成方法。

[0251] 接著，在絕緣膜 312 及氧化物半導體膜 308d 上形成絕緣膜 313(參照圖 7B)。

[0252] 作為絕緣膜 313，較佳為使用防止來自外部的雜質諸如氧、氫、水、鹼金屬、鹼土金屬等擴散到氧化物半導體膜中的材料，較佳為還包含氫，典型地可以使用包含氫的無機絕緣材料，例如氮化物絕緣膜。此外，例如可以藉由 CVD 法、濺射法形成絕緣膜 313。

[0253] 當藉由利用電漿 CVD 法或濺射法形成絕緣膜

313 時，氧化物半導體膜暴露於電漿，而在氧化物半導體中形成氧缺陷。此外，絕緣膜 313 是由防止來自外部的雜質諸如水、鹼金屬、鹼土金屬等擴散到氧化物半導體膜中的材料形成的膜，還包含氫。由此，當絕緣膜 313 的氫擴散到氧化物半導體膜 308d 中時，在該氧化物半導體膜 308d 中氫和氧鍵合而生成作為載子的電子。或者，氫進入氧化物半導體膜中的氧缺陷而生成作為載子的電子。其結果是，氧化物半導體膜 308d 的導電性提高，且氧化物半導體膜 308d 成為金屬氧化物膜 308c。

[0254] 此外，上述氮化絕緣膜較佳在高溫下形成以提高阻擋性，例如在 100℃ 以上且 400℃ 以下的基板溫度下，較佳在 300℃ 以上且 400℃ 以下的基板溫度下進行加熱來形成。另外，因為當在高溫下進行成膜時，可能氧從被用作氧化物半導體膜 308a、308b 的氧化物半導體脫離，因此載子濃度上升，所以採用不發生這種現象的溫度。

[0255] 接著，在絕緣膜 313 上形成導電膜 315（參照圖 8A）。

[0256] 導電膜 315 例如可以藉由濺射法形成。

[0257] 然後，藉由將導電膜 315 加工為所希望的形狀形成導電膜 316b。另外，藉由第五圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成導電膜 316b(參照圖 8B)。

[0258] 接著，以覆蓋絕緣膜 313 及導電膜 316b 的方

式形成有機絕緣膜 317（參照圖 8C）。被用作平坦化膜的可有機絕緣膜 317 具有開口部，以使絕緣膜 313 的一部分露出。

[0259] 藉由使用旋塗法、浸漬塗佈法等塗佈法在絕緣膜 313 及導電膜 316b 上塗佈光敏組成物，接著利用第六光罩的光微影製程進行組成物的曝光及顯像，然後進行加熱處理，從而形成有機絕緣膜 317。注意，當在絕緣膜 313 及導電膜 316b 上塗佈非光敏組成物時，在非光敏組成物上塗佈光阻劑，藉由利用第六光罩的光微影製程對該光阻劑進行加工來形成遮罩，並且使用該遮罩對非光敏組成物進行蝕刻，從而可以形成有機絕緣膜 317。

[0260] 注意，藉由噴墨法、印刷法等濕處理形成有機絕緣膜 317，可以減少光罩的數量。

[0261] 接著，藉由將有機絕緣膜 317 用作遮罩對絕緣膜 305、絕緣膜 306、絕緣膜 312 及絕緣膜 313 的每一部分進行蝕刻，形成使導電膜 304b 露出的開口部 364a、使導電膜 310c 露出的開口部 364b 及使導電膜 310e 露出的開口部 364c（參照圖 9A）。

[0262] 接著，形成導電膜 318（參照圖 9B）。

[0263] 導電膜 318 例如可以藉由濺射法形成。

[0264] 接著，將導電膜 318 加工為所希望的形狀來形成導電膜 319、319a。另外，藉由第七圖案化在所希望的區域中形成遮罩，然後對不被該遮罩覆蓋的區域進行蝕刻，從而可以形成導電膜 319、319a（參照圖 9C）。

[0265] 可以藉由上述製程在基板 302 上形成包括電晶體的像素部及驅動電路部。注意，在本實施方式所示的製程中藉由第一圖案化至第七圖案化，即使用七個光罩，來可以同時形成電晶體及電容元件。

[0266] 另外，在本實施方式中，使絕緣膜 313 所包括的氫擴散到氧化物半導體膜 308d 來提高氧化物半導體膜 308d 的導電性。也可以藉由使用遮罩覆蓋氧化物半導體膜 308a、308b，並對氧化物半導體膜 308d 添加雜質，典型的是氫、硼、磷、錫、銻、稀有氣體元素、鹼金屬、鹼土金屬等，從而提高氧化物半導體膜 308d 的導電性。作為對氧化物半導體膜 308d 添加氫、硼、磷、錫、銻、稀有氣體元素等的方法，有離子摻雜法、離子植入法等。另一方面，作為對氧化物半導體膜 308d 添加鹼金屬、鹼土金屬等的方法，有對氧化物半導體膜 308d 塗佈包含該雜質的溶液的方法。

[0267] 接著，下面說明設置在與基板 302 對置地設置的基板 342 上的元件部。注意，這裡，設置在基板 342 上的元件部是指夾在基板 342 與配向膜 352 之間的區域。

[0268] 首先，準備基板 342。作為基板 342 可以援用基板 302 的材料。接著，在基板 342 上形成遮光膜 344、有色膜 346(參照圖 10A)。

[0269] 使用各種材料並採用印刷法、噴墨法、使用光微影技術的蝕刻法等在所希望的位置上分別形成遮光膜 344 及有色膜 346。

[0270] 接著，在遮光膜 344 及有色膜 346 上形成絕緣膜 348(參照圖 10B)。

[0271] 作為絕緣膜 348，例如可以使用丙烯酸樹脂、環氧樹脂、聚醯亞胺等有機絕緣膜。藉由形成絕緣膜 348，例如可以抑制有色膜 346 所包含的雜質等擴散到液晶層 321 一側。注意，絕緣膜 348 是不一定需要設置的，也可以採用不形成絕緣膜 348 的結構。

[0272] 接著，在絕緣膜 348 上形成導電膜 350(參照圖 10C)。作為導電膜 350 可以援用導電膜 315 的材料。

[0273] 形成在基板 342 上的結構可以藉由上述製程完成。

[0274] 接著，在基板 302 及基板 342 上，更詳細地說，在形成於基板 302 上的絕緣膜 317、導電膜 319、319a 上以及在形成於基板 342 上的導電膜 350 上，分別形成配向膜 320 及配向膜 352。配向膜 320 及配向膜 352 可以藉由摩擦法、光配向法等形成。然後，在基板 302 與基板 342 之間形成液晶層 321。作為液晶層 321 的形成方法，可以採用分配器法(滴落法)或在將基板 302 和基板 342 貼合之後利用毛細現象來注入液晶的注入法。

[0275] 藉由上述製程形成圖 4 所示的液晶顯示裝置。

[0276] 本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0277]

實施方式 3

在本實施方式中，使用圖 11 至圖 15 說明包括與實施方式 1 不同的電晶體的液晶顯示裝置。

[0278] 圖 11 所示的液晶顯示裝置在 A-B 線所示的驅動電路部中包括雙閘極結構的電晶體 102a。

[0279] 設置在驅動電路部中的電晶體 102a 包括：設置在基板 302 上的被用作閘極電極的導電膜 304a；被用作閘極絕緣膜 51 的絕緣膜 305、306；形成在絕緣膜 306 上的氧化物半導體膜 308a；以及與氧化物半導體膜 308a 接觸並被用作源極電極及汲極電極的導電膜 310a、310b。此外，在氧化物半導體膜 308a 及導電膜 310a、310b 上形成有無機絕緣膜 53，在無機絕緣膜 53 上形成有被用作閘極電極的導電膜 316d。被用作閘極電極的導電膜 316d 在設置於閘極絕緣膜 51 及無機絕緣膜 53 中的開口部（未圖示）中與被用作閘極電極的導電膜 304a 連接。就是說，導電膜 304a 的電位與導電膜 316d 相同。

[0280] 由此，藉由對電晶體 102a 的各閘極電極施加同一電位的電壓，可以降低初期特性的不均勻並抑制由 -GBT 應力測試導致的劣化及受到汲極電壓左右的通態電流 (on-state current) 的上升電壓變動。另外，在氧化物半導體膜 308a 中，還可以在膜厚度方向上進一步增大載子流動的區域，使得載子的遷移量增多。其結果是，電晶體 102a 的通態電流增大且場效移動率增高，典型的是，場效移動率為 $20\text{cm}^2/\text{V}\cdot\text{s}$ 以上。

[0281] 在藉由蝕刻等被加工的氧化物半導體膜的端部中，加工時的損傷導致缺陷的產生且雜質的附著等導致污染的產生，因此，由於被施加電場等的應力，氧化物半導體膜的端部容易活化而成為 n 型(低電阻)。因此，與被用作閘極電極的導電膜 304a 重疊的氧化物半導體膜 308a 的端部容易被 n 型化。在該 n 型化的端部被設置在被用作源極電極及汲極電極的導電膜 310a 與導電膜 310b 之間時，n 型化的區域成為載子的路徑而形成寄生通道。但是，藉由在通道寬度方向上設置被用作閘極電極的導電膜 316d，借助於被用作閘極電極的導電膜 316d 的電場的影響，可以抑制寄生通道發生在氧化物半導體膜 308a 的側面或包含該側面及其附近的端部中。其結果是，可以得到臨界電壓中的汲極電流的上升陡峭的電特性優良的電晶體。

[0282] 另外，被用作閘極電極的導電膜 316d 可以適當地使用與實施方式 2 所示的導電膜 316b 同樣的材料。

[0283]

〈變形例 1〉

雖然實施方式 3 的圖 11 所示的液晶顯示裝置使用雙閘極結構的電晶體製造驅動電路部的電晶體，但是如圖 12 所示，也可以在 A-B 線所示的驅動電路部中包括雙閘極結構的電晶體 102a 且在 C-D 線所示的像素部中包括雙閘極結構的電晶體 103a。

[0284] 電晶體 103a 包括：設置在基板 302 上的被用

作閘極電極的導電膜 304c；被用作閘極絕緣膜 51 的絕緣膜 305、306；形成在絕緣膜 306 上的氧化物半導體膜 308b；以及與氧化物半導體膜 308b 接觸並被用作源極電極及汲極電極的導電膜 310d、310e。此外，在氧化物半導體膜 308b 及導電膜 310d、310e 上形成有無機絕緣膜 53，在無機絕緣膜 53 上形成有被用作閘極電極的導電膜 316e。被用作閘極電極的導電膜 316e 在設置於閘極絕緣膜 51 及無機絕緣膜 53 中的開口部（未圖示）中與被用作閘極電極的導電膜 304c 連接。就是說，導電膜 304c 的電位與導電膜 316e 相同。

[0285] 藉由在驅動電路部及像素部中設置可靠性高、通態電流大且場效移動率高的雙閘極結構的電晶體，可以製造顯示品質良好的液晶顯示裝置。

[0286]

〈變形例 2〉

在實施方式 2 或實施方式 3 所示的液晶顯示裝置中，如圖 13 所示，可以在與設置於驅動電路中的電晶體 102a 重疊的區域中且在有機絕緣膜 317 上形成與導電膜 319 同時形成的導電膜 319b。導電膜 319b 的電位可以是共用電位、接地電位等任意電位。藉由設置與雙閘極結構的電晶體 102a 重疊的導電膜 319b，可以由導電膜 319b 遮蔽因施加到電晶體 102a 的被用作閘極電極的導電膜 316d 的電壓而發生的電場。結果，可以防止該電場所導致的液晶層 321 的配向不良。

[0287]

〈變形例 3〉

雖然實施方式 2 或實施方式 3 中說明在驅動電路部及像素部中包括有機絕緣膜 317 的液晶顯示裝置，但是如圖 14 所示，也可以只在像素部中設置有機絕緣膜 317a。

[0288] 另外，在圖 14 所示的液晶顯示裝置中，如圖 7B 所示那樣形成絕緣膜 313，然後藉由圖案化形成遮罩，使用該遮罩對絕緣膜 305、306、312、313 分別進行蝕刻來形成開口部。接著，形成圖 8A 所示的導電膜 315，然後在形成圖 8B 所示的導電膜 316b 的同時，形成使導電膜 304b 和導電膜 310c 連接的導電膜 316a。然後，形成有機絕緣膜 317a 及導電膜 319。

[0289] 另外，如圖 15 所示，當在驅動電路部中不設置有機絕緣膜 317a 時，也可以在被用作雙閘極結構的電晶體 102a 的閘極電極的導電膜 316d 上設置與導電膜 319 同時形成的導電膜 319c。

〈變形例 4〉

[0290] 注意，雖然在實施方式 2 及實施方式 3 中使用液晶元件作為顯示元件的一個例子進行說明，但是可以使用各種顯示元件。作為一個例子，將使用有機 EL 元件的例子表示在圖 23、圖 24、圖 25 及圖 26 中。包括有機 EL 元件的顯示裝置包括：丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂等的有機樹脂膜 371；設置在有機樹脂膜

371 上的 EL 層 373；以及設置在 EL 層 373 上的共用電極 375。此外，由導電膜 319、EL 層 373 及共用電極 375 構成有機 EL 元件。

[0291] 注意，本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0292]

實施方式 4

根據需要，可以在實施方式 2 及實施方式 3 所示的電晶體 102、102a、103、103a 中以疊層結構形成氧化物半導體膜。這裡，使用電晶體 103 進行說明。

[0293] 圖 16 所示的電晶體在絕緣膜 306 與導電膜 310d、導電膜 310e 之間形成有包括氧化物半導體膜的多層膜 336。

[0294] 多層膜 336 包括氧化物半導體膜 336a 及氧化物半導體膜 336b。即，多層膜 336 包括兩層結構。另外，氧化物半導體膜 336a 的一部分被用作通道區域。另外，以與多層膜 336 接觸的方式形成絕緣膜 312a，與絕緣膜 312a 接觸的方式形成有氧化物半導體膜 336b。即，在氧化物半導體膜 336a 與絕緣膜 312a 之間設置有氧化物半導體膜 336b。

[0295] 氧化物半導體膜 336b 由構成氧化物半導體膜 336a 的元素中的一種以上構成。由於氧化物半導體膜 336b 由構成氧化物半導體膜 336a 的元素中的一種以上構成，所以在氧化物半導體膜 336a 與氧化物半導體膜 336b

之間的介面不容易產生介面散射。因此，在該介面不阻礙載子的移動，從而提高電晶體的場效移動率。

[0296] 作為氧化物半導體膜 336b 典型的是 In-Ga 氧化物、In-Zn 氧化物、In-M-Zn 氧化物(M 是 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf)，並且與氧化物半導體膜 336a 相比，氧化物半導體膜 336b 的導帶底端的能量較接近於真空能階，典型的是，氧化物半導體膜 336b 的導帶底端的能量和氧化物半導體膜 336a 的導帶底端的能量之間的差異較佳為 0.05eV 以上、0.07eV 以上、0.1eV 以上或 0.15eV 以上，且 2eV 以下、1eV 以下、0.5eV 以下或 0.4eV 以下。換而言之，氧化物半導體膜 336b 的電子親和力與氧化物半導體膜 336a 的電子親和力之差為 0.05eV 以上、0.07eV 以上、0.1eV 以上或者 0.15eV 以上，且 2eV 以下、1eV 以下、0.5eV 以下或者 0.4eV 以下。

[0297] 氧化物半導體膜 336b 藉由包含 In 提高載子移動率(電子移動率)，所以是較佳的。

[0298] 藉由在氧化物半導體膜 336b 中使 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf 的原子個數比高於 In，有時得到下面的效果。(1)擴大氧化物半導體膜 336b 的能隙。(2)減小氧化物半導體膜 336b 的電子親和力。(3)遮蔽來自外部的雜質。(4)絕緣性高於氧化物半導體膜 336a。(5)由於 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf 是與氧的鍵合力強的金屬元素，所以藉由具有其原子個數比高於 In 的原子個數比的 Al、Ti、Ga、Y、Zr、

La、Ce、Nd、Sn 或 Hf，不容易產生氧缺陷。

[0299] 在氧化物半導體膜 336b 為 In-M-Zn 氧化物膜的情況下，當 In 和 M 之總和為 100atomic%時，In 及 M 的原子百分比為如下：較佳為 In 低於 50atomic%且 M 為 50atomic%以上；更佳為 In 低於 25atomic%且 M 為 75atomic%以上。

[0300] 另外，當氧化物半導體膜 336a 及氧化物半導體膜 336b 為 In-M-Zn 氧化物膜(M 為 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf)時，氧化物半導體膜 336b 中所含的 M(Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf)的原子數比大於氧化物半導體膜 336a 中的 M 的原子個數比，典型的是，氧化物半導體膜 336b 中所含的 M 的原子數比率為氧化物半導體膜 336a 中所含的 M 的原子個數比率的 1.5 倍以上，較佳為 2 倍以上，更佳為 3 倍以上。

[0301] 另外，當氧化物半導體膜 336a 及氧化物半導體膜 336b 為 In-M-Zn 氧化物膜(M 為 Al、Ti、Ga、Y、Zr、La、Ce、Nd、Sn 或 Hf)時，並且氧化物半導體膜 336b 的原子個數比為 $\text{In:M:Zn} = x_1 : y_1 : z_1$ ，且氧化物半導體膜 336a 的原子個數比為 $\text{In:M:Zn} = x_2 : y_2 : z_2$ 的情況下， y_1/x_1 大於 y_2/x_2 ，較佳 y_1/x_1 為 y_2/x_2 的 1.5 倍以上。更佳的是， y_1/x_1 為 y_2/x_2 的 2 倍以上，進一步較佳的是 y_1/x_1 為 y_2/x_2 的 3 倍以上。此時，在氧化物半導體膜 336b 中，在 y_1 為 x_1 以上的情況下，使用該氧化物半導體膜的電晶體具有穩定的電特性，因此是較佳的。但是，在 y_1

為 x_1 的 3 倍以上的情況下，使用該氧化物半導體膜的電晶體的場效移動率降低，因此，較佳 y_1 低於 x_1 的 3 倍。

[0302] 例如，作為氧化物半導體膜 336a 可以使用原子個數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 、 $1 : 1 : 1.2$ 或 $3 : 1 : 2$ 的 In-Ga-Zn 氧化物。此外，作為氧化物半導體膜 336b 可以使用原子個數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : n$ (n 是 2 以上且 8 以下的整數)、 $1 : 6 : m$ (m 是 2 以上且 10 以下的整數) 或 $1 : 9 : 6$ 的 In-Ga-Zn 氧化物。另外，氧化物半導體膜 336a 及氧化物半導體膜 336b 的原子個數比作為誤差包括上述原子個數比的 $\pm 20\%$ 的變動。此外，在氧化物半導體膜 336a 中，當 Zn 的比率為 Ga 以上時，容易形成 CAAC-OS，所以是較佳的。

[0303] 當在後面形成絕緣膜 312b 時，氧化物半導體膜 336b 也被用作緩和對氧化物半導體膜 336a 所造成的損傷的膜。

[0304] 將氧化物半導體膜 336b 的厚度設定為 3nm 以上且 100nm 以下，較佳為 3nm 以上且 50nm 以下。

[0305] 另外，氧化物半導體膜 336b 與氧化物半導體膜 336a 同樣地例如可以具有非單晶結構。非單晶結構例如包括下述 CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor: c 軸配向的結晶氧化物半導體)、多晶結構、下述微晶結構或非晶結構。

[0306] 此外，氧化物半導體膜 336a 及氧化物半導體膜 336b 的每一個也可以為具有非晶結構的區域、微晶結

構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的混合膜。混合膜有時例如為具有非晶結構的區域、微晶結構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的區域的單層結構。另外，混合膜有時例如為具有非晶結構的區域、微晶結構的區域、多晶結構的區域、CAAC-OS 的區域和單晶結構的區域中的兩種以上的區域的疊層結構。

[0307] 在此，在氧化物半導體膜 336a 與絕緣膜 312a 之間設置有氧化物半導體膜 336b。由此，在氧化物半導體膜 336b 與絕緣膜 312a 之間即使因雜質及缺陷形成陷阱能階，也在該陷阱能階與氧化物半導體膜 336a 之間有間隔。其結果是，在氧化物半導體膜 336a 中流過的電子不容易被陷阱能階俘獲，所以不僅能夠增大電晶體的通態電流，而且能夠提高場效移動率。此外，當電子被陷阱能階俘獲時，該電子成為固定負電荷。其結果，導致電晶體的臨界電壓的變動。然而，當氧化物半導體膜 336a 與陷阱能階之間有間隔時，能夠抑制電子被陷阱能階俘獲，從而能夠抑制臨界電壓的變動。

[0308] 此外，由於氧化物半導體膜 336b 能夠遮蔽來自外部的雜質，所以可以減少從外部移動到氧化物半導體膜 336a 中的雜質量。此外，在氧化物半導體膜 336b 中不容易形成氧缺陷。由此，能夠減少氧化物半導體膜 336a 中的雜質濃度及氧缺陷量。

[0309] 此外，氧化物半導體膜 336a 及氧化物半導體

膜 336b 不以簡單地層疊各膜的方式來形成，而是以形成連續接合(在此，特指在各膜之間導帶底端的能量連續地變化的結構)的方式來形成。換而言之，採用在各膜之間的介面不存在雜質的疊層結構，該雜質會形成俘獲中心或再結合中心等缺陷能階。如果雜質混入層疊有的氧化物半導體膜 336a 與氧化物半導體膜 336b 之間，則能帶則失去連續性，因此，載子在介面被俘獲或者因再結合而消失。

[0310] 為了形成連續接合，需要使用具備負載鎖定室的多室方式的成膜裝置(濺射裝置)在不使各膜暴露於大氣的情況下連續地層疊。在濺射裝置的各室中，較佳為使用低溫泵等吸附式真空泵進行高真空抽氣(抽空到 5×10^{-7} Pa 至 1×10^{-4} Pa 左右)以盡可能地去除對氧化物半導體膜來說是雜質的水等。或者，較佳為組合渦輪分子泵和冷阱來防止將氣體、尤其是包含碳或氫的氣體從抽氣系統倒流到處理室內。

[0311] 此外，在圖 16 中，作為多層膜 336 採用氧化物半導體膜 336a 及氧化物半導體膜 336b 的兩層結構，但是也可以採用在絕緣膜 306 與氧化物半導體膜 336a 之間還設置與氧化物半導體膜 336b 同樣的膜的三層結構。此時，設置在絕緣膜 306 與氧化物半導體膜 336a 之間的氧化物膜的厚度較佳比氧化物半導體膜 336a 薄。藉由將氧化物膜的厚度設定為 1nm 以上且 5nm 以下，較佳為 1nm 以上且 3nm 以下，可以減少電晶體的臨界電壓的變動量。

[0312] 本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0313]

實施方式 5

在本實施方式中，對能夠用於包含在上述實施方式所說明的顯示裝置中的電晶體的氧化物半導體膜的一個方式進行說明。

[0314] 氧化物半導體膜也可以由單晶結構的氧化物半導體(以下，稱為單晶氧化物半導體)、多晶結構的氧化物半導體(以下，稱為多晶氧化物半導體)、微晶結構的氧化物半導體(以下，稱為微晶氧化物半導體)及非晶結構的氧化物半導體(以下，稱為非晶氧化物半導體)中的一種以上構成。另外，氧化物半導體膜也可以由 CAAC-OS 構成。此外，氧化物半導體膜也可以由非晶氧化物半導體及具有晶粒的氧化物半導體構成。下面作為典型例子，對 CAAC-OS 及微晶氧化物半導體進行說明。

[0315] 首先，說明 CAAC-OS 膜。

[0316] CAAC-OS 膜是包含多個 c 軸配向的結晶部的氧化物半導體膜之一。

[0317] 在 CAAC-OS 膜的穿透式電子顯微鏡(TEM: Transmission Electron Microscope)影像中，觀察不到結晶部與結晶部之間的明確的邊界，即晶界(grain boundary)。因此，在 CAAC-OS 膜中，不容易產生起因於晶界的電子移動率的降低。

[0318] 由利用 TEM 所得到的大致平行於樣本面的方向上的 CAAC-OS 膜的影像（剖面 TEM 影像）可知，在結晶部中金屬原子排列為層狀。各金屬原子層具有反映著被形成 CAAC-OS 膜的面（也稱為被形成面）或 CAAC-OS 膜的頂面的凹凸的形狀並以平行於 CAAC-OS 膜的被形成面或頂面的方式排列。

[0319] 另一方面，由利用 TEM 所得到的大致垂直於樣本面的方向上的 CAAC-OS 膜的影像（平面 TEM 影像）可知，在結晶部中金屬原子排列為三角形狀或六角形狀。但是，在不同的結晶部之間沒有金屬原子的排列的有序度。

[0320] 圖 17a 是 CAAC-OS 膜的剖面 TEM 影像。另外，圖 17b 是進一步放大圖 17a 的剖面 TEM 影像，為便於理解而強調表示原子排列。

[0321] 圖 17c 是圖 17a 中的 A-O-A' 之間的由圓圈圍繞的區域（直徑大致為 4nm）的局部性的傅立葉變換影像。在圖 17c 所示的各區域中可以確認到 c 軸配向性。此外，A-O 之間的 c 軸方向和 O-A' 之間的 c 軸方向不同，由此可知 A-O 之間和 O-A' 之間具有不同的晶粒。另外，可知：在 A-O 之間，c 軸的角度為 14.3° 、 16.6° 、 26.4° 等而逐漸地連續變化。同樣地，可知：在 O-A' 之間，c 軸的角度為 -18.3° 、 -17.6° 、 -15.9° 等而逐漸地連續變化。

[0322] 另外，在 CAAC-OS 膜的電子繞射圖案中，觀察到表示配向性的斑點（亮點）。例如，在使用例如為 1nm

以上且 30nm 以下的電子束獲得的 CAAC-OS 膜的頂面的電子繞射圖案(也稱為奈米束電子繞射圖案)中，觀察到斑點(參照圖 18A)。

[0323] 藉由觀察剖面 TEM 影像以及平面 TEM 影像可知，CAAC-OS 膜的結晶部具有配向性。

[0324] 注意，CAAC-OS 膜所包含的結晶部的尺寸幾乎都是可以收容在一個邊長短於 100nm 的立方體內的尺寸。因此，有時包括在 CAAC-OS 膜中的結晶部的尺寸為能夠容納在一個邊長短於 10nm、短於 5nm 或短於 3nm 的立方體內的尺寸。但是，有時包含在 CAAC-OS 膜中的多個結晶部聯結，從而形成一個大結晶區。例如，在平面 TEM 影像中有時會觀察到 2500nm^2 以上、 $5\mu\text{m}^2$ 以上或 $1000\mu\text{m}^2$ 以上的結晶區。

[0325] 使用 X 射線繞射(XRD:X-Ray Diffraction)裝置對 CAAC-OS 膜進行結構分析。例如，在藉由 out-of-plane 法分析包括 InGaZnO_4 的結晶的 CAAC-OS 膜的情況下，在繞射角度(2θ)為 31° 附近有時出現峰值。由於該峰值歸屬於 InGaZnO_4 結晶的(009)面，所以可以確認到 CAAC-OS 膜的結晶具有 c 軸配向性並且 c 軸在大致垂直於 CAAC-OS 膜的被形成面或頂面的方向上配向。

[0326] 另一方面，在藉由從大致垂直於 c 軸的方向使 X 射線入射到樣本的 in-plane 法分析 CAAC-OS 膜的情況下，在 2θ 為 56° 附近有時出現峰值。該峰值歸屬於 InGaZnO_4 結晶的(110)面。在此，假設樣本是 InGaZnO_4 的

單晶氧化物半導體膜，在將 2θ 固定為 56° 附近的狀態下，一邊以樣本面的法線向量為軸 (ϕ 軸) 旋轉樣本一邊進行分析 (ϕ 掃描)，此時觀察到六個歸屬於等價於 (110) 面的結晶面的峰值。另一方面，在該樣本是 CAAC-OS 膜的情況下，即使在將 2θ 固定為 56° 附近的狀態下進行 ϕ 掃描也不能觀察到明確的峰值。

[0327] 由上述結果可知，在具有 c 軸配向性的 CAAC-OS 膜中，雖然 a 軸及 b 軸的方向在結晶部之間不同，但是 c 軸在平行於被形成面或頂面的法線向量的方向上配向。因此，在上述剖面 TEM 影像中觀察到的排列為層狀的各金屬原子層相當於平行於結晶的 ab 面的面。

[0328] 注意，結晶部在形成 CAAC-OS 膜或進行加熱處理等晶化處理時形成。如上所述，結晶的 c 軸在平行於 CAAC-OS 膜的被形成面或頂面的法線向量的方向上配向。由此，例如，在藉由蝕刻等改變 CAAC-OS 膜的形狀的情況下，有時結晶的 c 軸未必平行於 CAAC-OS 膜的被形成面或頂面的法線向量。

[0329] 此外，CAAC-OS 膜中的 c 軸配向的結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的結晶部藉由從 CAAC-OS 膜的頂面近旁產生的結晶生長而形成的情況下，有時頂面附近的 c 軸配向的結晶部的比例會高於被形成面附近。另外，在添加有雜質的 CAAC-OS 膜中，添加有雜質的區域變質而有時 CAAC-OS 膜中的 c 軸配向結晶部所占的比例根據區域不同。

[0330] 注意，在藉由 out-of-plane 法分析包括 InGaZnO_4 結晶的 CAAC-OS 膜的情況下，除了 2θ 為 31° 附近的峰值之外，有時還觀察到 2θ 為 36° 附近的峰值。 2θ 為 36° 附近的峰值意味著不具有 c 軸配向性的結晶包括在 CAAC-OS 膜的一部分中。較佳的是，CAAC-OS 膜在 2θ 為 31° 附近出現峰值並在 2θ 為 36° 附近不出現峰值。

[0331] CAAC-OS 膜是雜質濃度低的氧化物半導體膜。雜質是指氫、碳、矽以及過渡金屬元素等氧化物半導體膜的主要成分以外的元素。尤其是，與氧的鍵合力比構成氧化物半導體膜的金屬元素強的矽等元素因為會從氧化物半導體膜中奪取氧而打亂氧化物半導體膜的原子排列，導致結晶性下降。另外，由於鐵或鎳等重金屬、氫、二氧化碳等的原子半徑(或分子半徑)大，所以若其被包含在氧化物半導體膜內，也會打亂氧化物半導體膜的原子排列，導致結晶性下降。注意，包含在氧化物半導體膜中的雜質有時成為載子陷阱或載子發生源。

[0332] 另外，CAAC-OS 膜是缺陷態密度低的氧化物半導體膜。例如，氧化物半導體膜中的氧缺陷有時會成為載子陷阱，或因俘獲氫而成為載子發生源。

[0333] 將雜質濃度低且缺陷態密度低(氧缺陷的個數少)的狀態稱為“高純度本質”或“實質上高純度本質”。高純度本質或實質上高純度本質的氧化物半導體膜具有較少的載子發生源，因此可以具有較低的載子密度。因此，使用該氧化物半導體膜的電晶體很少具有負臨界電

壓的電特性(也稱為常開啟特性)。此外，高純度本質或實質上高純度本質的氧化物半導體膜具有較少的載子陷阱。因此，使用該氧化物半導體膜的電晶體的電特性變動小，而成為高可靠性電晶體。此外，被氧化物半導體膜的載子陷阱俘獲的電荷到被釋放需要長時間，有時像固定電荷那樣動作。所以，採用雜質濃度高且缺陷態密度高的氧化物半導體膜的電晶體有時電特性不穩定。

[0334] 另外，在使用 CAAC-OS 膜的電晶體中，起因於可見光或紫外光的照射的電特性的變動小。

[0335] 接下來，說明微晶氧化物半導體膜。

[0336] 在使用 TEM 觀察微晶氧化物半導體膜時的影像中，有時無法明確地確認到結晶部。微晶氧化物半導體膜中含有的結晶部的尺寸大多為 1nm 以上且 100nm 以下，或 1nm 以上且 10nm 以下。尤其是，將具有尺寸為 1nm 以上且 10nm 以下或 1nm 以上且 3nm 以下的微晶的奈米晶(nc:nanocrystal)的氧化物半導體膜稱為 nc-OS (nanocrystalline Oxide Semiconductor: 奈米晶氧化物半導體) 膜。另外，例如在使用 TEM 觀察 nc-OS 膜時，有時無法明確地確認到晶界。

[0337] nc-OS 膜在微小區域(例如 1nm 以上且 10nm 以下的區域，特別是 1nm 以上且 3nm 以下的區域)中其原子排列具有週期性。另外，nc-OS 膜在不同的結晶部之間觀察不到晶體配向的規律性。因此，在膜整體中觀察不到配向性。所以，有時 nc-OS 膜在某些分析方法中與非晶

氧化物半導體膜沒有差別。例如，當利用使用直徑比結晶部大的 X 射線的 XRD 裝置對 nc-OS 膜進行結構分析時，在利用 out-of-plane 法的分析中，檢測不出顯示結晶面的峰值。此外，在對 nc-OS 膜進行使用其束徑比結晶部大(例如，50nm 以上)的電子射線的電子繞射(選區電子繞射)時，觀察到類似光暈圖案的繞射圖案。另一方面，在對 nc-OS 膜進行使用其束徑近於結晶部或者比結晶部小的電子射線的奈米束電子繞射時，觀察到斑點。另外，在 nc-OS 膜的奈米束電子繞射圖案中，有時觀察到如圓圈那樣的(環狀的)亮度高的區域。而且，在 nc-OS 膜的奈米束電子繞射圖案中，有時還觀察到環狀的區域內的多個斑點(參照圖 18B)。

[0338] nc-OS 膜是比非晶氧化物半導體膜規律性高的氧化物半導體膜。因此，nc-OS 膜的缺陷態密度比非晶氧化物半導體膜低。但是，nc-OS 膜在不同的結晶部之間觀察不到晶體配向的規律性。所以，nc-OS 膜的缺陷態密度比 CAAC-OS 膜高。

[0339] 注意，氧化物半導體膜例如也可以是包括非晶氧化物半導體膜、微晶氧化物半導體膜和 CAAC-OS 膜中的兩種以上的疊層膜。

[0340] 當氧化物半導體膜具有多個結構時，有時可以藉由利用奈米束電子繞射來進行結構分析。

[0341] 圖 18C 示出一種透過電子繞射測量裝置，包括：電子槍室 70；電子槍室 70 下的光學系統 72；光學系

統 72 下的樣本室 74；樣本室 74 下的光學系統 76；光學系統 76 下的觀察室 80；設置在觀察室 80 的拍攝裝置 78；以及觀察室 80 下的膠片室 82。以朝向觀察室 80 的內部的方式設置拍攝裝置 78。另外，該透過電子繞射測量裝置也可以不包括膠片室 82。

[0342] 此外，圖 18D 示出圖 18C 所示的穿透式電子繞射測定裝置內部的結構。在透過電子繞射測量裝置內部中，從設置在電子槍室 70 的電子槍發射的電子藉由光學系統 72 照射到配置在樣本室 74 中的物質 88。穿過物質 88 的電子藉由光學系統 76 入射到設置在觀察室 80 內部的螢光板 92 中。在螢光板 92 中，藉由呈現對應於所入射的電子的強度的圖案，可以測量透過電子繞射圖案。

[0343] 因為拍攝裝置 78 朝向螢光板 92 地設置，所以可以拍攝呈現在螢光板 92 的圖案。經過照相裝置 78 的透鏡的中央及螢光板 92 的中央的直線與螢光板 92 的頂面所形成的角度例如為 15° 以上且 80° 以下， 30° 以上且 75° 以下或 45° 以上且 70° 以下。該角度越小，由拍攝裝置 78 拍攝的透過電子繞射圖案的應變越大。但是，如果預先知道該角度，則能夠校正所得到的透過電子繞射圖案的應變。另外，有時也可以將拍攝裝置 78 設置在膠片室 82。例如，也可以以與電子 84 的入射方向相對的方式將拍攝裝置 78 設置在膠片室 82 中。在此情況下，可以從螢光板 92 的背面拍攝歪曲少的透過電子繞射圖案。

[0344] 樣本室 74 設置有用來固定樣本的物質 88 的

支架。支架具有使穿過物質 88 的電子透過的結構。例如，支架也可以具有將物質 88 在 X 軸、Y 軸、Z 軸上移動等的功能。支架的移動功能例如具有在 1nm 以上且 10nm 以下、5nm 以上且 50nm 以下、10nm 以上且 100nm 以下、50nm 以上且 500nm 以下、100nm 以上且 1 μ m 以下等的範圍中移動的精度，即可。至於這些範圍，根據物質 88 的結構設定最適合的範圍，即可。

[0345] 接著，說明使用上述透過電子繞射測量裝置測量物質的透過電子繞射圖案的方法。

[0346] 例如，如圖 18D 所示，藉由改變物質中的奈米束的電子 84 的照射位置(進行掃描)，可以確認到物質的結構逐漸地產生變化的情況。此時，如果物質 88 是 CAAC-OS 膜，則可以觀察到圖 18A 所示的繞射圖案。或者，如果物質 88 是 nc-OS 膜，則可以觀察到圖 18B 所示的繞射圖案。

[0347] 即使物質 88 是 CAAC-OS 膜，也有時部分地觀察到與 nc-OS 膜等同樣的繞射圖案。因此，有時可以在一定的範圍中觀察到 CAAC-OS 膜的繞射圖案的區域的比例(也稱為 CAAC 化率)表示 CAAC-OS 膜的優劣。例如，優良的 CAAC-OS 膜的 CAAC 化率為 50%以上，較佳為 80%以上，更佳為 90%以上，進一步較佳為 95%以上。另外，將觀察到與 CAAC-OS 膜不同的繞射圖案的區域的比例表示為非 CAAC 化率。

[0348] 作為一個例子，至於具有剛進行成膜之後(表

示為 as-sputterd)的 CAAC-OS 膜或在包含氧的氛圍中以 450°C 進行加熱處理之後的 CAAC-OS 膜的各樣本的頂面，一邊進行掃描一邊得到透過電子繞射圖案。在此，一邊以 5nm/秒鐘的速度進行掃描 60 秒鐘一邊觀察繞射圖案，且在每個 0.5 秒鐘將觀察到的繞射圖案轉換為靜態影像，從而導出 CAAC 化率。注意，作為電子線使用束徑為 1nm 的奈米束。另外，對六個樣本進行同樣的測量。而且，在算出 CAAC 化率時利用六個樣本中的平均值。

[0349] 圖 19A 示出各樣本的 CAAC 化率。剛進行成膜之後的 CAAC-OS 膜的 CAAC 化率為 75.7%(非 CAAC 化率為 24.3%)。此外，進行 450°C 的加熱處理之後的 CAAC-OS 膜的 CAAC 化率為 85.3%(非 CAAC 化率為 14.7%)。由此可知，與剛進行成膜之後相比，450°C 的加熱處理之後的 CAAC 化率較高。也就是說，可以知道藉由高溫(例如 400°C 以上)下的加熱處理，降低非 CAAC 化率(提高 CAAC 化率)。此外，在進行低於 500°C 的加熱處理時也可以得到具有高 CAAC 化率的 CAAC-OS 膜。

[0350] 在此，與 CAAC-OS 膜不同的繞射圖案的大部分是與 nc-OS 膜同樣的繞射圖案。此外，在測量區域中觀察不到非晶氧化物半導體膜。由此可知，藉由加熱處理，具有與 nc-OS 膜同樣的結構的區域受到相鄰的區域的結構的影響而重新排列，並 CAAC 化。

[0351] 圖 19B 及圖 19C 是剛進行成膜之後及 450°C 的加熱處理之後的 CAAC-OS 膜的平面 TEM 影像。藉由對

圖 19B 和圖 19C 進行比較，可以知道 450℃ 的加熱處理之後的 CAAC-OS 膜的性質更均勻。也就是說，可以知道藉由高溫的加熱處理提高 CAAC-OS 膜的性質。

[0352] 藉由採用這種測量方法，有時可以對具有多種結構的氧化物半導體膜進行結構分析。

[0353] 本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0354]

實施方式 6

如在實施方式 2 中該的那樣，使用氧化物半導體膜的電晶體可以將在關閉狀態的電流值(關態電流值)控制得低。由此，可以延長影像信號等的電信號的保持時間，並將寫入間隔設定得長。

[0355] 藉由適用關態電流值低的電晶體，本實施方式的液晶顯示裝置能夠至少以兩種驅動方法(模式)進行顯示。第一驅動模式是習知的液晶顯示裝置的驅動方法，即每 1 個圖框逐次改寫資料的驅動方法。第二模式是在執行資料的寫入處理之後，停止資料的改寫的驅動方法。就是說，減小更新速率的驅動模式。

[0356] 以第一驅動模式進行動態影像的顯示。當顯示靜態影像時，每 1 個圖框的影像資料沒有變化，而不需要每 1 個圖框進行資料的改寫。由此，當顯示靜態影像時，藉由以第二驅動模式使液晶顯示裝置進行工作，可以去除畫面的閃爍，同時可以減少耗電量。

[0357] 另外，被應用於本實施方式的液晶顯示裝置的液晶元件包括面積大的電容元件，並且儲存在電容元件的電荷量大。因此，能夠延長保持像素電極的電位的時間，可以應用減少更新速率的驅動模式。並且，即使在液晶顯示裝置中應用減少更新速率的驅動模式的情況下，也能夠長期間地抑制施加到液晶層的電壓的變化，從而可以進一步防止使用者發覺影像的閃爍。因此，可以實現低耗電量化以及顯示的提高。

[0358] 在此，對減少更新速率的效果進行說明。

[0359] 眼睛疲勞被大致分為兩種，即神經疲勞和肌肉疲勞。神經疲勞是：由於長時間一直觀看液晶顯示裝置的發光、閃爍螢幕，使得該亮度刺激視網膜、視神經、腦子而引起的。肌肉疲勞是：由於過度使用在調節焦點時使用的睫狀肌而引起的。

[0360] 圖 20A 示出習知的液晶顯示裝置的顯示的示意圖。如圖 20A 所示，在習知的液晶顯示裝置的顯示中，進行 1 秒鐘 60 次的影像改寫。長時間一直觀看這種螢幕，恐怕會刺激使用者的視網膜、視神經、腦子而引起眼睛疲勞。

[0361] 在本發明的一個方式中，將關態電流極小的電晶體，例如，使用氧化物半導體的電晶體應用於液晶顯示裝置的像素部。另外，液晶元件包括面積大的電容元件。由此能夠抑制儲存在電容元件的電荷洩漏，所以即使減少圖框頻率，也能夠維持液晶顯示裝置的亮度。

[0362] 也就是說，如圖 20B 所示，例如可以進行每 5 秒鐘 1 次的影像改寫，由此可以盡可能地看到相同的影像，這使得使用者所看到的影像閃爍減少。由此，可以減少對使用者的視網膜、視神經、腦子的刺激而減輕神經疲勞。

[0363] 根據本發明的一個方式，可以提供對眼睛刺激少的液晶顯示裝置。

[0364] 本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

[0365]

實施方式 7

在本實施方式中，對應用本發明的一個方式的顯示裝置的電子裝置的結構例子進行說明。另外，在本實施方式中，參照圖 21 對應用本發明的一個方式的顯示裝置的顯示模組進行說明。

[0366] 圖 21 所示的顯示模組 8000 在上部覆蓋物 8001 與下部覆蓋物 8002 之間包括連接於 FPC8003 的觸控面板 8004、連接於 FPC8005 的顯示面板 8006、背光單元 8007、框架 8009、印刷基板 8010、電池 8011。另外，有時不設置背光單元 8007、電池 8011、觸控面板 8004 等。

[0367] 可以將本發明的一個方式的顯示裝置例如用於顯示面板 8006。

[0368] 上部覆蓋物 8001 及下部覆蓋物 8002 根據觸控面板 8004 及顯示面板 8006 的尺寸可以適當地改變形狀

或尺寸。

[0369] 觸控面板 8004 可以使用電阻膜方式或靜電容量方式的觸控面板並重疊於顯示面板 8006。此外，也可以使顯示面板 8006 的反基板(密封基板)具有觸控面板的功能。或者，也可以在顯示面板 8006 的各像素內設置光感測器，而用作光學觸控面板。或者，也可以在顯示面板 8006 的每個像素中設置觸摸感測器用電極，以製成電容型觸控面板。

[0370] 背光單元 8007 具有光源 8008。也可以採用將光源 8008 設置於背光單元 8007 的端部，且使用光擴散板的結構。

[0371] 框架 8009 除了具有保護顯示面板 8006 的功能以外還具有用來遮斷因印刷基板 8010 的工作而產生的電磁波的電磁屏蔽的功能。此外，框架 8009 具有放熱板的功能。

[0372] 印刷基板 8010 具有電源電路以及用來輸出視訊信號和時脈信號的信號處理電路。作為對電源電路供應電力的電源，既可以採用外部的商業電源，又可以採用另行設置的電池 8011 的電源。當使用商用電源時，可以省略電池 8011。

[0373] 此外，在顯示模組 8000 中還可以設置偏光板、相位差板、稜鏡片等構件。

[0374] 圖 22A 至圖 22D 是包括本發明的一個方式的顯示裝置的電子裝置的外觀圖。

[0375] 作為電子裝置，例如可以舉出電視機(也稱為電視或電視接收機)、用於電腦等的顯示器、數位相機、數位攝影機等影像拍攝裝置、數位相框、行動電話機(也稱為行動電話、行動電話裝置)、可攜式遊戲機、可攜式資訊終端、音頻再生裝置、彈珠機等大型遊戲機等。

[0376] 圖 22A 表示可攜式資訊終端，其包括主體 1001、外殼 1002、顯示部 1003a 和顯示部 1003b 等。顯示部 1003b 是觸控面板，藉由觸摸在顯示部 1003b 上顯示的鍵盤按鈕 1004，可以操作螢幕且可以輸入文字。不必說，也可以將顯示部 1003a 用作觸控面板而構成。藉由將上述實施方式所示的電晶體用作切換元件製造液晶面板或有機發光面板，並將其用於顯示部 1003a、顯示部 1003b，可以實現可靠性高的可攜式資訊終端。

[0377] 圖 22A 所示的可攜式資訊終端可以具有如下功能：顯示各種資訊(靜止影像、動態影像、文字影像等)；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯；以及利用各種軟體(程式)控制處理；等。另外，也可以採用在外殼的背面或側面具備外部連接端子(耳機端子、USB 端子等)、儲存介質插入部等的結構。

[0378] 此外，圖 22A 所示的可攜式資訊終端也可以以無線的方式收發資訊。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍資料等，然後下載的結構。

[0379] 圖 22B 示出可攜式音樂播放機，其中主體 1021 包括顯示部 1023、用來戴在耳朵上的固定部 1022、揚聲器、操作按鈕 1024 以及外部儲存槽 1025 等。藉由將上述實施方式所示的電晶體用作切換元件製造液晶面板或有機發光面板，並將其用於顯示部 1023，可以實現可靠性高的可攜式音樂播放機。

[0380] 再者，藉由使圖 22B 所示的可攜式音樂播放器具有天線、麥克風功能及無線通訊功能，且與行動電話機互動，可以實現在駕駛汽車等時利用無線通訊進行免提的對話。

[0381] 圖 22C 示出行動電話，由兩個外殼，即外殼 1030 及外殼 1031 構成。外殼 1031 具備顯示面板 1032、揚聲器 1033、麥克風 1034、指向裝置 1036、照相機 1037、外部連接端子 1038 等。另外，外殼 1030 具備進行行動電話的充電的太陽能電池 1040、外部儲存槽 1041 等。另外，在外殼 1031 內組裝有天線。藉由將上述實施方式所示的電晶體用於顯示面板 1032，可以實現可靠性高的行動電話。

[0382] 另外，顯示面板 1032 具備觸控面板，圖 22C 以虛線表示作為影像而被顯示出來的多個操作鍵 1035。另外，還安裝有用來將由太陽能電池 1040 輸出的電壓升壓到各電路所需的電壓的升壓電路。

[0383] 顯示面板 1032 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 1032 同一面上設置有

照相機 1037，所以可以實現視頻電話。揚聲器 1033 及麥克風 1034 不侷限於音訊通話，還可以進行視頻通話、錄音、再生等。再者，藉由滑動外殼 1030 和外殼 1031 而可以從如圖 22C 那樣的展開狀態變成重疊狀態，所以可以實現適於攜帶的小型化。

[0384] 外部連接端子 1038 可以與 AC 轉接器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通信。另外，藉由將儲存介質插入外部儲存槽 1041 中，可以對應於更大量資料的保存及移動。

[0385] 另外，除了上述功能之外，還可以具有紅外線通信功能、電視接收功能等。

[0386] 圖 22D 示出電視機的一例。在電視機 1050 中，在外殼 1051 中安裝有顯示部 1053。利用顯示部 1053 可以顯示影像。此外，將 CPU 內置於支撐外殼 1051 的支架 1055。藉由將上述實施方式所示的電晶體用於顯示部 1053 及 CPU，可以實現可靠性高的電視機 1050。

[0387] 可以藉由外殼 1051 所具備的操作開關或另行提供的遙控器進行電視機 1050 的操作。此外，也可以採用在遙控器中設置顯示從該遙控器輸出的資訊的顯示部的結構。

[0388] 另外，電視機 1050 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而可以進行單向（從發送者到接收者）或雙向（發送者和接

收者之間或接收者之間等)的資訊通信。

[0389] 另外，電視機 1050 具備外部連接端子 1054、儲存介質再現錄影部 1052、外部儲存槽。外部連接端子 1054 可以與 USB 電纜等各種電纜連線，並可以進行與個人電腦等的資料通信。藉由將盤狀儲存介質插入儲存介質再現錄影部 1052 中，可以進行對儲存在儲存介質中的資料的讀出以及對儲存介質的寫入。另外，也可以將插入外部儲存槽中的外部記憶體 1056 所儲存的影像或影像等顯示在顯示部 1053 上。

[0390] 在上述實施方式所示的電晶體的關態洩漏電流極低的情況下，藉由將該電晶體應用於外部記憶體 1056 或 CPU，可以提供耗電量充分降低的高可靠性電視機 1050。

[0391] 本實施方式所示的結構及方法等可以與其他實施方式所示的結構及方法等適當地組合而實施。

【符號說明】

[0392]

11：像素部

13：像素

13_1：像素

13_2：像素

14：子像素

14B：子像素

14B_1：子像素

14B_2：子像素

14G：子像素

14G_1：子像素

14G_2：子像素

14R：子像素

14R_1：子像素

14R_2：子像素

14W_1：子像素

14W_2：子像素

16：信號線驅動電路

17：掃描線

17_1：掃描線

17_2：掃描線

17_3：掃描線

18：電位生成電路

19：電容線

25：信號線

25_1：信號線

25_2：信號線

25_3：信號線

31：液晶元件

41：發光元件

43：電晶體

45：電晶體

47：佈線

49：佈線

50：佈線

51：閘極絕緣膜

53：無極絕緣膜

53a：絕緣膜

70：電子槍室

72：光學系統

74：樣本室

76：光學系統

78：拍攝裝置

80：觀察室

82：膠片室

84：電子

88：物質

92：螢光板板

100：顯示裝置

102：電晶體

102a：電晶體

103：電晶體

103a：電晶體

103d：電晶體

105：電容元件

302：基板

304a：導電膜

304b：導電膜

304c：導電膜

304d：導電膜

305：絕緣膜

306：絕緣膜

307：氧化物半導體膜

308a：氧化物半導體膜

308b：氧化物半導體膜

308c：金屬氧化物膜

308d：氧化物半導體膜

308e：氧化物半導體膜

308f：金屬氧化物膜

309：導電膜

310a：導電膜

310b：導電膜

310c：導電膜

310d：導電膜

310e：導電膜

310f：導電膜

310g：導電膜

310h：導電膜

310i：導電膜

310j：導電膜

311：絕緣膜

311a：絕緣膜

311b：絕緣膜

312：絕緣膜

312a：絕緣膜

312b：絕緣膜

313：絕緣膜

314：絕緣膜

315：導電膜

316a：導電膜

316b：導電膜

316d：導電膜

316e：導電膜

317：有機絕緣膜

317a：有機絕緣膜

318：導電膜

319：導電膜

319a：導電膜

319b：導電膜

320：配向膜

321：液晶層

322：液晶元件

336：多層膜

336a：氧化物半導體膜

336b：氧化物半導體膜

342：基板

344：遮光膜

346：有色膜

348：絕緣膜

350：導電膜

352：配向膜

362：開口部

364a：開口部

364b：開口部

364c：開口部

364d：開口部

371：有機樹脂膜

373：EL層

375：共用電極

1001：主體

1002：外殼

1003a：顯示部

1003b：顯示部

1004：鍵盤按鈕

1021：主體

1022：固定部

1023：顯示部

- 1024：操作按鈕
- 1025：外部儲存槽
- 1030：外殼
- 1031：外殼
- 1032：顯示面板
- 1033：揚聲器
- 1034：麥克風
- 1035：操作鍵
- 1036：指向裝置
- 1037：照相機
- 1038：外部連接端子
- 1040：太陽能電池
- 1041：外部儲存槽
- 1050：電視機
- 1051：外殼
- 1052：儲存介質再現錄影部
- 1053：顯示部
- 1054：外部連接端子
- 1055：支架
- 1056：外部記憶體
- 8000：顯示模組
- 8001：上部覆蓋物
- 8002：下部覆蓋物
- 8003：FPC

8004：觸控面板

8005：FPC

8006：顯示面板

8007：背光單元

8008：光源

8009：框架

8010：印刷基板

8011：電池

申請專利範圍

1. 一種顯示裝置，包括：

第一像素；

鄰接該第一像素的第二像素；

第一佈線；

第二佈線；以及

第三佈線，

其中，該第一像素及該第二像素都包括作為紅像素的第一子像素、作為綠像素的第二子像素、作為藍像素的第三子像素、及作為白像素的第四子像素，

該第一佈線供應用來選擇該第一像素中的該第一至第三子像素的信號，

該第二佈線供應用來選擇該第一像素及該第二像素中的第四子像素的信號，

該第三佈線供應用來選擇該第二像素中的該第一至第三子像素的信號。

2. 一種顯示裝置，包括：

第一至第八像素；

第一佈線；

第二佈線；以及

第三佈線，

其中，該第一及第五像素為紅像素、該第二及第六像素為綠像素、該第三及第七像素為藍像素、該第四及第八像素為白像素，

該第一佈線供應用來選擇該第一至第三像素的信號，
該第二佈線供應用來選擇該第四及第八像素的信號，
該第三佈線供應用來選擇該第五至第七像素的信號。

3. 根據申請專利範圍第 1 和 2 項中之任一項之顯示裝置，

其中，該紅像素、該綠像素、該藍像素、及該白像素都包含濾色片。

4. 根據申請專利範圍第 1 和 2 項中之任一項之顯示裝置，

其中，該紅像素、該綠像素、該藍像素、及該白像素都包含液晶元件。

5. 根據申請專利範圍第 1 和 2 項中之任一項之顯示裝置，

其中，該紅像素、該綠像素、該藍像素、及該白像素都包含發光元件。

6. 根據申請專利範圍第 1 和 2 項中之任一項之顯示裝置，

其中，該紅像素、該綠像素、該藍像素、及該白像素都包含電晶體及電容元件。

7. 根據申請專利範圍第 6 項之顯示裝置，

其中，該電晶體包括具有銦、鎵、鋅的氧化物半導體膜，
並且

該電容元件包括金屬氧化物膜，該金屬氧化物膜包含與
包含在該氧化物半導體膜中的金屬元素相同的金屬元素，

並且還包含雜質。

8. 根據申請專利範圍第 7 項之顯示裝置，

其中，該雜質為氫、硼、磷、氮、錫、銻、惰性氣體元素、鹼金屬、及鹼土金屬的至少一種。

9. 根據申請專利範圍第 1 項之顯示裝置，

其中，該第一及第二子像素比該第三及第四子像素大。

10. 根據申請專利範圍第 2 項之顯示裝置，

其中，該第一及第二像素比該第三及第四像素大，

該第五及第六像素比該第七及第八像素大。

圖式

圖 1A

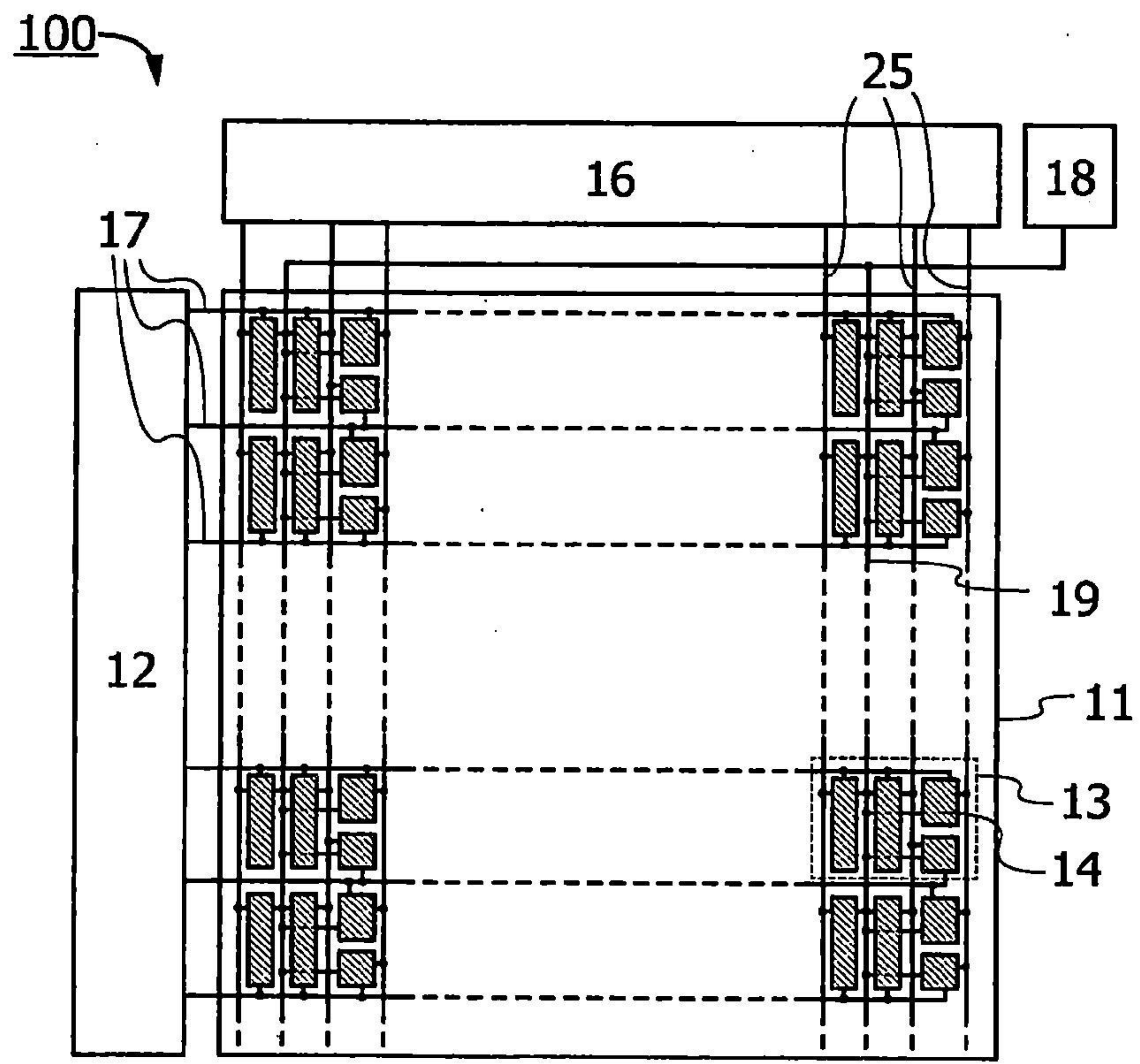


圖 1B

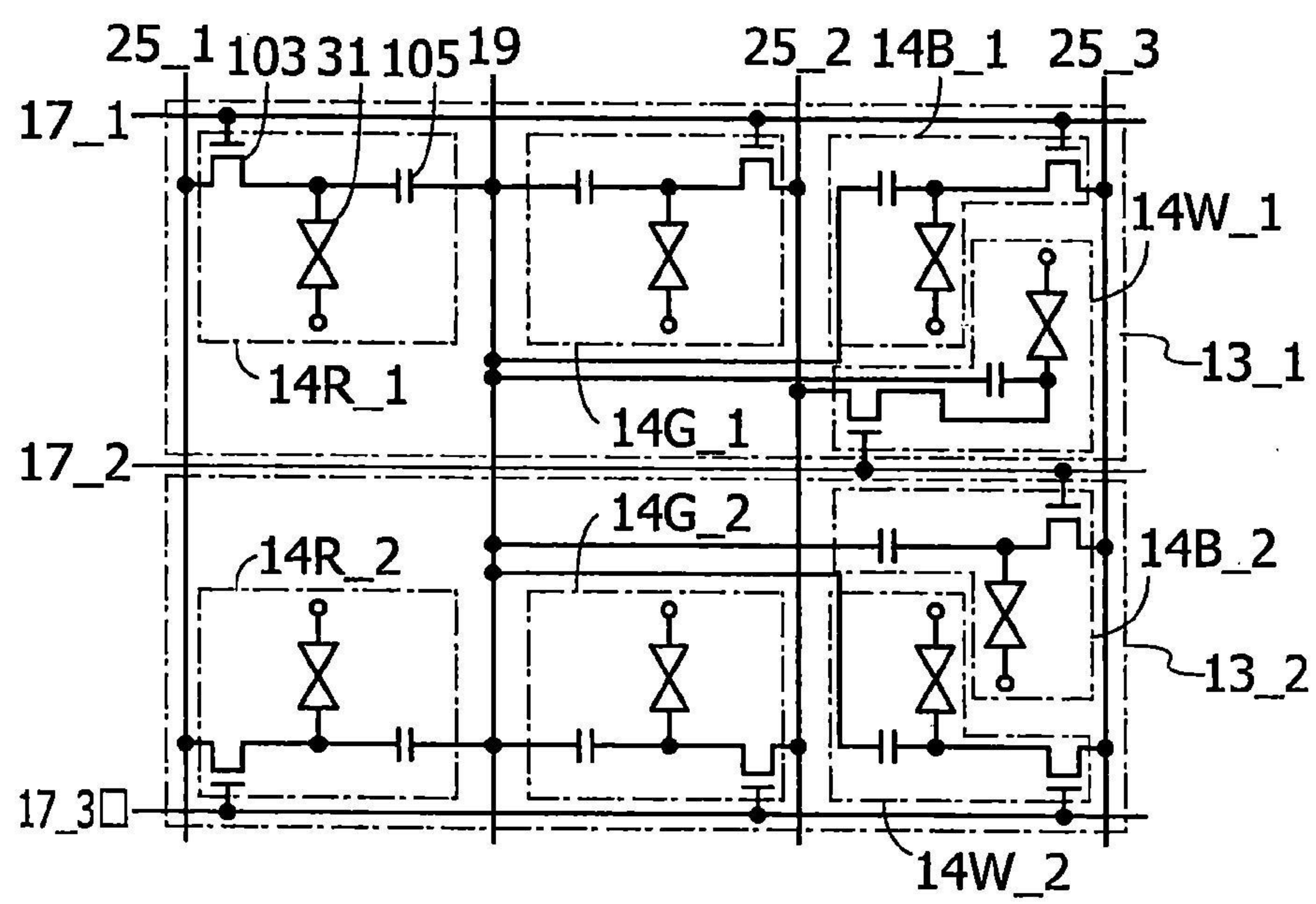


圖 2

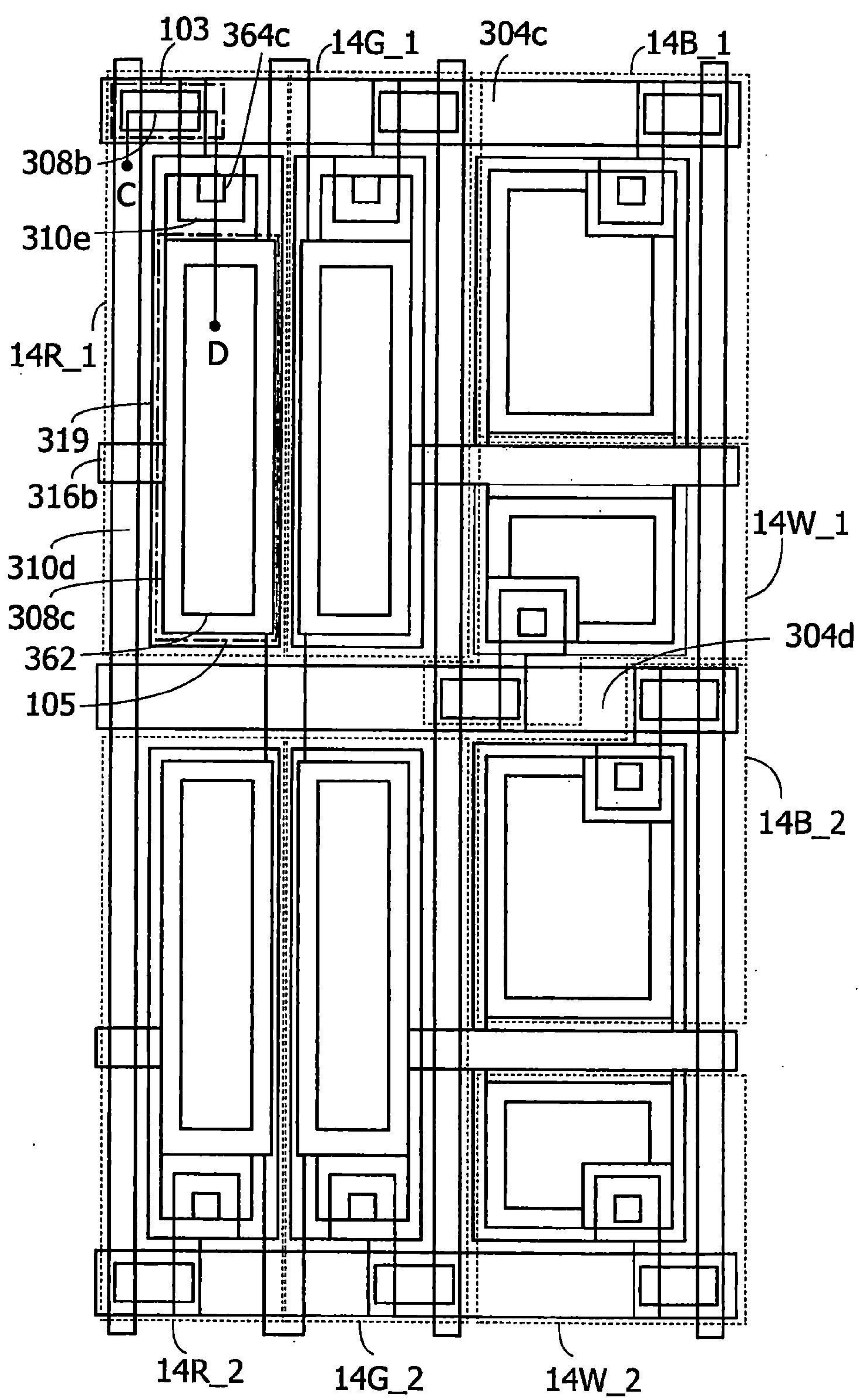


圖 3

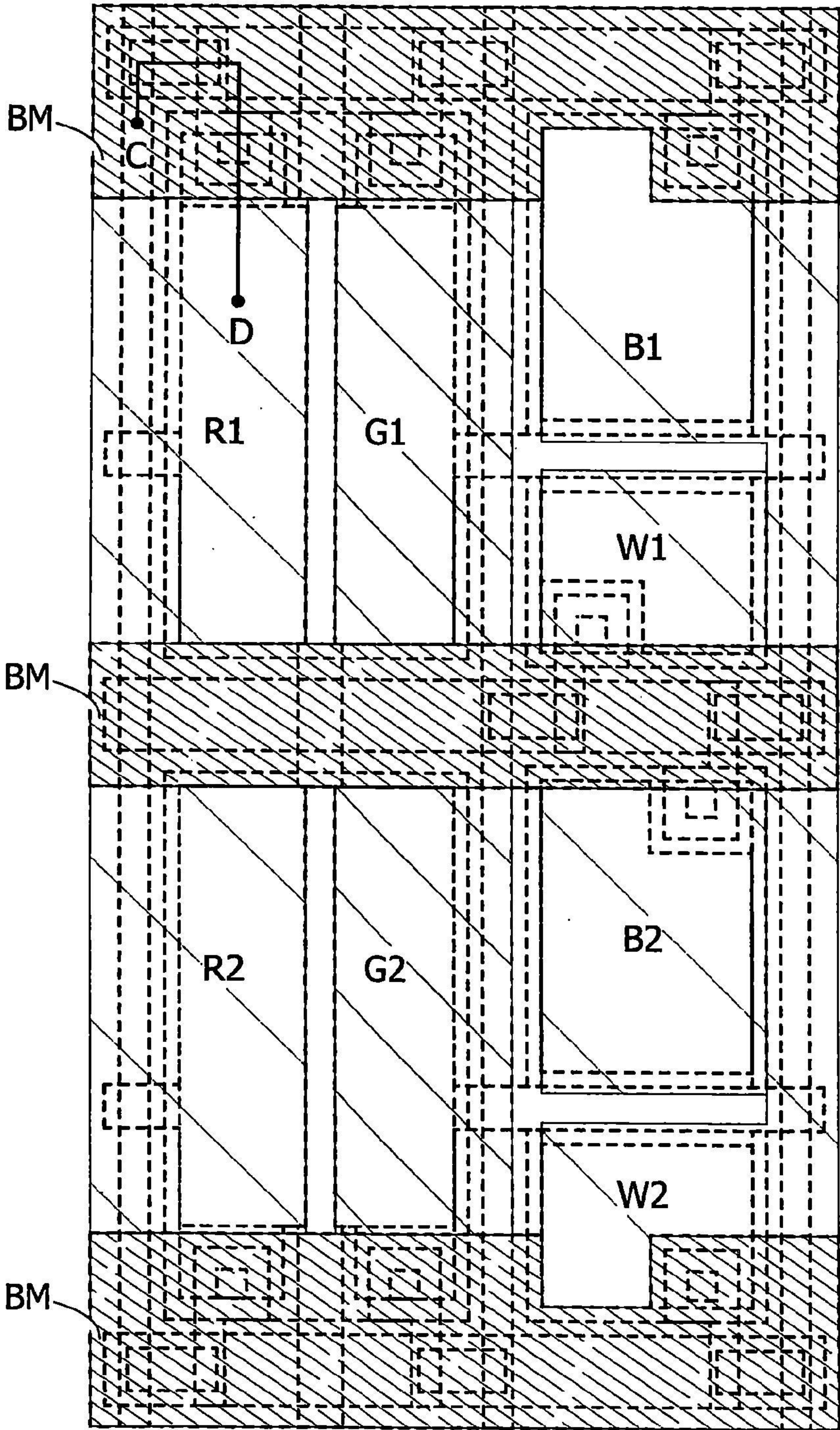


圖 5A

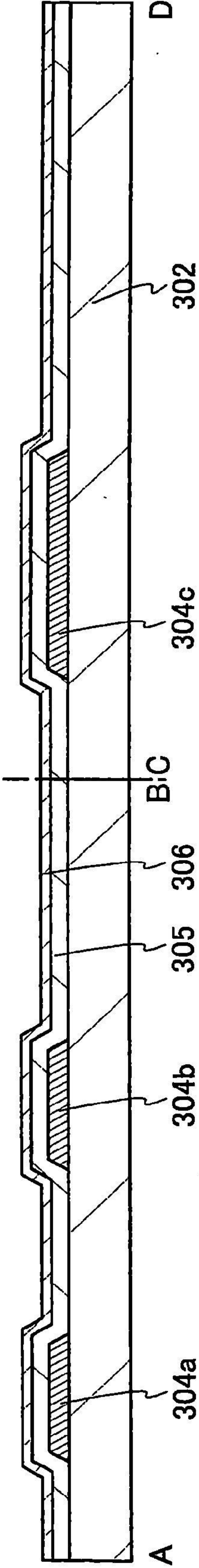


圖 5B

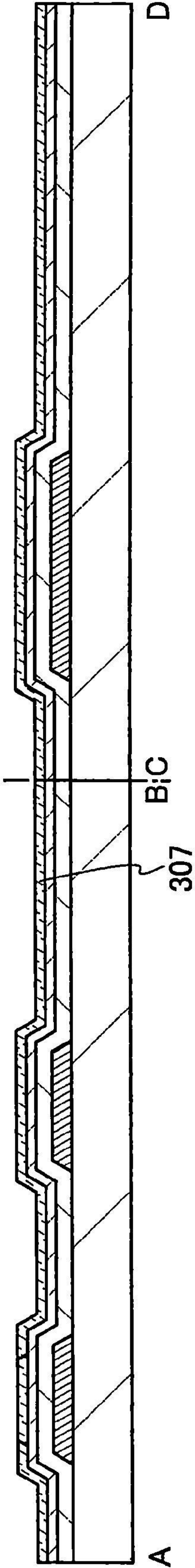


圖 5C

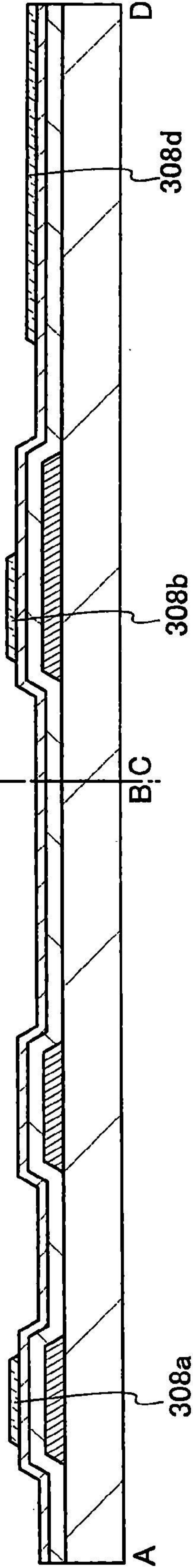


圖 6A

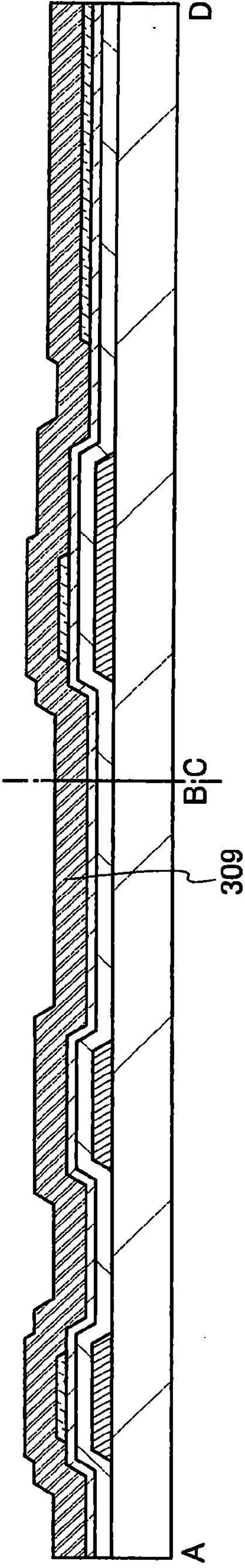


圖 6B

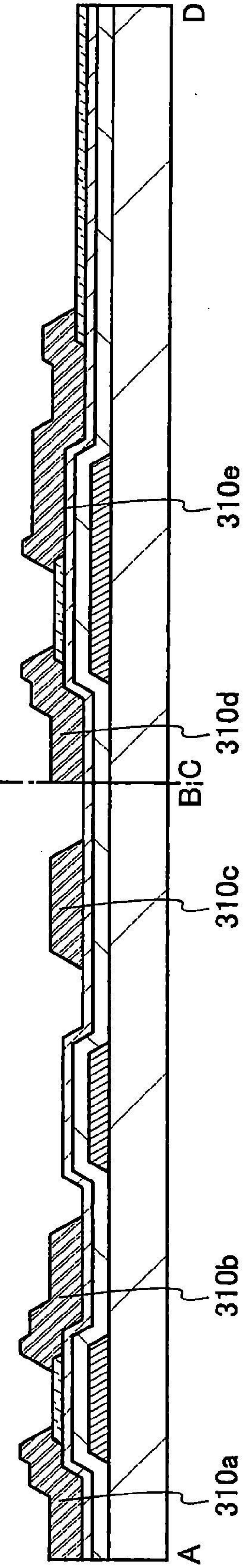


圖 6C

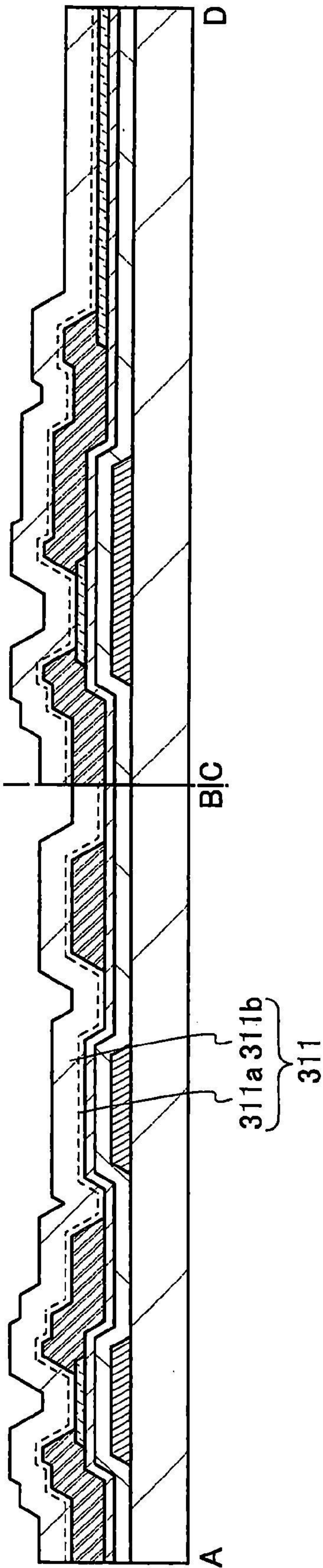


圖 7A

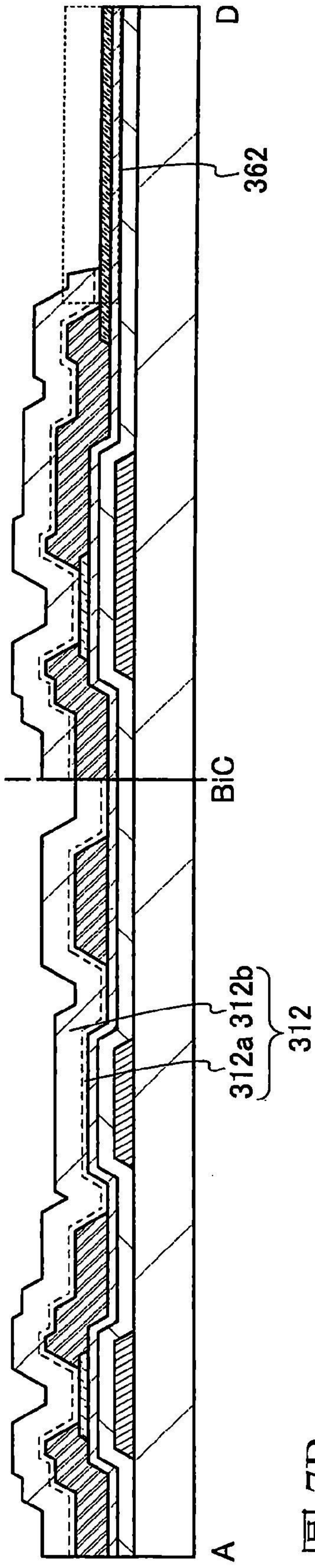


圖 7B

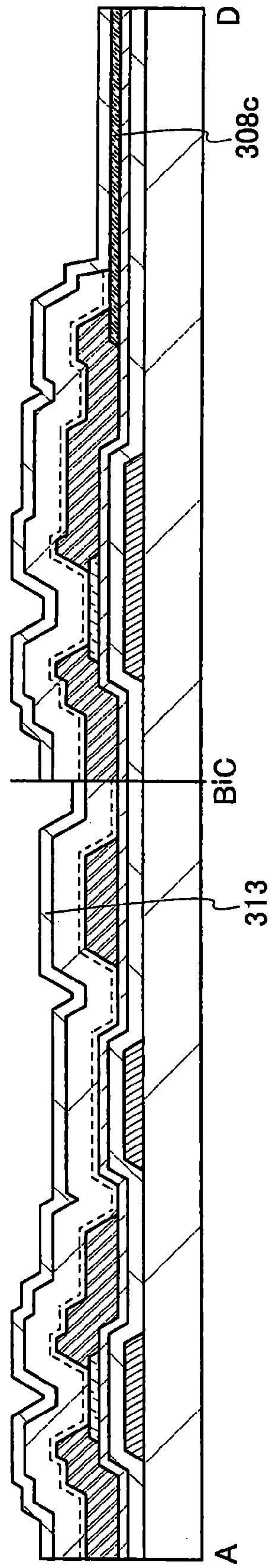


圖 8A

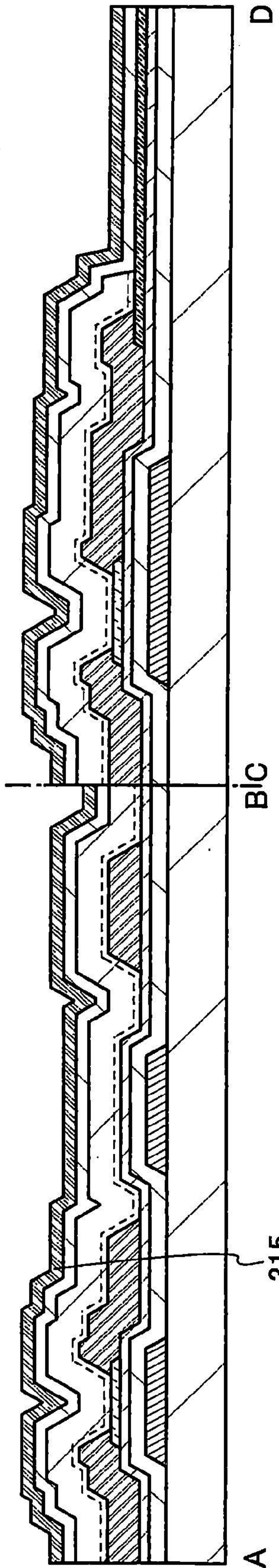


圖 8B

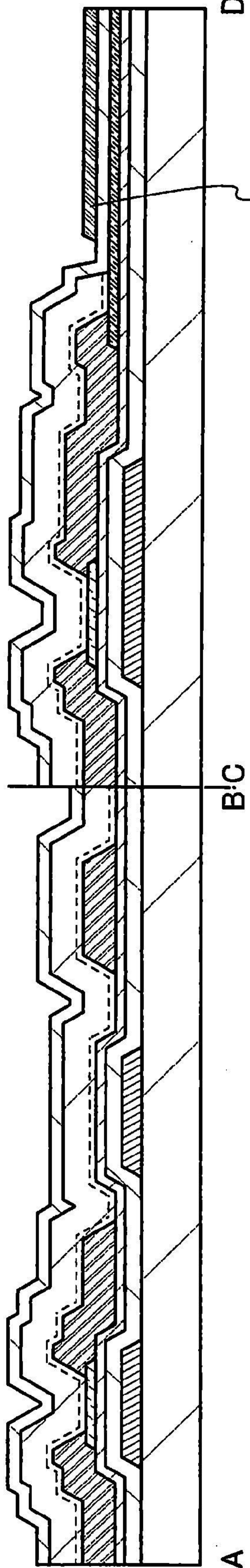


圖 8C

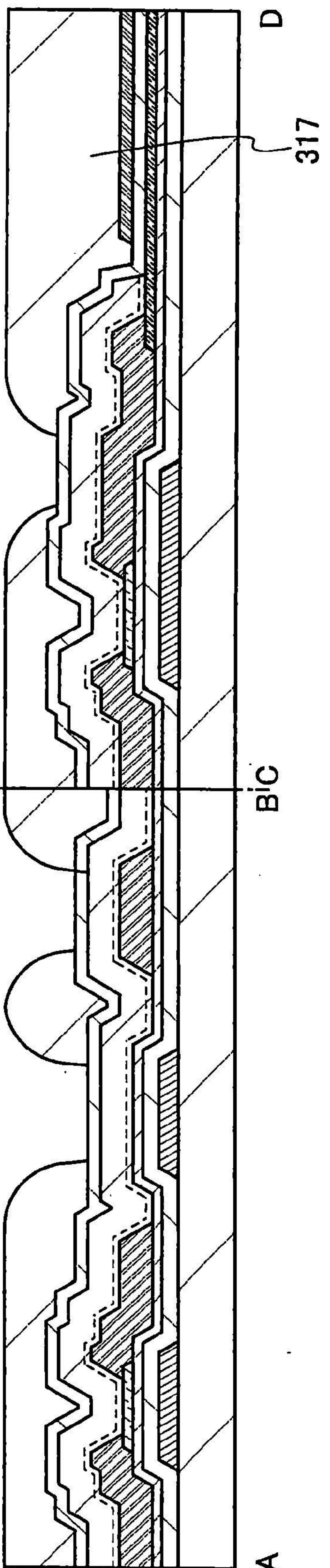


圖 9A

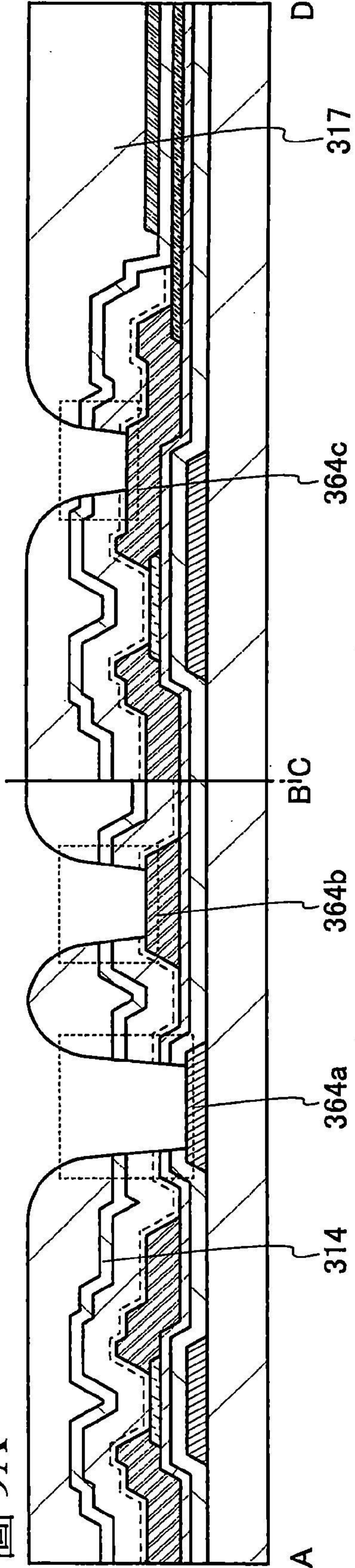


圖 9B

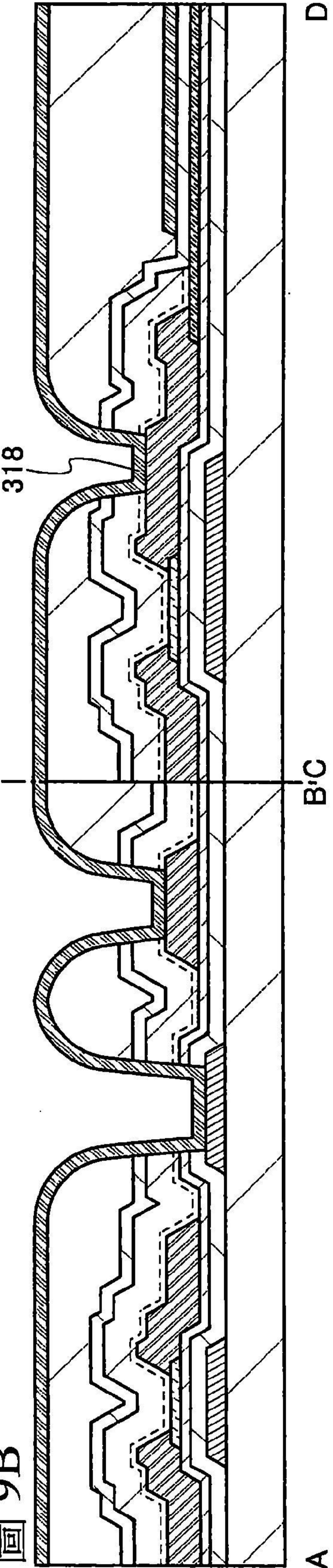


圖 9C

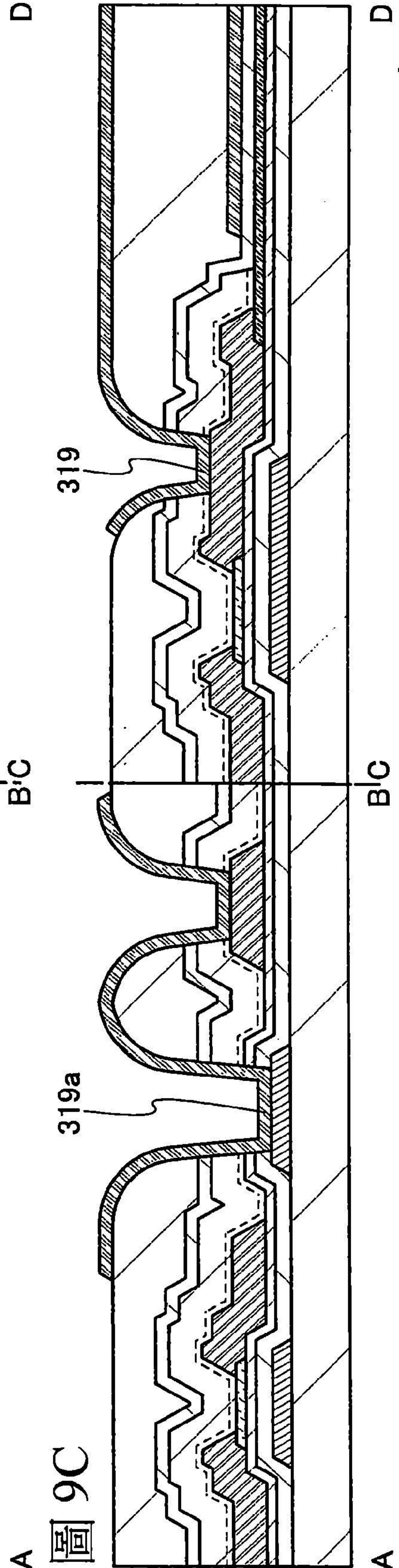


圖 10A

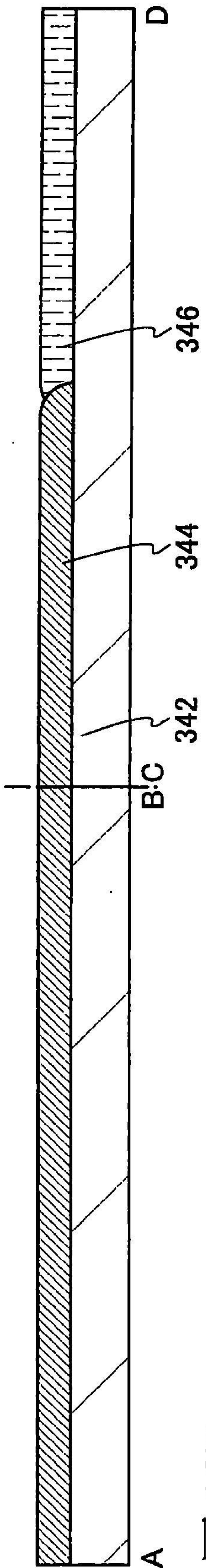


圖 10B

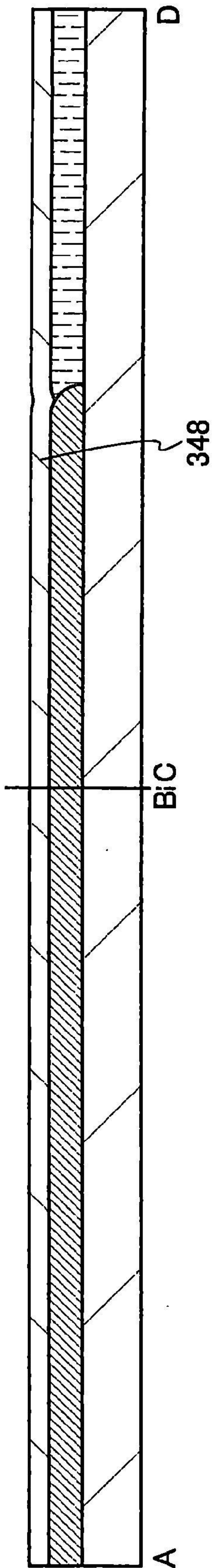


圖 10C

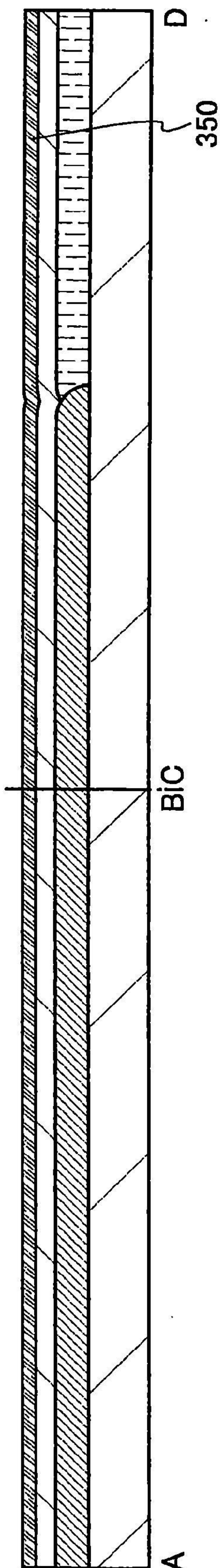


圖 11

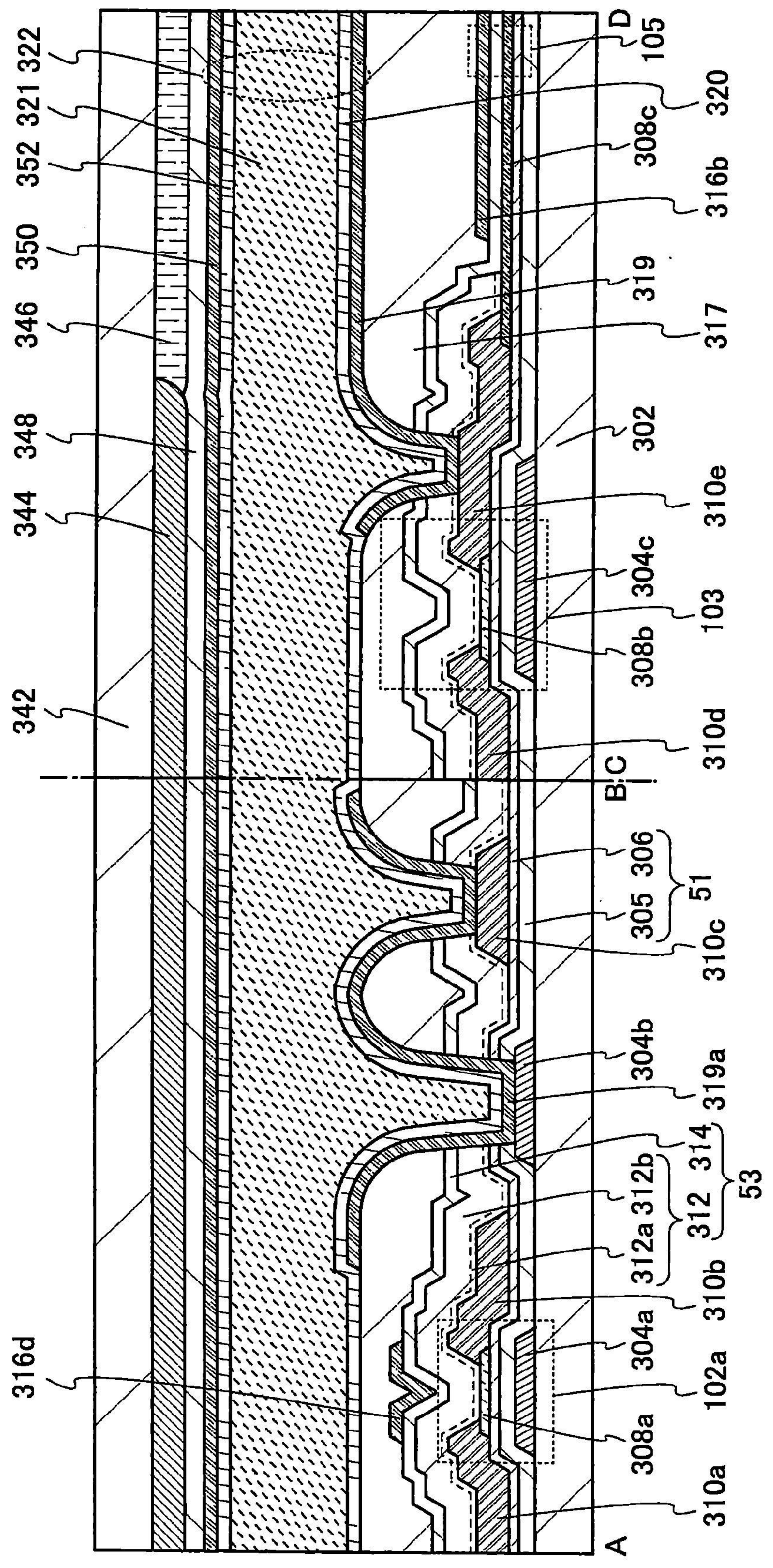
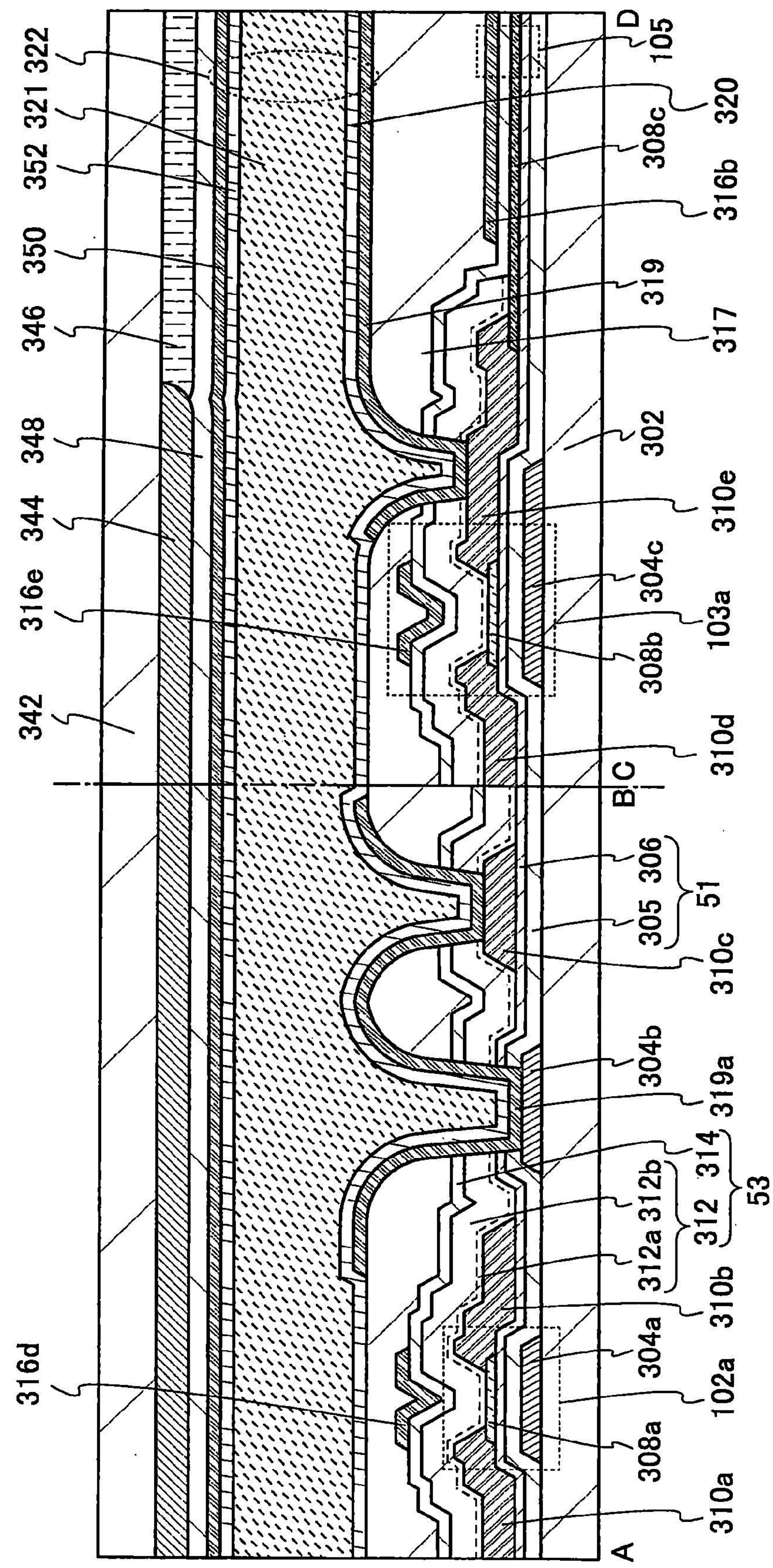


圖 12



14 回

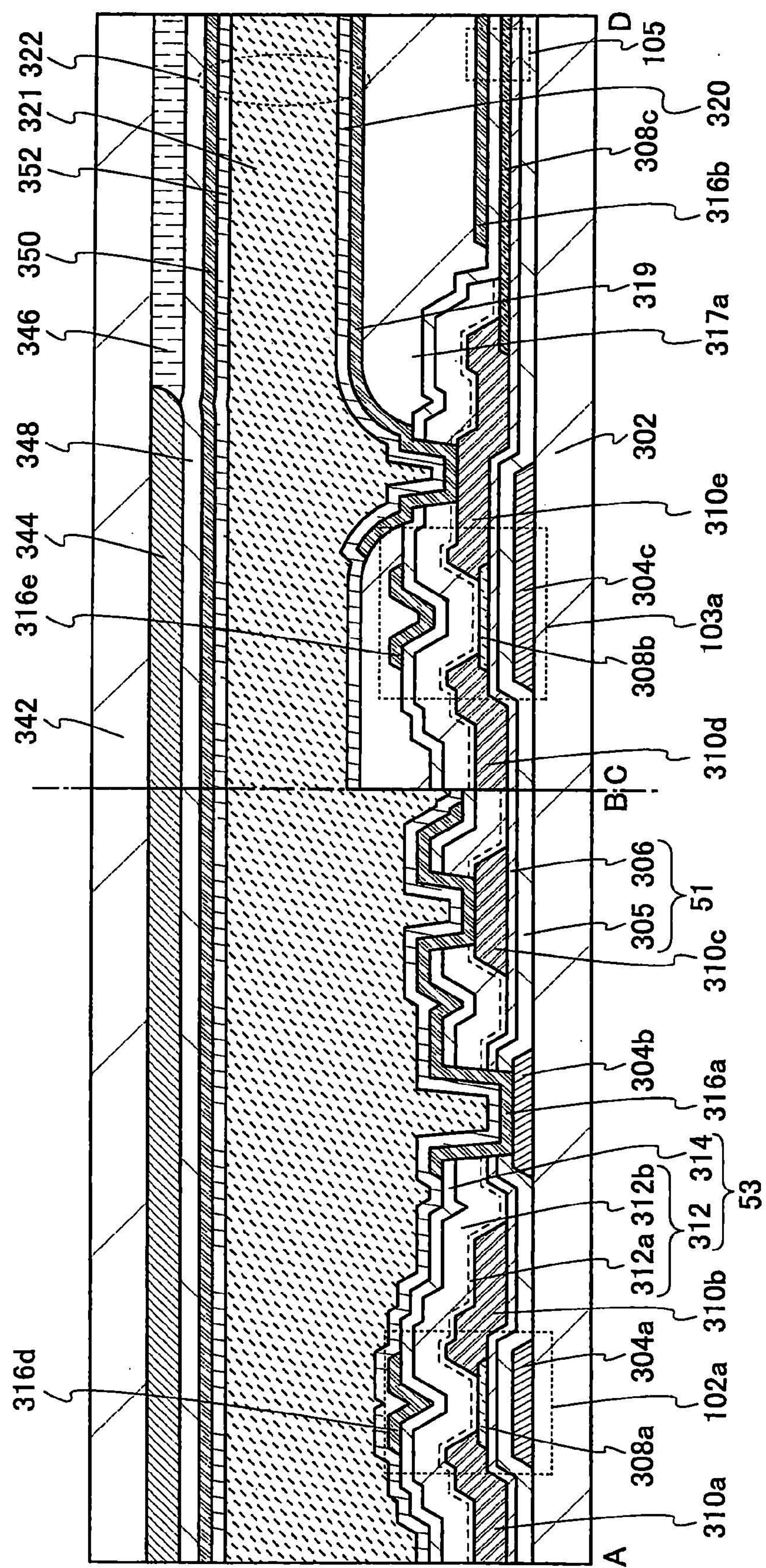
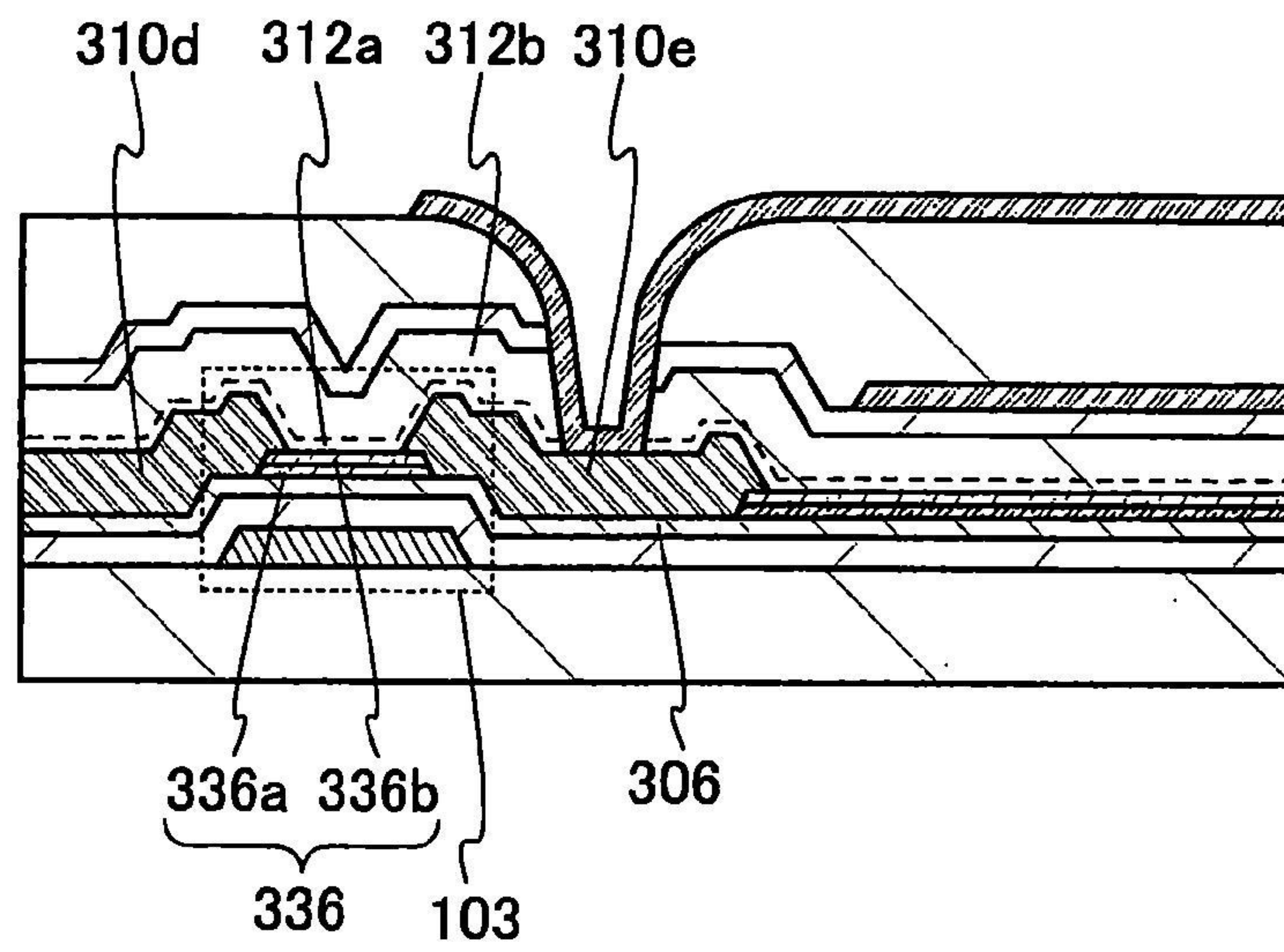


圖 16



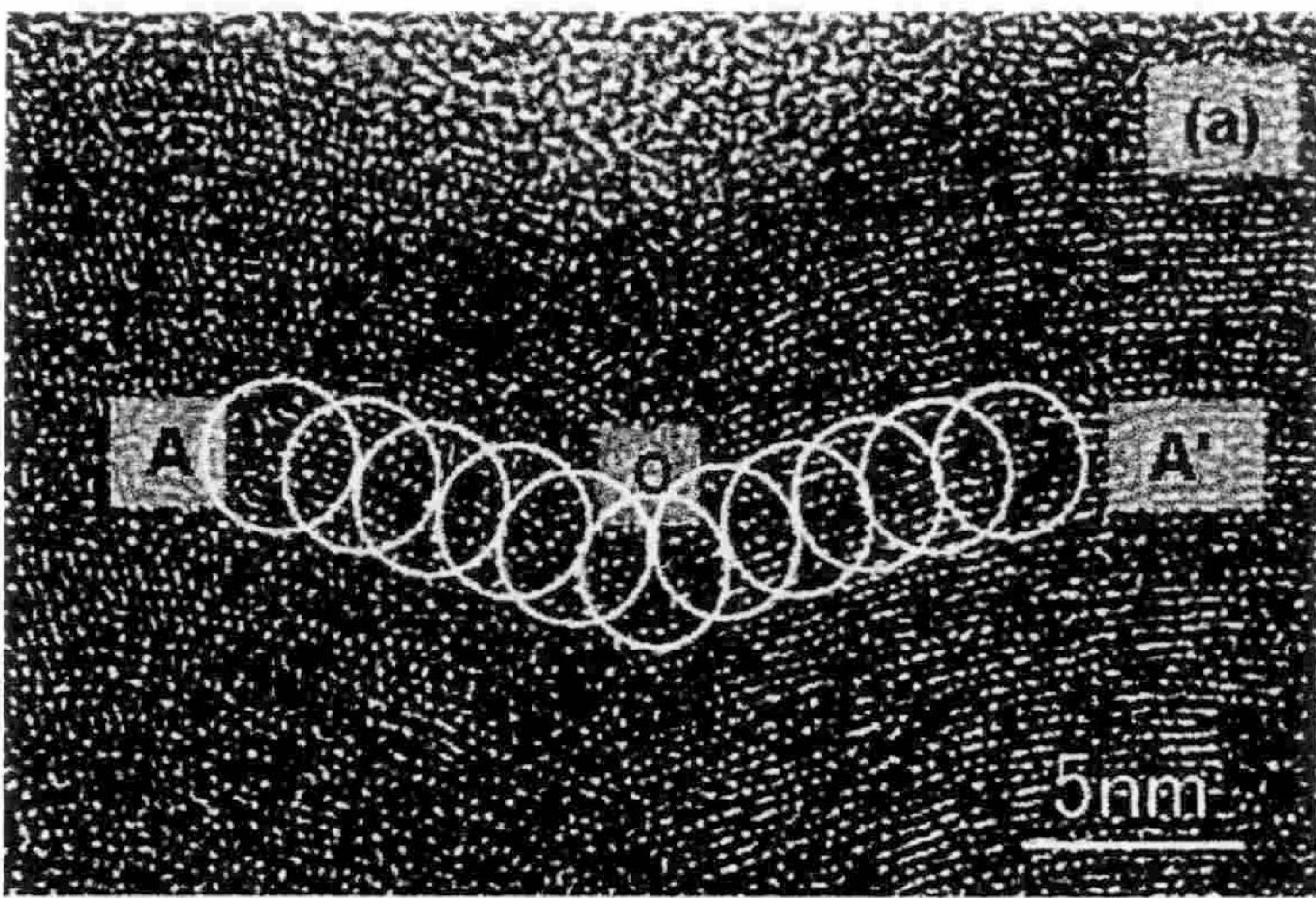


圖 17A

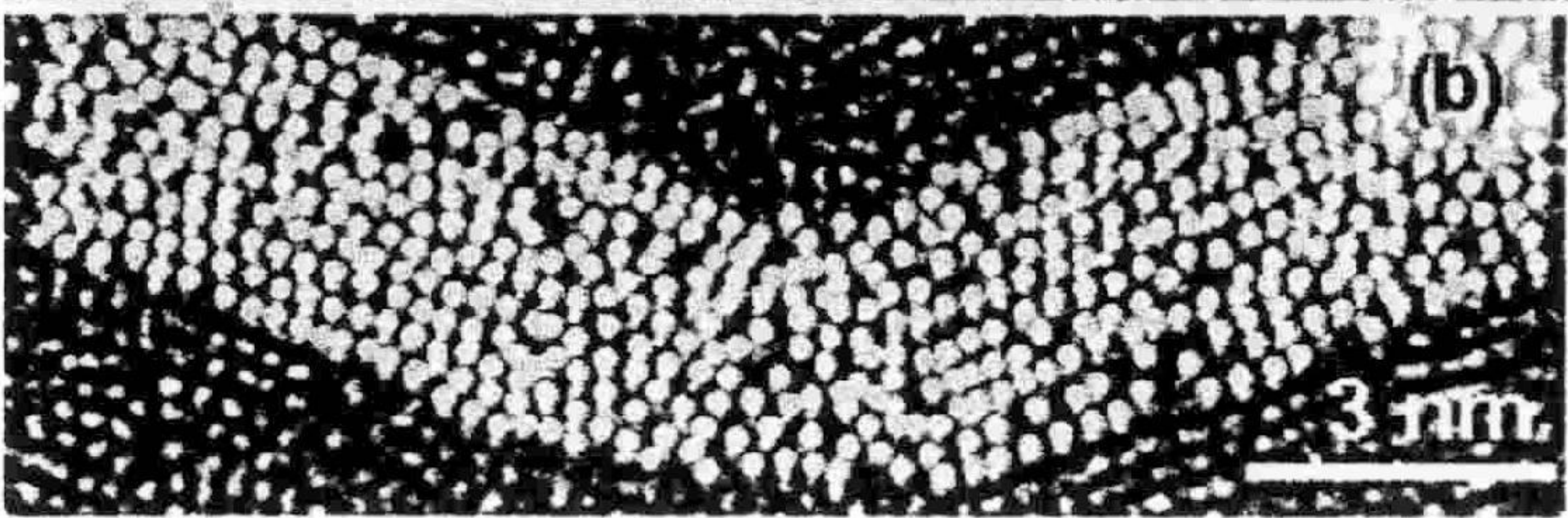


圖 17B

圖 17C

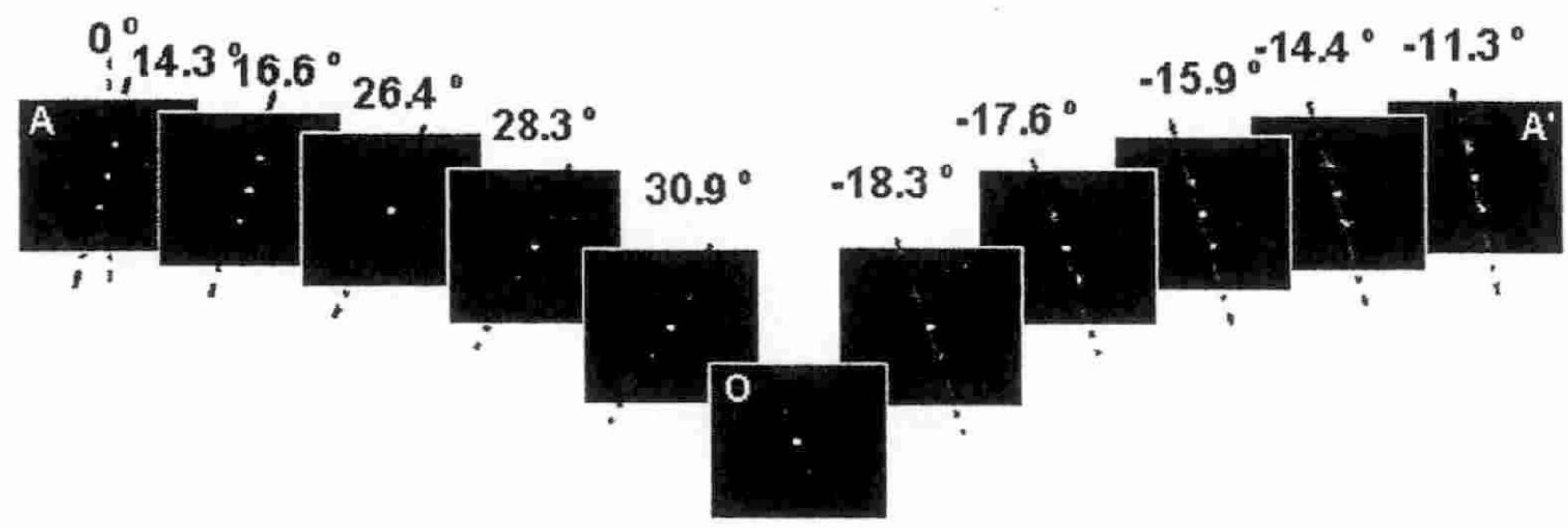
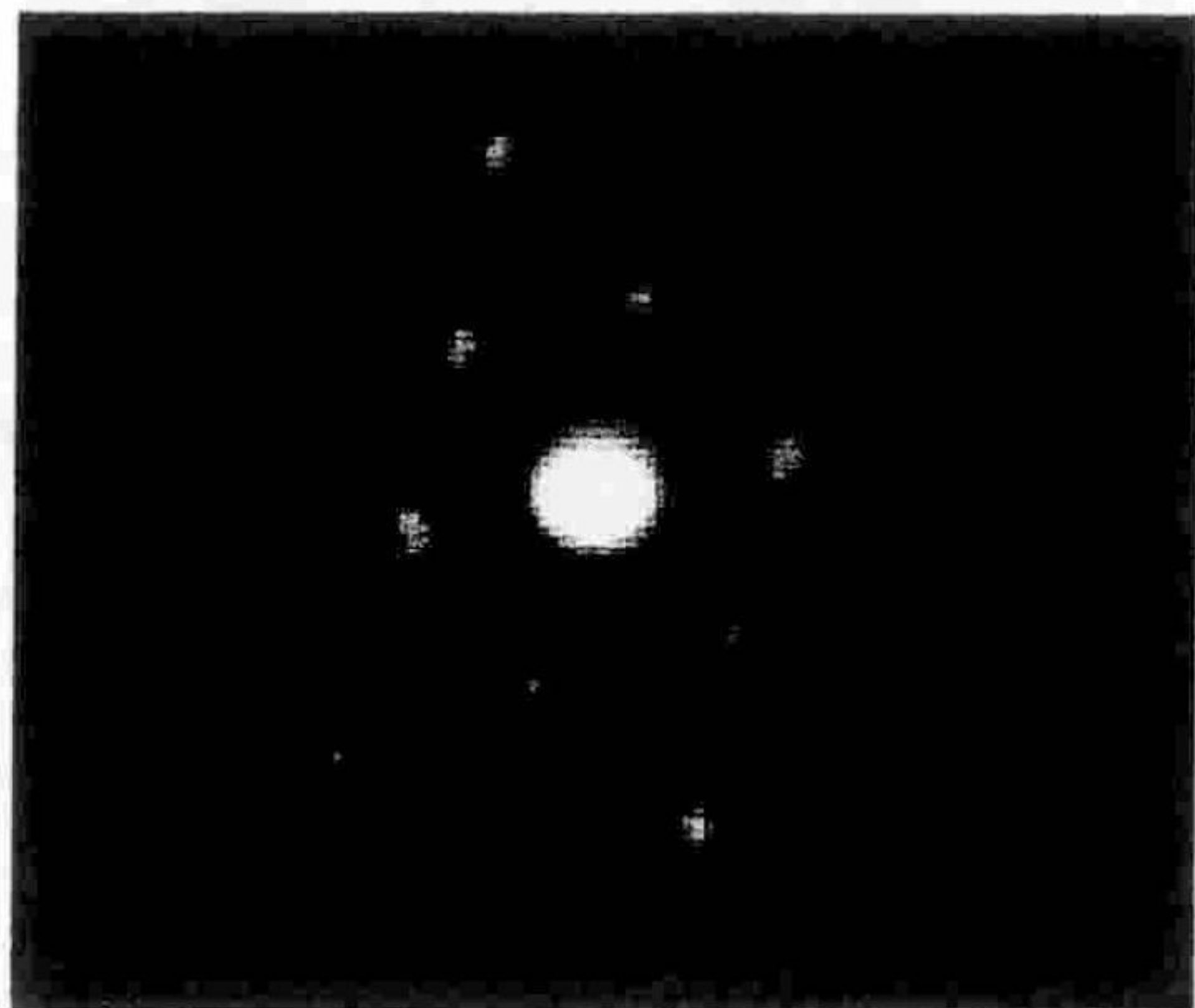
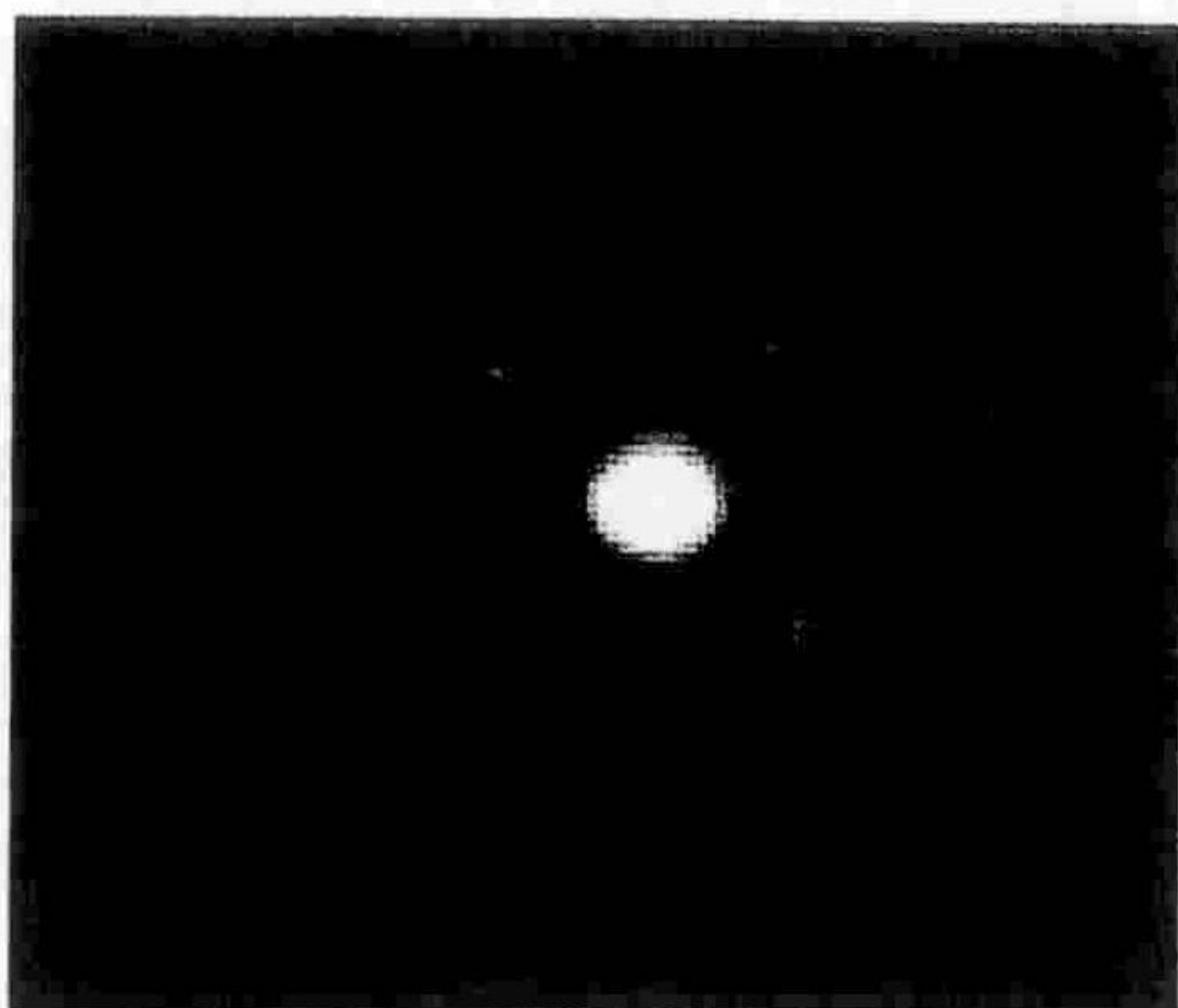


圖 18A



CAAC-OS

圖 18B



nc-OS

圖 18C

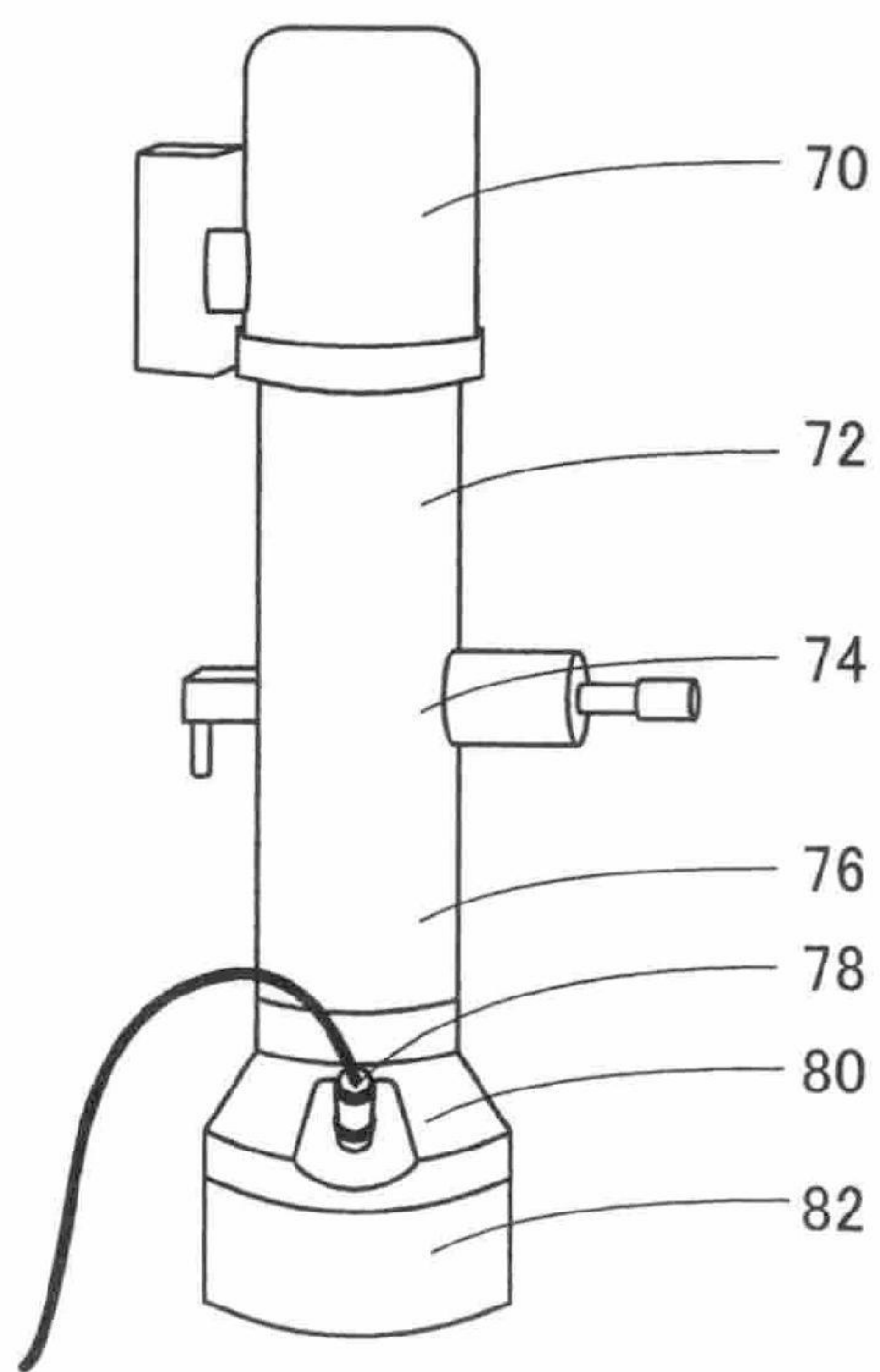


圖 18D

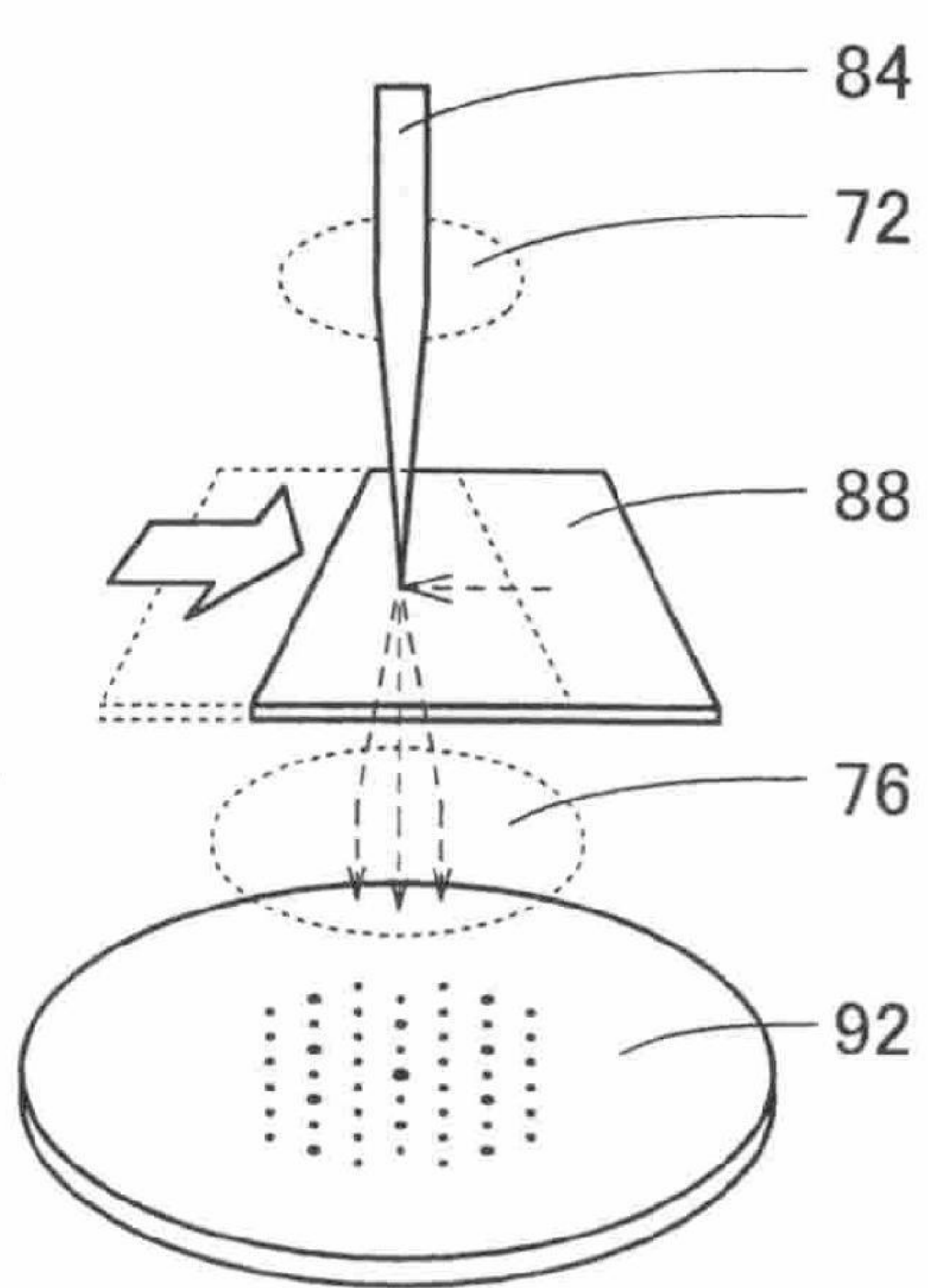


圖 19A

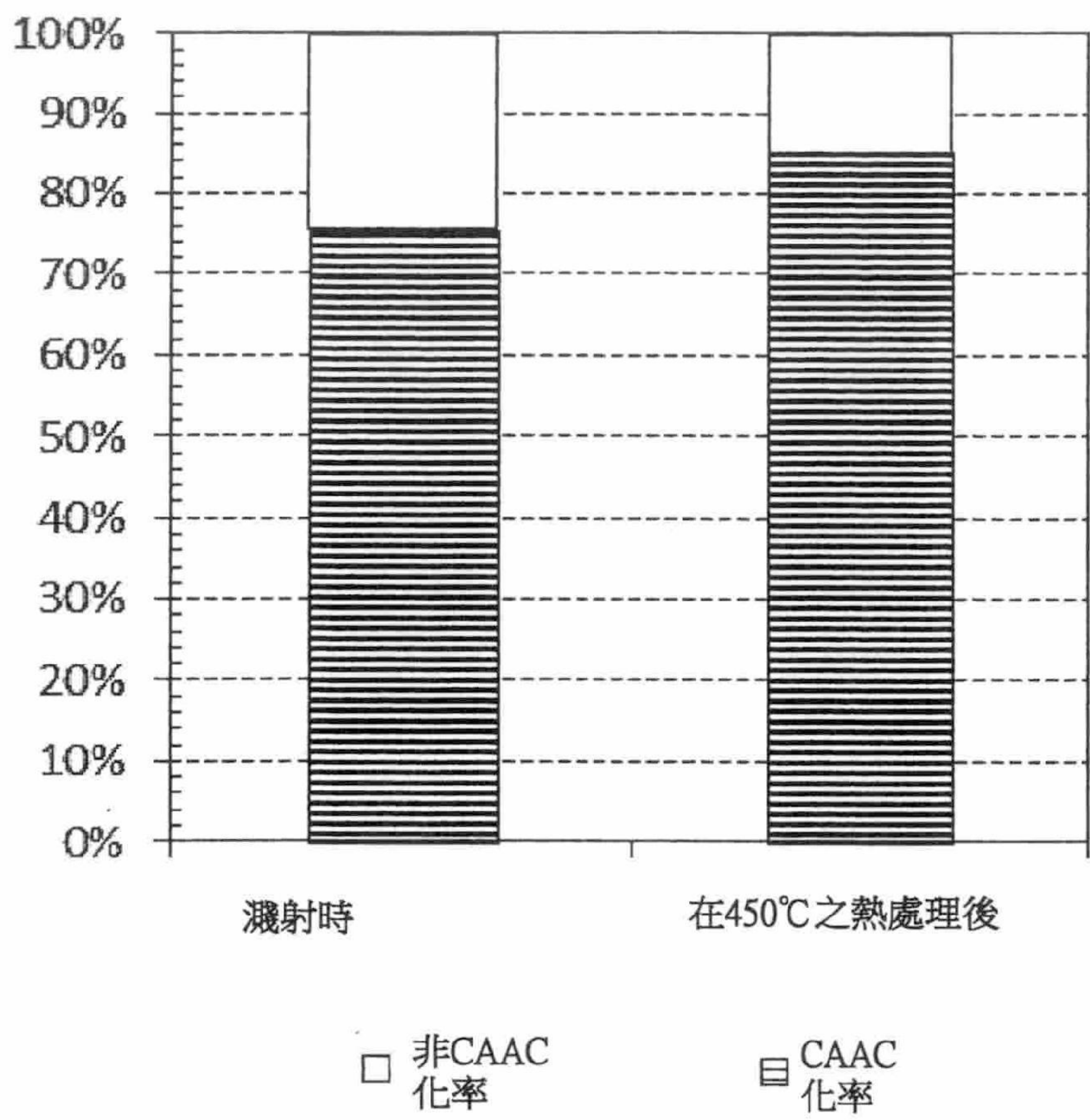
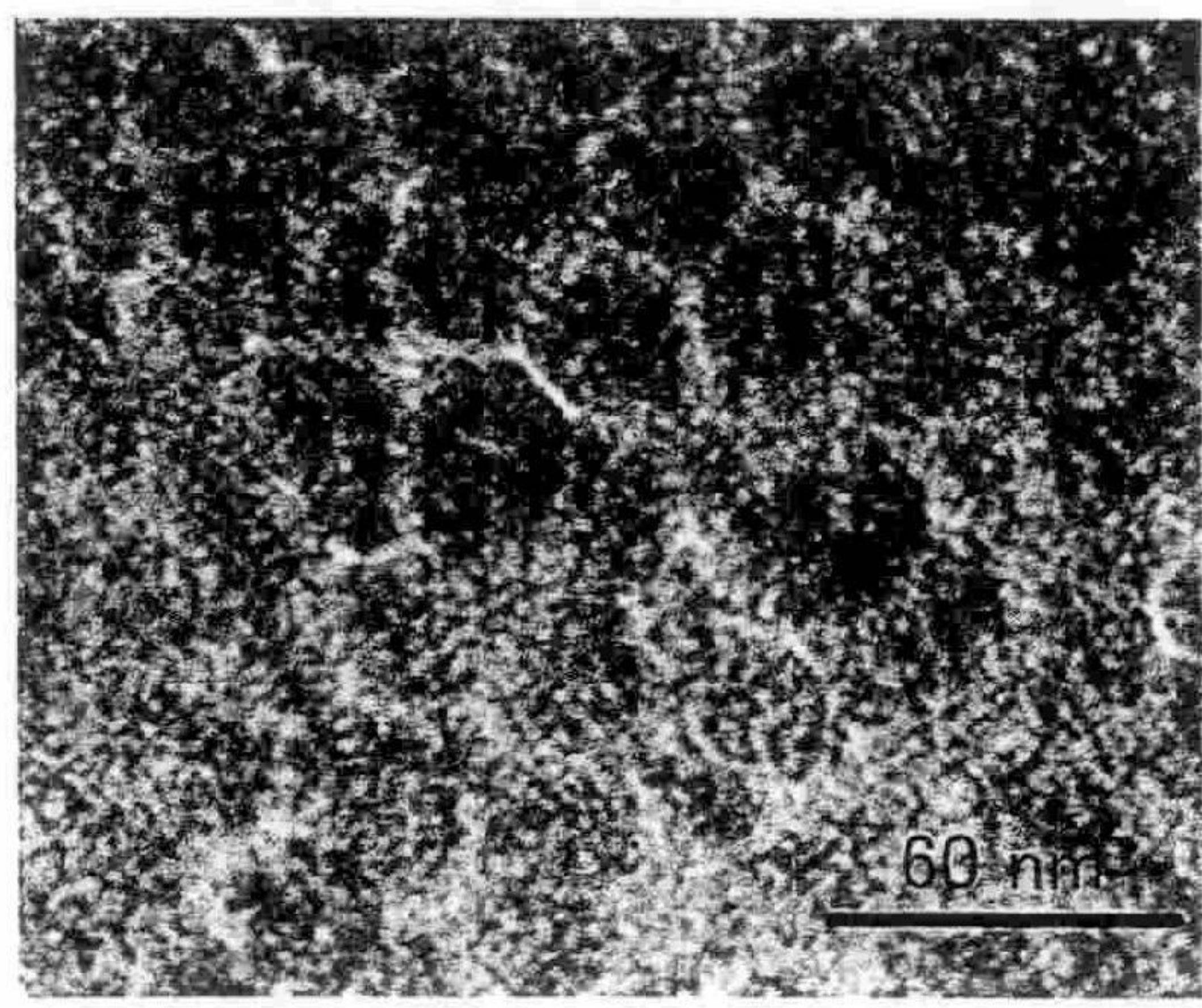
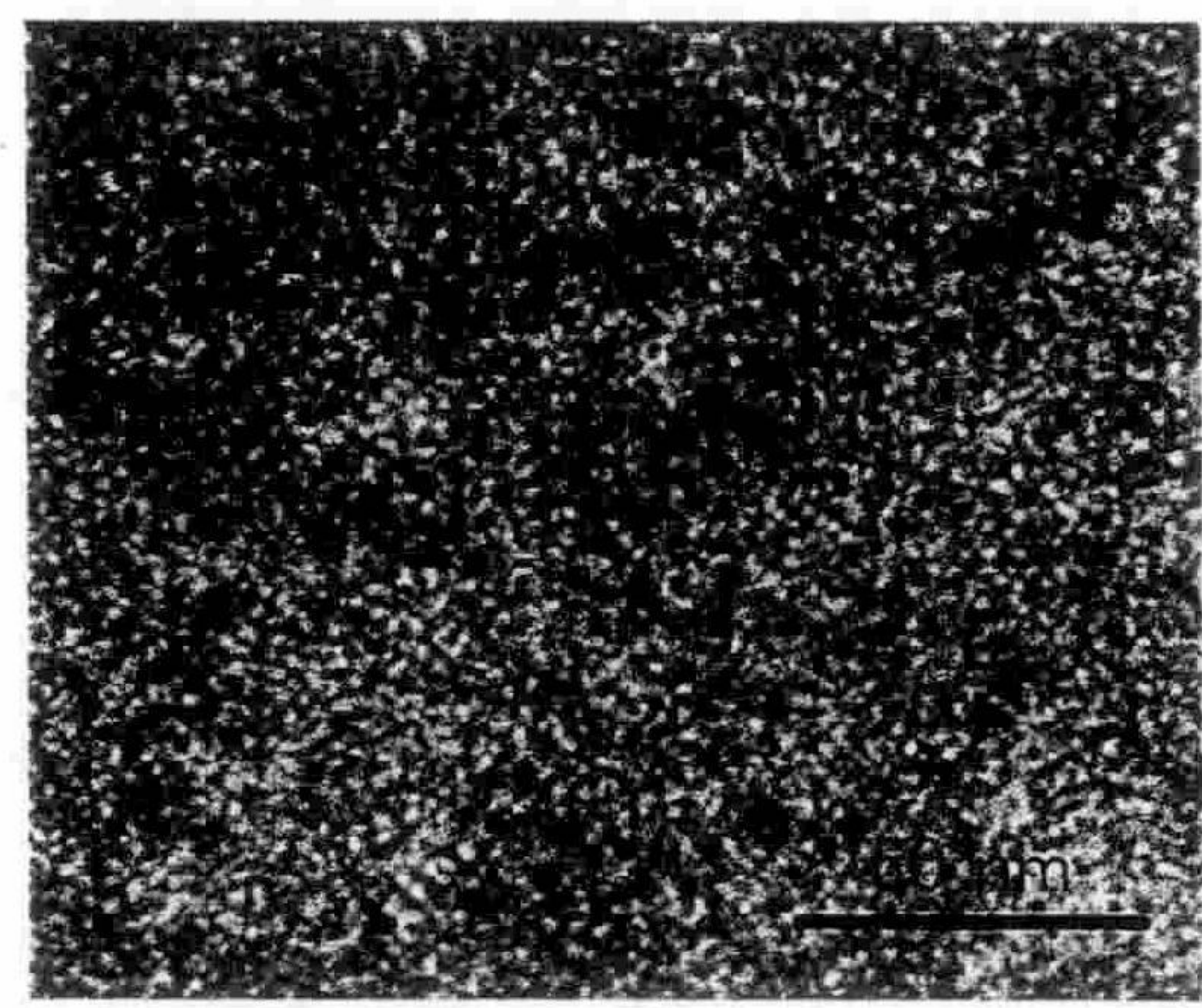


圖 19B



濺射時

圖 19C



在450°C之熱處理後

圖 20A

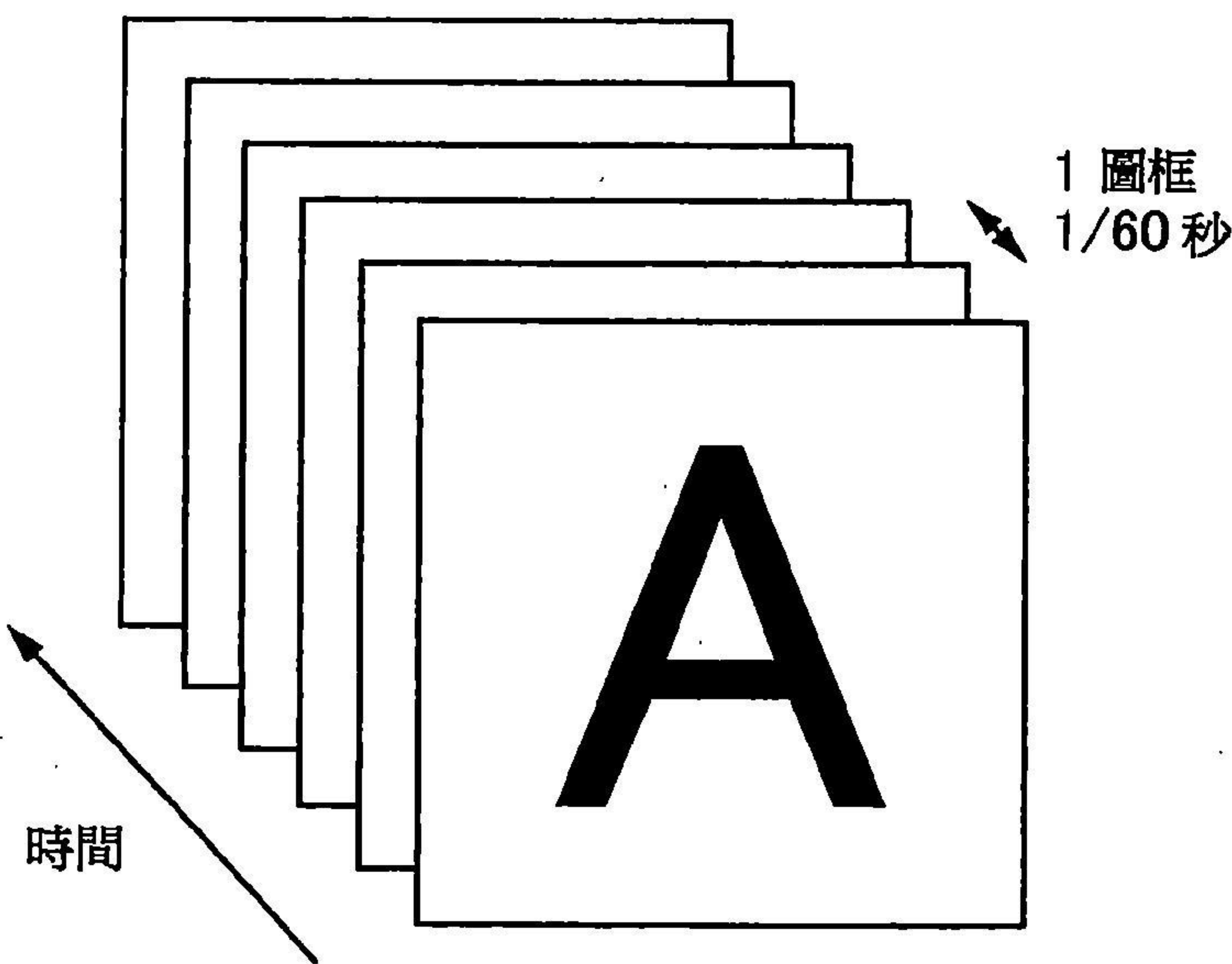


圖 20B

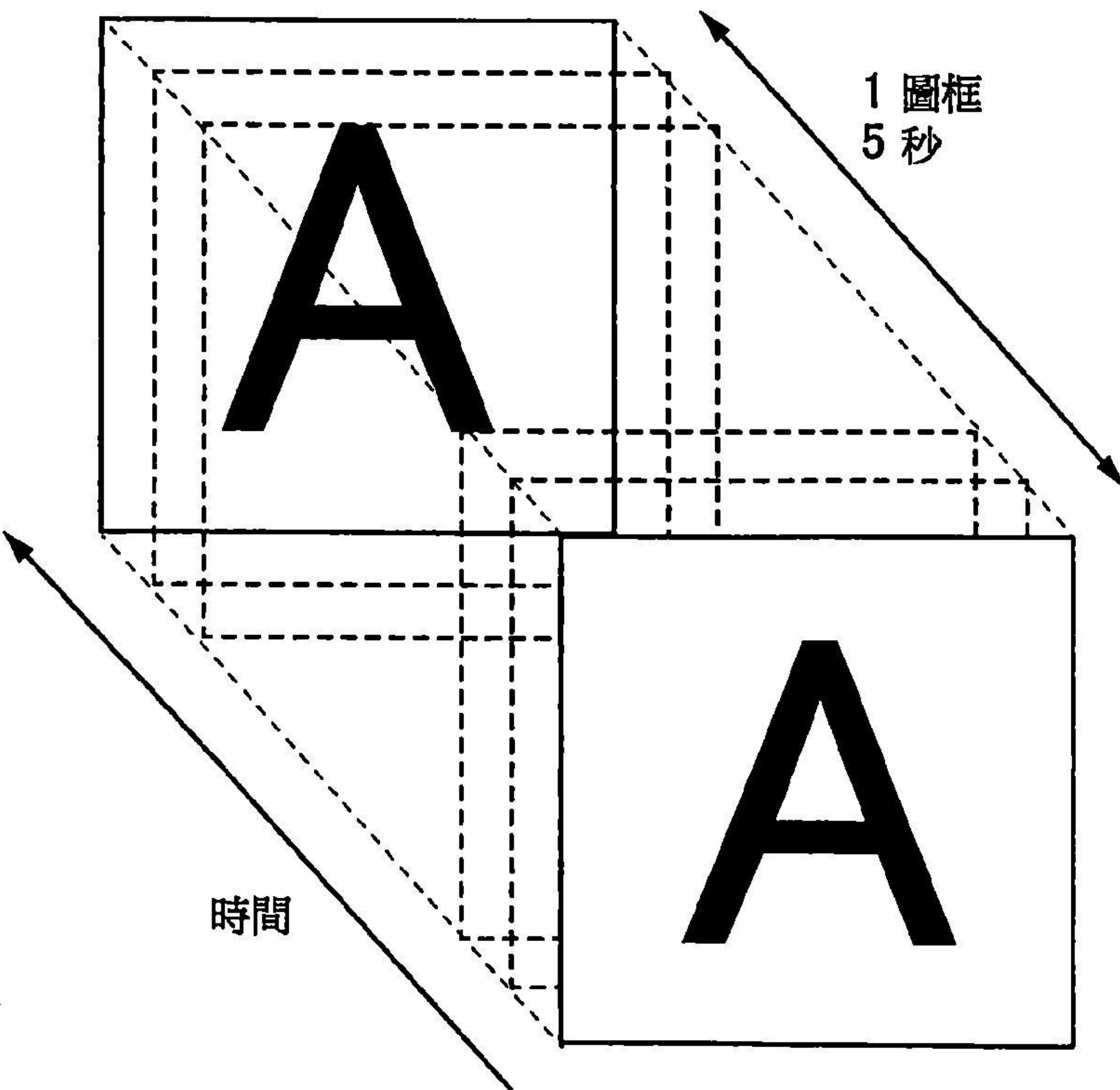


圖 21

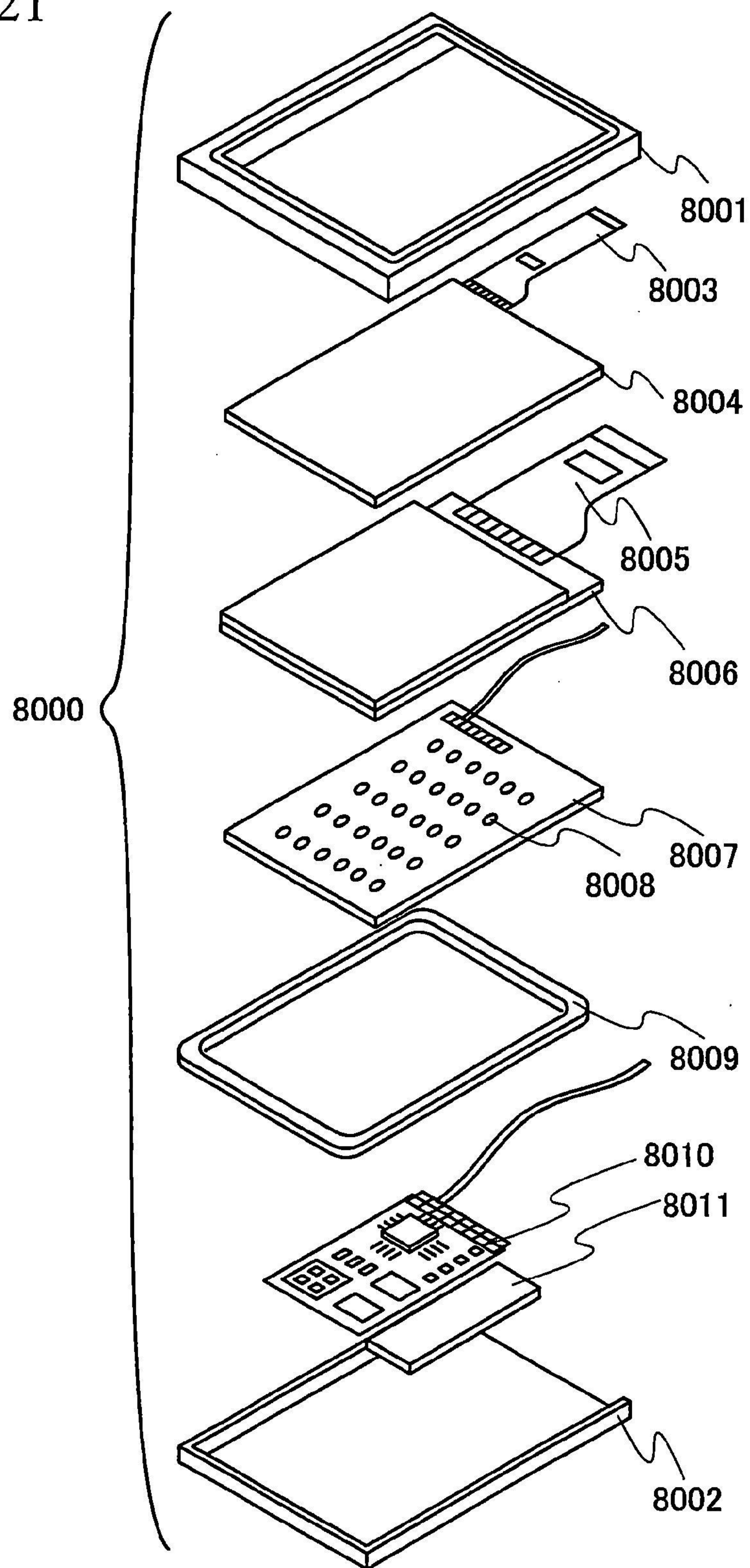


圖 22A

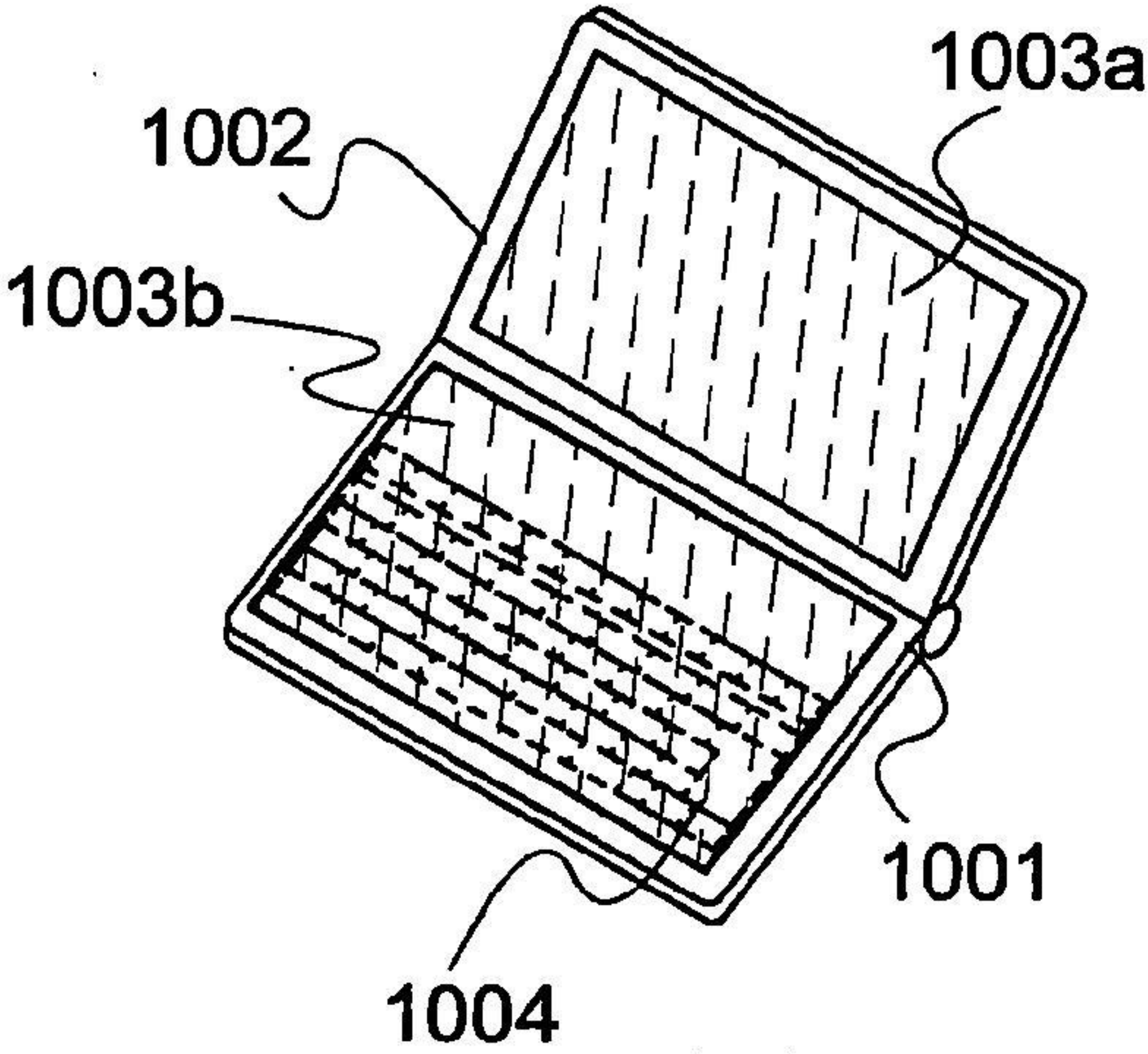


圖 22B

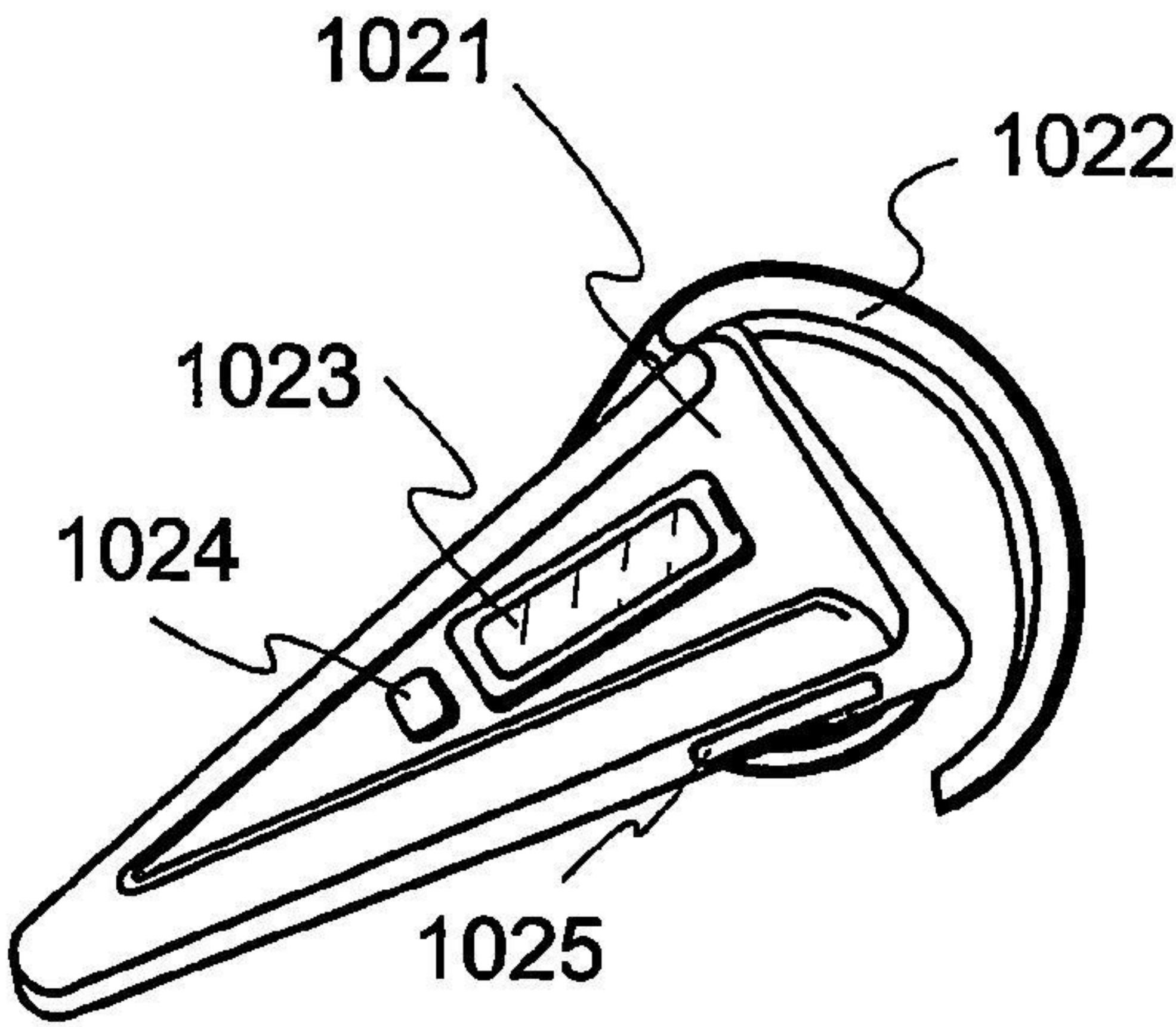


圖 22C

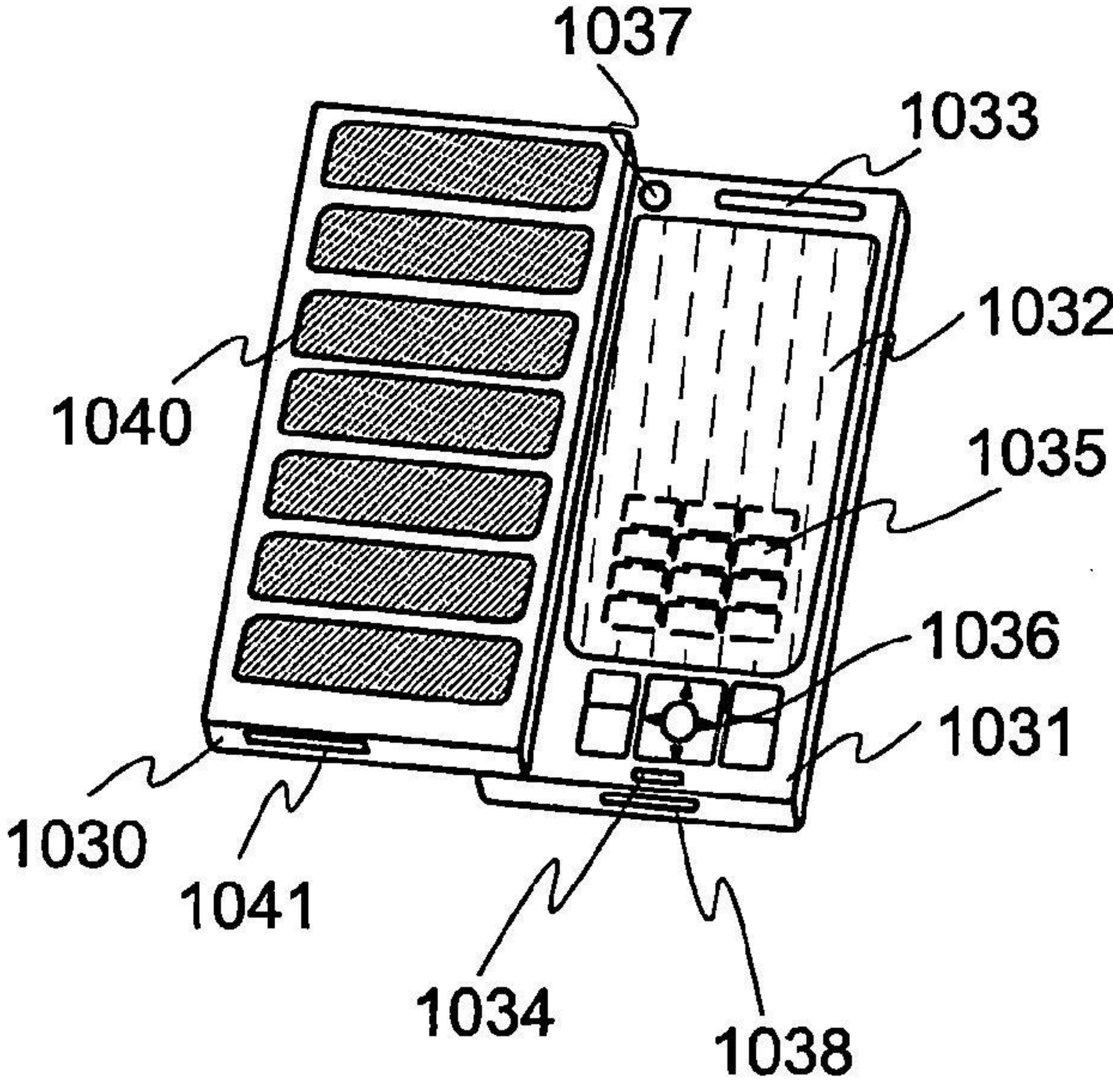


圖 22D

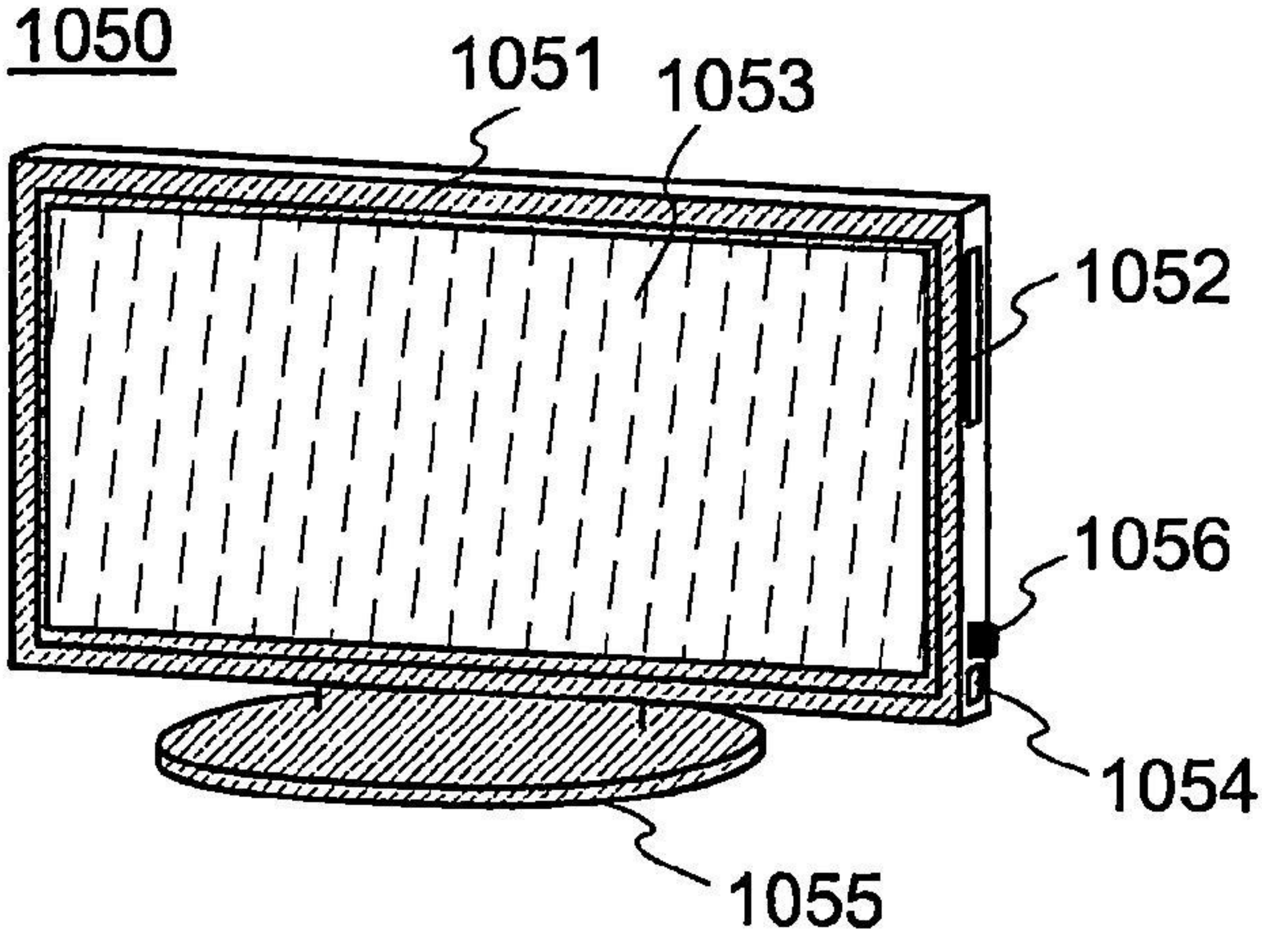


圖 23

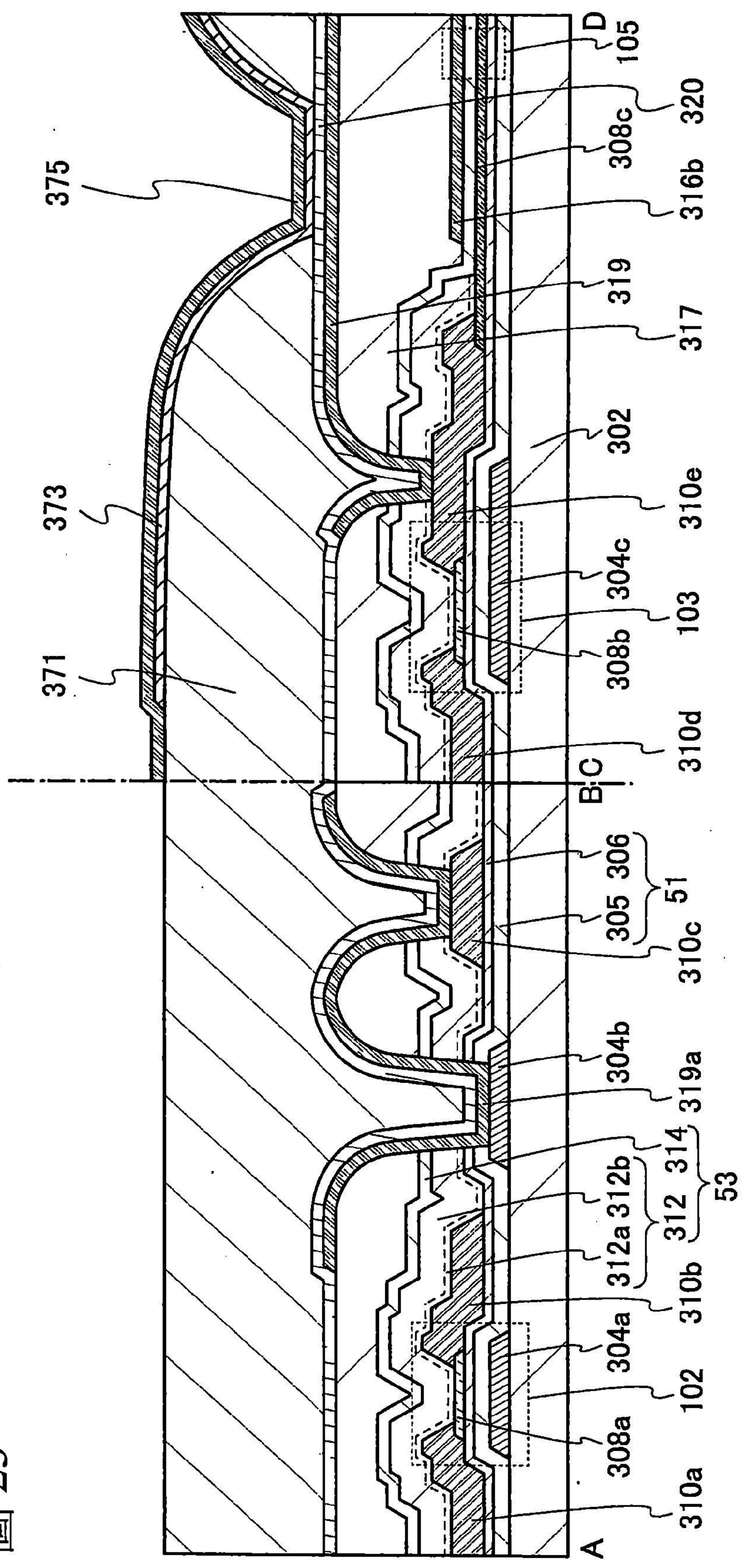


圖 24

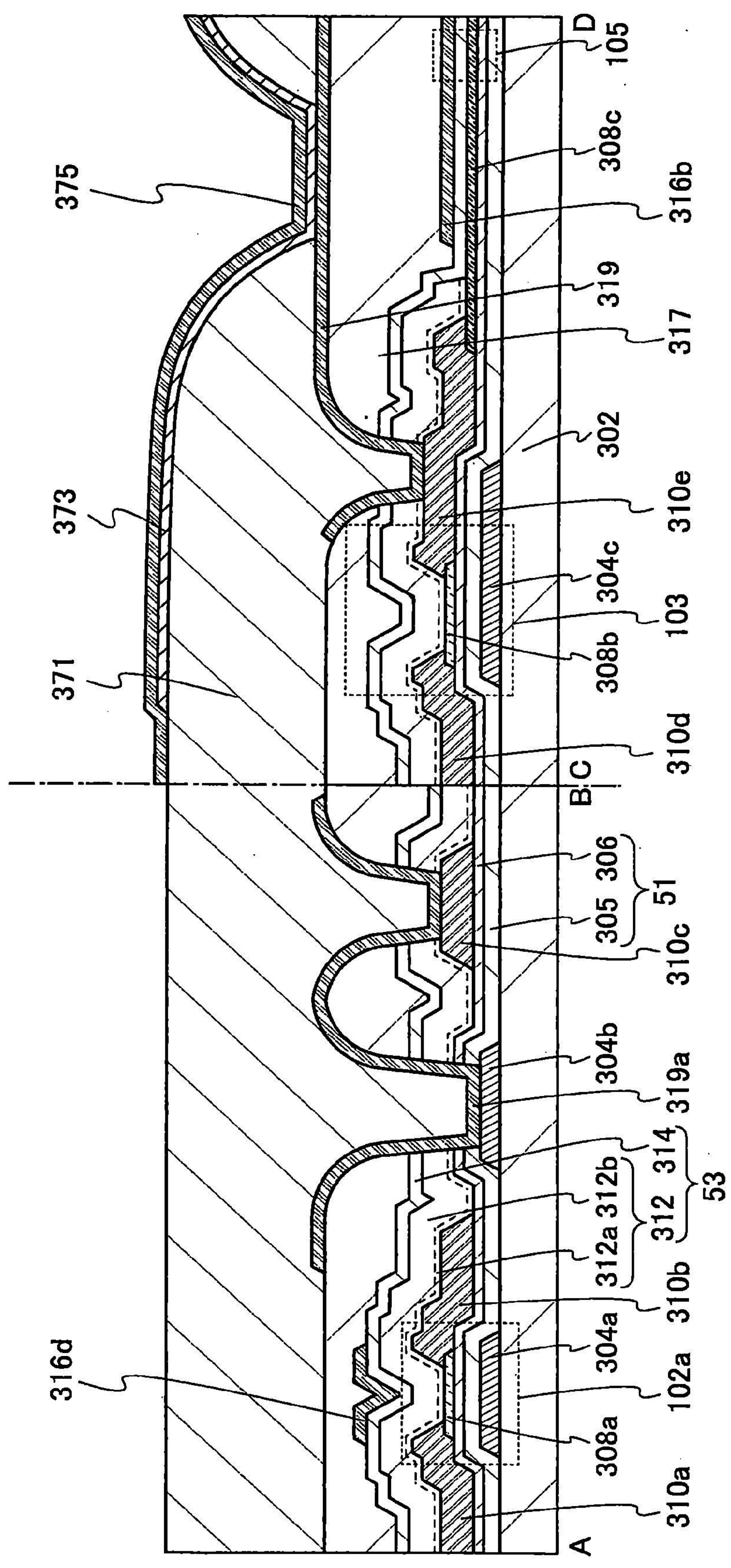


圖 25

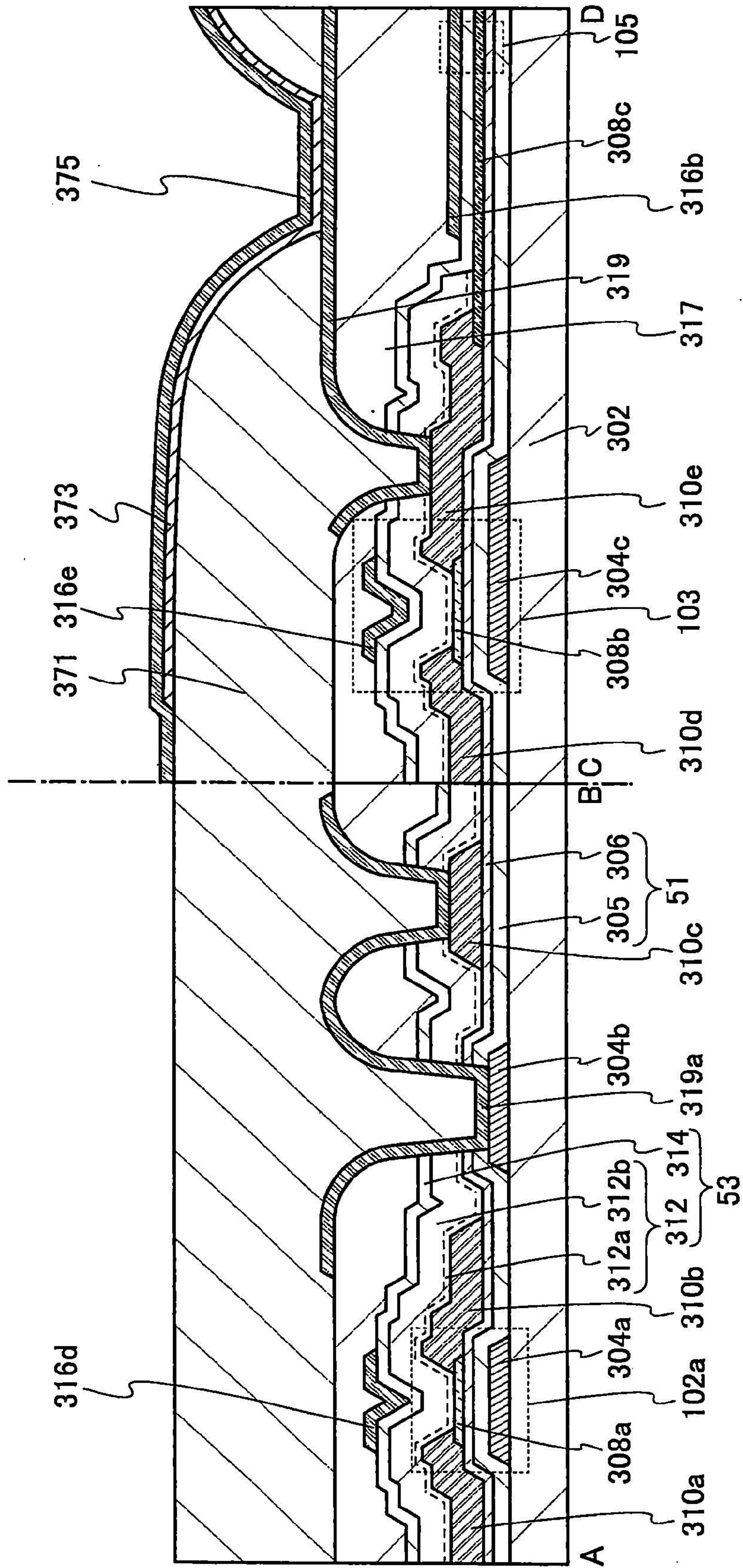


圖 26

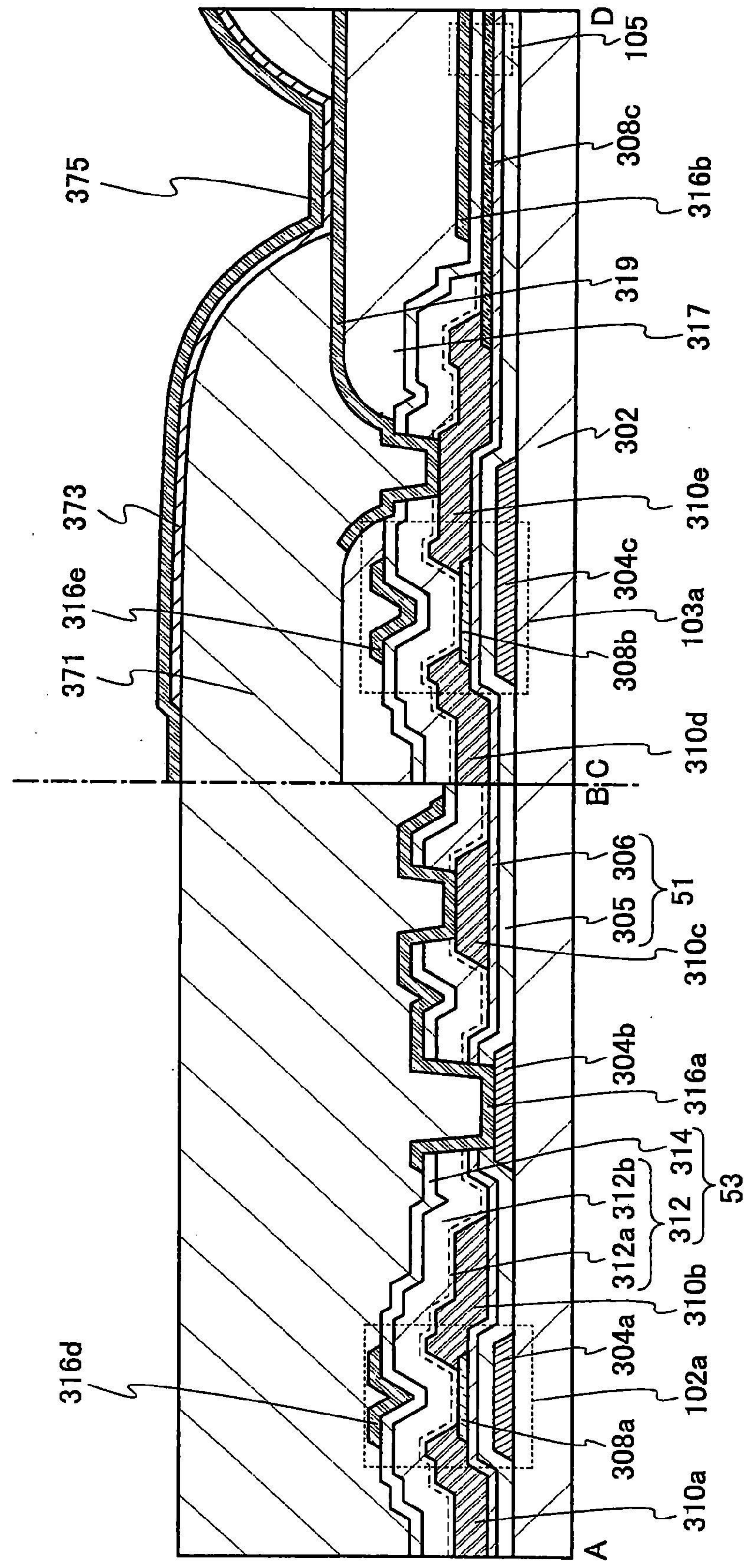


圖 27A

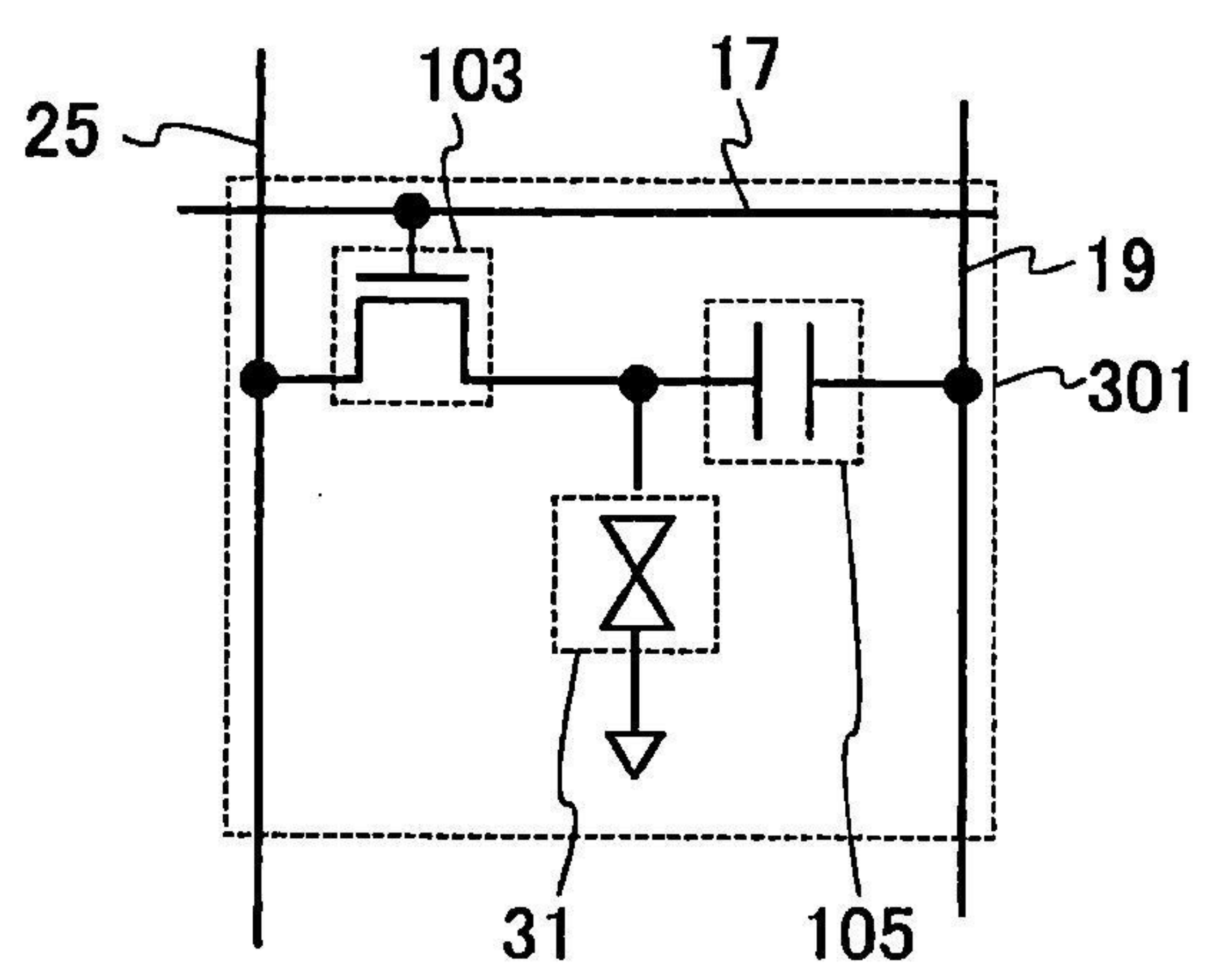


圖 27B

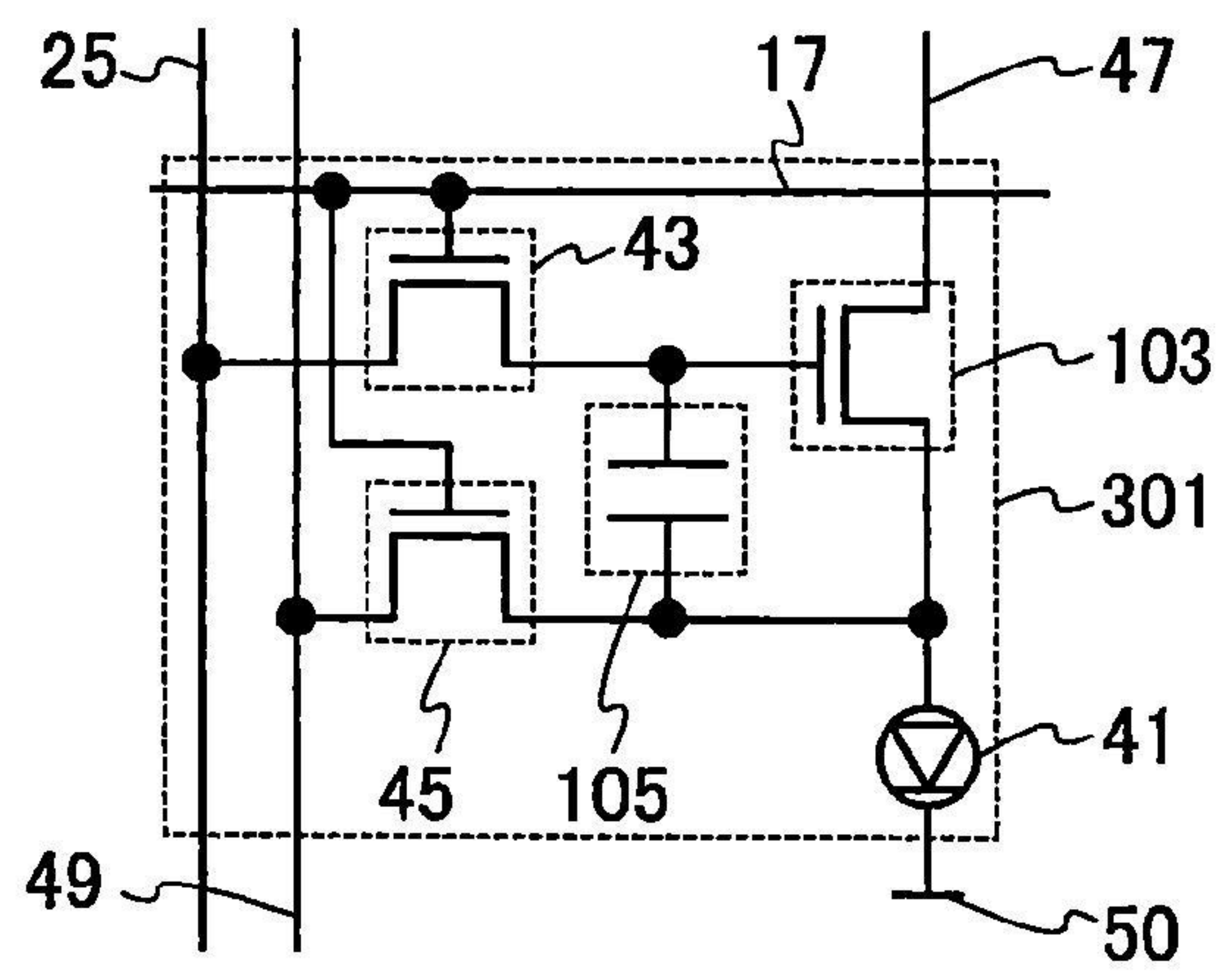


圖 28A

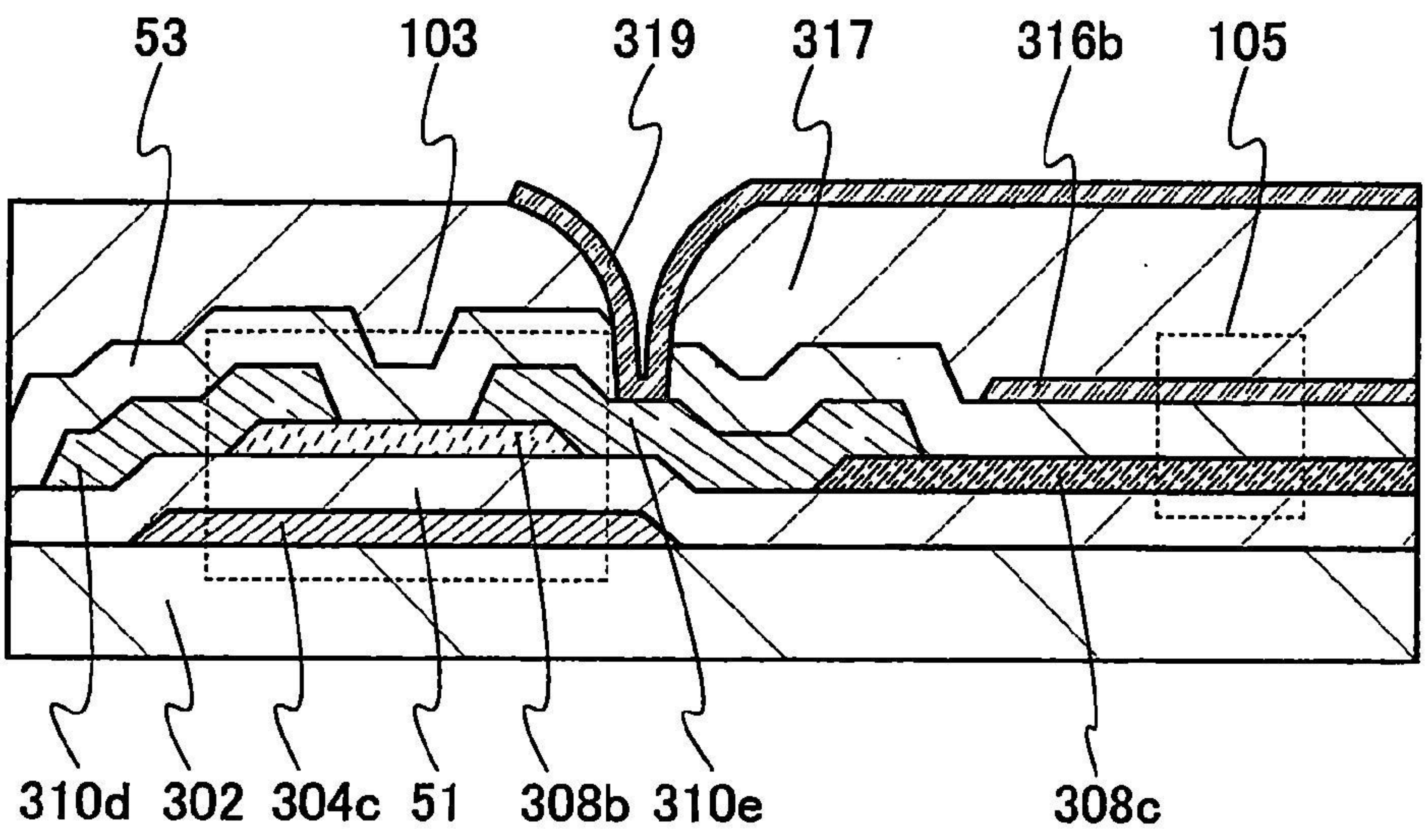


圖 28B

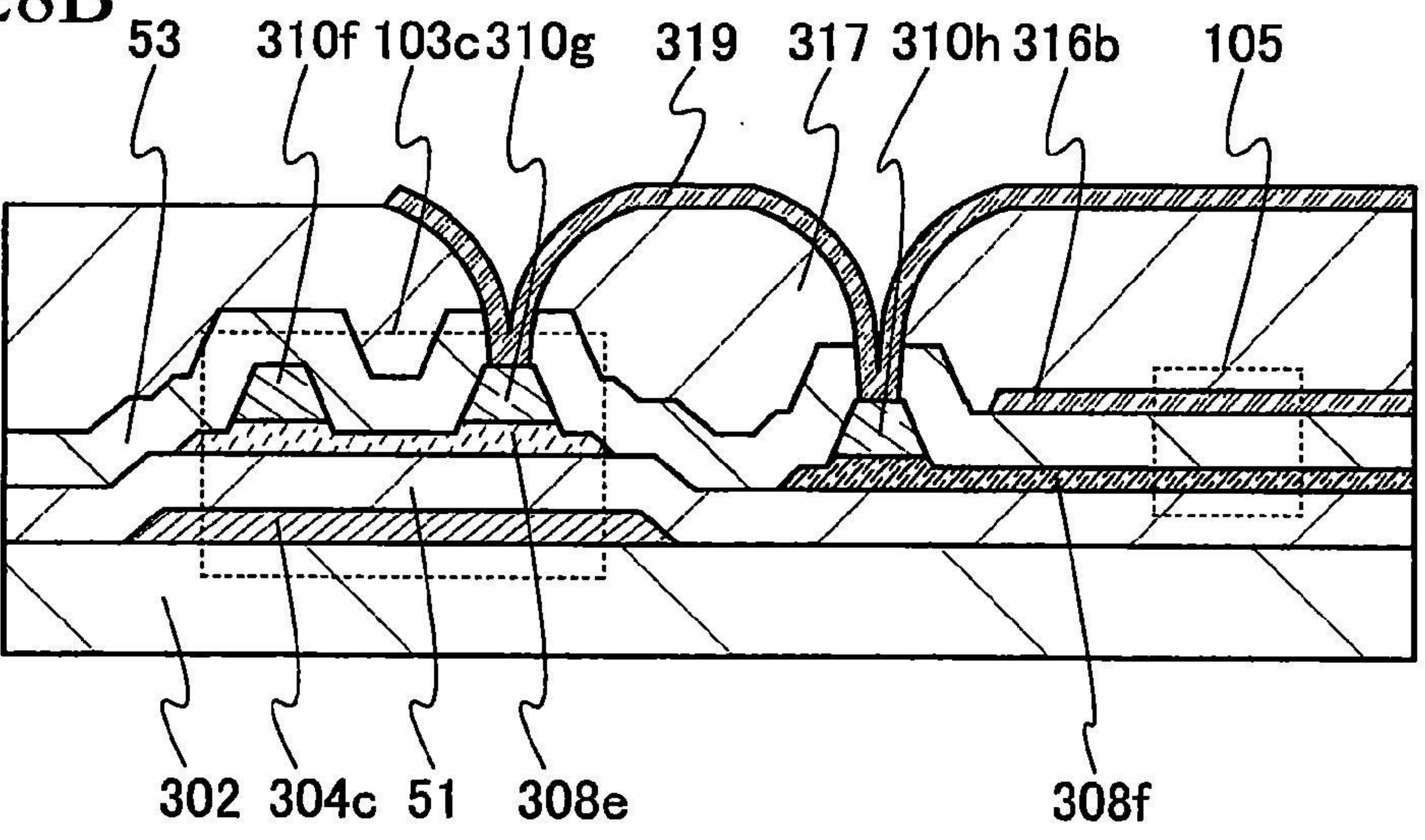


圖 28C

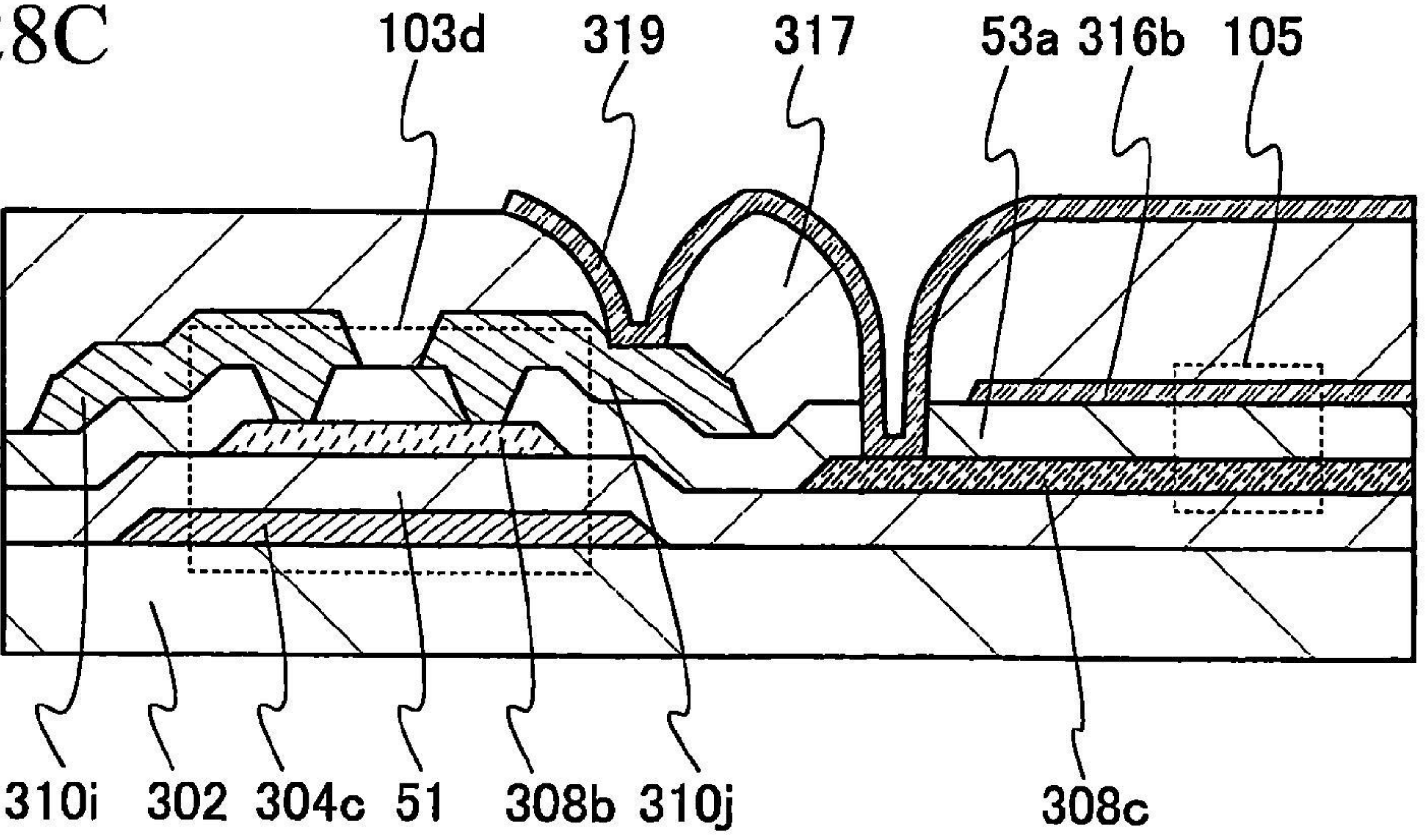


圖 29

