

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

| | | |
|--|-------------------------------------|--|
| (51) 。 Int. Cl. G09G 3/28 (2006.01) | (45) 공고일자 (11) 등록번호 (24) 등록일자 | 2006년04월12일 10-0570628 2006년04월06일 |
|--|-------------------------------------|--|

| | | |
|------------------------|--------------------------------|------------------------|
| (21) 출원번호 (22) 출원일자 | 10-2004-0085249 2004년10월25일 | (65) 공개번호 (43) 공개일자 |
|------------------------|--------------------------------|------------------------|

(73) 특허권자 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자 김태성
 경기도 용인시 기흥읍 공세리 428-5

 정우준
 충청남도 아산시 탕정면 호산1리 삼성SDI기숙사 홍익아파트 106동 204호

 양진호
 경기도 용인시 기흥읍 공세리 428-5

(74) 대리인 유미특허법인

심사관 : 이만금

(54) 플라즈마 표시 장치와 그의 구동 방법

요약

본 발명은 플라즈마 표시 장치와 그 구동방법에 관한 것이다. 본 발명에 따르면 계조별 서브필드 데이터에 따라 메인 리셋 파형이 인가되는 서브필드를 다르게 설정한다. 이와 같이 하면, 벽전하 손실로 인한 어드레스 실패를 줄이고 저방전을 방지할 수 있다.

대표도

도 4

색인어

PDP, 어드레스, 서브필드, 리셋

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 플라즈마 표시 장치의 개략적인 구조도이다.

도 2는 본 발명의 실시예에 따른 플라즈마 표시 장치의 구동 파형도이다.

도 3은 본 발명의 실시예에 따른 플라즈마 표시 장치의 계조별 서브필드 데이터를 나타낸 도이다.

도 4는 본 발명의 실시예에 따른 플라즈마 표시 장치의 구동 파형도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 표시 패널(PDP)을 포함하는 플라즈마 표시 장치에 관한 것으로, 특히 어드레싱 전압을 인가하기 위한 어드레스 구동 회로에 관한 것이다.

플라즈마 표시 패널은 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 평면 표시 장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 화소가 매트릭스 형태로 배열되어 있다. 이러한 플라즈마 표시 장치는 패널에 인가되는 구동 전압 파형의 형태와 방전 셀의 구조에 따라 직류형과 교류형으로 구분된다.

직류형 플라즈마 표시 장치는 전극의 방전 공간이 절연되지 않은 채 노출되어 있어서 전압이 인가되는 동안 전류가 방전 공간에 그대로 흐르게 되며, 이를 위해 전류 제한을 위한 저항을 삽입해야 하는 단점이 있다. 반면 교류형 플라즈마 디스플레이 패널은 전극을 유전체층이 덮고 있어 커패시턴스 성분의 형성으로 전류가 제한되며 방전시 이온의 충격으로부터 전극이 보호되므로 직류형에 비해 수명이 길다는 장점이 있다.

플라즈마 표시 장치는 하나의 프레임이 각각의 가중치를 가지는 복수 개의 서브필드로 분할되어 구동되며 이러한 서브필드의 조합에 의해 계조를 표현한다.

각 서브필드는 리셋 기간, 어드레스 기간 및 유지 기간으로 이루어진다.

리셋 기간은 셀에 어드레싱 동작이 원활히 수행되도록 하기 위해 각 셀의 상태를 초기화시키는 기간이며, 어드레스 기간은 패널에서 켜지는 셀과 켜지지 않는 셀을 구별하기 위하여 켜지는 셀(어드레싱된 셀)에 벽전하를 쌓아두는 동작을 수행하는 기간이다. 유지 기간은 유지방전 전압 펄스를 인가하여 어드레싱된 셀에 실제로 영상을 표시하기 위한 방전을 수행하는 기간이다. 이때, 리셋 기간과 어드레스 기간은 모든 서브필드에 대하여 동일하게 주어진다.

한편, 종래에는 US6,294,875에 공지된 기술과 같이 첫 번째 서브필드의 리셋 기간에서 상승 램프 및 하강 램프를 가지는 메인 리셋 파형으로 리셋을 한 후 이후의 서브필드에는 리셋 기간에서 하강 램프만을 인가하는 보조 리셋 파형을 인가하는 선택적 리셋 기술을 적용하였다.

그런데, 첫 번째 서브필드의 리셋 기간에만 메인 리셋 파형을 인가하면 첫 번째 서브필드 이외의 하위비트(약 100계조 이하의 하위비트)에서는 저방전이 발생할 우려가 있다. 따라서 하위 비트의 소정 서브필드 동안에는 지속적으로 메인 리셋 파형을 인가하여 저방전 발생 확률을 낮추었다. 그런데 이와 같이 메인 리셋 파형을 지속적으로 인가할 경우 암실 콘트라스트가 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 저계조에서 안정적인 어드레스 방전을 일으킬 수 있는 플라즈마 표시 장치와 그 구동방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명의 특징에 따른 플라즈마 표시 장치의 구동 방법은 복수의 제1 전극, 제2 전극 및 어드레스 전극을 포함하며, 상기 제1 전극, 제2 전극 및 어드레스 전극에 의해 방전 셀이 형성되는 플라즈마 표시 장치에서 하나의 프레임을 각각의 가중치를 가지는 복수의 서브필드로 나누고 각 서브필드의 조합에 의해 계조를 표시하는 구동 방법으로서,

계조 표시를 위한 데이터가 최초로 인가되는 제1 서브필드를 판단하는 단계, 상기 제1 서브필드가 시간적으로 가장 앞서는 서브필드인 제1 군의 서브필드 중 상기 제1 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 상승시킨 후 점진적으로 하강시켜 상기 방전 셀을 초기화시키는 단계 및 제2 군의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 하강시켜 상기 방전 셀을 초기화시키는 단계를 포함하며,

상기 제1군의 서브필드 중 상기 제1 서브필드 이외의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 하강시켜 상기 방전 셀을 초기화하거나,

상기 제1군의 서브필드 중 상기 제1 서브필드 이외의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 상승시킨 후 점진적으로 하강시켜 상기 방전 셀을 초기화한다.

상기 제1 서브필드의 리셋 기간에서는 모든 방전 셀에서 방전이 일어나서 초기화되며,

상기 제2 군의 서브필드의 리셋 기간에서는 직전 서브필드에서 유지방전이 일어난 방전 셀에서 방전이 일어나서 초기화된다.

또한, 상기 제1 서브필드의 리셋 기간에서, 상기 제1 전극의 전압이 점진적으로 상승하고 하강할 때, 상기 제1 전극과 제2 전극의 전압차 및 상기 제1 전극과 어드레스 전극의 전압차도 각각 상승하고 하강하며,

상기 제2 군의 서브필드의 리셋 기간에서, 상기 제1 전극의 전압이 점진적으로 하강할 때, 상기 제1 전극과 제2 전극의 전압차 및 상기 제1 전극과 어드레스 전극의 전압차도 각각 하강한다.

또한, 상기 제1 서브필드의 리셋 기간에서,

상기 제1 전극의 전압을 제1 전압에서 제2 전압까지 점진적으로 증가시킨 후, 제3 전압에서 제4 전압까지 점진적으로 감소시키며,

상기 제2 군의 서브필드의 리셋 기간에서,

상기 제1 전극의 전압을 제5 전압에서 상기 제4 전압까지 점진적으로 감소시킨다.

본 발명의 특징에 따른 플라즈마 표시 장치는 복수의 방전 셀을 포함하는 플라즈마 표시 패널, 한 프레임을 각각의 가중치를 가지는 복수의 서브필드로 분할하고, 계조 표시를 위한 데이터가 최초로 인가되는 제1 서브필드를 판단하는 제어부 및 상기 제어부의 제어 신호에 의해 상기 방전 셀을 형성하는 전극에 구동 전압을 공급하는 구동 회로를 포함하며,

상기 구동 회로는,

상기 제1 서브필드가 시간적으로 가장 앞서는 서브필드인 제1 군의 서브필드 중 상기 제1 서브필드의 리셋 기간에서 모든 방전 셀의 상태를 초기화하고,

제2 군의 서브필드의 리셋 기간에서 직전 서브필드에서 유지 방전이 일어난 방전 셀의 상태를 초기화한다.

또한, 상기 제1 서브필드 이외의 상기 제1 군의 서브필드의 리셋 기간에서 모든 방전 셀의 상태를 초기화하거나, 직전 서브필드에서 유지방전이 일어난 방전 셀의 상태를 초기화한다.

이때, 모든 방전 셀의 상태를 초기화하기 위해, 상기 방전 셀을 형성하는 두 전극의 전압차를 점진적으로 증가시킨 후 점진적으로 감소시키며,

직전 서브필드에서 유지방전이 일어난 방전 셀의 상태를 초기화하기 위해, 상기 방전 셀을 형성하는 두 전극의 전압차를 점진적으로 감소시킨다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 간접적으로 연결되어 있는 경우도 포함한다.

먼저 본 발명의 실시예에 따른 플라즈마 표시 장치 및 구동 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 플라즈마 표시 장치의 개략적인 도면이다.

도 1에 나타난 바와 같이, 본 발명의 실시예에 따른 플라즈마 표시 장치는 플라즈마 표시 패널(100), 제어부(200), 어드레스 구동부(300), 유지 전극 구동부(이하 'X 전극 구동부'라 함)(400) 및 주사 전극 구동부(이하 'Y 전극 구동부'라 함)(500)를 포함한다.

플라즈마 표시 패널(100)은 열 방향으로 배열되어 있는 복수의 어드레스 전극(A1-Am), 그리고 행 방향으로 배열되어 있는 복수의 유지 전극(이하 'X 전극'이라 함)(X1-Xn) 및 주사 전극(이하 'Y 전극'이라 함)(Y1-Yn)을 포함한다. X 전극(X1-Xn)은 각 Y 전극(Y1-Yn)에 대응해서 형성되며, 일반적으로 그 일단이 서로 공통으로 연결되어 있다. 그리고 플라즈마 표시 패널(100)은 X 및 Y 전극(X1-Xn, Y1-Yn)이 배열된 유리 기판(도시하지 않음)과 어드레스 전극(A1-Am)이 배열된 유리 기판(도시하지 않음)으로 이루어진다. 두 유리 기판은 Y 전극(Y1-Yn)과 어드레스 전극(A1-Am) 및 X 전극(X1-Xn)과 어드레스 전극(A1-Am)이 각각 직교하도록 방전 공간을 사이에 두고 대향하여 배치된다. 이때, 어드레스 전극(A1-Am)과 X 및 Y 전극(X1-Xn, Y1-Yn)의 교차부에 있는 방전 공간이 방전 셀을 형성한다.

제어부(200)는 외부로부터 영상 신호를 수신하여 어드레스 구동 제어 신호, X 전극 구동 제어 신호 및 Y 전극 구동 제어 신호를 출력한다. 그리고 제어부(200)는 한 프레임을 복수의 서브필드로 분할하여 구동하며, 각 서브필드는 시간적인 동작 변화로 표현하면 리셋 기간, 어드레스 기간, 유지 기간으로 이루어진다.

어드레스 구동부(300)는 제어부(200)로부터 어드레스 구동 제어 신호를 수신하여 표시하고자 하는 방전 셀을 선택하기 위한 표시 데이터 신호를 각 어드레스 전극(A1-Am)에 인가한다. X 전극 구동부(400)는 제어부(200)로부터 X 전극 구동 제어 신호를 수신하여 X 전극(X1-Xn)에 구동 전압을 인가하고, Y 전극 구동부(500)는 제어부(200)로부터 Y 전극 구동 제어 신호를 수신하여 Y 전극(Y1-Yn)에 구동 전압을 인가한다.

아래에서는 본 발명의 실시예에 따른 플라즈마 표시 장치의 구동 방법에 대해서 도 2 및 도 3을 참조하여 설명한다.

도 2는 본 발명의 실시예에 따른 플라즈마 표시 장치의 구동 파형도이다.

도 2에 도시한 바와 같이 본 발명의 실시예에 따르면 서브필드(SFn)의 리셋 기간에서는 유지 기간에서 인가된 마지막 유지 펄스 이후에 Y 전극에 Vs 전압부터 Vset 전압까지 완만하게 상승하고 Vs 전압에서 VscL 전압까지 완만하게 하강하는 메인 리셋 파형이 인가된다. 이때 어드레스 전극에는 기준 전압(0V)이 인가되고, Y 전극에 상승하는 램프 전압이 인가될 때 X 전극에는 기준 전압(0V)이 인가되며, Y 전극에 하강하는 램프 전압이 인가될 때 X 전극에는 Ve 전압이 인가된다.

이와 같이 메인 리셋 파형이 인가되면 Y 전극에 상승하는 램프 전압이 인가되는 동안에 Y 전극으로부터 어드레스 전극 및 X 전극으로 각각 미약한 방전이 일어나며, 주사 전극에 하강하는 램프 전압이 인가되는 동안에 방전 셀에 형성되어 있는 벽 전압에 의해 X 전극 및 어드레스 전극에서 Y 전극으로 미약한 방전이 일어나서 모든 방전 셀이 초기화된다.

다음, 어드레스 기간에서는 선택할 방전 셀의 어드레스 전극에 양의 전압(Va)이 인가되고 Y 전극에 전압(VscL)이 인가된다. 그러면 리셋 기간에서 형성된 벽 전하에 의한 벽 전압과 양의 전압(Va)에 의해 어드레스 전극과 Y 전극 사이 및 X 전극

과 Y 전극 사이에서 어드레스 방전이 일어난다. 이 방전에 의해 Y 전극에 양의 벽 전하가 축적되고 X 전극과 어드레스 전극에 음의 벽 전하가 축적된다. 그리고 어드레스 방전에 의해 벽 전하가 축적된 방전 셀 중 선택된 방전 셀에서는 유지 기간에서 인가되는 유지 펄스에 의해 유지 방전이 일어난다.

다음, 서브필드(SFn+1)의 리셋 구간에 Y 전극에 전압(Vs)에서 전압(VscL)까지 감소하는 하강 램프 파형만을 가지는 보조 리셋 파형을 인가한다. 그러면 서브필드(SFn)의 유지 기간에 유지 방전이 일어난 셀에서 미약한 방전이 일어나서 방전 셀이 초기화된다. 반면에 서브필드(SFn)의 유지 기간에 유지 방전이 일어나지 않은 셀은 리셋 기간 종료 시점의 벽전하 상태를 그대로 유지하므로 서브필드(SFn+1)의 리셋 기간에 보조 리셋 파형이 인가되더라도 방전이 일어나지 않는다.

다음, 어드레스 기간과 유지 기간에는 서브필드(SFn)와 동일한 파형을 인가한다.

한편, 본 발명의 실시예에 따르면 계조별 서브필드 데이터를 분석하여 최초로 데이터가 인가되는 서브필드의 리셋 기간에서 메인 리셋 파형을 인가하며 이외의 서브필드의 리셋 기간에는 보조 리셋 파형을 인가한다. 이때, 계조별 서브필드 데이터는 제어부 내의 메모리(도시하지 않음)에 저장되어 있다.

도 3은 8개의 서브필드로 256계조를 표현하는 경우의 계조별 서브필드 데이터를 나타낸 것으로, 서브필드를 가중치가 낮은 서브필드에서 높은 서브필드 순으로 배열한 경우의 계조별 서브필드 데이터를 나타낸 것이다.

도 3을 보면, 8 계조를 표현할 때 한 프레임에 해당하는 모든 서브필드 데이터가 제1 내지 제3 서브필드에서는 '0'이고 제4 서브필드에서 처음으로 '1'이 된다.

먼저, 제어부(200)는 메모리에 저장된 계조별 서브필드 데이터를 분석하여 모든 서브필드 데이터가 '0'인 제1 내지 제3 서브필드의 리셋 기간에는 보조 리셋 파형을 인가하고 서브필드 데이터가 처음으로 '1'이 되는 제4 서브필드의 리셋 기간에 메인 리셋 파형을 인가하도록 한다. 그리고 제5 서브필드 이후의 서브필드의 리셋 기간에는 다시 보조 리셋 파형을 인가한다.

도 4는 도 3에서 8계조를 표현할 때의 본 발명의 실시예에 따른 구동 파형도이다.

마찬가지로, 16계조를 표현하는 경우에는 제1~ 제4 서브필드에는 모든 서브필드 데이터가 '0'이고, 제5 서브필드에서 처음으로 '1'이 되므로, 이 경우에는 1~4 서브필드의 리셋 기간에 보조 리셋 파형을 인가하고 제5 서브필드의 리셋 기간에 메인 리셋 파형을 인가한다. 그리고 제6 서브필드 이후의 서브필드의 리셋 기간에는 다시 보조 리셋 파형을 인가한다.

이와 같이 하면, 최초로 데이터가 인가되는 서브필드에서 메인 리셋 파형이 인가되기 때문에 리셋 기간에 Y 전극에 벽전하를 충분히 쌓은 후 어드레스 조건에 알맞게 벽전압을 조절할 수 있다. 그러므로 어드레스 기간에 Y 전극의 벽전하 상실로 인한 저방전이 발생할 확률이 거의 없으며, 메인 리셋을 여러 서브필드에 복수 적용함으로써 암실 콘트라스트가 저하되는 문제도 효과적으로 해결할 수 있다.

한편, 본 발명의 실시예에서는 각 계조별 서브필드 데이터를 분석하여 메인 리셋 파형을 인가하는 서브필드를 각각 달리 하였으나, 본 발명의 다른 실시예로서 서브필드를 메인 리셋이 인가되는 제1 그룹과 보조 리셋이 인가되는 제2 그룹으로 나눌 수 있다. 이때, 제1 그룹 중 최초 서브필드는 처음으로 데이터가 인가되는 서브필드이다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이와 같이 본 발명에 의하면, 계조별 서브필드 데이터에 따라 메인 리셋 파형이 인가되는 서브필드를 달리 함으로써 벽전하 손실로 인한 어드레스 실패를 줄이고 저방전을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 제1 전극, 제2 전극 및 어드레스 전극을 포함하며, 상기 제1 전극, 제2 전극 및 어드레스 전극에 의해 방전 셀이 형성되는 플라즈마 표시 장치에서 하나의 프레임을 각각의 가중치를 가지는 복수의 서브필드로 나누고 각 서브필드의 조합에 의해 계조를 표시하는 구동 방법에 있어서,

계조 표시를 위한 데이터가 최초로 인가되는 제1 서브필드를 판단하는 단계,

상기 제1 서브필드가 시간적으로 가장 앞서는 서브필드인 제1 군의 서브필드 중 상기 제1 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 상승시킨 후 점진적으로 하강시켜 상기 방전 셀을 초기화시키는 단계; 및

제2 군의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 하강시켜 상기 방전 셀을 초기화시키는 단계를 포함하는

플라즈마 표시 장치의 구동 방법.

청구항 2.

제1항에 있어서,

상기 제1군의 서브필드 중 상기 제1 서브필드 이외의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 하강시켜 상기 방전 셀을 초기화하는

플라즈마 표시 장치의 구동 방법.

청구항 3.

제1항에 있어서,

상기 제1군의 서브필드 중 상기 제1 서브필드 이외의 서브필드의 리셋 기간에서 상기 제1 전극의 전압을 점진적으로 상승시킨 후 점진적으로 하강시켜 상기 방전 셀을 초기화하는

플라즈마 표시 장치의 구동 방법.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 서브필드의 리셋 기간에서는 모든 방전 셀에서 방전이 일어나서 초기화되며,

상기 제2 군의 서브필드의 리셋 기간에서는 직전 서브필드에서 유지방전이 일어난 방전 셀에서 방전이 일어나서 초기화되는

플라즈마 표시 장치의 구동 방법.

청구항 5.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 서브필드의 리셋 기간에서, 상기 제1 전극의 전압이 점진적으로 상승하고 하강할 때, 상기 제1 전극과 제2 전극의 전압차 및 상기 제1 전극과 어드레스 전극의 전압차도 각각 상승하고 하강하며,

상기 제2 군의 서브필드의 리셋 기간에서, 상기 제1 전극의 전압이 점진적으로 하강할 때, 상기 제1 전극과 제2 전극의 전압차 및 상기 제1 전극과 어드레스 전극의 전압차도 각각 하강하는

플라즈마 표시 장치의 구동 방법.

청구항 6.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 서브필드의 리셋 기간에서,

상기 제1 전극의 전압을 제1 전압에서 제2 전압까지 점진적으로 증가시킨 후, 제3 전압에서 제4 전압까지 점진적으로 감소시키며,

상기 제2 군의 서브필드의 리셋 기간에서,

상기 제1 전극의 전압을 제5 전압에서 상기 제4 전압까지 점진적으로 감소시키는

플라즈마 표시 장치의 구동 방법.

청구항 7.

복수의 방전 셀을 포함하는 플라즈마 표시 패널;

한 프레임을 각각의 가중치를 가지는 복수의 서브필드로 분할하고, 계조 표시를 위한 데이터가 최초로 인가되는 제1 서브필드를 판단하는 제어부; 및

상기 제어부의 제어 신호에 의해 상기 방전 셀을 형성하는 전극에 구동 전압을 공급하는 구동 회로를 포함하며,

상기 구동 회로는,

상기 제1 서브필드가 시간적으로 가장 앞서서 서브필드인 제1 군의 서브필드 중 상기 제1 서브필드의 리셋 기간에서 모든 방전 셀의 상태를 초기화하고,

제2 군의 서브필드의 리셋 기간에서 직전 서브필드에서 유지 방전이 일어난 방전 셀의 상태를 초기화하는

플라즈마 표시 장치.

청구항 8.

제7항에 있어서,

상기 계조별 서브필드 데이터가 저장되어 있는 메모리를 더 포함하는

플라즈마 표시 장치.

청구항 9.

제7항에 있어서,

상기 구동 회로는,

상기 제1 서브필드 이외의 상기 제1 군의 서브필드의 리셋 기간에서 모든 방전 셀의 상태를 초기화하는

플라즈마 표시 장치.

청구항 10.

제7항에 있어서,

상기 구동 회로는,

상기 제1 서브필드 이외의 상기 제1 군의 서브필드의 리셋 기간에서, 직전 서브필드에서 유지방전이 일어난 방전 셀의 상태를 초기화하는

플라즈마 표시 장치.

청구항 11.

제7항 내지 제10항 중 어느 한 항에 있어서,

상기 구동 회로는,

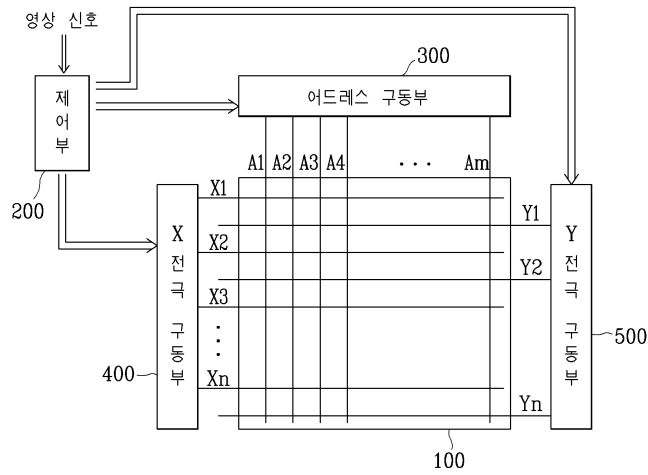
모든 방전 셀의 상태를 초기화하기 위해, 상기 방전 셀을 형성하는 두 전극의 전압차를 점진적으로 증가시킨 후 점진적으로 감소시키며,

직전 서브필드에서 유지방전이 일어난 방전 셀의 상태를 초기화하기 위해, 상기 방전 셀을 형성하는 두 전극의 전압차를 점진적으로 감소시키는

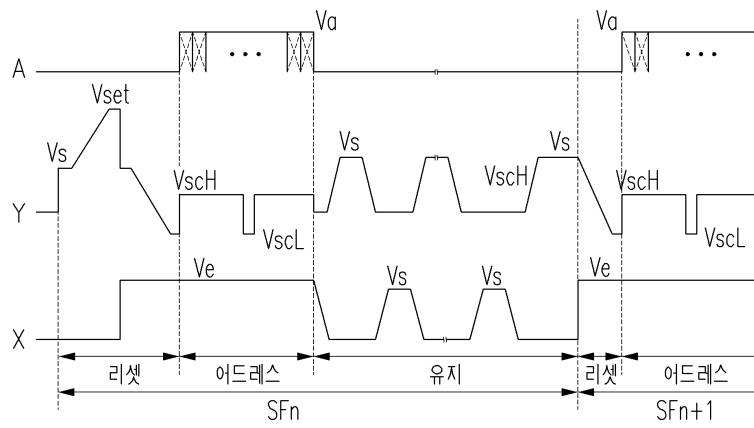
플라즈마 표시 장치.

도면

도면1



도면2



도면3

| 서브피드 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|------|---|---|---|---|----|----|----|-----|
| 계조 | 1 | 2 | 4 | 8 | 16 | 32 | 64 | 128 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 2 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 3 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 4 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 5 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 6 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 7 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 8 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 10 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| 11 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| 12 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 13 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 14 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 15 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 16 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| ⋮ | | | | | | | | |

도면4

