

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年12月27日(27.12.2018)



(10) 国際公開番号

WO 2018/235455 A1

(51) 国際特許分類:
H02M 7/12 (2006.01)

(21) 国際出願番号: PCT/JP2018/018504

(22) 国際出願日: 2018年5月14日(14.05.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2017-123156 2017年6月23日(23.06.2017) JP

(71) 出願人: N T N株式会社(NTN CORPORATION)
[JP/JP]; 〒5500003 大阪府大阪市西区京町堀
1丁目3番17号 Osaka (JP).

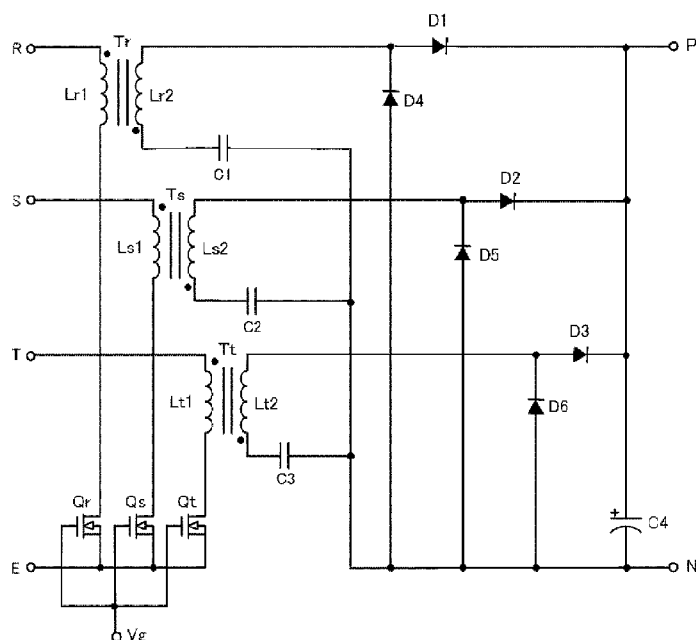
(72) 発明者: 羽田 正二(HANEDA Masaji); 〒5211351
滋賀県近江八幡市安土町常楽寺9
75 Shiga (JP).

(74) 代理人: 小島 高城郎 (KOJIMA Takiro);
〒1000006 東京都千代田区有楽町2-1
0-1 東京交通会館9階 第一東京国
際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: THREE-PHASE AC INSULATED SWITCHING POWER SUPPLY

(54) 発明の名称: 三相交流用絶縁型スイッチング電源



(57) **Abstract:** Provided is an insulated switching power supply to which three-phase AC is input, wherein said insulated switching power supply efficiently improves a power factor with a simple configuration and performs power conversion. The insulated switching power supply has: input ends R, S, T; positive and negative electrode output ends P, N; three transformers Tr, Ts, Tt having respective primary coils connected to the respective input ends; three switching elements Qr, Qs, Qt for bringing the respective current paths between another ends of the respective primary coils of the three transformers and an input side reference voltage level end into a conductive state or a cut-off state; first, second, and third



MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

sub-capacitors C1, C2, C3 connected between one ends of the respective secondary coils of the three transformers and the negative electrode output end; first, second, and third rectifying elements D1, D2, D3 respectively connected between the other ends of the respective secondary coils of the three transformers and the positive electrode output end; fourth, fifth, and sixth rectifying elements D4, D5, D6 respectively connected between the other ends of the respective secondary coils of the three transformers and the negative electrode output end; and a smoothing capacitor connected between the positive electrode output end and the negative electrode output end.

(57) 要約: 三相交流が入力される絶縁型スイッチング電源において、簡易な構成により効率的な力率改善と電力変換を行う。入力端R,S,Tと、正極及び負極出力端P,Nと、各一次コイルが各入力端に接続された3つのトランスTr,Ts,Ttと、3トランスの各一次コイル他端と入力側基準電位端の間の各電流路を導通又は遮断する3つのスイッチング素子Qr,Qs,Qtと、3トランスの各二次コイルの一端と負極出力端の間に接続された第1、第2及び第3サブコンデンサC1,C2,C3と、3トランスの各二次コイル他端と正極出力端の間にそれぞれ接続された第1、第2及び第3整流要素D1,D2,D3と、3トランスの各二次コイルの他端と負極出力端の間にそれぞれ接続された第4、第5及び第6整流要素D4,D5,D6と、正極出力端と負極出力端の間に接続された平滑コンデンサと、を有する。

明 細 書

発明の名称：三相交流用絶縁型スイッチング電源

技術分野

[0001] 本発明は、三相交流を直流に変換する絶縁型スイッチング電源に関する。

背景技術

[0002] 従来、交流を直流に変換するスイッチング電源において、絶縁型コンバータが知られている。様々な方式が提示されているが、単相及び三相に限らず、概ね交流電圧を整流回路により整流し平滑コンデンサにより平滑化することによりAC/DC変換した後にDC/DCコンバータが配置されている（特許文献1～7）。力率改善を行うために、力率改善装置（PFC）とDC/DCコンバータを組み合わせた2段構成も知られている。特許文献6、7には、風力発電の交流発電機の三相交流出力に対して昇圧と力率改善を行う装置が記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平7-31150号公報

特許文献2：特開平8-331860号公報

特許文献3：特開2002-10632号公報

特許文献4：特開2005-218224号公報

特許文献5：特開2007-37297号公報

特許文献6：特開2013-128379号公報

特許文献7：特開2014-23286号公報

発明の概要

発明が解決しようとする課題

[0004] 従来の力率改善機能を備えたスイッチング電源において、2段構成とする場合は回路が複雑になるという問題があった。また、フォワード方式のコンバータでは、通常、トランス以外に外付けのチョークコイルが必要であった

。

[0005] 以上の問題点に鑑み本発明は、三相交流が入力される絶縁型スイッチング電源において、簡易な構成により効率的な力率改善と電力変換を行うことを目的とする。

課題を解決するための手段

[0006] 上記の目的を達成するべく、本発明は、以下の構成を提供する。なお、括弧内の符号は後述する図面中の符号であり、参考のために付するものである。

。

[0007] ・ 本発明のスイッチング電源の一態様は、

- (a) 三相交流が入力される第1、第2及び第3入力端 (R, S, T) と、
- (b) 正極出力端 (P) 及び負極出力端 (N) と、
- (c) 各々が一次コイル (Lr1, Ls1, Lt1) と二次コイル (Lr2, Ls2, Lt2) を具備し各々の一次コイルの一端が前記第1、第2及び第3入力端 (R, S, T) にそれぞれ接続された第1、第2及び第3トランス (Tr, Ts, Tt) と、
- (d) 前記第1、第2及び第3トランス (Tr, Ts, Tt) の各々の一次コイル (Lr1, Ls1, Lt1) の他端と入力側基準電位端 (E) の間の各電流路を導通又は遮断するように1つの制御信号 (Vg) によりオンオフ制御される第1、第2及び第3スイッチング素子 (Qr, Qs, Qt) と、
- (e) 前記第1、第2及び第3トランス (Tr, Ts, Tt) の各々の二次コイル (Lr2, Ls2, Lt2) の一端と前記負極出力端 (N) の間にそれぞれ接続された第1、第2及び第3サブコンデンサ (C1, C2, C3) と、
- (f) 前記第1、第2及び第3トランス (Tr, Ts, Tt) の各々の二次コイル (Lr2, Ls2, Lt2) の他端と前記正極出力端 (P) の間にそれぞれ接続され、該二次コイルの他端から該正極出力端 (P) へ流れる電流をそれぞれ導通させる第1、第2及び第3整流要素 (D1, D2, D3) と、
- (g) 前記第1、第2及び第3トランス (Tr, Ts, Tt) の各々の二次コイル (Lr2, Ls2, Lt2) の他端と前記負極出力端 (N) の間にそれぞれ接続され、該負極出力端 (N) から該二次コイルの他端へ流れる電流をそれぞれ導通させる

第4、第5及び第6整流要素(D4, D5, D6)と、

(h) 前記正極出力端(P)と前記負極出力端(N)の間に接続された平滑コンデンサ(C4)と、を有することを特徴とする。

発明の効果

[0008] 本発明により、三相交流を入力され力率改善と電力変換を行う絶縁型スイッチング電源において、簡易な構成とすることができ、トランスの効率を向上させることができる。

図面の簡単な説明

[0009] [図1]図1は、本発明のスイッチング電源の実施形態の回路構成例を概略的に示した図である。

[図2]図2(a)(b)は、入力される三相交流とスイッチング動作による力率改善作用を説明するための図である。

[図3]図3は、図1に示した回路構成のTモードにおけるオン期間の電流の流れを概略的に示す図である。

[図4]図4は、図1に示した回路構成の二次側におけるオン期間の電位関係を模式的に示した図である。

[図5]図5は、図1に示した回路構成のTモードにおけるオフ期間の電流の流れを概略的に示す図である。

[図6]図6は、図1に示した回路構成の二次側におけるオフ期間の電位関係を模式的に示した図である。

発明を実施するための形態

[0010] 以下、実施例を示した図面を参照しつつ、本発明によるスイッチング電源の実施形態について説明する。

[0011] (1) 回路構成

図1は、本発明の絶縁型スイッチング電源の実施形態の回路構成の一例を概略的に示した図である。

[0012] 本発明のスイッチング電源は、交流発電機により出力される三相交流電力を入力とし、負荷に対して直流電力を出力する電力変換装置である。例えば

風力発電では、風車が回転し交流発電機の軸が回転すると、交流発電機においてY結線された三相のステータコイルから三相交流電力が出力される。

[0013] 本発明のスイッチング電源は、電力変換装置であるとともに、力率改善装置としての機能も兼ね備えている。力率改善装置は、入力電流の波形を入力電圧と同じ正弦波の波形としかつ位相を一致させて力率を1とすることを目的とする。

[0014] 本発明のスイッチング電源は、入力側と出力側を電氣的に絶縁する絶縁型である。このために、各相に対応する3つのトランス T_r 、 T_s 、 T_t を設けている。3つのトランス T_r 、 T_s 、 T_t はそれぞれ1つの一次コイルと1つの二次コイルを具備する。3つのトランス T_r 、 T_s 、 T_t は電気磁気特性が等しいものを用いることが好適であり、三相リアクトルを用いることが好適である。符号 L_{r1} 、 L_{s1} 、 L_{t1} は各トランスの一次コイルを示し、符号 L_{r2} 、 L_{s2} 、 L_{t2} は各トランスの二次コイルを示す。

[0015] 各コイルの巻き始端を黒丸で示している。本明細書でコイルについて「一端」と「他端」という場合は、「巻き始端」と「巻き終端」の組合せを意味する場合と、「巻き終端」と「巻き始端」の組合せを意味する場合のいずれも含むものとする。

[0016] 入力側であるトランスの一次コイル L_{r1} 、 L_{s1} 、 L_{t1} の一端（本例では巻き始端）は、三相交流電圧が入力される3つの端子である第1入力端R、第2入力端S及び第3入力端Tにそれぞれ接続されている。本明細書では、三相交流の各相をR相、S相、T相と称する。符号Eは、入力側基準電位端を示す。

[0017] トランスの二次側には、直流電圧が出力される2つの端子である正極出力端Pと負極出力端Nが設けられている。負極出力端Nは、二次側基準電位端である。正極出力端Pと負極出力端Nの間に接続された負荷（図示せず）に出力電圧が印加され、出力電流が流れる。

[0018] 各トランスの一次コイル L_{r1} 、 L_{s1} 、 L_{t1} の他端（本例では巻き終端）には、3つのスイッチング素子 Q_r 、 Q_s 、 Q_t の各々の一端が接続されている。

各スイッチング素子 Q_r 、 Q_s 、 Q_t の他端は、入力側基準電位端 E に接続されている。各スイッチング素子 Q_r 、 Q_s 、 Q_t は制御端をそれぞれ具備し、各制御端は、一次コイル L_{r1} 、 L_{s1} 、 L_{t1} の他端と入力側基準電位端 E の間の電流路を導通又は遮断するようにそれぞれオンオフ制御される。

[0019] 3つのスイッチング素子 Q_r 、 Q_s 、 Q_t の各制御端は、共通する1つの制御信号 V_g により制御される。制御信号 V_g は、例えば所定の周波数及びデューティ比のパルス波形をもつPWM信号である。すなわち、3つのスイッチング素子 Q_r 、 Q_s 、 Q_t は、常に同時にオンオフするように制御される。図示の例では、スイッチング素子 Q_r 、 Q_s 、 Q_t が n チャネル形MOSFET（以下「FET Q_r 」、「FET Q_s 」、「FET Q_t 」と称する）であり、一端がドレイン、他端がソース、制御端がゲートである。この場合、制御信号 V_g は電圧信号である。

[0020] なお、FET以外のスイッチング素子 Q_r 、 Q_s 、 Q_t 、例えばIGBTやバイポーラトランジスタの場合は、電流の還流経路となるダイオード等の整流要素をそれぞれ逆並列接続する必要がある。

[0021] さらに、各トランスの二次コイル L_{r2} 、 L_{s2} 、 L_{t2} の一端（本例では巻き始端）と二次側基準電位端である負極出力端 N の間には、第1、第2及び第3のコンデンサ（以下「サブコンデンサ」と称する） C_1 、 C_2 、 C_3 がそれぞれ接続されている。また、正極出力端 P と負極出力端 N の間には、平滑コンデンサ C_4 が接続されている。

[0022] 各トランスの二次コイル L_{r2} 、 L_{s2} 、 L_{t2} の他端（本例では巻き終端）と正極出力端 P の間には、整流要素の一例である第1、第2及び第3のダイオード D_1 、 D_2 、 D_3 がそれぞれ接続されている。ダイオード D_1 、 D_2 、 D_3 の各アノードがそれぞれ二次コイル L_{r2} 、 L_{s2} 、 L_{t2} の各他端に接続され、各カソードが正極出力端 P に接続される。各ダイオード D_1 、 D_2 、 D_3 は、順バイアスのときに各トランスの二次コイル L_{r2} 、 L_{s2} 、 L_{t2} の他端から正極出力端 P へそれぞれ流れる電流を導通させ、逆バイアスのときはそれぞれ電流を遮断する。

[0023] ダイオードD 1、D 2、D 3は、順方向電圧降下が小さくかつ高速動作を行うものが好適である。

[0024] さらに、各トランスの二次コイルL r2、L s2、L t2の他端と負極出力端Nの間には、整流要素の一例である第4、第5及び第6のダイオードD 4、D 5、D 6がそれぞれ接続されている。ダイオードD 4、D 5、D 6の各カソードが二次コイルL r2、L s2、L t2の各他端に接続され、各アノードが負極出力端Nに接続される。各ダイオードD 4、D 5、D 6は、順バイアスのときに負極出力端Nから各トランスの二次コイルL r2、L s2、L t2の他端へそれぞれ流れる電流を導通させ、逆バイアスのときはそれぞれ遮断する。

[0025] さらに、図示しないが、制御信号V gを発生する制御部を有する。例えば入力電圧と直流出力電圧の大きさを検出し、検出された入力電圧と出力電圧に基づいて、制御信号V gのデューティ比を決定し、それに基づいて制御信号V gを生成する。制御部の主要部として、PWM ICを用いることが好適である。

[0026] PWM ICは、例えば、決定された1つのデューティ比に対応する一定電圧の直流信号と、一定の周波数をもつ搬送三角波信号とを比較器に入力することにより、一定のデューティ比をもつパルス状の制御信号V gを出力する。本発明では、このような制御信号V gを「一定のデューティ比をもつ」制御信号と称している。

[0027] (2) 動作説明

図2～図6を参照して、図1に示した回路構成の動作を説明する。なお、本回路の始動時及び停止時の過渡的動作は例外とし、本回路が定常状態にある場合の動作について説明する。

[0028] (2-1) 入力三相交流及び力率改善作用

先ず、図2(a)(b)を参照して入力三相交流に対するスイッチング動作による力率改善作用を説明する。

[0029] 図2(a)は、入力三相交流のR相、S相、T相の電圧波形を示している。最高電位となる相と最低電位となる相は、それぞれ位相120°毎に順次

入れ替わっている。三相交流の周波数は、例えば風力発電の交流発電機の場合、数Hz～100Hz程度である。一方、スイッチング周波数すなわち図1における制御信号Vgの周波数は、数kHz～数百kHzであり、三相交流の周波数に比べて十分に高い。

[0030] 一例として、T相が最低電位となる期間（「Tモード」と称する）について説明する。なお、R相が最低電位となる期間（「Rモード」と称する）及びS相が最低電位となる期間（「Sモード」と称する）については、同様であるので説明を省略する。

[0031] Tモードでは、その期間の前半にR相が最高電位となり、後半にS相が最高電位となる。図1においてFETQr、Qs、Qtのオン期間には、正電位の相と負電位の相の相間電圧により入力電流が流れ、オフ期間には電流は流れない。

[0032] 以下の動作説明では、例として、オン期間に最高電位のR相又はS相から最低電位のT相へと、RT相間電圧又はST相間電圧により入力電流が流れる場合について説明する（他の場合についても動作は同様であるので説明を省略する）。

[0033] ここでは、例えばR相とT相の間の相間電圧を「RT相間電圧」等と称し「 v_{rt} 」と表す。また、例えばRT相間電圧 v_{rt} により流れる入力電流を「 i_{rt} 」と表す。

[0034] 図2（b）を参照して力率改善作用について説明する。図2（b）は、一例として、図2（a）の時間軸t上のA点におけるPWM制御信号の波形と、RT相間電圧 v_{rt} と、第1入力端Rと第3入力端Tの間に流れるオン電流 i_{rt} とを模式的に示している。スイッチング周波数は、三相交流の周波数に比べて十分に高いので、1つのオン期間のRT相間電圧 v_{rt} はパルス状の一定電圧と見なすことができる。従って、オン電流 i_{rt} の始点の値は、RT相間電圧 v_{rt} と、第1入力端Rと第3入力端Tの間の電流路上にあるインダクタンスLによって、 $i_{rt} = v_{rt} / L\omega$ （ ω はスイッチング周波数）で決まる。電流 i_{rt} は、オン期間にリニアに上昇する。オフ期間には、電流 i_{rt} は零

となる。

[0035] 電流路上のインダクタンス L 及びスイッチング周波数 ω は定数であるので、オン期間の電流 i_{rt} の始点の値は、オン期間の始点における R T 相間電圧 v_{rt} の瞬時値により決まる。 R T 相間電圧 v_{rt} の瞬時値は、正弦波の軌跡上に点在するので、オン期間に一次コイルに流れる電流 i_{rt} もまた、正弦波の軌跡を描くことになる。このことは、入力電流が入力電圧と同じ位相の正弦波であることを意味する。これにより、一次側における力率改善が実現される。

[0036] 本回路では、三相交流の相間電圧が印加されるインダクタンスを含む電流路を、一定の周波数とデューティ比をもつPWM制御信号を用いて導通・遮断することにより、入力電圧と位相の一致した正弦波の入力電流を得ることができる。

[0037] (2-2) オン期間における一次側及び二次側の動作の詳細

図3は、図1に示した回路構成において、 T モードにおけるオン期間の電流の流れ(矢印付き点線)を概略的に示している。

[0038] [オン期間：一次側]

トランス一次側では、オン期間に制御信号 V_g がオン電圧になると、 $FETQ_r$ 、 $FETQ_s$ 、 $FETQ_t$ がいずれもオンとなり電流路が導通する。

[0039] トランス T_r の一次コイルには R T 相間電圧 v_{rt} により、入力電流 i_{rt} が以下の経路で流れる。

・入力電流 i_{rt} ：第1入力端 R →トランス T_r 一次コイル→ $FETQ_r$ → $FETQ_t$ →トランス T_t 一次コイル→第3入力端 T

[0040] トランス T_s の一次コイルには S T 相間電圧 v_{st} により、入力電流 i_{st} が以下の経路で流れる。

・入力電流 i_{st} ：第2入力端 S →トランス T_s 一次コイル→ $FETQ_s$ → $FETQ_t$ →トランス T_t 一次コイル→第3入力端 T

[0041] ここで、トランス T_t の一次コイルから第3入力端 T へと流れる電流のように、入力側へ戻る電流を、以下「還流」と称する。

[0042] [オン期間：二次側]

図3中では、説明の便宜上、トランス T_r 、 T_s 、 T_t の二次コイル他端（本例では巻き終端）をそれぞれa点、b点、c点とし、トランス T_r 、 T_s 、 T_t の二次コイル一端（本例では巻き始端）をd点、e点、f点とする。さらに、正極出力端Pをh点とし、負極出力端Nをg点とする。h点は、平滑コンデンサC4の一端でもある。g点は、サブコンデンサC1、C2、C3及び平滑コンデンサC4の共通端でもあり、二次側基準電位端である。

[0043] 図4は、オン期間におけるトランス二次側のa点～h点の電位関係を模式的に示した図である。図4も参照しつつ、オン期間のトランス二次側の動作を説明する。

[0044] 定常状態では、サブコンデンサC1、C2、C3及び平滑コンデンサC4は、それぞれ所定の両端電圧 V_{C1} 、 V_{C2} 、 V_{C3} 、 V_{C4} で充電されている。

[0045] トランス T_r の一次コイルに入力電流 i_{rt} が流れることにより、二次コイルに起電力 V_r が生じる。起電力 V_r は、d点側が高電位、a点側が低電位の向きである。ダイオードD1は、この起電力 V_r に対して逆バイアスとなるため電流は流れない。一方、ダイオードD4は順バイアスとなり導通する。

[0046] ここで、図4に示すオン期間の電位関係図を参照する。トランス T_r の二次コイルa点は、ダイオードD4が導通するので、二次側基準電位端g点と同電位となる。トランス T_r の起電力 V_r がサブコンデンサC1の両端電圧 V_{C1} を超えると、サブコンデンサC1を充電する方向にオン期間の電流 i_{ron} が以下の経路で流れる。

・電流 i_{ron} ：トランス T_r 二次コイルd点→サブコンデンサC1→ダイオードD4→トランス T_r 二次コイルa点

[0047] また、トランス T_s の一次コイルに入力電流 i_{st} が流れることにより、二次コイルに起電力 V_s が生じる。起電力 V_s は、e点側が高電位、b点側が低電位の向きである。ダイオードD2は、この起電力 V_s に対して逆バイアスとなるため電流は流れない。一方、ダイオードD5は順バイアスとなり導通する。

[0048] ここで、図4に示すオン期間の電位関係図を参照する。トランスTsの二次コイルb点は、ダイオードD5が導通するので、二次側基準電位端g点と同電位となる。トランスTsの起電力VsがサブコンデンサC2の両端電圧VC2を超えると、サブコンデンサC2を充電する方向にオン期間の電流isonが以下の経路で流れる。

・電流ison：トランスTs二次コイルe点→サブコンデンサC2→ダイオードD5→トランスTs二次コイルb点

[0049] また、トランスTtは、その一次コイルに還流が流れることにより、二次コイルに起電力Vtが生じる。起電力Vtは、f点側が低電位、c点側が高電位の向きであり、トランスTr及びTsとは逆向きである。ダイオードD6は、この起電力Vtに対して逆バイアスとなるため電流は流れない。

[0050] ここで、図4に示すオン期間の電位関係図を参照する。起電力VtによりトランスTtの二次コイルc点電位がf点電位に対して上昇し、平滑コンデンサC4の一端（第1出力端P）であるh点電位を超えると、ダイオードD3が順バイアスとなり、電流itonが以下の経路で流れる。

・電流iton：トランスTt二次コイルc点→ダイオードD3→h点→負荷→g点→サブコンデンサC3→トランスTt二次コイルf点

[0051] 電流itonは、負荷へ供給される。従って電流itonは、フォワード方式におけるフォワード電流に相当する。なお、負荷への供給電流は、平滑コンデンサC4からの放電電流も合流される。電流itonによりサブコンデンサC3は放電するので、f点電位はその分だけ低下し、サブコンデンサC3の両端電圧VC3は小さくなる。

[0052] 図4のオン期間の電位関係から判るように、itonが流れるときのc点（h点）電位は、g点電位に対して、サブコンデンサC3の両端電圧VC3とトランスTtの起電力Vtとを加算したものとなっている。

[0053] なお、トランスTtの起電力Vtは、一次コイルの還流の大きさにより決まる。トランスTtの起電力Vtが小さいときは、c点電位がh点電位を超えない（c'点電位を参照）。この場合は、電流itonは流れない。

[0054] 本回路のオン期間の動作をまとめると、次の通りである。一次コイルに入力電流が流れるトランスにおいては、二次コイルに発生した起電力がサブコンデンサの電圧を超えると、サブコンデンサを充電する方向に電流が流れる。一方、一次コイルに還流が流れるトランスにおいては、二次コイルに発生する起電力がサブコンデンサの電圧に加算される。加算された電圧が平滑コンデンサの電圧を超えると負荷へ電流が流れる。

[0055] 通常の前ワード方式では、オン期間に外付けチョークコイルに磁気エネルギーが蓄積され、通常の前バック方式では、オン期間にトランスに磁気エネルギーが蓄積される。これに対し、本回路では、オン期間に二次側に流れる電流 i_{ron} 、 i_{son} により、サブコンデンサ C_1 、 C_2 にそれぞれエネルギーが蓄積される。さらに、オン期間に二次側に流れる電流 i_{ton} により、エネルギーが負荷へ供給される。この結果、本回路では、外付けチョークコイルが不要である。

[0056] (2-3) オフ期間における一次側及び二次側の動作の詳細

図5は、図1の回路構成において、Tモードにおけるオフ期間の電流の流れ(矢印付き点線)を概略的に示す図である。

[0057] [オフ期間：一次側]

トランス一次側では、制御信号 V_g がオフになると、FET Q_r 、FET Q_s 、FET Q_t がいずれもオフとなりスイッチが開く。各トランスの一次コイルの各電流路は遮断され、電流が零となる。これによりトランス T_r 、 T_s 、 T_t の一次コイル及び二次コイルにそれぞれ逆起電力が生じる。

[0058] [オフ期間：二次側]

図6は、オフ期間におけるトランス二次側のa点～h点の電位関係を模式的に示した図である。図6も参照しつつ、オフ期間の二次側の動作を説明する。

[0059] トランス T_r の二次コイルに生じた逆起電力 V_r は、d点側が低電位、a点側が高電位の向きである。ダイオード D_4 は、この逆起電力 V_r に対して逆バイアスとなるため電流は流れない。

[0060] ここで、図6に示すオフ期間の電位関係図を参照する。逆起電力 V_r によりトランス T_r の二次コイルa点電位がd点電位に対して上昇する。a点電位が平滑コンデンサ C_4 の一端（第1出力端P）であるh点電位を超えると、ダイオード D_1 が順バイアスとなり電流 i_{roff} が以下の経路で流れる。

・電流 i_{roff} ：トランス T_r 二次コイルa点→ダイオード D_1 →h点→負荷（又は平滑コンデンサ C_4 ）→g点→サブコンデンサ C_1 →トランス T_r 二次コイルd点

[0061] また、トランス T_s の二次コイルに生じた逆起電力 V_s は、e点側が低電位、b点側が高電位の向きである。ダイオード D_5 は、この逆起電力 V_s に対して逆バイアスとなるため電流は流れない。

[0062] ここで、図6に示すオフ期間の電位関係図を参照する。逆起電力 V_s によりトランス T_s の二次コイルb点電位がe点電位に対して上昇し、平滑コンデンサ C_4 の一端（第1出力端P）であるh点電位を超えると、ダイオード D_2 が順バイアスとなり電流 i_{soff} が以下の経路で流れる。

・電流 i_{soff} ：トランス T_s 二次コイルb点→ダイオード D_2 →h点→負荷（又は平滑コンデンサ C_4 ）→g点→サブコンデンサ C_2 →トランス T_s 二次コイルe点

[0063] オフ期間の電流 i_{roff} 、 i_{soff} は、サブコンデンサ C_1 、 C_2 をそれぞれ放電する方向に流れる。オフ期間の電流 i_{roff} 、 i_{soff} は、フライバック方式におけるフライバック電流に相当する。通常のフライバック方式では、トランスに蓄積された磁気エネルギーが放出されるが、本回路の場合、サブコンデンサ C_1 、 C_2 に蓄積されたエネルギーが放出される。

[0064] 図6のオフ期間の電位関係から判るように、 i_{roff} が流れるときのa点電位は、g点電位に対して、サブコンデンサ C_1 の両端電圧 V_{C1} と逆起電力 V_r とを加算したものとなっている。同様に、 i_{soff} が流れるときのb点電位は、g点電位に対して、サブコンデンサ C_2 の両端電圧 V_{C2} と逆起電力 V_s とを加算したものとなっている。

[0065] 図6には示していないが、電流 i_{roff} 、 i_{soff} によりサブコンデンサ C_1

、C 2はそれぞれ放電するので、d点電位、e点電位はその分だけそれぞれ低下し、両端電圧 V_{C1} 、 V_{C2} はそれぞれ小さくなる。

[0066] なお、オフ期間にトランス T_r 、 T_s の二次コイルに生じる逆起電力は、オン期間にサブコンデンサC 1、C 2に充電された電圧 V_{C1} 、 V_{C2} により抑圧されるため、サブコンデンサC 1、C 2が無い場合の逆起電力に比べて小さくなる。この結果、トランス T_r 、 T_s の一次側に生じる逆起電力も小さくなるため、一次側のFET Q_r 、FET Q_s に要求される耐圧が軽減される。

[0067] また、トランス T_t の二次コイルに生じる逆起電力 V_t は、f点側が高電位、c点側が低電位の向きであり、トランス T_r 、 T_s とは逆向きである。ダイオードD 3は、この逆起電力 V_t に対して逆バイアスとなるため、電流は流れない。逆起電力 V_t によりf点電位がc点電位に対して上昇し、f点電位がサブコンデンサC 3の両端電圧 V_{C3} を超えると、電流 i_{toff} が以下の経路で流れ、サブコンデンサC 3を充電する。

・電流 i_{toff} ：トランス T_t 二次コイルf点→サブコンデンサC 3→ダイオードD 6→トランス T_t 二次コイルc点

[0068] 本回路のオフ期間の動作をまとめると次の通りである。オン期間に一次コイルに入力電流が流れたトランスにおいては、オフ期間に二次コイルに発生した逆起電力がサブコンデンサの電圧に加算される。加算された電圧が平滑コンデンサの電圧を超えると負荷に電流が流れる。一方、オン期間に一次コイルに還流が流れたトランスにおいては、オフ期間に二次コイルに発生した逆起電力がサブコンデンサの電圧を超えると、サブコンデンサを充電する方向に電流が流れる。

[0069] 上記の通り、本回路では、オン期間もオフ期間も負荷へ電流を供給することが可能である。本回路では、通常の前ワード方式における外付けチョークコイルは不要である。また、通常の前バック方式に比べてサブコンデンサC 1、C 2、C 3とダイオードD 4、D 5、D 6が追加されるが、これらはコスト的にもスペース的にもチョークコイルより有利である。

[0070] また、オン期間もオフ期間も3つのトランスに電流が流れるため、トラン

スの利用効率が向上する。

符号の説明

- [0071] R、S、T 入力端
E 入力側基準電位端
P 正極出力端
N 負極出力端（出力側基準電位）
T_r、T_s、T_t トランス
L_{r1}、L_{s1}、L_{t1} 一次コイル
L_{r2}、L_{s2}、L_{t2} 二次コイル
Q_r、Q_s、Q_t スイッチング素子（FET）
D₁、D₂、D₃ 整流要素（出力ダイオード）
D₄、D₅、D₆ 整流要素
C₁、C₂、C₃ サブコンデンサ
C₄ 平滑コンデンサ

請求の範囲

[請求項1]

(a) 三相交流が入力される第1、第2及び第3入力端 (R, S, T) と、

(b) 正極出力端 (P) 及び負極出力端 (N) と、

(c) 各々が一次コイル (L_{r1}, L_{s1}, L_{t1}) と二次コイル (L_{r2}, L_{s2}, L_{t2}) を具備し各々の一次コイルの一端が前記第1、第2及び第3入力端 (R, S, T) にそれぞれ接続された第1、第2及び第3トランス (T_r, T_s, T_t) と、

(d) 前記第1、第2及び第3トランス (T_r, T_s, T_t) の各々の一次コイル (L_{r1}, L_{s1}, L_{t1}) の他端と入力側基準電位端 (E) の間の各電流路を導通又は遮断するように1つの制御信号 (V_g) によりオンオフ制御される第1、第2及び第3スイッチング素子 (Q_r, Q_s, Q_t) と、

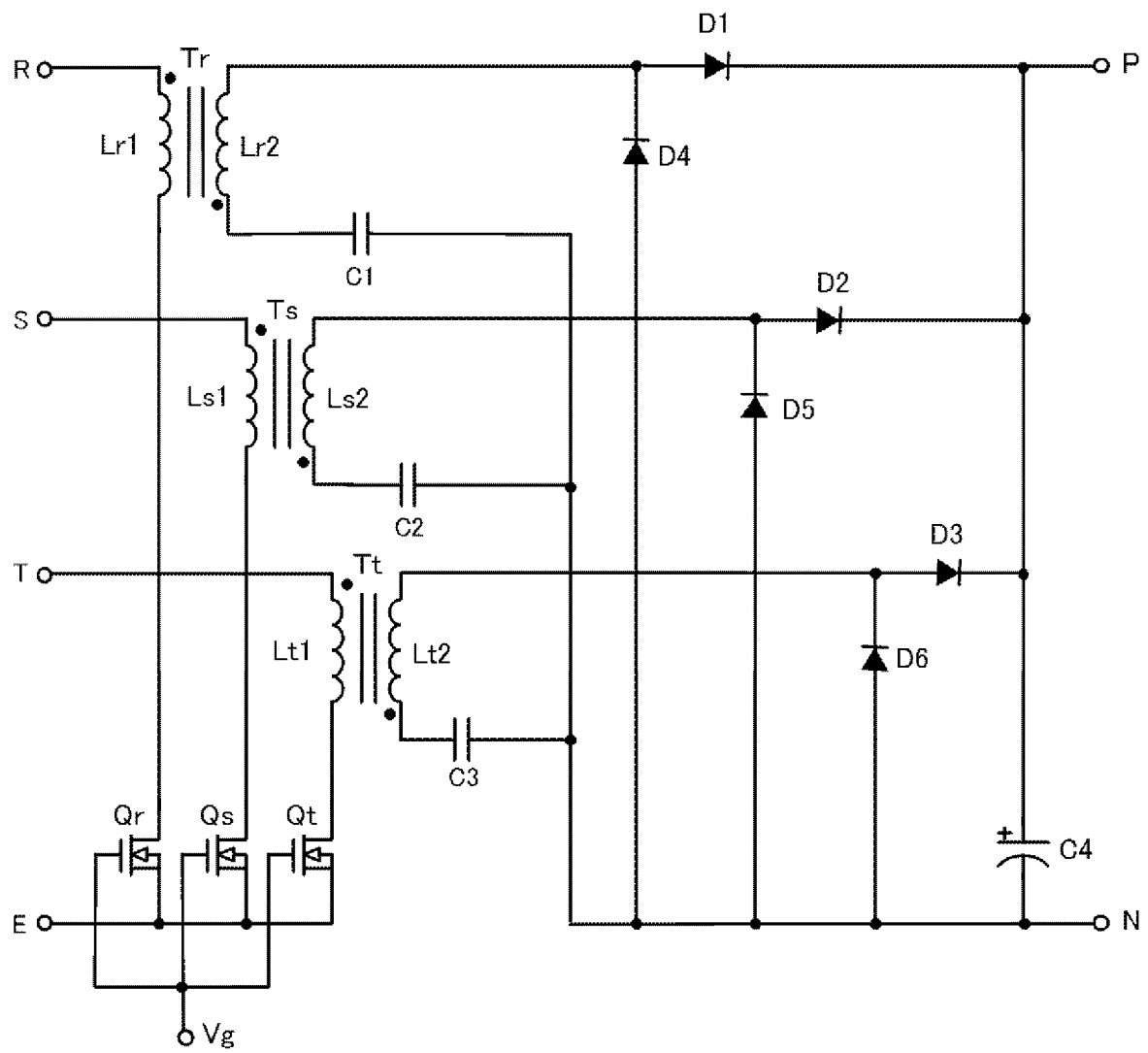
(e) 前記第1、第2及び第3トランス (T_r, T_s, T_t) の各々の二次コイル (L_{r2}, L_{s2}, L_{t2}) の一端と前記負極出力端 (N) の間にそれぞれ接続された第1、第2及び第3サブコンデンサ (C_1, C_2, C_3) と、

(f) 前記第1、第2及び第3トランス (T_r, T_s, T_t) の各々の二次コイル (L_{r2}, L_{s2}, L_{t2}) の他端と前記正極出力端 (P) の間にそれぞれ接続され、該二次コイルの他端から該正極出力端 (P) へ流れる電流をそれぞれ導通させる第1、第2及び第3整流要素 (D_1, D_2, D_3) と、

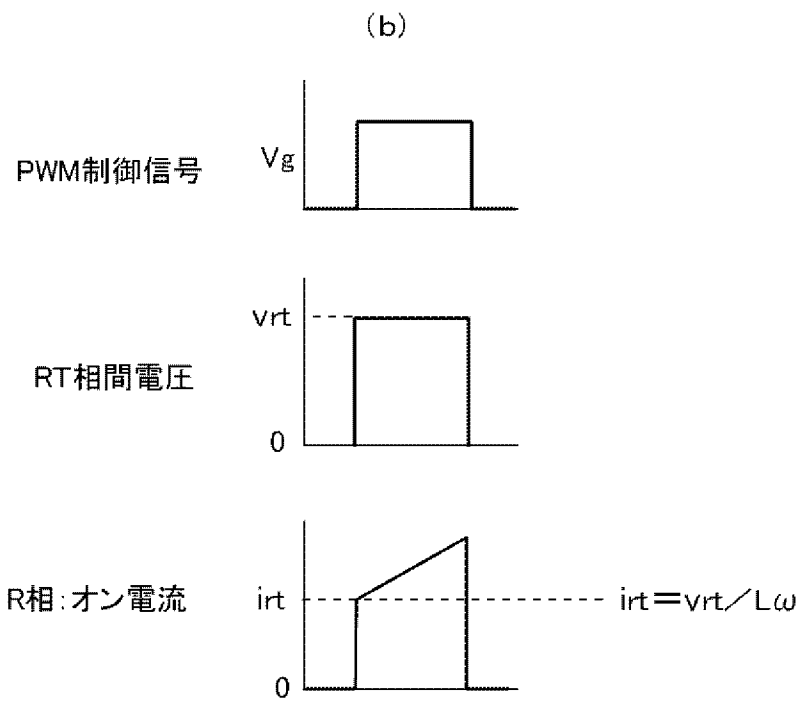
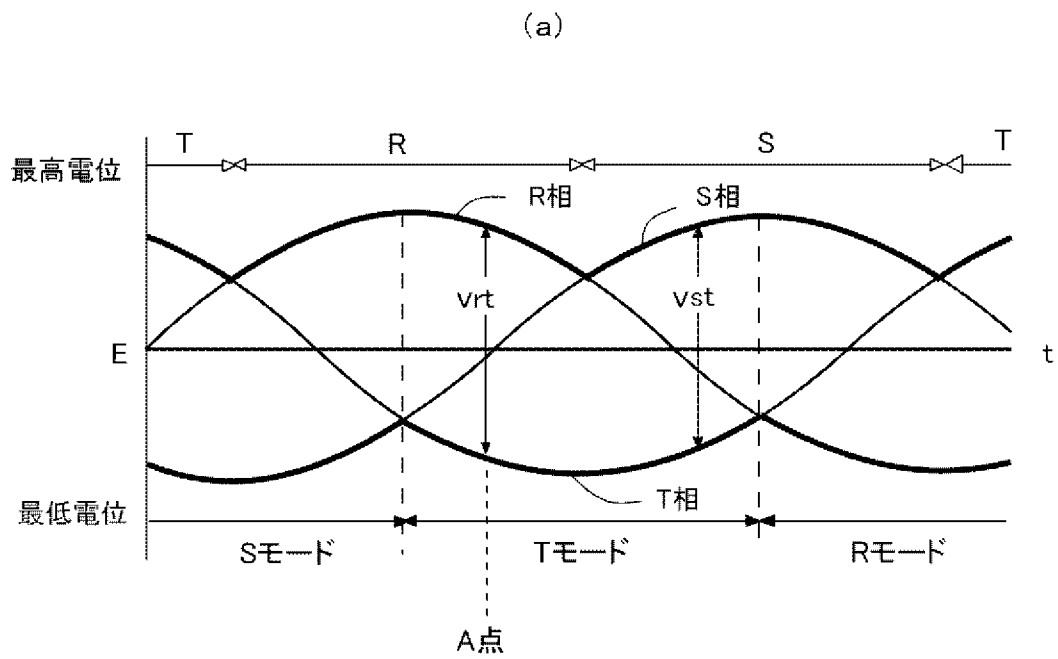
(g) 前記第1、第2及び第3トランス (T_r, T_s, T_t) の各々の二次コイル (L_{r2}, L_{s2}, L_{t2}) の他端と前記負極出力端 (N) の間にそれぞれ接続され、該負極出力端 (N) から該二次コイルの他端へ流れる電流をそれぞれ導通させる第4、第5及び第6整流要素 (D_4, D_5, D_6) と、

(h) 前記正極出力端 (P) と前記負極出力端 (N) の間に接続された平滑コンデンサ (C_4) と、を有することを特徴とするスイッチング電源。

[図1]

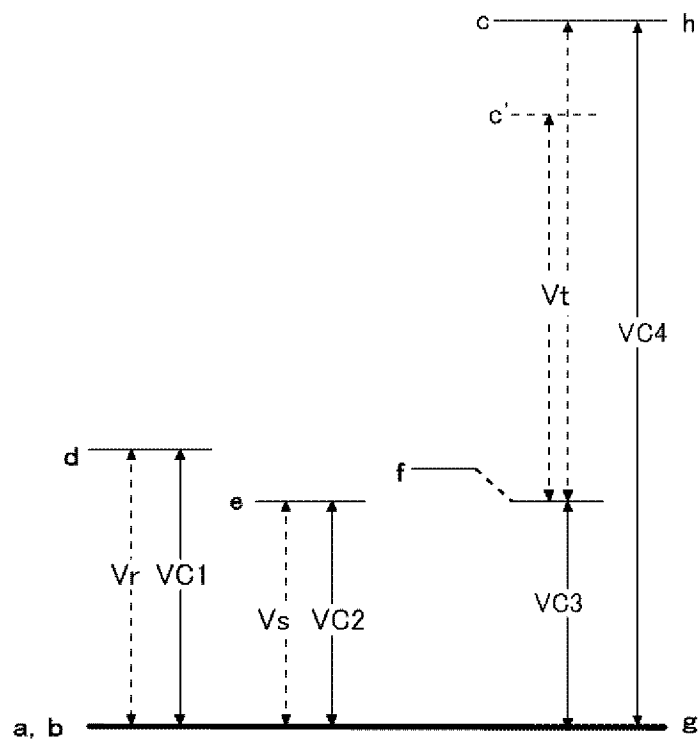


[図2]

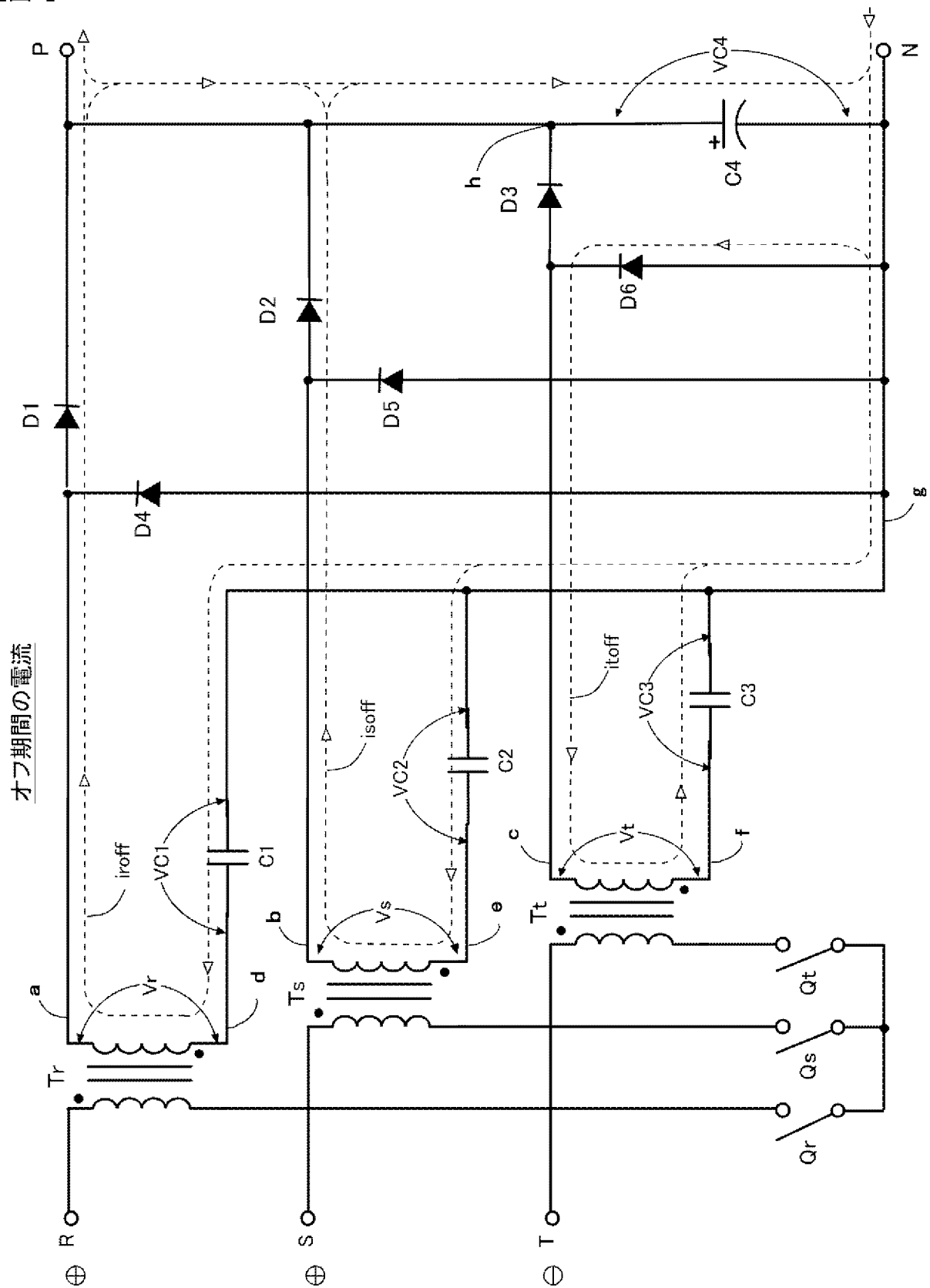


[図4]

オン期間の二次側電位関係

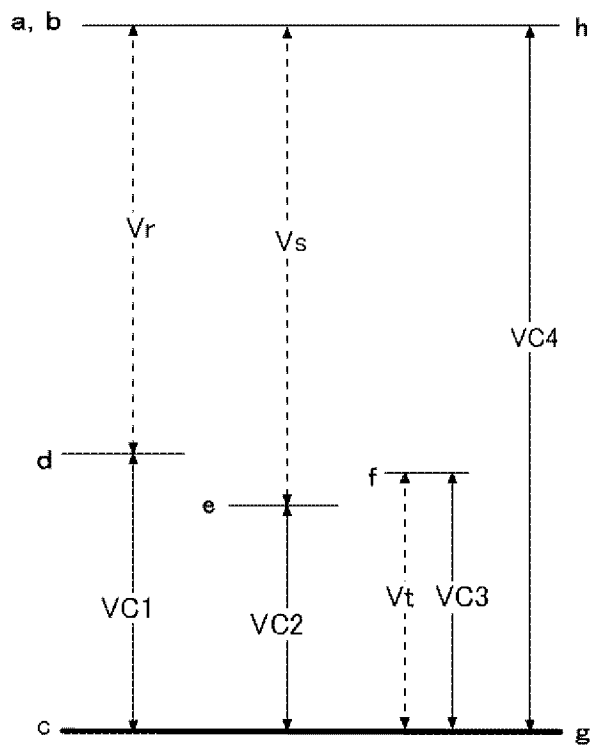


[図5]



[図6]

オフ期間の二次側電位関係



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/018504

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M7/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/00-3/44, H02M7/00-7/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-199731 A (SANKEN ELECTRIC CO., LTD.) 12 July 2002, paragraphs [0009]-[0034], fig. 1-2, 5 (Family: none)	1
A	JP 2005-33911 A (SANKEN ELECTRIC CO., LTD.) 03 February 2005, paragraphs [0017]-[0019], [0034]-[0035], [0040], fig. 1 (Family: none)	1

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

26 June 2018 (26.06.2018)

Date of mailing of the international search report

10 July 2018 (10.07.2018)

Name and mailing address of the ISA/

Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/018504

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-58248 A (INTERUNITS CORP.) 22 February 2002, paragraphs [0017], [0020], [0025], [0029]-[0030], fig. 1 (Family: none)	1
A	JP 2009-261163 A (COSEL CO., LTD.) 05 November 2009, entire text, all drawings (Family: none)	1
A	JP 7-250471 A (TAKAHASHI, Isao, TDK CORPORATION) 26 September 1995, entire text, all drawings & US 5506766 A, entire text, all drawings	1

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M3/00-3/44, H02M7/00-7/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-199731 A（サンケン電気株式会社） 2002.07.12, 段落[0009]-[0034], 図1-2, 5 (ファミリーなし)	1
A	JP 2005-33911 A（サンケン電気株式会社） 2005.02.03, 段落[0017]-[0019], [0034]-[0035], [0040], 図1 (ファミリーなし)	1

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

26.06.2018

国際調査報告の発送日

10.07.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小林 秀和

5G

1159

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-58248 A (インターユニット株式会社) 2002.02.22, 段落[0017], [0020], [0025], [0029]-[0030], 図1 (ファミリーなし)	1
A	JP 2009-261163 A (コーセル株式会社) 2009.11.05, 全文, 全図 (ファミリーなし)	1
A	JP 7-250471 A (高橋勲, ティーディーケイ株式会社) 1995.09.26, 全文, 全図 & US 5506766 A, 全文, 全図	1