

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-195331

(P2017-195331A)

(43) 公開日 平成29年10月26日(2017.10.26)

(51) Int.Cl.	F I	テーマコード (参考)
H01F 7/18 (2006.01)	H01F 7/18	5J055
H03K 17/00 (2006.01)	H03K 17/00	B
H03K 17/695 (2006.01)	H03K 17/695	

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号	特願2016-86194 (P2016-86194)
(22) 出願日	平成28年4月22日 (2016.4.22)

(71) 出願人	301065892
	株式会社アドヴィックス
	愛知県刈谷市昭和町2丁目1番地
(74) 代理人	110002147
	特許業務法人酒井国際特許事務所
(72) 発明者	笹之内 信行
	愛知県刈谷市昭和町2丁目1番地 株式会
	社アドヴィックス内
Fターム(参考)	5J055 AX40 BX16 CX13 DX13 DX22
	DX52 EY01 EY10 EY21 EZ00
	EZ39 GX01 GX02 GX04

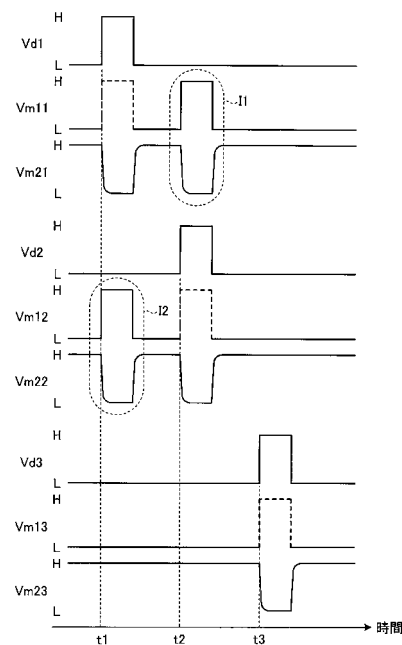
(54) 【発明の名称】 制御装置

(57) 【要約】

【課題】例えば、より簡素な構成や制御によって異常状態であるか否かを判断することが可能な、制御装置を得る。

【解決手段】実施形態では、制御装置は、それぞれ電動アクチュエータの作動状態を切り替える複数のスイッチング素子と、作動状態を切り替える制御信号を複数のスイッチング素子のそれぞれに出力する制御信号出力部と、制御信号をスイッチング素子に入力する制御経路とそれぞれ電氣的に接続された複数の端子と、それぞれ端子の電位を検出する複数の第一の検出部と、第一の検出部による検出結果に基づいて第一の異常状態であるか否かを判断する第一の異常判断部と、を有したコントローラと、を備え、第一の検出部によって検出された、制御信号が出力された端子とは別の端子の電位が、第一の閾値よりも高い場合に、第一の異常判断部は第一の異常状態であると判断する。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

それぞれ電動アクチュエータの作動状態を切り替える複数のスイッチング素子と、
前記作動状態を切り替える制御信号を前記複数のスイッチング素子のそれぞれに出力する制御信号出力部と、前記制御信号を前記スイッチング素子に入力する制御経路とそれぞれ電氣的に接続された複数の端子と、それぞれ前記端子の電位を検出する複数の第一の検出部と、前記第一の検出部による検出結果に基づいて第一の異常状態であるか否かを判断する第一の異常判断部と、を有したコントローラと、
を備え、

前記第一の検出部によって検出された、前記制御信号が出力された前記端子とは別の前記端子の電位が、第一の閾値よりも高い場合に、前記第一の異常判断部は第一の異常状態であると判断する、請求項 1 に記載の制御装置。

10

【請求項 2】

前記別の端子は、前記制御信号が出力された前記端子と隣接した端子である、請求項 1 に記載の制御装置。

【請求項 3】

前記コントローラは、
前記スイッチング素子の作動に基づく前記電動アクチュエータの通電状態を検出する第二の検出部と、
前記第二の検出部の検出結果に基づいて第二の異常状態であるか否かを判断する第二の異常判断部と、
を有した、請求項 1 または 2 に記載の制御装置。

20

【請求項 4】

前記制御信号出力部が前記複数のスイッチング素子の中の一つを作動させる前記制御信号を出力した状態で、当該制御信号が出力された前記端子とは別の前記端子の電位の前記第一の検出部による検出と、前記スイッチング素子の作動に基づく前記電動アクチュエータの通電状態の前記第二の検出部による検出と、が実行される、請求項 3 に記載の制御装置。

【発明の詳細な説明】**【技術分野】**

30

【0001】

本開示は、制御装置に関する。

【背景技術】**【0002】**

従来、ソレノイド等の電動アクチュエータの短絡異常を検出することができる異常検出装置が知られている。

【先行技術文献】**【特許文献】****【0003】****【特許文献 1】特開 2005 - 236101 号公報**

40

【発明の概要】**【発明が解決しようとする課題】****【0004】**

上記従来技術では、駆動信号と電流モニタ信号との周期を比較し、さらに電流モニタ信号の変動幅と所定の変動幅とを比較し、それぞれの比較結果に基づいて、短絡故障を検出する。すなわち、比較的複雑な構成および制御によって、短絡故障が検出される。

【0005】

そこで、本開示の課題の一つは、ソレノイド等の電動アクチュエータを制御する制御装置に関し、例えば、より簡素な構成や制御によって異常状態であるか否かを判断することが可能な制御装置を得ること、である。

50

【課題を解決するための手段】**【0006】**

本開示の制御装置は、例えば、それぞれ電動アクチュエータの作動状態を切り替える複数のスイッチング素子と、上記作動状態を切り替える制御信号を上記複数のスイッチング素子のそれぞれに出力する制御信号出力部と、上記制御信号を上記スイッチング素子に入力する制御経路とそれぞれ電氣的に接続された複数の端子と、それぞれ上記端子の電位を検出する複数の第一の検出部と、上記第一の検出部による検出結果に基づいて第一の異常状態であるか否かを判断する第一の異常判断部と、を有したコントローラと、を備え、上記第一の検出部によって検出された、上記制御信号が出力された上記端子とは別の上記端子の電位が、第一の閾値よりも高い場合に、上記第一の異常判断部は第一の異常状態であると判断する。

10

【0007】

上記制御装置によれば、例えば、比較的簡素な構成および制御によって、第一の異常状態であること、すなわち複数の端子間の短絡を、検出することができる。

【0008】

また、上記制御装置では、例えば、上記別の端子は、上記制御信号が出力された上記端子と隣接した端子である。

【0009】

よって、上記制御装置によれば、例えば、別の全ての端子の電位を検出する場合に比べて、演算負荷を減らすことができる。

20

【0010】

また、上記制御装置では、例えば、上記コントローラは、上記スイッチング素子の作動に基づく上記電動アクチュエータの通電状態を検出する第二の検出部と、上記第二の検出部の検出結果に基づいて第二の異常状態であるか否かを判断する第二の異常判断部と、を有する。

【0011】

よって、上記制御装置は、例えば、第一の異常状態であるか否かに加えて、第二の異常状態であるか否か、例えば、電動アクチュエータに所要の電力が供給されない状態であるか否かも、判断することができる。

【0012】

30

また、上記制御装置では、例えば、上記制御信号出力部が上記複数のスイッチング素子の中の一つを作動させる上記制御信号を出力した状態で、当該制御信号が出力された上記端子とは別の上記端子の電位の上記第一の検出部による検出と、上記スイッチング素子の作動に基づく上記電動アクチュエータの通電状態の上記第二の検出部による検出と、が実行される。

【0013】

よって、上記制御装置によれば、例えば、第一の検出部による検出と、第二の検出部による検出とを、より迅速にあるいはより効率良く実行することができる。

【図面の簡単な説明】**【0014】**

40

【図1】図1は、実施形態の制御装置を含むシステムの例示的かつ模式的な概略構成図である。

【図2】図2は、実施形態の制御装置に含まれるモニタ回路の例示的かつ模式的な回路図である。

【図3】図3は、実施形態の制御装置に含まれるマイクロコンピュータの例示的かつ模式的な概略構成図である。

【図4】図4は、実施形態の制御装置の正常状態における各信号の経時変化の一例を示すグラフである。

【図5】図5は、実施形態の制御装置の第一の異常状態における各信号の経時変化の一例を示すグラフである。

50

【図 6】図 6 は、実施形態の制御装置の第二の異常状態における各信号の経時変化の一例を示すグラフである。

【図 7】図 7 は、実施形態の制御装置において制御信号を出力している制御信号出力部に対応して、第一の異常判断部が第一の異常判断の対象とする、第一の検出部を示す表である。

【発明を実施するための形態】

【0015】

以下、本発明の例示的な実施形態が開示される。以下に示される実施形態の構成、ならびに当該構成によってもたらされる作用および結果（効果）は、一例である。本発明は、以下の実施形態に開示される構成以外によっても実現可能である。また、本発明によれば、構成によって得られる種々の効果（派生的な効果も含む）のうち少なくとも一つを得ることが可能である。

【0016】

図 1 は、システム 1 の概略構成図である。システム 1 は、マイクロコンピュータ 20 や、アクチュエータ 30、電源 40、スイッチング素子 50、モニタ回路 60 等を備えている。

【0017】

マイクロコンピュータ 20 は、マイクロコントローラや、集積回路と称されうる。マイクロコンピュータ 20 は、コントローラの一例である。

【0018】

アクチュエータ 30 は、通電により作動する電動アクチュエータの一例である。アクチュエータ 30 は、例えば、電磁ソレノイドを有した油圧弁（電磁弁）であり、具体的には、ブレーキシステムや、自動変速機等で用いられるソレノイド弁等である。なお、アクチュエータ 30 は、電磁ソレノイドを有した油圧弁とは異なる電動アクチュエータであってもよい。

【0019】

電源 40 は、アクチュエータ 30 が作動する電力を供給する。電源 40 は、例えば、定電圧電源であり、具体的には、蓄電池（二次電池）や、コンデンサ等である。

【0020】

スイッチング素子 50 は、入力された制御信号（制御信号）に応じてオン状態とオフ状態とを切り替えることにより、アクチュエータ 30 の作動状態を切り替える。スイッチング素子 50 は、例えば、FET（field effect transistor）である。図 1 のシステム 1 では、電源 40、アクチュエータ 30、およびスイッチング素子 50 が、アクチュエータ 30 毎の駆動経路 70 において電氣的に直列に接続されている。また、スイッチング素子 50 のゲート（入力端子、制御端子）は、制御経路 80 を介してマイクロコンピュータ 20 と電氣的に接続されている。このような回路において、マイクロコンピュータ 20 から制御経路 80 を介してスイッチング素子 50 に制御信号が入力されると、スイッチング素子 50 は、オフ状態からオン状態へ切り替わり、駆動経路 70 において、電源 40 から、アクチュエータ 30、スイッチング素子 50 を経由して、グラウンド G に電流が流れる。このとき、アクチュエータ 30 は通電され、作動状態となる。他方、制御信号の入力が解除されると、スイッチング素子 50 は、オン状態からオフ状態へ切り替わり、アクチュエータ 30 への通電が解除され、アクチュエータ 30 は非作動状態となる。なお、駆動経路 70 における、アクチュエータ 30 や、スイッチング素子 50 の配置は、図 1 の例には限定されない。また、スイッチング素子 50 は、FET とは異なる素子であってもよい。

【0021】

図 2 は、モニタ回路 60 の回路図である。図 1 に示されるように、モニタ回路 60 は、検出経路 90 を介してマイクロコンピュータ 20 と電氣的に接続されている。モニタ回路 60 は、マイクロコンピュータ 20 内に設けられる第二の検出部 230（図 3 参照）による信号検出（モニタリング）がより好適に実行されるよう、設けられている。モニタ回路 60 は、図 2 に示されるように、例えば、分圧抵抗 R1、R2 と、コンデンサ C とを有す

る。分圧抵抗 R_1 , R_2 は、アクチュエータ 30 とグラウンド G との間に直列に設けられている。検出経路 90 は、分圧抵抗 R_1 , R_2 の間の中間点 60c と接続されている。コンデンサ C は、中間点 60c とグラウンド G との間に、分圧抵抗 R_2 と並列に設けられている。このようなモニタ回路 60 の構成により、マイクロコンピュータ 20 には、中間点 60c の電位、すなわち分圧抵抗 R_1 , R_2 による電源 40 の電圧の分圧が、入力される。これにより、マイクロコンピュータ 20 の電源電圧が電源 40 の電圧よりも低い場合にあっても、第二の検出部 230 はアクチュエータ 30 の通電状態を検出することができる。なお、分圧回路は、コンデンサによって分圧を得る回路であってもよい。また、モニタ回路 60 では、分圧抵抗 R_1 とコンデンサ C とによって、低域通過フィルタ、すなわち高域遮断フィルタ（積分回路）が構成されている。これにより、第二の検出部 230 による高周波ノイズ成分の検出が抑制されている。

10

【0022】

図 1 に示されるように、システム 1 は、複数の並列なアクチュエータ 30 (31 ~ 33) を含む。図 1 には、三つのアクチュエータ 31 ~ 33 のみが示されているが、アクチュエータ 30 の数は、四つ以上であってもよい。

【0023】

また、スイッチング素子 50 (51 ~ 53) およびモニタ回路 60 (61 ~ 63) は、アクチュエータ 30 (31 ~ 33) のそれぞれに対応して設けられている。図 1 には、三つのスイッチング素子 51 ~ 53 およびモニタ回路 61 ~ 63 のみが示されているが、スイッチング素子 50 およびモニタ回路 60 の数は、四つ以上であってもよい。

20

【0024】

それぞれスイッチング素子 50 と接続された制御経路 80 は、マイクロコンピュータ 20 の入出力端子 20a (入出力兼用端子) と電氣的に接続されている。また、モニタ回路 60 がそれぞれ設けられた検出経路 90 は、マイクロコンピュータ 20 の入力端子 20b (入力専用端子) と電氣的に接続されている。なお、端子は、ポートと称されうる。入出力端子 20a は、端子の一例である。

【0025】

また、マイクロコンピュータ 20 や、アクチュエータ 30、電源 40、スイッチング素子 50、モニタ回路 60 等は、ECU 100 (electronic control unit) に含まれてもよい。ECU 100 は、制御装置の一例である。

30

【0026】

図 3 は、マイクロコンピュータ 20 の概略構成図である。マイクロコンピュータ 20 は、制御部 200 や、制御信号出力部 210、第一の検出部 220、第二の検出部 230 等を有する。

【0027】

制御信号出力部 210 は、スイッチング素子 50 に向けた制御信号を出力する。制御信号出力部 210 は、入出力端子 20a および制御経路 80 を介して、スイッチング素子 50 と電氣的に接続されている。よって、制御信号出力部 210 から出力された制御信号は、入出力端子 20a および制御経路 80 を介して、スイッチング素子 50 に入力される。制御信号は、駆動信号と称されうる。

40

【0028】

マイクロコンピュータ 20 は、複数の制御信号出力部 210 (211 ~ 213) を含む。図 3 には、三つの制御信号出力部 211 ~ 213 のみが示されているが、制御信号出力部 210 の数は、四つ以上であってもよい。制御信号出力部 210 のそれぞれは、一つのスイッチング素子 50 に対応している。

【0029】

第一の検出部 220 は、入出力端子 20a と電氣的に接続され、入出力端子 20a、ひいては制御経路 80 の電氣的な特性、例えば電位を検出する。第一の検出部 220 は、例えばコンパレータを有し、入出力端子 20a および制御経路 80 の電位が第一の閾値よりも大きい場合と小さい場合とで異なる第一の検出信号を、出力する。第一の検出信号は、

50

例えば、入出力端子 20 a の電位が第一の閾値よりも大きい場合は、ハイレベル「1」に設定され、入出力端子 20 a の電位が第一の閾値よりも小さい場合は、ローレベル「0」に設定され、入出力端子 20 a の電位が第一の閾値と同じである場合は、ローレベル「0」に設定される。第一の検出信号は、制御部 200 に入力される。

【0030】

マイクロコンピュータ 20 は、複数の第一の検出部 220 (221 ~ 223) を含む。図 3 には、三つの第一の検出部 221 ~ 223 のみが示されているが、第一の検出部 220 の数は、四つ以上であってもよい。第一の検出部 220 のそれぞれは、一つの入出力端子 20 a および一つの制御経路 80 に対応している。

【0031】

第二の検出部 230 は、入力端子 20 b と電氣的に接続され、入力端子 20 b、ひいては駆動経路 70 の電氣的な特性、例えば電位を検出する。第二の検出部 230 は、例えばコンパレータを有し、駆動経路 70 の電位が第二の閾値よりも大きい場合と小さい場合とで異なる第二の検出信号を、出力する。第二の検出信号は、例えば、入力端子 20 b の電位が第二の閾値よりも大きい場合は、ハイレベル「1」に設定され、入力端子 20 b の電位が第二の閾値よりも小さい場合は、ローレベル「0」に設定され、入力端子 20 b の電位が第二の閾値と同じである場合は、ローレベル「0」に設定される。検出信号は、制御部 200 に入力される。

【0032】

マイクロコンピュータ 20 は、複数の第二の検出部 230 (231 ~ 233) を含む。図 3 には、三つの第二の検出部 231 ~ 233 のみが示されているが、第二の検出部 230 の数は、四つ以上であってもよい。第二の検出部 230 のそれぞれは、入力端子 20 b、一つのモニタ回路 60、一つの駆動経路 70、一つのスイッチング素子 50、および一つのアクチュエータ 30 に対応している。

【0033】

制御部 200 は、通常制御部 201、自己診断制御部 202、第一の異常判断部 203、第二の異常判断部 204、および出力制御部 205 を有する。制御部 200 (マイクロコンピュータ 20) は、不図示の CPU (central processing unit) や、コントローラ、RAM (random access memory)、ROM (read only memory)、フラッシュメモリ (不揮発性のメモリ) 等を有することができる。制御部 200 は、インストールされ、ロードされたプログラムにしたがって処理を実行し、各機能を実現することができる。この場合、プログラムにしたがって処理が実行されることにより、制御部 200 は、通常制御部 201、自己診断制御部 202、第一の異常判断部 203、第二の異常判断部 204、および出力制御部 205 等として機能することができる。プログラムは、ROM やフラッシュメモリ等にインストールされる。なお、上記各部の機能の少なくとも一部は、例えば、ASIC (application specific integrated circuit) や、FPGA (field programmable gate array)、DSP (digital signal processor)、PLD (programmable logic device) 等のハードウェアによって実現されてもよい。なお、メモリは、マイクロコンピュータ 20 とは別に設けられてもよい。

【0034】

通常制御部 201 は、システム 1 の通常の作動状態における制御信号出力部 210 の制御、ひいてはスイッチング素子 50 およびアクチュエータ 30 の制御 (通常制御) を実行する。

【0035】

自己診断制御部 202 は、例えば、通常制御部 201 による通常制御が実行される前や、入力された指示信号等に基づいて、制御信号出力部 210 の制御、ひいてはスイッチング素子 50 およびアクチュエータ 30 の制御 (自己診断制御) を実行する。自己診断制御におけるスイッチング素子 50 の作動時間は、通常制御におけるスイッチング素子 50 の作動時間よりも短く設定される。よって、自己診断制御では、アクチュエータ 30 の作動量は通常制御時よりも少ないか、あるいはアクチュエータ 30 は殆ど作動しない。

10

20

30

40

50

【 0 0 3 6 】

第一の異常判断部 2 0 3 は、自己診断制御において動作し、第一の検出部 2 2 0 による検出結果、すなわち第一の検出信号に基づいて、システム 1 が第一の異常状態（短絡が発生した状態）であるか否かを判断する。

【 0 0 3 7 】

第二の異常判断部 2 0 4 は、自己診断制御および通常制御において動作し、第二の検出部 2 3 0 による検出結果、すなわち第二の検出信号に基づいて、システム 1 が第二の異常状態（例えば、アクチュエータ 3 0 への電力供給不足）であるか否かを判断する。

【 0 0 3 8 】

出力制御部 2 0 5 は、第一の異常判断部 2 0 3 においてシステム 1 が第一の異常状態であると判断された場合、および第二の異常判断部 2 0 4 においてシステム 1 が第二の異常状態であると判断された場合において、異常を示す出力を実行するよう、出力部 2 を制御する。出力部 2 は、例えば、表示出力部や音声出力部である。表示出力部は、例えば、LED (light emitting diode) や、ディスプレイ、ランプ等であり、音声出力部は、例えば、スピーカ等である。複数の出力部 2 が設けられた場合や、出力部 2 が、複数の出力形態を取り得るよう構成されたような場合にあっては、出力制御部 2 0 5 は、第一の異常状態と第二の異常状態とで出力を実行する出力部 2 や出力部 2 における出力形態が異なるよう、出力部 2 を制御してもよい。

10

【 0 0 3 9 】

図 4 ~ 6 は、自己診断制御における各信号の経時変化を示す。図 4 は、正常状態における各信号の経時変化であり、図 5 は、第一の異常状態における各信号の経時変化であり、図 6 は、第二の異常状態における各信号の経時変化である。

20

【 0 0 4 0 】

図 4 ~ 6 において、 $V d 1$, $V d 2$, $V d 3$ は、制御信号の電位である。制御信号は、スイッチング素子 5 0 をオフ状態からオン状態に切り替える。電位 $V d 1$ は、スイッチング素子 5 1 と接続される入出力端子 2 0 a 1 (図 3 参照) の電位であり、電位 $V d 2$ は、スイッチング素子 5 2 と接続される入出力端子 2 0 a 2 の電位であり、電位 $V d 3$ は、スイッチング素子 5 3 と接続される入出力端子 2 0 a 3 の電位である。

【 0 0 4 1 】

図 4 ~ 6 に示されるように、制御信号出力部 2 1 1 は、時刻 $t 1$ から時間 T の間、制御信号を出力し、これに伴い、電位 $V d 1$ がハイレベルとなっている。制御信号出力部 2 1 2 は、時刻 $t 2$ から時間 T の間、制御信号を出力し、これに伴い、電位 $V d 2$ がハイレベルとなっている。また、制御信号出力部 2 1 3 は、時刻 $t 3$ から時間 T の間、制御信号を出力し、これに伴い、電位 $V d 3$ がハイレベルとなっている。

30

【 0 0 4 2 】

図 4 ~ 6 に示されるように、制御信号出力部 2 1 0、すなわち複数の制御信号出力部 2 1 1 ~ 2 1 3 は、複数のスイッチング素子 5 0 (5 1 ~ 5 3) に、選択的に制御信号を出力している。換言すれば、制御信号出力部 2 1 0 は、各スイッチング素子 5 0 に、時間をずらして、すなわち異なるタイミングで、順次、制御信号を出力している。各スイッチング素子 5 0 に制御信号が順次出力される間隔は、例えば一定であってもよいし、それぞれ異なってもよい。なお、図 4 ~ 6 では、三つのスイッチング素子 5 1 ~ 5 3 および三つのアクチュエータ 3 1 ~ 3 3 に関連した信号の経時変化のみが示されているが、スイッチング素子 5 0 およびアクチュエータ 3 0 の数が四つ以上である場合にあっては、図 4 ~ 6 と同様の信号の経時変化が得られる。

40

【 0 0 4 3 】

図 4 ~ 6 において、 $V m 1 1$, $V m 1 2$, $V m 1 3$ は、入出力端子 2 0 a の電位である。電位 $V m 1 1$ は、スイッチング素子 5 1 と接続される入出力端子 2 0 a 1 (図 3 参照) の電位であり、電位 $V m 1 2$ は、スイッチング素子 5 2 と接続される入出力端子 2 0 a 2 の電位であり、電位 $V m 1 3$ は、スイッチング素子 5 3 と接続される入出力端子 2 0 a 3 の電位である。

50

【 0 0 4 4 】

入出力端子 2 0 a (2 0 a 1 ~ 2 0 a 3) は、制御信号出力部 2 1 0 による制御信号の出力と、第一の検出部 2 2 0 による検出における信号の入力とで共用されている。よって、図 4 に示されるように、正常状態である場合、自己診断制御中の最初から最後まで、電位 V_{m11} は、電位 V_{d1} と同じであり、電位 V_{m12} は、電位 V_{d2} と同じであり、電位 V_{m13} は、電位 V_{d3} と同じである。

【 0 0 4 5 】

また、入出力端子 2 0 a が共用されているため、本実施形態では、制御信号が出力されている状態、すなわち図 4 ~ 6 において電位 V_{d1} , V_{d2} , V_{d3} が高い状態では、第一の検出部 2 2 0 は作動しない。よって、図 4 ~ 6 では、それぞれの第一の検出部 2 2 0 によって電位 V_{m11} , V_{m12} , V_{m13} を検出しない区間は、破線で示されている。換言すれば、第一の検出部 2 2 0 は、それぞれが接続されている入出力端子 2 0 a から制御信号が出力されていない状態において、入出力端子 2 0 a の電気的な特性を検出する。

10

【 0 0 4 6 】

図 4 ~ 6 において、 V_{m21} , V_{m22} , V_{m23} は、入力端子 2 0 b の電位である。電位 V_{m21} は、モニタ回路 6 1 と接続される入力端子 2 0 b 1 (図 3 参照) の電位であり、電位 V_{m22} は、モニタ回路 6 2 と接続される入力端子 2 0 b 2 の電位であり、電位 V_{m23} は、モニタ回路 6 3 と接続される入力端子 2 0 b 3 の電位である。

【 0 0 4 7 】

正常状態である場合、制御信号に応じてスイッチング素子 5 0 がオン状態であるときに、駆動経路 7 0 の電位が低くなる。よって、図 4 に示されるように、正常状態である場合、電位 V_{m21} は、電位 V_{d1} に応じて変動する。すなわち、電位 V_{m21} は、電位 V_{d1} が高くなるのに応じて低くなり、電位 V_{d1} が低くなるのに応じて高くなる。ただし、上述したように、モニタ回路 6 0 には、低域通過フィルタ (積分回路) が含まれているため、電位 V_{m21} の変動は、電位 V_{d1} の変動に対して僅かに遅れる。電位 V_{m22} , V_{m23} の変動も電位 V_{m21} の変動と同様である。

20

【 0 0 4 8 】

図 5 には、第一の異常状態における各信号の経時変化が示されている。図 5 の第一の異常状態では、スイッチング素子 5 1 と電氣的に接続された入出力端子 2 0 a 1 と、スイッチング素子 5 2 と電氣的に接続された入出力端子 2 0 a 2 とが、短絡している。この場合、互いに隣接した二つの入出力端子 2 0 a 1 , 2 0 a 2 が電氣的に接続されているため、電位 V_{m11} と電位 V_{m12} とが同じになる。なお、図 1 , 3 から明らかとなるように、入出力端子 2 0 a 2 は、入出力端子 2 0 a 1 と隣接している。

30

【 0 0 4 9 】

したがって、図 5 中の破線長円 I 1 に示されるように、電位 V_{m11} において、正常状態では検出されない経時変化が生じる。スイッチング素子 5 1 と接続された入出力端子 2 0 a 1 の電位 V_{m11} の、破線長円 I 1 における上昇は、スイッチング素子 5 2 と接続された入出力端子 2 0 a 2 から出力された制御信号による電位 V_{d2} の変化に起因する。換言すれば、この状態では、スイッチング素子 5 2 を作動させる制御信号が出力された入出力端子 2 0 a 2 とは別の入出力端子 2 0 a 1 の電位が、当該制御信号に応じて変化している。また、電位 V_{m21} においても、正常状態では検出されない経時変化が生じる。入出力端子 2 0 a 1 と入出力端子 2 0 a 2 との短絡、すなわち、スイッチング素子 5 1 に繋がる制御経路 8 0 とスイッチング素子 5 2 に繋がる制御経路 8 0 との短絡に伴い、スイッチング素子 5 2 を作動させる制御信号により、スイッチング素子 5 2 とともにスイッチング素子 5 1 もオン状態となる。したがって、電位 V_{m21} は、電位 V_{d2} が高くなるのに応じて低くなり、電位 V_{d2} が低くなるのに応じて高くなる。

40

【 0 0 5 0 】

また、この場合、図 5 中の破線長円 I 2 に示されるように、電位 V_{m12} においても、正常状態では検出されない経時変化が生じる。スイッチング素子 5 2 と接続された入出力端子 2 0 a 2 の電位 V_{m12} の、破線長円 I 2 における上昇は、スイッチング素子 5 1 と

50

接続された入出力端子 20 a 1 から出力された制御信号による電位 V_{d1} の変化に起因する。換言すれば、この状態では、スイッチング素子 5 1 を作動させる制御信号が出力された入出力端子 20 a 1 とは別の入出力端子 20 a 2 の電位が、当該制御信号に応じて変化している。また、同様に、電位 V_{m22} においても、正常状態では検出されない経時変化が生じる。入出力端子 20 a 1 と入出力端子 20 a 2 との短絡、すなわち、スイッチング素子 5 1 に繋がる制御経路 8 0 とスイッチング素子 5 2 に繋がる制御経路 8 0 との短絡に伴い、スイッチング素子 5 1 を作動させる制御信号により、スイッチング素子 5 1 とともにスイッチング素子 5 2 もオン状態となる。したがって、電位 V_{m22} は、電位 V_{d1} が高くなるのに応じて低くなり、電位 V_{d1} が低くなるのに応じて高くなる。

【0051】

10

上述した図 5 に示されるような現象を利用して、第一の異常判断部 203 は、第一の検出部 220 の検出結果に基づいて、複数の入出力端子 20 a 間の短絡に基づく第一の異常状態であるか否かを判断することができる。すなわち、制御信号が出力されていない入出力端子 20 a と接続されている第一の検出部 220 において、第一の閾値よりも高い電位が検出された場合、第一の異常判断部 203 は、第一の異常状態が生じていると判断することができる。

【0052】

また、第一の異常状態では、第一の閾値よりも高い電位が検出された第一の検出部 220 と電氣的に接続されている入出力端子 20 a と、当該入出力端子 20 a とは別の、制御信号が出力されていた入出力端子 20 a とが、短絡していることになる。よって、第一の異常判断部 203 は、第一の検出部 220 において第一の閾値よりも高い電位が検出されたときに制御信号を出力していた制御信号出力部 210 を特定することにより、互いに短絡されている入出力端子 20 a を特定することができる。

20

【0053】

具体的に、図 5 の例の破線長円 I 1 は、第一の検出部 221 において、入出力端子 20 a 1 を共用している制御信号出力部 211 から制御信号が出力されていないタイミングで、第一の閾値よりも高い電位が検出された場合である。この場合、当該タイミングでは制御信号出力部 212 から制御信号が出力されているため、第一の異常判断部 203 は、当該制御信号出力部 212 と接続されている入出力端子 20 a 2 と、第一の検出部 221 と接続されている入出力端子 20 a 1 との短絡を、検出することができる。

30

【0054】

また、図 5 の例の破線長円 I 2 は、第一の検出部 222 において、入出力端子 20 a 2 を共用している制御信号出力部 212 から制御信号が出力されていないタイミングで、第一の閾値よりも高い電位が検出された場合である。この場合、当該タイミングでは制御信号出力部 211 から制御信号が出力されているため、第一の異常判断部 203 は、当該制御信号出力部 211 と接続されている入出力端子 20 a 1 と、第一の検出部 222 と接続されている入出力端子 20 a 2 との短絡を、検出することができる。

【0055】

このような複数の入出力端子 20 a 間の短絡は、互いに隣接する入出力端子 20 a 間で生じる場合が多い。このため、第一の異常判断部 203 は、制御信号が出力されている入出力端子 20 a と隣接する入出力端子 20 a の電位を検出する第一の検出部 220 の検出結果により、第一の異常状態であるか否かを判断してもよい。これにより、第一の異常判断部 203 の演算負荷を減らすことができる。

40

【0056】

図 7 は、制御信号を出力している制御信号出力部 210 に対応して、第一の異常判断部 203 が第一の異常判断の対象とする、第一の検出部 220 を示す表である。制御信号出力部 211 と接続された入出力端子 20 a 1 には、入出力端子 20 a 2 が隣接している。よって、第一の異常判断部 203 は、図 7 に示されるように、制御信号出力部 211 が制御信号を出力している場合にあっては、入出力端子 20 a 2 と接続された第一の検出部 222 の検出結果に基づいて、第一の異常状態であるか否かを判断する。なお、入出力端子

50

20a1は、列の端部に位置されるため、隣接している入出力端子20aは、入出力端子20a2のみである。同様に、制御信号出力部212と接続された入出力端子20a2には、入出力端子20a1, 20a3が隣接している。よって、第一の異常判断部203は、制御信号出力部212が制御信号を出力している場合にあっては、第一の検出部221, 223の検出結果に基づいて、第一の異常状態であるか否かを判断する。同様に、制御信号出力部21iと接続された入出力端子20aiには、入出力端子20a(i-1)と、入出力端子20a(i+1)とが隣接している。ここで、iは、2以上n-1以下の整数であり、入出力端子20aの並ぶ順であり、各符号の数の1桁目である。また、nは、入出力端子20a(アクチュエータ30およびスイッチング素子50)の個数である。よって、第一の異常判断部203は、制御信号出力部21iが制御信号を出力している場合にあっては、第一の検出部22(i-1), 22(i+1)の検出結果に基づいて、第一の異常状態であるか否かを判断する。また、入出力端子20anは、列の端部に位置されるため、隣接している入出力端子20aは、入出力端子20a(n-1)のみである。

10

【0057】

複数の入出力端子20a間(あるいは複数の制御経路80間)の短絡は、例えば、はんだ接合部同士の連結等の接合不良や、導電性物質の付着等によって起こりうる。

【0058】

図6には、駆動経路70において異常が生じている第二の異常状態における各信号の経時変化が示されている。図6の例では、破線長円I3に示されるように、電位Vm23において、通常状態では生じない経時変化が生じている。具体的には、スイッチング素子53の作動により正常状態では生じるはずの入力端子20bの電位の下降が、生じていない。スイッチング素子50が正常にオフ状態からオン状態に変化した場合には、制御信号の電位Vd3の変化に応じて、駆動経路70の電位、すなわち入力端子20b3の電位が変化するはずである。よって、第二の異常判断部204は、例えば、制御信号の出力対象であるスイッチング素子50(図6の例では、スイッチング素子53)が設けられている駆動経路70の電位Vm2i(図6の例では、電位Vm23)が、第二の閾値よりも高い場合に、第二の異常状態であると判断することができる。第二の異常状態は、例えば、電源40からアクチュエータ30へ所要の電力が供給されない状態である。なお、第二の異常判断部204は、制御信号の出力対象であるスイッチング素子50が設けられている駆動経路70の電位Vm2iが、第二の閾値よりも低い場合や、第二の閾値と同じである場合には、第二の異常状態では無いと判断することができる。

20

30

【0059】

また、マイクロコンピュータ20は、一つの入出力端子20aから一つのスイッチング素子50の制御信号が出力されている時間T(図4参照)の間に、当該制御信号が出力された入出力端子20aとは別の入出力端子20aの電位の第一の検出部220による検出と、当該スイッチング素子50の作動に基づくアクチュエータ30の通電状態の第二の検出部230による検出と、を実行することができる。よって、本実施形態によれば、例えば、全ての第一の検出部220による検出を順次実行した後に、全ての第二の検出部230による検出を順次実行するような場合に比べて、第一の検出部220による検出と、第二の検出部230による検出とを、より迅速にあるいはより効率良く実行することができる。なお、時間Tにおける第一の検出部220による検出と第二の検出部230による検出とは、並行して実行されてもよいし、順次実行されてもよい。順次実行される場合、どちらが先でもよい。

40

【0060】

なお、システム1が、自己診断制御において、第一の検出部220による検出のみを実行する場合、モニタ回路60内の低域通過フィルタ(積分回路)による波形の遅れや鈍りを考慮する必要が無いいため、第二の検出部230による検出も実行する場合に比べて、制御信号のパルス幅(時間T)をより短く設定することができる。

【0061】

以上、説明したように、本実施形態では、例えば、第一の異常判断部203は、第一の

50

検出部 220 によって検出された、制御信号が出力された入出力端子 20a とは別の入出力端子 20a の電位が、第一の閾値よりも高い場合に、第一の異常状態であると判断する。よって、本実施形態によれば、例えば、比較的簡素な構成および制御によって、第一の異常状態であること、すなわち複数の入出力端子 20a 間の短絡を、検出することができる。

【0062】

また、本実施形態では、例えば、制御信号が出力された入出力端子 20a とは別の入出力端子 20a は、制御信号が出力された入出力端子 20a と隣接した入出力端子 20a である。よって、本実施形態によれば、例えば、別の全ての入出力端子 20a の電位を検出する場合に比べて、演算負荷を減らすことができる。

10

【0063】

また、本実施形態では、例えば、第二の異常判断部 204 は、第二の検出部 230 の電位の検出結果に基づいて、第二の異常状態であるか否かを判断することができる。よって、本実施形態によれば、制御部 200（マイクロコンピュータ 20、ECU 100）は、第一の異常状態であるか否かに加えて、第二の異常状態であるか否か、すなわち、アクチュエータ 30（電動アクチュエータ）に所要の電力が供給されない状態であるか否かも、判断することができる。

【0064】

また、本実施形態では、例えば、制御信号出力部 210 が複数のスイッチング素子 50 の中の一つを作動させる制御信号を出力した状態で、当該制御信号が出力された入出力端子 20a とは別の入出力端子 20a の電位の第一の検出部 220 による検出と、スイッチング素子の作動に基づくアクチュエータ 30（電動アクチュエータ）の通電状態の第二の検出部 230 による検出と、が実行される。よって、本実施形態によれば、第一の検出部 220 による検出と、第二の検出部 230 による検出とを、より迅速にあるいはより効率良く実行することができる。

20

【0065】

以上、本発明の実施形態が例示されたが、上記実施形態は一例であって、発明の範囲を限定することは意図していない。上記実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、組み合わせ、変更を行うことができる。また、各構成要素や、数値、条件等は、適宜に変更して実施することができる。

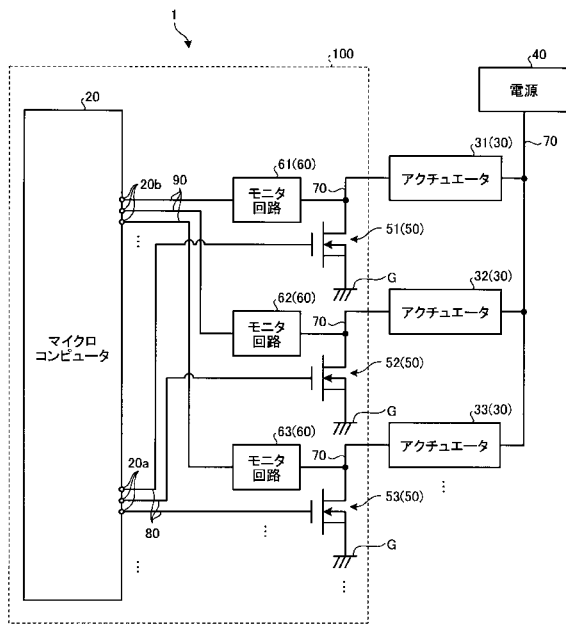
30

【符号の説明】

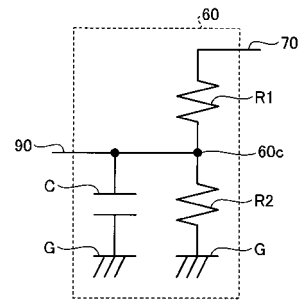
【0066】

20 ... マイクロコンピュータ（コントローラ）、20a ... 入出力端子（端子）、30（31～33）... アクチュエータ（電動アクチュエータ）、50（51～53）... スwitchング素子、80 ... 制御経路、100 ... ECU（制御装置）、203 ... 第一の異常判断部、204 ... 第二の異常判断部、210（211～213）... 制御信号出力部、220（221～223）... 第一の検出部、230（231～233）... 第二の検出部。

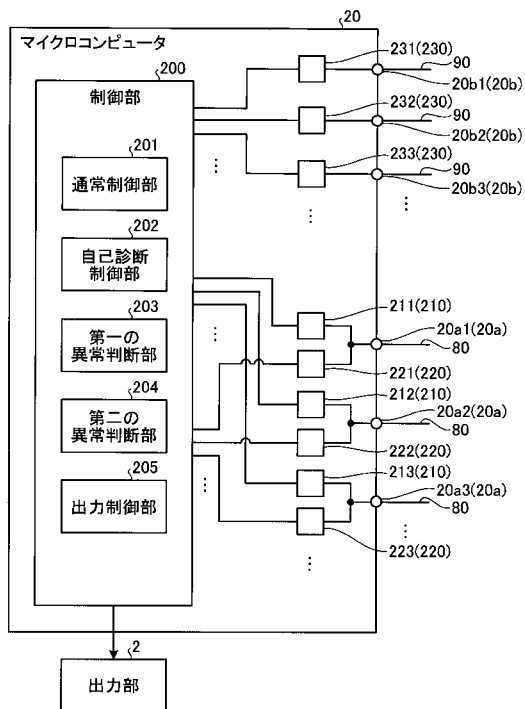
【図 1】



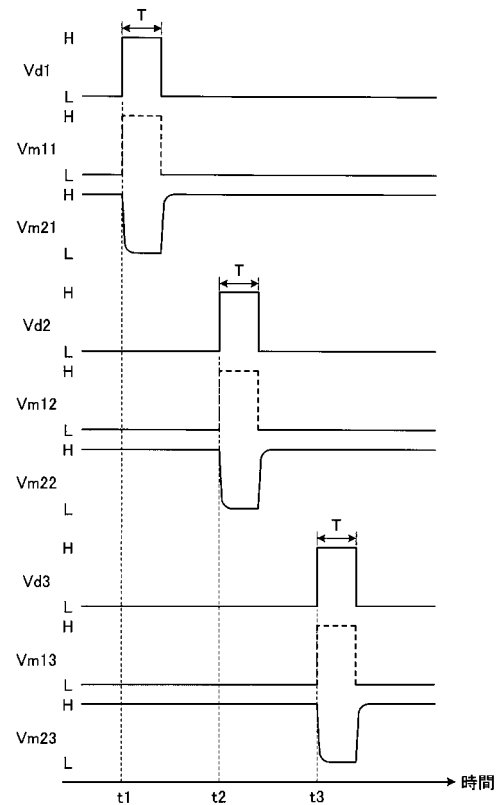
【図 2】



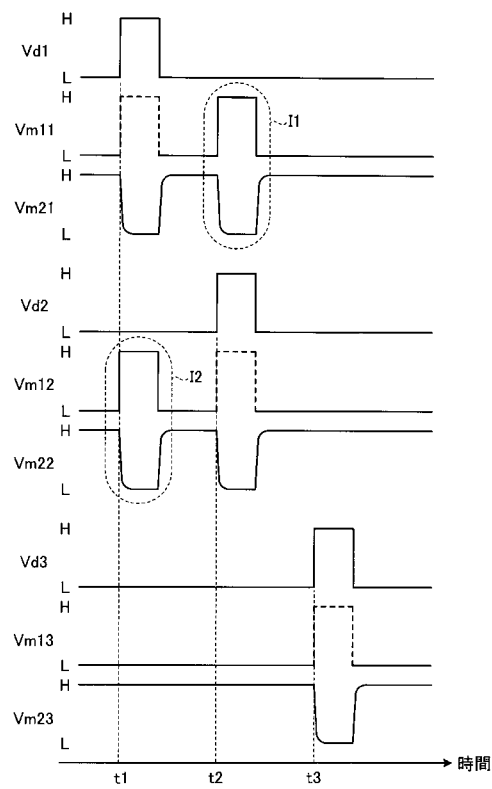
【図 3】



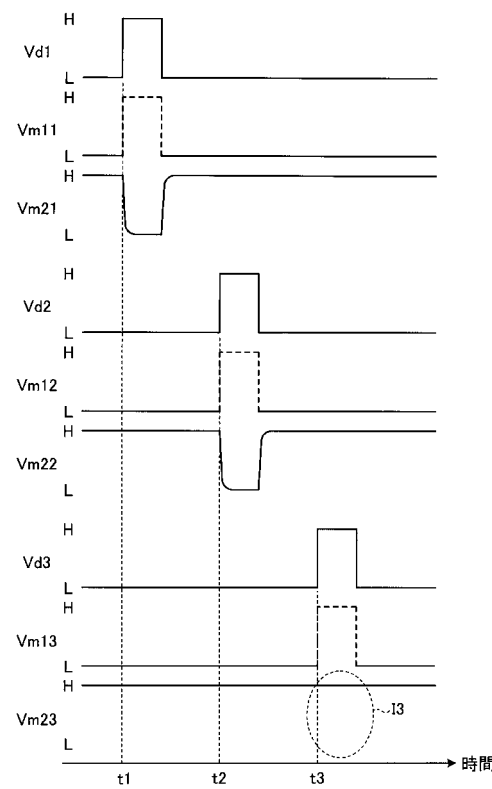
【図 4】



【 図 5 】



【 図 6 】



【 図 7 】

制御信号 出力部 (21i)	第一の 検出部 (22i)
1	2
2	1
3	3
	2
	4
...	
i	i-1
	i+1
...	
n	n-1