

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-502050  
(P2014-502050A)

(43) 公表日 平成26年1月23日(2014.1.23)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/105 (2006.01)	HO 1 L 27/10 4 4 8	5 F 0 8 3
HO 1 L 45/00 (2006.01)	HO 1 L 45/00 Z	
HO 1 L 49/00 (2006.01)	HO 1 L 49/00 Z	

審査請求 有 予備審査請求 未請求 (全 25 頁)

(21) 出願番号 特願2013-542005 (P2013-542005)  
 (86) (22) 出願日 平成23年11月3日 (2011.11.3)  
 (85) 翻訳文提出日 平成25年7月25日 (2013.7.25)  
 (86) 国際出願番号 PCT/US2011/059095  
 (87) 国際公開番号 W02012/074662  
 (87) 国際公開日 平成24年6月7日 (2012.6.7)  
 (31) 優先権主張番号 12/959,015  
 (32) 優先日 平成22年12月2日 (2010.12.2)  
 (33) 優先権主張国 米国 (US)

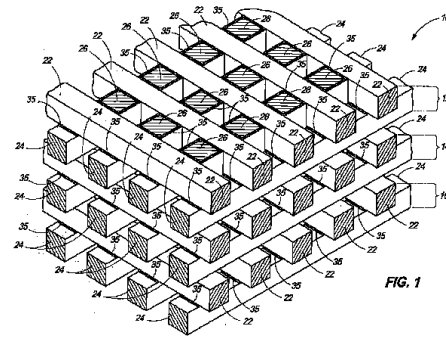
(71) 出願人 595168543  
 マイクロン テクノロジー, インク.  
 アメリカ合衆国, アイダホ州 83716  
 -9632, ボイズ, サウス フェデ  
 ラル ウェイ 8000  
 (74) 代理人 100106851  
 弁理士 野村 泰久  
 (74) 代理人 100074099  
 弁理士 大菅 義之  
 (72) 発明者 リウ, ジュン  
 アメリカ合衆国, アイダホ州 83706  
 , ボイズ, サウス デール 1041, ア  
 パートメント # 101  
 Fターム(参考) 5F083 FZ10 GA10 JA60

最終頁に続く

(54) 【発明の名称】 不揮発性メモリセルアレイ

(57) 【要約】

ユニットセル毎に5つのメモリセルを含む不揮発性メモリセルのアレイが開示される。個々の層内に4Fの連続する水平領域を占有する、5つのメモリセルを含む不揮発性メモリセルの垂直に積重ねられた層のアレイも開示される。プログラマブル材料の3つの高さ領域を個々に含む複数のユニットセルを含む不揮発性メモリセルのアレイも開示され、3つの高さ領域は、ユニットセルの少なくとも3つの異なるメモリセルのプログラマブル材料を含む。複数の垂直方向メモリセルと複数の水平方向メモリセルとの組み合わせを有する連続体を含む不揮発性メモリセルの垂直に積重ねられた層のアレイも開示される。他の実施形態および態様も開示される。



## 【特許請求の範囲】

## 【請求項 1】

ユニットセル毎に 5 つのメモリセルを含む複数の不揮発性メモリセルのアレイ。

## 【請求項 2】

ユニットセル毎に 5 つのメモリセルのみが存在する、  
ことを特徴とする請求項 1 に記載のアレイ。

## 【請求項 3】

前記 5 つのメモリセルは、 $4 F^2$  の水平領域を占有する、  
ことを特徴とする請求項 2 に記載のアレイ。

## 【請求項 4】

ユニットセル 40 毎に 6 つのメモリセルのみが存在する、  
ことを特徴とする請求項 1 に記載のアレイ。

## 【請求項 5】

前記 6 つのメモリセルは、 $4 F^2$  の水平領域を占有する、  
ことを特徴とする請求項 4 に記載のアレイ。

## 【請求項 6】

複数の垂直方向メモリセルと、複数の水平方向メモリセルとを含む、  
ことを特徴とする請求項 1 に記載のアレイ。

## 【請求項 7】

複数の水平方向メモリセルよりも多数の、複数の垂直方向メモリセルを含む、  
ことを特徴とする請求項 6 に記載のアレイ。

## 【請求項 8】

ユニットセル毎に 5 つのメモリセルのみが存在し、4 つの垂直方向メモリセル毎に 1 つ  
の水平方向メモリセルが存在する、  
ことを特徴とする請求項 6 に記載のアレイ。

## 【請求項 9】

ユニットセル毎に 6 つのメモリセルのみが存在し、4 つの垂直方向メモリセル毎に 2 つ  
の水平方向メモリセルが存在する、  
ことを特徴とする請求項 6 に記載のアレイ。

## 【請求項 10】

前記ユニットセルは、多面体の 2 つの相対する面の間に伸長する 4 つの角部を有する多  
面体であって、前記 5 つのメモリセルはプログラマブル材料を含み、前記複数のメモリセ  
ルのうちの 4 つの前記プログラマブル材料は、前記相対する複数の面のうちの一方もしく  
は他方から、前記 4 つの角部のうちの 1 つ内の前記多面体内へと伸長する、  
ことを特徴とする請求項 1 に記載のアレイ。

## 【請求項 11】

前記 4 つ以外の別のメモリセルの前記プログラマブル材料は、前記単一の角部の対角線  
の逆側にある前記多面体の前記角部に支持される、  
ことを特徴とする請求項 10 に記載のアレイ。

## 【請求項 12】

前記 4 つのメモリセルは、各々垂直方向であり、前記別のメモリセルは水平方向である  
、  
ことを特徴とする請求項 11 に記載のアレイ。

## 【請求項 13】

前記ユニットセルは、プログラマブル材料を含む 6 つのメモリセルを含み、前記 4 つ以  
外の 2 つのメモリセルの前記プログラマブル材料は、前記単一の角部の対角線の逆側にあ  
る前記多面体の前記角部に支持される、  
ことを特徴とする請求項 10 に記載のアレイ。

## 【請求項 14】

前記 4 つのメモリセルは、各々垂直方向であり、前記 2 つのメモリセルは、水平方向で

10

20

30

40

50

ある、

ことを特徴とする請求項 1 3 に記載のレイ。

【請求項 1 5】

複数の不揮発性メモリセルの垂直に積重ねられた複数の層のレイであって、前記複数の層の個々の内の  $4 F^2$  の連続的水平領域を占有する 5 つのメモリセルを含む、ことを特徴とするレイ。

【請求項 1 6】

6 つのメモリセルが前記複数の層の個々のうちの  $4 F^2$  の前記連続的水平領域を占有する、

ことを特徴とする請求項 1 5 に記載のレイ。

10

【請求項 1 7】

複数のユニットセルを含む複数の不揮発性メモリセルのレイであって、前記個々のユニットセルは、プログラマブル材料の 3 つの高さ領域を含み、前記 3 つの高さ領域は、前記ユニットセルの少なくとも 3 つの異なるメモリセルの前記プログラマブル材料を含む、ことを特徴とするレイ。

【請求項 1 8】

前記 3 つの高さ領域は、前記ユニットセルの少なくとも 4 つの異なるメモリセルの前記プログラマブル材料を含む、

ことを特徴とする請求項 1 7 に記載のレイ。

【請求項 1 9】

20

前記 3 つの高さ領域は、5 つの異なるメモリセルの前記プログラマブル材料を含む、ことを特徴とする請求項 1 8 に記載のレイ。

【請求項 2 0】

プログラマブル材料の別の高さ領域を含み、前記ユニットセルの別のメモリセルを含み、前記ユニットセルは 6 つの異なるメモリセルを含む、ことを特徴とする請求項 1 8 に記載のレイ。

【請求項 2 1】

前記ユニットセルは多面体である、

ことを特徴とする請求項 1 7 に記載のレイ。

【請求項 2 2】

30

前記複数の高さ領域は、前記複数のユニットセルの個々の内に、お互いに横方向に平行して伸長する、

ことを特徴とする請求項 1 7 に記載のレイ。

【請求項 2 3】

前記複数の高さ領域は、前記複数のユニットセルの個々の内に其々一定の高さ方向の厚みからなる、

ことを特徴とする請求項 1 7 に記載のレイ。

【請求項 2 4】

前記複数の高さ領域は、前記複数のユニットセルの個々の内に、少なくとも 2 つの異なる高さ方向の厚みからなる、

40

ことを特徴とする請求項 2 3 に記載のレイ。

【請求項 2 5】

前記複数の高さ領域は、前記複数のユニットセルの個々の内に、2 つの異なる高さ方向の厚みのみからなる、

ことを特徴とする請求項 2 4 に記載のレイ。

【請求項 2 6】

前記 3 つの高さ領域の内の、最も外側の高さと最も内側の高さは、前記複数のユニットセルの個々の内で同一の厚みからなる、

ことを特徴とする請求項 2 5 に記載のレイ。

【請求項 2 7】

50

前記 3 つの高さ領域の内の、前記最も外側の高さとも最も内側の高さは、前記複数のユニットセルの個々の内で挟まれた前記 3 つの高さ領域の中間よりも厚い、ことを特徴とする請求項 26 に記載のレイ。

【請求項 28】

複数の垂直方向のメモリセルと、複数の水平方向のメモリセルとの組み合わせを有する連続体を含む、複数の不揮発性メモリセルの垂直に積重ねられた複数の層のレイ。

【請求項 29】

複数の水平方向のメモリセルよりも多くの、複数の垂直方向のメモリセルを含む、ことを特徴とする請求項 28 に記載のレイ。

【請求項 30】

4 つの垂直方向のメモリセル毎に、1 つの水平方向メモリセルが存在する、ことを特徴とする請求項 29 に記載のレイ。

【請求項 31】

4 つの垂直方向のメモリセル毎に、2 つの水平方向メモリセルが存在する、ことを特徴とする請求項 29 に記載のレイ。

【請求項 32】

前記レイの全てが、複数の垂直方向のメモリセルと、複数の水平方向のメモリセルとの組み合わせを含む、ことを特徴とする請求項 28 に記載のレイ。

【請求項 33】

前記連続体が、全体として垂直方向の複数のメモリセルと、全体として水平方向の複数のメモリセルとの組み合わせを含む、ことを特徴とする請求項 28 に記載のレイ。

【請求項 34】

複数の不揮発性メモリセルの垂直に積重ねられた複数の層のレイであって、前記複数の垂直の層の個々は、

其々、複数の水平方向の第一の電極ラインの外側の高さの層および内側の高さの層であって、前記外側の層の前記第一の複数の電極ラインは、前記内側の層の前記第一の複数の電極ラインと交差する、外側の高さの層および内側の高さの層と、

前記内側の層および前記外側の層を通して伸長する複数の垂直方向の第二の電極ラインであって、前記複数の垂直方向の第二の電極ラインの個々は、前記内側の層および前記外側の層における複数の第一の電極ラインのうちの直接隣接する其々の複数の対の間に伸長し、前記個々の垂直方向の第二の複数の電極ラインは、相対する横側面の第一および第二の対を有する、複数の垂直方向の第二の電極ラインと、

前記内側の層および前記外側の層のうちの一方における、前記第一の対の前記相対する複数の横側面と、前記複数の第一の電極ラインとの間、ならびに、前記内側の層および前記外側の層のうちの他方における、前記第二の対の前記相対する複数の横側面と、前記複数の第一の電極ラインとの間のプログラブル材料と、

を含む、

ことを特徴とするレイ。

【請求項 35】

前記第一の複数の電極ラインは複数のデータ/センスラインであり、前記第二の複数の電極ラインは、複数のアクセスラインである、

ことを特徴する請求項 34 に記載のレイ。

【請求項 36】

前記外側の層の個々の複数の第一の電極ラインと、前記内側の層の個々の複数の第一の電極ラインとの間の高さで、交差する位置に、プログラブル材料を含む、

ことを特徴する請求項 34 に記載のレイ。

【請求項 37】

前記外側の層の前記第一の複数の電極ラインは、前記レイ内の前記内側の層の前記第

10

20

30

40

50

一の複数の電極ラインから間隔の開いた高さの至る所にある、  
ことを特徴する請求項 3 4 に記載のアレイ。

【請求項 3 8】

前記外側の層の前記第一の複数の電極ラインは、前記外側の層の個々の複数の第一の電極ラインと、前記内側の層の個々の第一の複数の電極ラインとの間の交差する位置にあるプログラマブル材料によって、少なくとも部分的に、前記内側の層の前記第一の複数の電極ラインから間隔の開いた高にある、  
ことを特徴する請求項 3 7 に記載のアレイ。

【請求項 3 9】

前記外側の層の個々の複数の第一の電極ラインは、約 90°で、前記内側の層の個々の第一の電極ラインに対して交差する、  
ことを特徴する請求項 3 4 に記載のアレイ。

10

【請求項 4 0】

相対する複数の横側面の前記第一および第二の対は、お互いに対して約 90°に方向づけられる、  
ことを特徴する請求項 3 4 に記載のアレイ。

【請求項 4 1】

プログラマブル材料は、前記外側の層の垂直方向の第二の複数の個々の電極ラインを、円周方向に包囲する、  
ことを特徴する請求項 3 4 に記載のアレイ。

20

【請求項 4 2】

プログラマブル材料は、前記内側の層の垂直方向の第二の複数の個々の電極ラインを、円周方向に包囲する、  
ことを特徴する請求項 3 4 に記載のアレイ。

【請求項 4 3】

プログラマブル材料は、前記内側の層および前記外側の層の垂直方向の第二の複数の個々の電極ラインを、円周方向に包囲する、  
ことを特徴する請求項 3 4 に記載のアレイ。

【請求項 4 4】

複数のメモリセルの前記垂直に積重ねられた複数の層の直接隣接する複数の対は、複数のメモリセルの前記垂直に積重ねられた複数の層の直接隣接する前記対の内の一方の前記内側の高さの層の前記第一の複数の電極ラインと、複数のメモリセルの前記垂直に積重ねられた複数の層の直接隣接する前記対の内の他方の前記外側の高さの層の前記第一の複数の電極ラインとの間の高さに支持されたプログラマブル材料によって、少なくとも部分的に、お互いから間隔を開けられている、  
ことを特徴とする請求項 3 4 に記載のアレイ。

30

【発明の詳細な説明】

【技術分野】

【0001】

本明細書で開示される実施形態は、不揮発性メモリセルのアレイに関する。

40

【背景技術】

【0002】

メモリは、集積回路の 1 タイプであり、データを格納するためにコンピュータシステムで使用される。このようなメモリは、通常、個々のメモリセルの一つ以上のアレイで作製される。メモリセルは、揮発性、半揮発性、もしくは不揮発性でありうる。不揮発性メモリセルは、コンピュータの電源が入っていない場合を含む多くの場合に、長期間、データを格納することができる。揮発性メモリは、データを消失させ、したがって、多くの場合に毎秒複数回、リフレッシュ/再書き込みする必要がある。それにもかかわらず、各アレイにおける最小ユニットは、メモリセルと呼ばれ、少なくとも二つの異なる選択可能な状態でメモリを保持するか、または格納するように構成される。バイナリシステムにおいて

50

は、状態は、“0”か“1”かのいずれかと考えられる。他のシステムにおいては、少なくとも幾つかの個別のメモリセルが、情報の3つ以上のレベルもしくは状態を格納するように構成されてもよい。

#### 【0003】

集積回路作製は、より微細かつより高密度の集積回路を製造するために尽力し続ける。したがって、個々の回路デバイスが少数のコンポーネントを有するほど、完成したデバイスの構造はより微細になることが可能である。同様に、最小かつ最も単純なメモリセルは、その間に支持されたプログラマブル材料を有する二つの電流伝導性電極で構成される。プログラマブル材料は、個々のメモリセルによって情報を格納することが可能になるように、少なくとも二つの抵抗性状態のうちの一つで構成されるように選択されるか設計される。セルの読み出しは、プログラマブル材料がどの状態にあるかの判定を含み、セルに対する情報の書き込みは、予め決められた抵抗性状態にプログラマブル材料を置くステップを含む。幾つかのプログラマブル材料は、リフレッシュのない抵抗性状態を保持し、したがって、不揮発性メモリセルへと組み込まれてもよい。

10

#### 【0004】

幾つかのプログラマブル材料は、電子および正孔よりも大きい可動性電荷キャリア（幾つかの例示的用途において、例えばイオンである）を含んでもよい。それに関わらず、プログラマブル材料は、プログラマブル材料中の電荷密度の分布を変化させるために、その中に可動性電荷キャリアを移動させることによって、あるメモリ状態から別のメモリ状態へと変換されてもよい。可動性電荷キャリアとしてイオンを使用する幾つかの例示的なメモリデバイスは、抵抗性RAM（RRAM（登録商標））セルであり、RRAMは、多価酸化物を含むメモリセルのクラスを含み、幾つかの特定の用途においては、メモリスタを含みうる。電荷キャリアとしてイオンを使用する他の例示的なメモリデバイスは、プログラマブル金属被覆セル（PMC）であり、PMCは、あるいは、導電性ブリッジRAM（CBRAM）、ナノブリッジメモリもしくは電解質メモリと称されることもある。

20

#### 【0005】

RRAMセルは、一对の電極間に挟まれたプログラマブル材料を含んでもよい。RRAMセルのプログラミングは、電荷密度が材料中に比較的均一に分散した第一のメモリ状態と、電荷密度が材料のうち特定の領域（例えば、他方の電極と比較して一方の電極により近い領域）に集中した第二のメモリ状態との間でプログラマブル材料を変化させるステップを含んでもよい。

30

#### 【0006】

PMCは、同様に、一对の電流伝導性電極の間に挟まれたプログラマブル材料を有してもよい。PMCプログラマブル材料は、例えば適切なカルコゲナイドもしくは任意の種々の適切な酸化物などのイオン伝導性材料を含む。電極に対して印加される適切な電圧によって、電流伝導性超イオン性クラスタもしくはフィラメントを生成する。これは、電極のうち一方（陰極）から、イオン伝導性材料を通して、他方の電極（陽極）へと向かうクラスタ/フィラメントを成長させるイオン伝導性材料を介したイオン輸送の結果としてもたらされる。クラスタもしくはフィラメントは、電極間に電流伝導性経路を生成する。電極に対して印加される逆の電圧は、本質的にプロセスを逆転させ、したがって、電流伝導性経路を除去する。PMCは、したがって、（電極間の電流伝導性フィラメントもしくはクラスタを欠く状態に対応する）高抵抗状態および（電極間の電流伝導性フィラメントもしくはクラスタを有する状態に対応する）低抵抗状態を含み、このような状態は、お互いに可逆的に交換可能である。

40

#### 【図面の簡単な説明】

#### 【0007】

【図1】本発明の一実施形態に従う不揮発性メモリセルのアレイの等角図である。

【図2】図1のアレイの一部の断片図である。

【図3】図2の断片図である。

【図4】図2の上面図である。

50

【図 5】図 4 における直線 5 - 5 を通る断面図である。

【図 6】本発明の幾つかの実施形態を特徴づけるために使用された空のユニットセルの等角図である。

【図 7】本発明の幾つかの実施形態に従う、図 1 のアレイのユニットセルの等角図である。

【図 8】本発明の一実施形態に従う、不揮発性メモリセルのアレイの等角図である。

【図 9】図 8 のアレイの一部の断片図である。

【図 10】図 8 の一部の上図である。

【図 11】本発明の幾つかの実施形態に従う図 8 のアレイのユニットセルの図である。

【図 12】図 10 における直線 12 - 12 を通る断面図である。

10

【図 13】本発明の一実施形態に従う不揮発性メモリセルのアレイの等角図である。

【発明を実施するための最良の形態】

【0008】

本発明の実施形態は、不揮発性メモリセルのアレイを含む。幾つかの例示的な実施形態は、このようなメモリセルの垂直に積重ねられた層のアレイ 10 の図 1 - 図 5 を参照して最初に記述される。図 1 は、複数の不揮発性メモリセルが作製されるアレイ領域の一部を示す。(図示されていない)論理回路は、典型的にはアレイ領域の外側に作製される。メモリアレイ操作の(図示されていない)制御および/もしくは他の周辺回路は、アレイ領域内に完全にもしくは部分的に支持されていてもよいし、そうでなくてもよく、一実施例としてのアレイ領域は、任意のアレイ/サブアレイのメモリセルの全てを最小限に包含するものとして示される。さらに、複数のサブアレイは、独立して、協力して、さもなければお互いに関連して作製され、動作してもよい。本文書で使用されるように、“サブアレイ”は、アレイとして考えられてもよい。

20

【0009】

図 1 は、メモリセルの 3 つの垂直に積重ねられた層 12、14、16 を示す。より多数のもしくはより少数の層が使用されてもよい。したがって、一つ以上の層は、層 12 の外側の高さで支持されてもよいし、ならびに/または、層 16 の内側の高さで支持されてもよい。それにもかかわらず、アレイ 10 は、例えば、多数の異なる組成の材料および/もしくは層を含む均質もしくは不均質な適切な(図示されていない)ベース基板に関連して作製される。一実施例として、このようなアレイは、バルク単結晶性シリコンおよび/もしくは半導体オンインシュレータ基板を含んでもよい。さらなる一実施例として、これらは、その中に形成される導電性接触もしくはビアを有する誘電性材料を含んでもよく、導電性接触もしくはビアは、垂直に伸長するか、または、融点性材料の内側の高さに支持された電子デバイスコンポーネント、領域、もしくは材料との電流伝導性電子接続へと伸長する。本文書においては、垂直とは、作製中に基板が処理され、かつ概して水平方向を画定すると考えられうる主表面に対して概して垂直な方向である。さらに、本明細書で使用される“垂直”および“水平”とは、三次元空間における基板の方向には依存せず、お互いに対して概して直角の方向である。さらに、本文書における、“elevational(高さの)”および“elevationally(高さに)”とは、回路が作製されるベース基板から垂直な方向のことを称する。ベース基板は半導体基板であってもよいし、そうでなくてもよい。本文書の文脈においては、“半導体基板”もしくは“半導電性基板”という用語は、半導電性ウェーハ(単独もしくは他の材料をその上に含むアセンブリのいずれか)および半導電性材料層(単独もしくは他の材料をその上に含むアセンブリのいずれか)などのバルク半導電性材料を含むがそれに限定はされない半導電性材料を含む任意の構造を意味するものとして定義される。“基板”という用語は、上述された半導電性基板を含むがそれに限定はされない任意の支持構造のことを称する。図 1 のアレイ構造は、おそらくは、誘電性材料内に包含されるか、誘電性材料によって被包されるが、誘電性材料は、アレイ内で動作するメモリセルコンポーネントの明瞭性のためにいずれの図面にも示されていない。

30

40

【0010】

垂直層 12、14、16 は、同一の構造、もしくはそれぞれ異なる構造であってもよい

50

。一実施形態においては、例えば、最終的な最高の密度および/もしくは作製の容易さを達成するために、その全てが同一の構造である。それとは関係なく、少なくとも幾つかの個々の垂直層が、図1 - 図5を参照して最初に記述された例示的な実施形態のある特性によって特徴づけられてもよい。図2 - 図5は、本発明の幾つかの実施形態に対して興味ある領域として考えられうる図1の同一の部分の図である。層12の一部のみが図2 - 図5に示され、直下の隣接層14のコンポーネントは明瞭性のために図示されていない。一実施形態においては、図2 - 図5は、図1のレイ10の連続体を含むものと考えられてもよく、一実施形態においては、以下に記述されるレイ12の“ユニットセル”の等角図を示す、もしくは包含するものとして考えられてもよい。それとは関係なく、図5は、図2の左側から真っ直ぐに見た高さの端面図であり、図4は、図2の上面図である。図3は、図2の一部の部分断片図である。

10

#### 【0011】

個々の垂直層は、其々複数の水平方向の第一の電極ラインのうちの、外側の高さの層18 (図2、図3および図5) と内側の高さの層20とを含む。具体的には、外側の層18は第一の電極ライン22を有し、内側の層20は第一の電極ライン24を有する。外側の層18の第一の電極ライン22は、内側の層20の第一の電極ライン24に対して、一実施形態においては約90°で交差する。

#### 【0012】

複数の垂直方向の第二の電極ライン26は、内側の層20と外側の層18とを通過して伸長する。個々の垂直方向の第二の電極ライン26は、内側の層および外側の層において其々直接隣接する第一の電極ラインの対の間に伸長する。例えば、図2 - 図5においては、図示された第二の電極ライン26は、外側の層18の示された直接隣接する一对の第一の電極ライン22の間に伸長し、内側の層20の示された直接隣接する一对の第一の電極ライン24の間に伸長する。垂直方向の第二の電極ライン26は、不揮発性メモリセルの垂直に積重ねられた層のうちの他方の内側の高さおよび外側の高さにも伸長する。垂直方向の第二の電極ライン26は、第一の対の相対する横側面30と、第二の対の相対する横側面32とを有するものと考えられてもよい。一実施形態においては、示されるように、第一の対の相対する横側面30および第二の対の相対する横側面32は、お互いに対して約90°の方向である。一実施形態においては、第一の電極ラインは、データ/センスラインであり、第二の電極ラインはアクセスラインである。

20

30

#### 【0013】

第一および第二の電極ラインは、電流伝導性材料を含み、均質であってもよいし、不均質であってもよく、同一の組成であってもよいし、異なる組成であってもよい。本文書の文脈においては、“電流伝導性材料”とは、電流の流れが、亜原子の正電荷および/もしくは負電荷の移動によって主にそこに生じ、亜原子の正電荷および/もしくは負電荷の移動は、対照的に、イオンの移動によって主に生成される組成物である。例示的な電流伝導性材料は、金属元素、金属元素の合金、電流伝導性金属化合物、および導電性を有するようにドーパされた半導電性材料であり、その任意の組み合わせを含む。

#### 【0014】

プログラマブル材料35は、第二の電極ライン26の相対する横側面の対のうちの各一方と、内部の層および外部の層のうちの一方の第一の電極ラインのうちの一方との間に支持される。プログラマブル材料は、第二の電極ライン26の相対する横側面の対のうちの他方と、内部の層および外部の層のうちの他方の第一の電極ラインとの間にも支持される。図1 - 図5においては、例示的なプログラマブル材料35は、各横側面30と、外部の層18内の異なる隣接する第一の電極ライン22との間に支持され、各横側面32と内部の層20における異なる隣接する第一の電極ライン24との間にも支持される。プログラマブル材料35は、内部の層および外部の層のうちの一方もしくはその双方内の個々に垂直方向の第二の電極ライン26を円周全体にわたって包囲し、図1 - 図5の例示的な実施形態における層18および20の双方に関連して完全に包囲するように示される。一実施形態においては、示されるように、プログラマブル材料35は、交差する部分において、

40

50



外部の層18の個々の第一の電極ライン22と、内部の層20の個々の第一の電極ライン24との間にも支持される。

【0015】

にもかかわらず、プログラマブル材料35は、固体、ゲル、非晶質、結晶質、もしくは任意の他の適切な相であってもよく、均質であっても不均質であってもよい。任意の現存する、もしくは未開発のプログラマブル材料が使用されてもよいが、以下にはほんの幾つかの実施例のみが提供される。

【0016】

一実施例としてのプログラマブル材料はイオン伝導性材料である。この例示的な適切な材料は、カルコゲナイドタイプ（例えば、ゲルマニウム、セレン、アンチモン、テルル、硫黄、銅などのうちの一つ以上を含む材料であり、例示的なカルコゲナイドタイプ材料は、 $Ge_2Sb_2Te_5$ 、 $GeS_2$ 、 $GeSe_2$ 、 $CuS_2$ 、 $CuTe$ である）および/もしくは酸化ジルコニウム、酸化ハフニウム、酸化タングステン、酸化銅、酸化ニオブウム、酸化鉄、酸化シリコン（特に、二酸化シリコン）、酸化ガドリニウムなど、電解質作用を本質的に（もしくは添加物とともに）補助することが可能な酸化物を含む。これらは、銀、銅、コバルトおよび/もしくはニッケルイオンおよび/もしくはイオン伝導用にそこに拡散された他の適切なイオンを有し、米国特許整理番号7,405,967および米国特許公報整理番号2010/0193758に開示された構造に類似する。

【0017】

さらなる例示的なプログラマブル材料は、多抵抗性状態金属酸化物含有材料を含む。これらは、例えば、アクティブ領域もしくはパッシブ領域として概してみなされるか、またはそのように解される少なくとも二つの異なる層もしくは領域を含んでもよいが、必ずしもそうではない。あるいは、これらはアクティブ材料のみを含んでもよい。金属酸化物を含み、かつ多抵抗性状態において構成される例示的なアクティブセル領域の組成は、 $Sr_xRu_yO_z$ 、 $Ru_xO_y$  および  $In_xSn_yO_z$  のうちの一つもしくはその組み合わせを含む。他の実施例は、 $MgO$ 、 $Ta_2O_5$ 、 $SrTiO_3$ 、 $SrZrO_3$ 、 $BaTiO_3$ 、 $Ba_{(1-x)}Sr_xTiO_3$ 、（おそらくはLaをドーブされた） $ZrO_x$  および（Pr、La、SrもしくはSmのうちの一つ以上をドーブされた） $CaMnO_3$  を含む。例示的なパッシブセル領域の組成は、 $Al_2O_3$ 、 $TiO_2$  および  $HfO_2$  のうちの一つもしくはその組み合わせを含む。それとは関係なく、プログラマブル材料合成物は、さらなる金属酸化物もしくは金属酸化物を含有しない他の材料を含むことがある。プログラマブル金属酸化物含有材料を含む一つ以上の層を含む多抵抗性状態領域用の例示的な材料および構造は、米国特許整理番号6,753,561、7,149,108、7,067,862 および 7,187,201 と、米国特許出願整理番号2006/0171200 および 2007/0173019 に開示され、記述されている。さらに従来と同様に、多抵抗性状態金属酸化物含有材料は、金属酸化物含有材料の抵抗値を選択的に変化できる限り、現存、未開発に関わらず、フィラメントタイプ金属酸化物、強誘電性金属酸化物その他を包含する。

【0018】

プログラマブル材料は、メモリスティブ材料を含んでもよい。一実施例として、これらの材料は、材料が少なくとも二つの異なる抵抗状態間で静的にプログラム可能であるように、誘電体内に支持された可動性ドーパントを含む静的なプログラマブル半導電性材料であってもよい。状態のうちの少なくとも一つは、誘電性領域が形成されそれによってより高い抵抗性状態を提供するように、可動性ドーパントの極在もしくは凝集を含む。さらに、三つ以上のプログラマブル抵抗性状態が使用されてもよい。本文書の文脈においては、“可動性ドーパント”とは、一对の電極に対する差動電圧の印加によって、少なくとも二つの異なる静的状態間でデバイスを繰り返しプログラミングする通常のデバイス動作の間に、誘電体内の異なる位置へと移動可能である（自由電子以外の）半導電性材料のコンポーネントのことである。実施例としては、他の化学量論的材料における原子空孔および格子間原子を含む。具体的、かつ例示的な可動性ドーパントは、非晶質もしくは結晶質酸化

10

20

30

40

50

物または他の酸素含有材料における酸素原子空孔、非晶質もしくは結晶質窒化物または他の窒素含有材料における窒素原子空孔、非晶質もしくは結晶質フッ化物または他のフッ素含有材料におけるフッ素原子空孔、ならびに非晶質もしくは結晶質酸化物における格子間金属原子を含む。2タイプ以上の可動性ドーパントが使用されてもよい。可動性ドーパントが支持される例示的な誘電体は、可動性ドーパントの十分な量および十分な高濃度に基づいて、電子伝導性を局在化させることが可能な、適切な酸化物、窒化物、および/もしくはフッ化物を含む。可動性ドーパントが支持される誘電体は、可動性ドーパントの検討とは関係なく、均質であってもよいし、均質でなくてもよい。具体的かつ例示的な誘電体は、 $TiO_2$ 、 $AlN$ および/もしくは $MgF_2$ を含む。可動性ドーパントとして酸素空孔を含む例示的なプログラマブル材料は、酸素空孔の位置と、プログラマブル材料が支持される位置における酸素空孔の量とに依存した少なくとも一つのプログラムされた抵抗性状態において、 $TiO_2$ および $TiO_{2-x}$ の組み合わせを含んでもよい。可動性ドーパントとして窒素空孔を含む例示的なプログラマブル材料は、窒素空孔の位置と、プログラマブル材料が支持される位置における窒素空孔の量とに依存した少なくとも一つのプログラムされた状態において、 $AlN$ および $AlN_{1-x}$ の組み合わせである。可動性ドーパントとしてフッ素空孔を含む例示的なプログラマブル材料は、フッ素空孔の位置と、プログラマブル材料が支持される位置におけるフッ素空孔の量とに依存した少なくとも一つのプログラムされた抵抗性状態において、 $MgF_2$ および $MgF_{2-x}$ の組み合わせである。別の実施例として、可動性ドーパントは、窒素含有材料における格子間アルミニウム原子を含んでもよい。

10

20

#### 【0019】

さらに他の例示的なプログラマブル材料は、ベンガラローズ、 $AlQ_3Ag$ 、 $Cu-TCNQ$ 、 $DDQ$ 、 $TAPA$ およびフルオレシンベースポリマーなどのポリマー材料を含む。

#### 【0020】

本明細書で開示された他の材料と同様に、プログラマブル材料は、任意の現存の技術もしくは未開発の技術によって配置されてもよい。実施例は、気相堆積（すなわち、化学気相堆積、原子層堆積および/もしくは物理蒸着）および/もしくは液相堆積を含み、気相堆積と液相堆積のうちのいずれかは、一つ以上の下層材料に対して選択的であってもよいし、非選択的であってもよい。液相堆積の実施例においては、表面媒介輸送（毛細管現象）もしくは界面動電流が生じることがある。湿潤剤、界面活性剤もしくは他の表面改質剤が使用されてもよいし、使用されなくてもよい。さらに、堆積方法とは関係なく、任意の堆積された材料が、例えば、アニーリングもしくは照射などのその後の処理をされてもよい。

30

#### 【0021】

図1 - 図5の実施形態は、プログラマブル材料35が支持される導電性ラインの各々に直接相対して支持されるものとしてプログラム材料35を示す。本文書においては、材料もしくは構造は、お互いに対して所定の材料もしくは構造との少なくとも幾らかの物理的接触が存在する場合に、他の材料もしくは構造と“directly against（直接相対して）”いる。対照的に、“over（の上に）”は、一つもしくは複数の中間材料もしくは中間構造がお互いに対して所定の材料もしくは構造と物理的接触がない場合の構造と同様に、“directly against（直接相対して）”を包含する。あるいは、一つ以上の選択デバイスなどの一つ以上のさらなる材料が、プログラマブル材料とこれらの交差するラインのうちの一つもしくはその双方との間に支持されてもよい。任意の現存もしくは未開発の選択デバイスが使用されてもよく、トランジスタおよびダイオードが二つの実施例である。

40

#### 【0022】

直接隣接する電極ラインは、お互いに対して二つの隣接するラインが恒常的に短絡することを回避するために、例えば、プログラマブル材料35によっておよび/もしくは誘電性材料によって、お互いから間隔を開けられてもよい。一実施形態においては、外側の層の第一の電極ラインは、アレイ内の内部の層の第一の電極ラインから間隔をあけられた高

50

さの至るところにある。一実施形態においては、この分離は、外側の層 18 の個々の第一の電極ライン 22 と内側の層 20 の個々の第一の電極ライン 24 との間の高さにあるこれらが交差する部分におけるプログラマブル材料 35 によって少なくとも部分的に生じる。

#### 【0023】

本発明の一実施形態は、個々の層内の連続的水平領域  $4F^2$  を占有する 5 つのメモリセルを含む不揮発性メモリセルの垂直に積重ねられた層のアレイを含む。図 1 - 図 5 の実施形態は、このような実施形態のうちの一の実施例である。本文書においては、“F” は、最小のフィーチャが形成される材料の外側に支持されるマスクパターンのフィーチャのエッジを使用して形成される最小フィーチャの最小横方向フィーチャ寸法である。例えば、図 4 は、各辺が  $2F$  であって、 $4F^2$  の面積を有する太線正方形で構成された連続的水平領域 “A” を示す。図 4 の実施例における最小のフィーチャ幅 “F” は、図示された第一の電極ライン 22 の個々のラインの幅と、直接隣接するラインの間の空間の幅とによって特徴づけられる。この具体的な実施例においては、示された最小のライン幅および最小の空間幅は互いに等しく、F である。個々のメモリセルは、その間にプログラマブル材料 35 を有する重なり合う直接隣接する電極ラインを含み、図 2 - 図 4 における領域 A 内の 5 個のメモリセルが、点線の円として個々のメモリセル 1、2、3、4 および 5 として指定されている。円 1、2、3、4 および 5 は、図面において明瞭性のために小さく示されており、無論、メモリセルは、その間にプログラマブル材料 35 を有する其々の向かい合う電極の表面領域の全てを最低限包含する。

#### 【0024】

本発明の一実施形態は、複数の垂直方向メモリセルと複数の水平方向メモリセルの組み合わせを有する幾らかの連続体を含む不揮発性メモリセルの垂直に積重ねられた層のアレイを含む。本文書の文脈においては、垂直方向メモリセルは、水平方向においてプログラマブル材料を通して流れる主な電流によって特徴づけられる。さらに本文書の文脈においては、水平方向メモリセルは、垂直方向においてプログラマブル材料を通して流れる主な電流によって特徴づけられる。歴史的に、水平交点メモリセルは、その相対する電極が典型的には水平に方向づけられ、さらにお互いに垂直に相対しているために、そのように名付けられた。垂直交点メモリセルは、歴史的に、その相対する電極がお互いに対して横方向に方向づけられ、電極のうち的一方が垂直方向に伸長され、延長されているためそう名付けられた。しかしながら、本文書の文脈においては、メモリセルの垂直方向もしくは水平方向に対する言及は、電極の方向とは関係なく、単にプログラマブル材料を通して流れる主な電流に対するものである。にもかかわらず、一実施形態においては、連続体が垂直方向メモリセルの全体と、水平方向メモリセルの全体との組み合わせを有する。本文書の文脈においては、電極への電流、電極からの電流、および電極間の電流の、全ての電流が水平方向に流れる場合に、メモリセルは、全体として垂直方向である。さらに、本文書の文脈においては、電極への電流、電極からの電流、および電極間の電流の、全ての電流が垂直方向に流れる場合に、メモリセルは、全体として水平方向である。

#### 【0025】

図 1 - 図 5 の実施形態は、垂直方向メモリセルと水平方向メモリセルとの組み合わせを有する単なる例示的な一実施形態である。例えば、アレイ内のメモリセル 1 は、水平方向メモリセルであって、メモリセル 2、3、4 および 5 は、垂直方向メモリセルである。さらに、メモリセル 1 は、全体として水平方向であり、メモリセル 2、3、4 および 5 は、全体として垂直方向である。それとは関係なく、一実施形態においては、アレイは、水平方向メモリセルよりも多くの垂直方向メモリセルを含む。一実施形態においては、4 つの垂直方向メモリセル毎に 1 つの水平方向メモリセルが存在する。一実施形態においては、アレイの全ては、そのうちの幾つかの連続体に対して、垂直方向メモリセルと水平方向メモリセルとの組み合わせを含む。図 1 - 図 5 に示され記述された実施形態は、これらの上述べられた各特性を有するアレイの単なる一実施例である。

#### 【0026】

一実施形態においては、不揮発性メモリセルのアレイは、ユニットセル毎に 5 つのメモ

リセルを含む。本文書の文脈においては、“ユニットセル”とは、三次元の繰り返しで構成することによって、アレイの格子の全ての構造的特徴を具現化する最も単純な多面体である。例えば、図4、図6および図7について考える。図4は、 $2F \times 2F$ によって画定される水平領域を示す。メモリセル層12内の内側の領域を、より低層20における第一の電極ライン24のベースとして解釈することによって、図1のアレイ10の図6および図7におけるユニットセル40となる。明瞭性のために、ユニットセル40は、図6では空であるものとして示され、図7においては、メモリセルコンポーネント22、24、26および35を含むものとして示される。

#### 【0027】

図1 - 図7は、ユニットセル40が立方体であってもよいし立方体でなくてもよい多面体であって、かつ示された実施形態においては、完全な立方体ではない一実施形態を示す。図1 - 図7は、ユニットセル40毎に5つだけのメモリセルが存在する一実施形態地を示す。それにもかかわらず、一実施形態における多面体形状のユニットセル40は、二つの相対する面42、44および相対する面42と44との間に伸長する4つの角部45、46、47、48を有するものとして考えられてもよい(図6)。一実施形態においては、4つのメモリセル用のプログラマブル材料は、この相対する面のうちの一方もしくは他方から、4つの角部のうちの一つの内の多面体の内側へと伸長する。例えば、図7を参照すると、角部46は、メモリセル2、3、4および5のプログラマブル材料35が支持されるためのその内側の単一の角部を構成する。一実施形態においては、4つのメモリセル以外の別のメモリセルのプログラマブル材料は、単一の角部とは対角線の逆側にある多面体の角部内に支持される。例えば図7においては、メモリセル1は、角部46とは対角線の逆側にある角部48内の別の例示的なメモリセルを構成する。

#### 【0028】

本発明の一実施形態は、個々がプログラマブル材料の3つの高さ領域を含む複数のユニットセルを含む不揮発性メモリセルのアレイを包含する。これらの領域は、ユニットセルの少なくとも3つの異なるメモリセルのプログラマブル材料を含む。一実施形態においては、3つの領域は、ユニットセルの少なくとも4つの異なるメモリセルのプログラマブル材料を含み、一実施形態においては、5つの異なるメモリセルのプログラマブル材料を含む。図1 - 図7の上述された実施形態は、これらの上述された各特性を有する単なる例示的な一実施形態である。例えば、図5は、図6および図7によって表されるように、単一のユニットセル40に対して3つの高さ領域18、50、20を示すものとして考えられる。これらの各領域は、ユニットセルの少なくとも3つの異なるメモリセルのプログラマブル材料35を含む。換言すると、少なくとも一つの異なるメモリセルは、3つの領域の各々に含まれる。例えば、高さ領域18は、メモリセル3および4のプログラマブル材料を含み、高さ領域20は、メモリセル2および5のプログラマブル材料を含み、高さ領域50は、メモリセル1のプログラマブル材料を含む。

#### 【0029】

一実施形態においては、高さ領域は、個々のユニットセルのうちでお互いに横方向に平行して伸長し、図1 - 図7は、このような一実施例を示す。これらは、高さ領域が各ユニットセル内において、其々、一定の高さ方向の厚みを有する一実施形態を示す。示された実施例においては、集合性高さ領域は、少なくとも二つの異なる高さ方向の厚みから成り、例えば、領域18の高さ方向の厚みは、領域20の高さ方向の厚みと同一である。これらは、3つの領域のうちの最も外側の高さの領域(18)と3つの領域のうちの最も内側の高さの領域(20)とが、個々のユニットセル内で同一の厚みから成り、これらの各厚みは、そこに挟まれた中間領域(50)よりも厚い例示的な一実施形態をも構成する。

#### 【0030】

図1は、メモリセルの垂直に積重ねられた層の直接隣接する対12/14および14/16がお互いから間隔を開けられ、その間にプログラマブル材料が支持されていない例示的な一実施形態を示す。したがって、メモリセルの垂直に積重ねられた層の隣接する対の間の寄生的な電氣的相互作用を最小限化するまで、この隣接する層12および14と14

および 16 との間の空間は、誘電性材料で / 誘電性材料によって充填されてもよい。図 8 は、別の一実施形態のレイ 10 a を示す。第一に記述された実施形態と類似する参照番号は、添え字 “ a ” もしくは異なる参照番号で示される幾らか違う構成で、適切な位置で使用される。レイ 10 a においては、プログラマブル材料 35 a は、メモリセルの垂直に積重ねられた層の直接隣接する対のうちの一方の内側の高さの層 20 の第一の電極ライン 24 と、メモリセルの垂直に積重ねられた層の直接隣接する対のうちの他方の外側の高さの層 18 の第一の電極ライン 22 との間の高さに支持される。プログラマブル材料 35 a は、プログラマブル材料 35 と同一の組成であってもよいし、または、異なる組成であってもよい。

#### 【 0031 】

図 8 の実施形態は、メモリセル 12、14、16 の垂直に積重ねられた層の直接隣接する対の間に支持されたプログラマブル材料 35 a の領域のうちの一つを包含するように、下方もしくは上方のいずれかへとユニットセルを伸長するものと考えられてもよい。したがってこの実施例においては、別のメモリセルがユニットセル毎に追加されてもよく、各ユニットセルは、一実施形態においては、示されるように、6 つのメモリセルを含む。これらは、 $4F^2$  の水平領域を占有する。例えば、メモリセル 1、2、3、4、5、6 を示す図 9 および図 10 と、ユニットセル 40 a を示す図 11 とを参照されたい。図 9 および図 10 は、其々図 3 および図 4 と同一であるが、領域 A 内に占有された追加されたメモリセル 6 の指定を図面に追加している。メモリセル 6 は、一方の層（例えば、層 12）の第一の電極ライン 24、直下の層（14）の第一の電極ライン 22、そこに挟まれたプログラマブル材料 35 a を包含する。図 11 は、図 7 と同一であるが、プログラマブル材料 35 a を包含するように下方に伸長するユニットセル 40 a をさらに示す。これらは、4 つの垂直方向メモリセル（2、3、4、5）毎に二つの水平方向メモリセル（1 および 6）が存在する例示的な一実施形態をも構成する。これらは、ユニットセル内に 6 つのメモリセルがある単なる例示的な一実施形態を示すが、最初に記述された 4 つ以外の 2 つのメモリセルが、最初に記述された 4 つのメモリセルが支持される単一の角部と対角線の逆側にある多面体の角部に支持される。これらは、ユニットセルの別のメモリセル（メモリセル 6）を含む、プログラマブル材料 35 a のさらに別の高さ領域 60（図 12）をも構成する。

#### 【 0032 】

図 8 は、プログラマブル材料 35 / 35 a の大部分のみが、直接隣接する導電性電極ライン間に支持される例示的な一実施形態を示す。図 13 は、別の例示的なレイ 10 b を示す。上述された実施形態と類似する参照番号は、添え字 “ b ” で示される幾らか違う構成で、適切な位置で使用される。レイ 10 b においては、プログラマブル材料 35 b は、ブランケットコンフォーマル層として至るところに配置される。

#### 【 0033 】

メモリアレイ 10 の個々のユニットセル 40 は、5 つの電極ラインを含むものとして考えられてもよく、5 つの電極ラインのうちの 4 つは、“ x ” 軸もしくは “ y ” 軸に対して水平方向に伸長する。“ n ” として指定された個々の層 12、14、16 に対して、“ x ” 軸に対して伸長するライン 24 は、図 4 においては、さらに個々に  $V R_i$  および  $V R_{i+1}$  と指定される。“ y ” 軸に対して伸長するライン 22 は、図 4 においては、さらに個々に  $V C_j$  および  $V C_{j+1}$  と指定される。5 番目のラインは、図 4 において  $V V$  としてさらに指定される、単一の垂直に伸長する第二の電極ライン 26 によって包含される。表 I は、個々の層 “ n ” 内の図 1 - 図 7 の任意の個々のセル 1、2、3、4、5 を読み出す、書き込むもしくは消去する上で使用されうる、例示的な相対電圧  $V$  の相対的絶対値を以下に示す。例示的な表 I の傾向は、例えば、ダイオードなどの上述された選択デバイスに固有の、もしくは選択デバイスを介する、個々のセルの電流電圧特性の非線形性に依存することがある。

#### 【 0034 】

10

20

30

40

【表 1】

	水平X		水平Y		垂直	他の全てのVR,VC,およびVV
	VR <sub>i,n</sub>	VR <sub>i+1,n</sub>	VC <sub>j,n</sub>	VC <sub>j+1,n</sub>	VV <sub>i,j</sub>	
セル1	0	1/2V	V	1/2V	1/2V	1/2V
セル2	1/2V	1/2V	0	1/2V	V	1/2V
セル3	0	1/2V	1/2V	1/2V	V	1/2V
セル4	1/2V	0	1/2V	1/2V	V	1/2V
セル5	1/2V	1/2V	1/2V	0	V	1/2V

10

以下の表 I I は、図 9 における層  $n$  ( 1 2 ) および  $n + 1$  ( 1 4 ) に対する、図 8 - 図 1 3 の実施形態のメモリセル 1、2、3、4、5、6 に対応する類似の表である。

【 0 0 3 5 】

【表 2】

	水平X <sub>n</sub>		水平Y <sub>n</sub>		垂直	水平X <sub>n+1</sub>		他の全てのVR,VC,およびVV
	VR <sub>i,n</sub>	VR <sub>i+1,n</sub>	VC <sub>j,n</sub>	VC <sub>j+1,n</sub>	VV <sub>i,j</sub>	VR <sub>i,n+1</sub>	VR <sub>i+1,n+1</sub>	
セル1	0	1/2V	V	1/2V	1/2V	1/2V	1/2V	1/2V
セル2	1/2V	1/2V	0	1/2V	V	1/2V	1/2V	1/2V
セル3	0	1/2V	1/2V	1/2V	V	1/2V	1/2V	1/2V
セル4	1/2V	0	1/2V	1/2V	V	1/2V	1/2V	1/2V
セル5	1/2V	1/2V	1/2V	0	V	1/2V	1/2V	1/2V
セル6	1/2V	1/2V	V	1/2V	1/2V	0	1/2V	1/2V

20

【 図 1 】

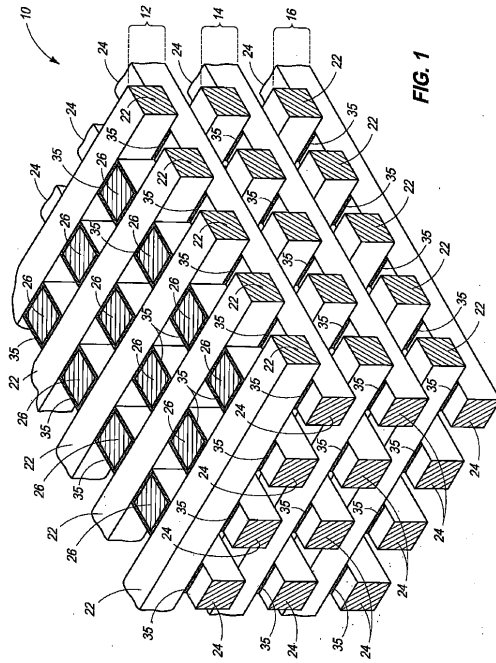


FIG. 1

【 図 2 】

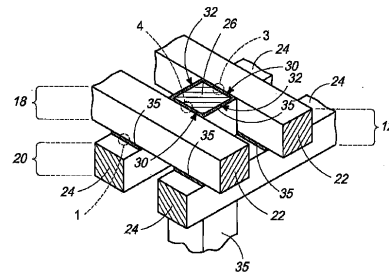


FIG. 2

【 図 3 】

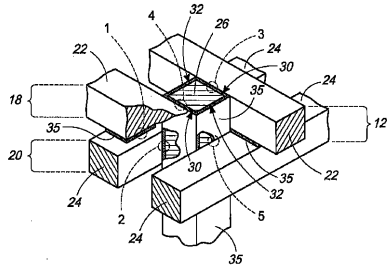


FIG. 3

【 図 4 】

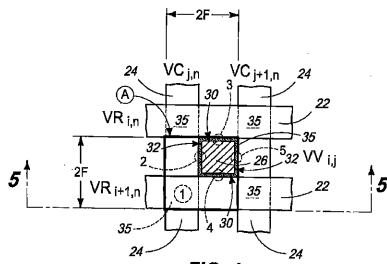


FIG. 4

【 図 5 】

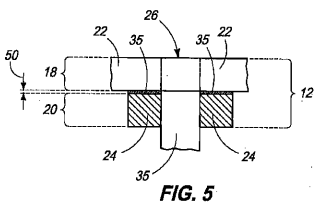


FIG. 5

【 図 6 】

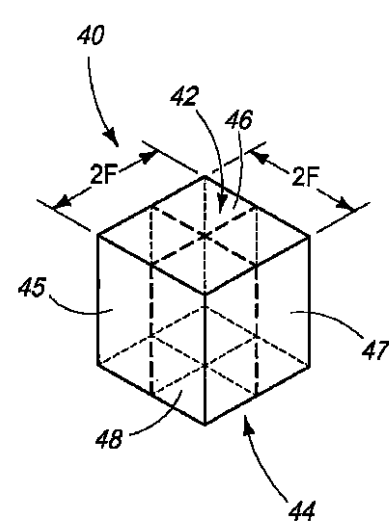


FIG. 6

【 図 7 】

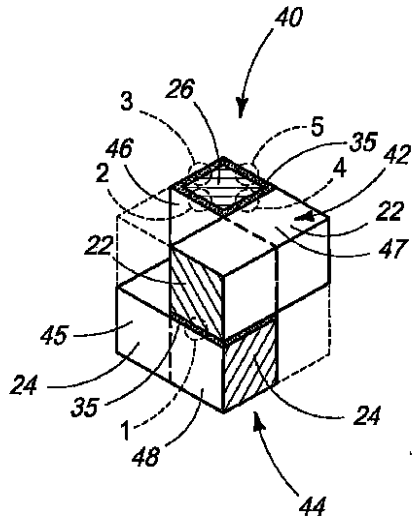


FIG. 7

【 図 8 】

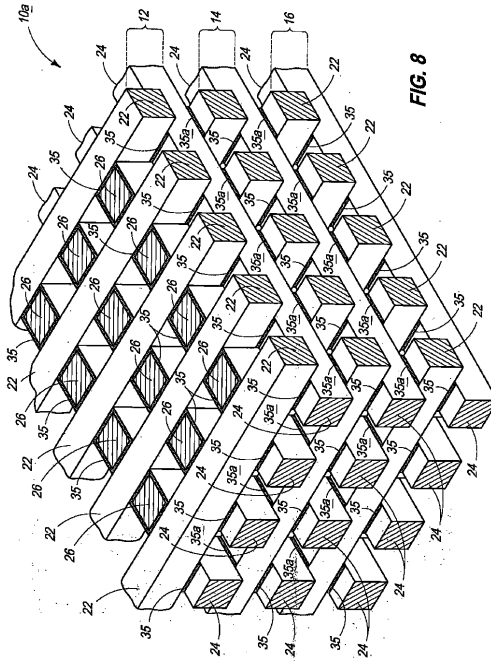


FIG. 8

【 図 9 】

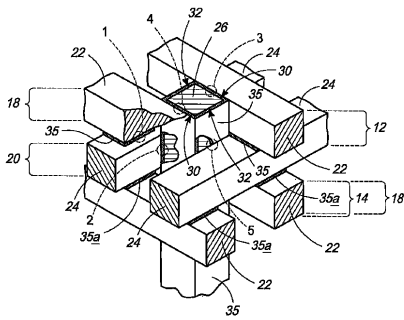


FIG. 9

【 図 11 】

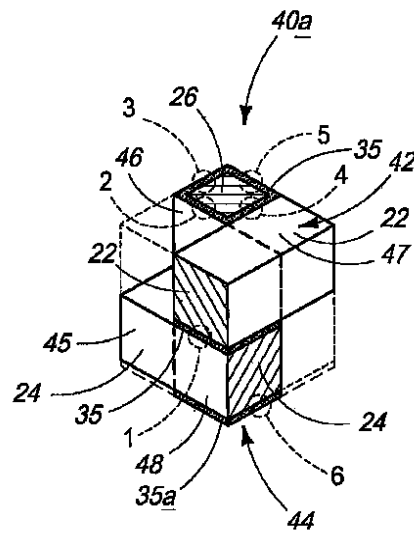


FIG. 11

【 図 10 】

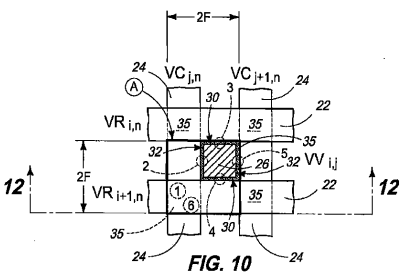


FIG. 10

【 図 12 】

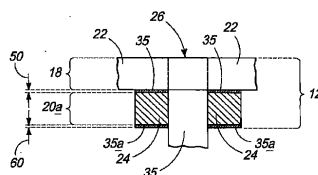


FIG. 12



【 図 1 3 】

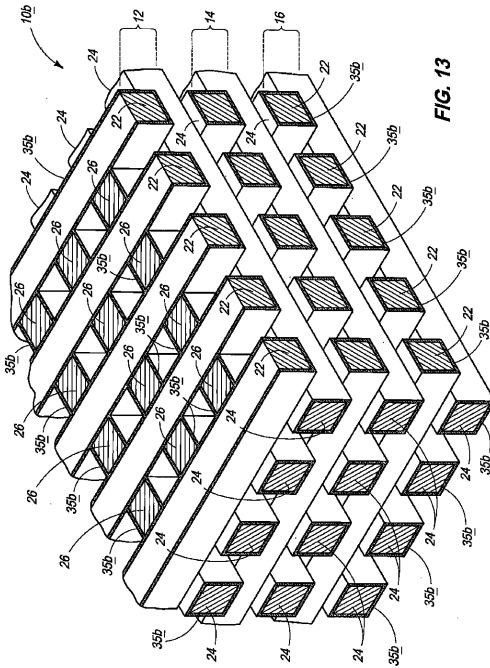


FIG. 13

## 【 手続補正書 】

【 提出日 】平成25年7月25日(2013.7.25)

## 【 手続補正 1 】

【 補正対象書類名 】特許請求の範囲

【 補正対象項目名 】全文

【 補正方法 】変更

【 補正の内容 】

【 特許請求の範囲 】

【 請求項 1 】

ユニットセル毎に5つのメモリセルを含む複数の不揮発性メモリセルのアレイ。

【 請求項 2 】

ユニットセル毎に5つのメモリセルのみが存在する、  
ことを特徴とする請求項1に記載のアレイ。

【 請求項 3 】

前記5つのメモリセルは、 $4F^2$ の水平領域を占有する、  
ことを特徴とする請求項2に記載のアレイ。

【 請求項 4 】

複数の垂直方向メモリセルと、複数の水平方向メモリセルとを含む、  
ことを特徴とする請求項1に記載のアレイ。

【 請求項 5 】

複数の水平方向メモリセルよりも多数の、複数の垂直方向メモリセルを含む、  
ことを特徴とする請求項4に記載のアレイ。

【 請求項 6 】

ユニットセル毎に5つのメモリセルのみが存在し、4つの垂直方向メモリセル毎に1つ  
の水平方向メモリセルが存在する、

ことを特徴とする請求項 4 に記載のアレイ。

【請求項 7】

ユニットセル毎に 6 つのメモリセルのみが存在し、4 つの垂直方向メモリセル毎に 2 つの水平方向メモリセルが存在する、  
ことを特徴とする請求項 4 に記載のアレイ。

【請求項 8】

前記ユニットセルは、多面体の 2 つの相対する面の間に伸長する 4 つの角部を有する多面体であって、前記 5 つのメモリセルはプログラマブル材料を含み、前記複数のメモリセルのうちの 4 つの前記プログラマブル材料は、前記相対する複数の面のうちの一方もしくは他方から、前記 4 つの角部のうちの 1 つ内の前記多面体内へと伸長する、  
ことを特徴とする請求項 1 に記載のアレイ。

【請求項 9】

前記 4 つ以外の別のメモリセルの前記プログラマブル材料は、前記単一の角部の対角線の逆側にある前記多面体の前記角部に支持される、  
ことを特徴とする請求項 8 に記載のアレイ。

【請求項 10】

複数の不揮発性メモリセルの垂直に積重ねられた複数の層のアレイであって、前記複数の層の個々の内の  $4F^2$  の連続的的水平領域を占有する 5 つのメモリセルを含む、  
ことを特徴とするアレイ。

【請求項 11】

複数のユニットセルを含む複数の不揮発性メモリセルのアレイであって、前記個々のユニットセルは、プログラマブル材料の 3 つの高さ領域を含み、前記 3 つの高さ領域は、前記ユニットセルの少なくとも 3 つの異なるメモリセルの前記プログラマブル材料を含む、  
ことを特徴とするアレイ。

【請求項 12】

複数の垂直方向のメモリセルと、複数の水平方向のメモリセルとの組み合わせを有する連続体を含む、複数の不揮発性メモリセルの垂直に積重ねられた複数の層のアレイ。

【請求項 13】

複数の水平方向のメモリセルよりも多くの、複数の垂直方向のメモリセルを含む、  
ことを特徴とする請求項 12 に記載のアレイ。

【請求項 14】

4 つの垂直方向のメモリセル毎に、1 つの水平方向メモリセルが存在する、  
ことを特徴とする請求項 13 に記載のアレイ。

【請求項 15】

4 つの垂直方向のメモリセル毎に、2 つの水平方向メモリセルが存在する、  
ことを特徴とする請求項 13 に記載のアレイ。

【請求項 16】

複数の不揮発性メモリセルの垂直に積重ねられた複数の層のアレイであって、前記複数の垂直の層の個々は、

其々、複数の水平方向の第一の電極ラインの外側の高さの層および内側の高さの層であって、前記外側の層の前記第一の複数の電極ラインは、前記内側の層の前記第一の複数の電極ラインと交差する、外側の高さの層および内側の高さの層と、

前記内側の層および前記外側の層を通して伸長する複数の垂直方向の第二の電極ラインであって、前記複数の垂直方向の第二の電極ラインの個々は、前記内側の層および前記外側の層における複数の第一の電極ラインのうちの直接隣接する其々の複数の対の間に伸長し、前記個々の垂直方向の第二の複数の電極ラインは、相対する横側面の第一および第二の対を有する、複数の垂直方向の第二の電極ラインと、



前記内側の層および前記外側の層のうちの一方における、前記第一の対の前記相対する複数の横側面と、前記複数の第一の電極ラインとの間、ならびに、前記内側の層および前記外側の層のうちの他方における、前記第二の対の前記相対する複数の横側面と、前記複

数の第一の電極ラインとの間のプログラマブル材料と、  
を含む、  
ことを特徴とするアレイ。

【請求項 17】

前記第一の複数の電極ラインは複数のデータ/センスラインであり、前記第二の複数の電極ラインは、複数のアクセスラインである、  
ことを特徴する請求項 16 に記載のアレイ。

## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. <b>PCT/US2011/059095</b>
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 27/115(2006.01)i, H01L 21/8247(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L 27/115; H01L 21/20; G11C 7/00; H01L 29/04; G11C 11/22; H01L 29/68; G11C 5/02; G11C 11/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords:'4F2, unit cell, programmable material, electrode lines, tier'		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2010-0259962 A1 (YAN TIANHONG et al.) 14 October 2010 See figures 1, 6, 7; paragraphs [0038]-[0041], [0095]-[0100], [0108]-[0119]	1-44
A	US 2010-0157657 A1 (RINERSON DARRELL et al.) 24 June 2010 See figures 2A, 2B; paragraphs [0029]-[0033]	1-44
A	US 2009-0261343 A1 (HERNER S. BRAD et al.) 22 October 2009 See figures 1a, 1b; paragraphs [0019]	1-44
A	US 2010-0135061 A1 (LI SHAOPING et al.) 03 June 2010 See figure 5; paragraphs [0037]-[0041]	1-44
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 21 MAY 2012 (21.05.2012)		Date of mailing of the international search report <b>22 MAY 2012 (22.05.2012)</b>
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer KOO, Bon Jae Telephone No. 82-42-481-8225 

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2011/059095**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date		
US 2010-0259962 A1	14.10.2010	KR 10-2012-0013970 A	15.02.2012		
		KR 10-2012-0013971 A	15.02.2012		
		KR 10-2012-0014136 A	16.02.2012		
		TW 201106359 A	16.02.2011		
		TW 201106360 A	16.02.2011		
		TW 201106361 A	16.02.2011		
		US 2010-0259960 A1	14.10.2010		
		US 2010-0259961 A1	14.10.2010		
		US 7983065 B2	19.07.2011		
		WO 2010-117911 A3	14.10.2010		
		WO 2010-117912 A1	14.10.2010		
		WO 2010-117914 A1	14.10.2010		
		US 2010-0157657 A1	24.06.2010	CN 101057298 A0	17.10.2007
				CN 101076710 A0	21.11.2007
CN 1946990 B	26.05.2010				
EP 1800314 A2	27.06.2007				
EP 2284840 A3	22.06.2011				
JP 2008-512857 A	24.04.2008				
KR 10-2007-0047341 A	04.05.2007				
US 2005-0081643 A1	21.04.2005				
US 2005-0128476 A1	16.06.2005				
US 2005-0174835 A1	11.08.2005				
US 2005-0193832 A1	08.09.2005				
US 2006-0050598 A1	09.03.2006				
US 2006-0161366 A1	20.07.2006				
US 2006-0171200 A1	03.08.2006				
US 2006-0245243 A1	02.11.2006				
US 2008-0034892 A1	14.02.2008				
US 2008-0046203 A1	21.02.2008				
US 2008-0109775 A1	08.05.2008				
US 2008-0293196 A1	27.11.2008				
US 2009-0045390 A1	19.02.2009				
US 2009-0231906 A1	17.09.2009				
US 2009-0303772 A1	10.12.2009				
US 2009-0303773 A1	10.12.2009				
US 2011-0016984 A1	27.01.2011				
US 2011-0016988 A1	27.01.2011				
US 2011-186803 A1	04.08.2011				
US 7059199 B2	13.06.2006				
US 7082052 B2	25.07.2006				
US 7102746 B2	05.09.2006				
US 7188534 B2	13.03.2007				
US 7207229 B2	24.04.2007				
US 7394679 B2	01.07.2008				
US 7538338 B2	26.05.2009				
US 7633790 B2	15.12.2009				
US 7698954 B2	20.04.2010				
US 7726203 B2	01.06.2010				

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2011/059095**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
		US 7889539 B2	15.02.2011
		US 7985963 B2	26.07.2011
		US 8020132 B2	13.09.2011
		US 8062942 B2	22.11.2011
		US 8109152 B2	07.02.2012
		US 8117921 B2	21.02.2012
		WO 2004-072588 A3	26.08.2004
		WO 2005-093381 A1	06.10.2005
		WO 2006-029228 A3	16.03.2006
US 2009-0261343 A1	22.10.2009	AU 2003-296988 A8	29.07.2004
		CN 101288169 A0	15.10.2008
		CN 101297402 A0	29.10.2008
		CN 101297402 B	19.05.2010
		CN 101390212 A	18.03.2009
		CN 101553925 A	07.10.2009
		CN 101681914 A	24.03.2010
		CN 101711412 A	19.05.2010
		EP 1883963 A2	06.02.2008
		EP 1889294 A1	20.02.2008
		EP 1929525 A1	11.06.2008
		EP 1929525 B1	22.12.2010
		EP 2092562 A2	26.08.2009
		EP 2130227 A2	09.12.2009
		EP 2165335 A1	24.03.2010
		JP 2006-511965 A	06.04.2006
		JP 2008-544481 A	04.12.2008
		JP 2008-546213 A	18.12.2008
		JP 2009-510664 A	12.03.2009
		JP 2010-510656 A	02.04.2010
		JP 2010-522990 A	08.07.2010
		JP 2010-531522 A	24.09.2010
		KR 10-2008-0022085 A	10.03.2008
		KR 10-2008-0025688 A	21.03.2008
		KR 10-2008-0073285 A	08.08.2008
		KR 10-2009-0089320 A	21.08.2009
		KR 10-2010-0014528 A	10.02.2010
		KR 10-2010-0044792 A	30.04.2010
		TW 1309081A	21.04.2009
		TW 1309083A	21.04.2009
		TW 200705449 A	01.02.2007
		TW 200811864 A	01.03.2008
		US 2005-0012119 A1	20.01.2005
		US 2005-0012120 A1	20.01.2005
		US 2005-0012154 A1	20.01.2005
		US 2005-0012220 A1	20.01.2005
		US 2005-0014322 A1	20.01.2005
		US 2005-0014334 A1	20.01.2005
		US 2005-0052915 A1	10.03.2005
		US 2005-0098800 A1	12.05.2005

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2011/059095**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
		US 2005-0121742 A1	09.06.2005
		US 2005-0121743 A1	09.06.2005
		US 2005-0158950 A1	21.07.2005
		US 2005-0226067 A1	13.10.2005
		US 2006-0006495 A1	12.01.2006
		US 2006-0054962 A1	16.03.2006
		US 2006-0189077 A1	24.08.2006
		US 2006-0249753 A1	09.11.2006
		US 2007-0069217 A1	29.03.2007
		US 2007-0069276 A1	29.03.2007
		US 2007-0070690 A1	29.03.2007
		US 2007-0072360 A1	29.03.2007
		US 2007-0087508 A1	19.04.2007
		US 2007-0090425 A1	26.04.2007
		US 2007-0105284 A1	10.05.2007
		US 2007-0164309 A1	19.07.2007
		US 2007-0164388 A1	19.07.2007
		US 2007-0190722 A1	16.08.2007
		US 2008-0007989 A1	10.01.2008
		US 2008-0013364 A1	17.01.2008
		US 2008-0017912 A1	24.01.2008
		US 2008-0026510 A1	31.01.2008
		US 2008-0239787 A1	02.10.2008
		US 2009-0316468 A1	24.12.2009
		US 2010-0110752 A1	06.05.2010
		US 2010-0136751 A1	03.06.2010
		US 2010-0181657 A1	22.07.2010
		US 2010-0288996 A1	18.11.2010
		US 2011-0049466 A1	03.03.2011
		US 6946719 B2	20.09.2005
		US 6952030 B2	04.10.2005
		US 6960495 B2	01.11.2005
		US 6984561 B2	10.01.2006
		US 6995422 B2	07.02.2006
		US 7009275 B2	07.03.2006
		US 7026212 B2	11.04.2006
		US 7176064 B2	13.02.2007
		US 7238607 B2	03.07.2007
		US 7265049 B2	04.09.2007
		US 7285464 B2	23.10.2007
		US 7447056 B2	04.11.2008
		US 7557405 B2	07.07.2009
		US 7560339 B2	14.07.2009
		US 7586773 B2	08.09.2009
		US 7618850 B2	17.11.2009
		US 7660181 B2	09.02.2010
		US 7682920 B2	23.03.2010
		US 7767499 B2	03.08.2010
		US 7800932 B2	21.09.2010
		US 7800933 B2	21.09.2010

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2011/059095**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
		US 7800934 B2	21.09.2010
		US 7830694 B2	09.11.2010
		US 7833843 B2	16.11.2010
		US 7915094 B2	29.03.2011
		US 8003477 B2	23.08.2011
		US 8004033 B2	23.08.2011
		US 8008700 B2	30.08.2011
		US 8018024 B2	13.09.2011
		US 8018025 B2	13.09.2011
		US 8059444 B2	15.11.2011
		WO 2004-061851 A3	23.06.2005
		WO 2004-061851 A3	22.07.2004
		WO 2006-078505 A3	27.07.2006
		WO 2006-121924 A3	16.11.2006
		WO 2007-038665 A1	05.04.2007
		WO 2007-038709 A1	05.04.2007
		WO 2007-046883 A1	26.04.2007
		WO 2008-016420 A3	07.02.2008
		WO 2008-060543 A3	22.05.2008
		WO 2009-002475 A1	31.12.2008
		WO 2009-008919 A3	15.01.2009
US 2010-0135061 A1	03.06.2010	None	



## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN