



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 27 11 80
(21) (PV 8222-80)

(40) Zveřejněno 31 07 81

(45) Vydáno 10 07 83

211996
(11) (B1)

(51) Int. Cl.³
G 06 F 3/04

(75)
Autor vynálezu KOZUMPLÍK JIŘÍ ing., PRAHA

(54) Omezovač vstupních úrovní pro logické obvody

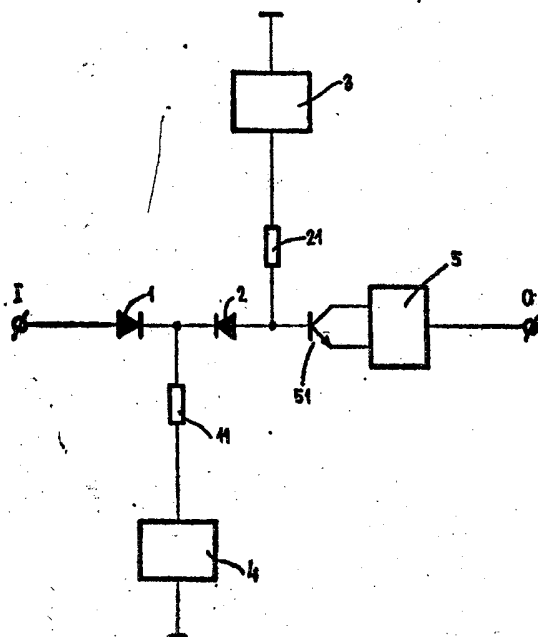
Vynález se týká oboru výpočetní techniky, zejména interfejsových zařízení styku počítače s okolním prostředím.

Signál z reálného prostředí je třeba před přivedením do logické sítě upravit na signál s úrovněmi a hranami podle požadavků této logické sítě. U více bitové informace je třeba zajistit minimální rozdíly hystereze vstupních obvodů jednotlivých kanálů tak, aby rozdíl úrovní, kdy jsou všechny kanály na úrovni L a posléze na úrovni H, byl minimální. Navazující logickou sítí je vhodné ochránit před důsledky omylů, které mohou vzniknout při zapojování vstupů, například přivedením síťového napětí.

Podstata vynálezu spočívá v tom, že na vstup logické sítě je připojena kombinace odporů, diod, tranzistorů a Schmittova klopného obvodu tak, že mezi vstupní svorkou omezovače vstupních úrovní a druhý napájecí zdroj je zapojena dioda a odpor. Na katodu diody je připojena katoda další diody. Anoda této diody je připojena do báze tranzistoru a přes odpor na první napájecí zdroj. Emitorový a kolektorový obvod tranzistoru jsou součástí Schmittova klopného obvodu, jehož výstup je i výstupní svorkou omezovače vstupních úrovní.

Vynález může být využit zvláště ve výpočetní technice, v oblasti měření, regulace a obecně všude tam, kde je třeba signál da-

ných úrovní a hran převést na signál úrovní a hran pro určitou logickou síť s výhodou ochrany této sítě před přepětím.



Vynález se týká omezovače vstupních úrovní pro logické obvody, užitý v interfejsových zařízeních styku počítače s okolním prostředím.

Dosud známá zapojení omezovačů úrovní využívají různá zapojení, složená z odporů, diod, případně tranzistorů. Společnou nevýhodou těchto zapojení je, že v okamžiku přetížení tohoto obvodu, například přivedením napětí sítě, dojde k značné výkonové ztrátě na součástkách omezovače, což obvykle vede k jejich poškození, případně i poškození desky se spoji. Obvod sice může ochránit vstupy logické sítě tím, že se přeruší, jeho destrukce však vyvolává nutnost opravy. Je proto nezbytné vhodným zapojením a volbou součástí omezit výkonovou ztrátu na minimum.

Uvedené nedostatky odstraňuje omezovač úrovní pro logické obvody zajišťující styk počítače s reálným prostředím, tvořený kombinací odporů, diod, tranzistoru a Schmittova klopného obvodu, podle vynálezu, jehož podstatou je, že mezi druhý napájecí zdroj a vstupní svorku je zapojen odpor a dioda, na jejíž katodu je připojena druhá dioda, jejíž anoda je zapojena přes druhý odpor na první napájecí zdroj a do báze tranzistoru, který je připojen do Schmittova klopného obvodu, jehož výstup tvoří výstupní svorku omezovače.

Technický pokrok daný vynálezem se vyznačuje vyššími účinky technickoekonomickými, které spočívají v tom, že na vstup interfejsového zařízení je zapojen obvod, který upravuje vstupní signál z prostředí na signál s úrovněmi a hranami podle požadků následující logické sítě a tuto dokáže spolehlivě ochránit i v případě, vyskytne-li se na vstupní svorce napětí sítě. Obvod sám není tímto stavem poškozen a není ani omezen časový interval stavu přetížení. Omezovač vstupních úrovní je složen z běžných součástek a je prostorově nenáročný.

Konkrétní provedení vynálezu je schematicky zobrazeno na přiloženém výkresu.

Na vstup I omezovače úrovní je připojena anoda diody 1. Katoda této diody je spojena s katodou druhé diody 2 a přes odpor 11 je připojena na druhý napájecí zdroj 4. Anoda druhé diody 2 je připojena na bázi tran-

zistoru 51 a přes druhý odpor 21 na první napájecí zdroj 3. Kolektorový a emitorový obvod tranzistoru 51 je tvořen obvody Schmittova klopného obvodu 5, jehož výstup je připojen na výstupní svorku 0 omezovače úrovní.

Funkci omezovače úrovní je možná popsat takto: Je-li na vstupní svorce I napětí nula V, je na společném bodě katod diod 1 a 2 malé záporné napětí a na bázi tranzistoru 51 opět napětí nula V. Proud z prvního napájecího zdroje 3 prochází druhým odporem 21, druhou diodou 2 a prvním odporem 11 do druhého napájecího zdroje 4. Tranzistor 51 je v nevodivém stavu, čemuž odpovídá úroveň L na výstupu Schmittova klopného obvodu 5. Je-li na vstupní svorku I omezovače úrovní přivedeno kladné napětí, první dioda 1 je tímto pólována v propustném směru a druhá dioda 2 v závěrném. Proud ze vstupní svorky I protéká první diodou 1 přes první odpor 11 do druhého napájecího zdroje 4. Odpor 11 je volen tak, aby výkonová ztráta tohoto stavu byla minimální. Jelikož druhá dioda 2 je nevodivá, proud z prvního napájecího zdroje 3 prochází přes druhý odpor 21 do báze tranzistoru 51. Tento je uveden do vodivého stavu a na výstupní svorce 0 omezovače úrovní je úroveň H. Dostane-li se na vstupní svorku I omezovače úrovní záporné napětí, první dioda 1 je pólována v závěrném směru a je tudíž nevodivá. Proud z prvního napájecího zdroje 3 prochází druhým odporem 21, druhou diodou 2 a prvním odporem 11 do druhého napájecího zdroje 4. Tranzistor 51 je nevodivý, na výstupu omezovače úrovní 0 je obnoven stav L. Přípustná velikost záporného napětí na vstupní svorce I závisí pouze na typu diody, výkonová ztráta tohoto stavu je nulová. Je-li vstupní svorka I ponechána nezapojená, tranzistor 51 je opět nevodivý a na výstupu 0 je úroveň L.

Předmět vynálezu je využitelný zejména při výrobě zařízení, která umožňují styk počítače s reálným prostředím. Je dále využitelný všude tam, kde je třeba vstupní signál určitých úrovní převést na signál úrovní a hran vhodných pro logické obvody, na příklad TTL a podobně s výhodou možnosti ochrany logické sítě při přetížení jak stejnosměrným tak střídavým napětím včetně napětí sítě.

PŘEDMĚT VYNÁLEZU

Omezovač vstupních úrovní pro logické obvody zajišťující styk počítače s reálným prostředím, tvořený kombinací odporů, diod, tranzistoru a Schmittova klopného obvodu, vyznačené tím, že mezi druhý napájecí zdroj (4) a vstupní svorku (I) je zapojen odpor (11) a dioda (1), na jejíž katodu je připoje-

na druhá dioda (2), jejíž anoda je zapojena přes druhý odpor (21) na první napájecí zdroj (3) a do báze tranzistoru (51), který je připojen do Schmittova klopného obvodu (5), jehož výstup tvoří výstupní svorku (O) omezovače úrovní.

211996

