



등록특허 10-2184208



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년11월27일
(11) 등록번호 10-2184208
(24) 등록일자 2020년11월23일

- (51) 국제특허분류(Int. Cl.)
H03H 3/08 (2006.01) *H01L 41/113* (2006.01)
H01L 41/22 (2006.01) *H03H 9/02* (2006.01)
- (52) CPC특허분류
H03H 3/08 (2013.01)
H01L 41/113 (2013.01)
- (21) 출원번호 10-2015-7028039
- (22) 출원일자(국제) 2014년03월21일
심사청구일자 2018년12월19일
- (85) 번역문제출일자 2015년10월07일
- (65) 공개번호 10-2015-0139856
- (43) 공개일자 2015년12월14일
- (86) 국제출원번호 PCT/EP2014/055746
- (87) 국제공개번호 WO 2014/166722
국제공개일자 2014년10월16일

(30) 우선권주장
13/00824 2013년04월08일 프랑스(FR)

(56) 선행기술조사문현

JP10084247 A*

(뒷면에 계속)

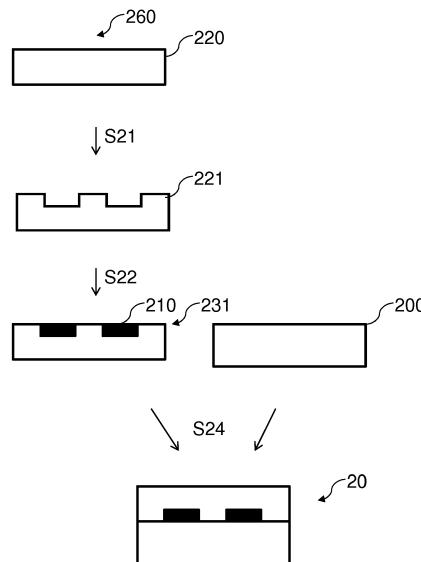
전체 청구항 수 : 총 15 항

심사관 : 윤병수

(54) 발명의 명칭 진보되고 열적으로 보상된 표면 탄성파 소자 및 제조 방법

(57) 요 약

본 발명은 표면 탄성파 소자(20)의 제조 방법에 관한 것으로서, 압전 구조물(200)을 제공하는 (a) 단계, 유전체 구조물을 제공하는 (b) 단계를 포함하고, 상기 (b) 단계는 상기 유전체 구조물(220, 221)에 금속 배선을 하는 단계(S22)인 단계 (b1)을 포함하고, 상기 방법은 상기 금속 배선된 유전체 구조물(231)을 상기 압전 구조물(200)에 본딩하는 (c) 단계(S24)를 더 포함하는 제조 방법에 관한 것이다.

대 표 도 - 도2

(52) CPC특허분류

H01L 41/22 (2013.01)

H03H 9/02535 (2013.01)

(56) 선행기술조사문헌

JP2004297693 A*

JP2007049482 A*

WO1996004713 A1*

WO2002082645 A1*

WO2013031651 A1*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

표면 탄성파 소자(20, 30)의 제조 방법으로서,

(a) 압전 구조물(200, 300)을 제공하는 단계;

(b) 도너 기판(5501, 5502) 및 상기 도너 기판 위에 형성된 유전체 층(5201, 5202)을 포함하는 유전체 구조물(5601, 5602)을 제공하는 단계;

를 포함하고, 단계 (b)는 상기 유전체 구조물에 금속 배선을 하는 단계(S22, S32)인 단계 (b1)을 포함하고,

상기 단계 (b1)은,

- 상기 유전체 층의 표면에 캐비티들을 국부적으로 형성하는 단계;

- 상기 캐비티들 내에 복수의 금속 배선된 부분들을 상기 유전체 층 위에 위치시키는 단계; 및

- 이후 상기 유전체 층 또는 상기 금속 배선된 부분들의 표면 위에, 평탄화 층의 표면이 상기 금속 배선된 부분들 또는 상기 유전체 층의 표면과 수평 표면을 이루도록, 상기 평탄화 층을 제공하는 단계;

를 포함하고, 상기 제조 방법은:

(c) 상기 금속 배선된 유전체 구조물(231, 331)을 상기 압전 구조물에 본딩하는 단계(S24, S34);

를 더 포함하고,

상기 단계 (c)는 (c1) 상기 압전 구조물 위에 상기 유전체 층을 이전하는 단계를 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 단계 (b1)은 상호감합된(interdigitated) 전극 구조물(611)을 형성하도록 수행되는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 3

제 2 항에 있어서,

상기 상호감합된 전극 구조물(611)은 100nm보다 작은 간격을 갖고, 상기 유전체 구조물(5601, 5602)은 100V보다 높은 항복 전압을 가능하게 하기에 적합한 유전 상수를 갖는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 4

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 단계 (b1)(S22)은 금속 퇴적에 의하여 수행되고, 상기 단계 (b)는 형성 온도에서 상기 금속 퇴적을 하기 전에 유전체 층(220)을 형성하는 단계를 포함하고, 상기 형성 온도는 퇴적되는 금속이 상기 유전체층(220) 내에서 또는 압전 기판(200) 내에서 갖는 확산 온도보다 더 높고, 특히 상기 형성 온도는 350°C보다 더 높은 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 5

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 금속 배선된 부분들을 위하여 퇴적된 금속은 Au, Pt, Cu, Al, Mo, W의 군 중에서 선택되는 것을 특징으로

하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 6

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 유전체 층은 SiO_2 , SiN , SiON , SiOC , SiC , DLC, 또는 알루미나의 물질들로 구성되는 군 중에서 선택되는 물질로 이루어진 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 7

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 유전체 층은 800°C 보다 높은 온도에서 형성된 열적으로 성장된 실리콘 산화물인 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 8

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 유전체 층은 하이 k 유전체 물질로 제조되며, 바람직하게는 하프늄 실리케이트, 지르코늄 실리케이트, 하프늄 디옥사이드, 지르코늄 디옥사이드 중에서 선택되는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 9

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 단계 (b1)(S22)는,

- 상기 유전체 구조물(5601, 5602)의 표면에 캐비티들을 국부적으로 식각하는 단계(S21);
를 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 10

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 단계 (b1)(S32)는 상기 유전체 구조물(5601, 5602)의 표면에 캐비티들을 국부적으로 식각하는 단계(S31)의 이후에, 그리고 상기 캐비티들 내에 금속을 퇴적시키는 단계의 이전에 패시베이션 층을 형성하는 단계(S39)를 더 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

제 1 항에 있어서,

단계 (b)는 단계 (c) 이전에 상기 도너 기판(5501, 5502) 또는 상기 유전체 층(5202) 내에 취약 영역을 형성하는 단계(S56, S561, S562, S563)를 포함하고,

상기 단계 (c1)은 상기 유전체 층을 상기 취약 영역에서 상기 도너 기판으로부터 분리하는 단계를 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 15

제 1 항에 있어서,

상기 단계 (c1)은 상기 도너 기판을 연마하거나 및/또는 식각하는 단계를 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 16

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 금속 배선된 유전체 구조물(631)의 적어도 일부를 개방하는 단계(S61)를 상기 단계 (c)를 수행한 이후에 더 포함하는 것을 특징으로 하는 표면 탄성파 소자(20, 30)의 제조 방법.

청구항 17

표면 탄성파 소자(20, 30, 60)로서,

압전 구조물(200, 300, 600);

유전체 층(220, 320)으로서, 상기 유전체 층의 표면에 배치된 복수의 캐비티들을 갖는 상기 유전체층;

상기 캐비티들 내에 배치된, 상기 유전체 층 위의 복수의 금속 배선된 부분들(210, 310, 610)로서, 상기 금속 배선된 부분들의 표면이 상기 유전체 층의 표면보다 더 높거나 더 낮은 상기 복수의 금속 배선된 부분들; 및

상기 금속 배선된 부분들 또는 상기 유전체 층의 표면 위의 평탄화 층으로서, 상기 평탄화 층의 표면이 상기 압전 구조물에 본딩되고 상기 유전체 층의 표면 또는 상기 금속 배선된 부분들의 표면과 수평 표면을 이루도록 하는 상기 평탄화 층;

을 포함하고,

상기 유전체 층은 상기 금속 배선된 부분들의 상기 유전체 층으로의 또는 상기 압전 구조물로의 확산 온도보다 더 높은 형성 온도를 갖는 표면 탄성파 소자.

청구항 18

제 17 항에 있어서,

상기 유전체 층(220, 320)은 50V보다 높은 항복 전압을 가능하게 하는 데 적합한 유전 상수를 갖는 것을 특징으로 하는 표면 탄성파 소자.

발명의 설명**기술 분야**

[0001] 본 발명은 표면 탄성파 소자의 제조 방법 및 표면 탄성파 소자에 관한 것이다.

배경 기술

[0002] 도 1a에 개념적으로 도시된 바와 같이, 표면 탄성파(surface acoustic wave, SAW) 소자들(10)과 같은 어쿠스틱 공진기 구조물은 전기적 신호를 탄성파로 변환하거나 그 역으로 변환하기 위하여 압전 기판(100) 위에 제공된 하나 이상의 상호감합된 트랜스듀서들(interdigitated transducers, IDTs)(111)을 이용한다. 이러한 SAW 소자들 또는 공진기들은 필터링 응용 분야에 종종 이용된다. 고주파(radio frequency, RF) SAW 기술은 높은 격리(isolation)와 낮은 삽입 손실(insertion loss)과 같은 우수한 성능들을 가지며 무선 통신 응용 분야들에서 RF 듀플렉서들(duplexers, DPXs)을 위하여 널리 사용된다. RF 별크 탄성파(bulk acoustic wave, BAW) 기술에 기반한 RF DPXs 대비 경쟁력을 갖추기 위하여, RF SAW 소자들의 소자 성능은 개선될 필요가 있으며, 특히 주파수 응답의 온도 안정성이 요구된다.

[0003] SAW 소자들의 동작 주파수의 온도 의존성 또는 주파수 열 계수(thermal coefficient of frequency, TCF)는 도 1a에서 공간 S로 도시된, IDT들의 상호감합된 팽겨들 사이의 공간의 변화에 의존하는데 이는 흔히 사용되는 압전 기판의 비교적 높은 열팽창 계수(coefficient of thermal expansion, TCE)에 일반적으로 기인한다. 뿐만

아니라 상기 온도 의존성 또는 주파수 열 계수는 속도 열 계수(thermal coefficient of velocity, TCV)에도 의존하는데, 상기 압전 기판의 팽창 또는 수축은 SAW 속도의 증가 또는 감소를 수반하기 때문이다.

[0004] 최근에 간행된 논문 K. Hashimoto, M. Kadota et al., "Recent Development of Temperature Compensated SAW Devices", IEEE Ultrason. Symp. 2011, pages 79-86, 2011은 SAW 소자들의 주파수 응답의 온도 의존성 문제를 극복하기 위하여 사용되는 현재 사용되는 접근방법들에 대한 개관들을, 특히 SiO_2 오버레이(overlay)의 접근 방법을 제공한다.

[0005] 도 1b에 도시된 바와 같이, SiO_2 오버레이에 관한 후자의 접근 방법은 압전 기판(100)에 금속 배선(metalizing)하여 배선부(110)를 구성하는 단계(S12), 및 그에 후속하여 유전층(120), 특히 SiO_2 층을 상기 압전 기판(110) 및 배선부(110)의 전체 표면 위에 형성하는 단계(S10)를 포함한다. 최종 소자로서 볼록한 상부 표면을 갖는 SAW 소자(101) 또는 평탄한 상부 표면을 갖는 SAW 소자(102)를 원하는지에 따라 추가적인 평탄화 단계(S13)가 수행될 수 있다. 그러나, 이러한 접근 방법은 몇 가지 이유들로 인하여 다소간 제한된다. 배선부(110)를 위하여 사용되는 물질들의 선택 및 이러한 물질들에 대하여 사용되는 퇴적 기술들의 선택은 압전 기판(100)과의 양립성과 관련하여 우수한 전기적(오믹) 콘택트를 지향하는 요구로 인하여 제한된다. 또한, 상기 배선부(110) 및 압전 기판(100)을 피복하는 유전층(120)을 위하여 사용되는 물질들의 선택 및 그 유전층(120)을 위하여 사용되는 퇴적 기술의 선택은 상기 유전층(120)의 형성 동안 채용되는 열적 여유(thermal budget)가 배선부(110) 및 압전 기판(100)에 대하여 사용되는 물질과 양립 가능해야 하기 때문에 제한된다. 이는 압전 성질들의 열화를 피하기 위하여, 배선부(110)의 전기적 성질의 열화를 피하기 위하여, 또는 압전 기판(100) 또는 배선 구조물의 상부에 형성된 유전층(120)으로의 금속의 확산을 피하기 위해서이다. 한편 흔히 사용되는 압전 기판들(100)의 비교적 높은 TCE는, 만일 상이한 TCE를 갖는 여러 물질들이 서로 접촉하고, 온도가 허용 가능한 최대 한도를 넘는다면 휨(warping) 또는 구부림(bending) 또는 유발된 변형에 기인한 제조상의 문제들을 더 야기할 수 있으며 배선부(110)의 박리(delamination) 또는 심하게는 웨이퍼의 손상으로까지 이를 수 있다. 이러한 경우는 압전 기판(100)의 상부에 형성되는 배선(110), 유전층(120)의 형성 동안 채용되는 열적 여유와 관련하여 발생할 수 있다. 또한, 특정 비정질 SiO_2 층들에 대하여 일어날 수 있는 경우로서, 비교적 저온에서의 상기 유전층(120)의 형성은 감소된 어쿠스틱 성질들을 갖는 비교적 낮은 품질의 물질을 가져오며, 따라서 그에 기반한 SAW 기술의 성능을 제한한다. 더욱이, 배선부들(110) 및 압전 기판(100)의 모두의 위에 유전층(120)을 퇴적시키는 데서 비롯된 불가피한 성장 결함들은 상기 배선부들(110)이 상기 유전층(120)의 성장 방향에 대하여 수직부 및 수평부를 포함한다는 사실과 더불어, 특히 상기 수직부와 수평부가 교차하는 점에서, 기생적 전기-어쿠스틱(electro-acoustic) 효과들을 가져와 그에 따른 상기 SAW 소자(10)의 성능의 손실을 가져온다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은 위에서 언급한 손상들을 예방할 수 있는 소자 및 소자의 제조 방법을 제안하는 것이다.

과제의 해결 수단

[0007] 특히, 본 발명은 표면 탄성파 소자의 제조 방법에 관한 것으로서, 상기 제조 방법은 (a) 압전 구조물을 제공하는 단계, (b) 유전체 구조물을 제공하는 단계를 포함하고, 상기 단계 (b)는 (b1) 상기 유전체 구조물에 금속 배선을 형성하는(metalizing) 단계를 포함하고, 상기 제조 방법은 (c) 상기 금속 배선이 형성된 유전체 구조물을 상기 압전 구조물에 본딩하는 단계를 더 포함한다.

[0008] 본 제조 방법은 상기 압전 구조물을 제공하는 단계와 별도의 공정에서 상기 유전체 구조물이 제공될 수 있고, 따라서 특정한 양립 불가능성들이 회피될 수 있다는 장점을 갖는다. 예를 들면 유전체 물질들은 더 이상 압전 물질 위에 퇴적시키기에 적합한 물질들로 제한되지 않으며 더욱 넓은 선택을 갖는다. 또한, 금속 배선이 유전체 구조물 위에서 수행되고 그 역이 아닐 때, 금속이 추후의(ulterior) 단계에서 형성되어 금속의 확산의 가능성이 없기 때문에, 높은 형성 온도를 유지하는 유전체 물질들이 예를 들면 열 성장된 실리콘 산화물이 사용될 수 있다. 또한 이러한 고품질의 유전체 물질들은 상기 금속 배선(metallization)의 더욱 우수한 제어를 가능하게 하고, 특히 상기 유전체 구조물과 금속 배선부(metalized part) 사이 계면의 더욱 우수한 제어를 가능하게 함으로써 표면 탄성파들의 동요(perturbation)를 야기하는 기생적 효과들을 회피할 수 있다. 언급된 상기 장점들 외에, 상기 유전체 구조물에 의하여 제공되는 경직화(stiffening) 및 그를 상쇄하는(counteracting) TCE로

인하여, 소자의 주파수 응답의 더욱 높은 열적 안정성을 가능하게 하는 상기 표면 탄성파 소자의 열적 보상이 얻어진다.

[0009] 바람직한 추가적인 실시예에 있어서, 상기 (b1) 단계는 상호감합된 전극 구조물을 형성하기 위하여 수행된다.

[0010] 이것은 상기 상호감합된 전극 구조물의 패턴 및 그에 따른 그의 구조적 특징들, 예를 들면 그의 간격이 표면 탄성파 소자의 원하는 주파수 범위에 대하여 적절하게 선택될 수 있다는 유리한 장점을 제공한다.

[0011] 바람직한 추가적인 실시예에 있어서, 상기 상호감합된 전극 구조물은 100 nm 미만의 간격을 가지며, 상기 유전체 구조물은 100V보다 높은 항복 전압을 가능하게 하기에 적합한 유전 상수를 보인다.

[0012] 이러한 실시예는 금속배선의 훨씬 우월한 제어가 그의 패턴의 더욱 우월한 감응도(definition)를 가져오고, 또한 상기 표면 탄성파 소자의 잘 정의된 주파수 응답을 허용한다는 유리한 효과를 제공한다. 잘 적합화된 유전체 물질들을 사용하면 특히 하이 k 유전체 물질들을 사용함으로써, 상기 상호감합된 전극 구조물의 간격(S)를 감소시킬 수 있고 고전력 소자용의 상기 표면 탄성파 소자의 개조(adaption)를 가능하게 된다.

[0013] 바람직한 추가적인 실시예에 있어서, 상기 단계 (b1)은 금속 퇴적에 의하여 수행되고, 상기 단계 (b)는 형성 온도에서 상기 금속 퇴적을 하기 전에 유전체 층을 형성하는 단계를 포함한다. 상기 형성 온도는 퇴적되는 금속이 상기 유전체층 내에서 또는 압전 기판 내에서 갖는 확산 온도보다 더 높다. 특히 상기 형성 온도는 350°C보다 더 높으며, 바람직하게 850°C보다 더 높으며, 더욱 바람직하게 1200°C보다 더 높다.

[0014] 이것은 금속 확산으로 인해 공지 기술의 공정 흐름과 양립할 수 없었던 훨씬 더 높은 온도들이 상기 유전체 층의 형성을 위하여 사용될 수 있다는 유리한 장점을 제공한다.

[0015] 바람직한 추가적인 실시예에 있어서, 퇴적된 상기 금속은 Au, Pt, Cu, Al, Mo, W의 군 중에서 선택될 수 있다.

[0016] 이것은 압전 구조물 위에 직접 퇴적시킬 수 없었던 물질들을 금속 배선을 위하여 사용할 수 있다는 유리한 장점을 제공한다.

[0017] 바람직한 추가적인 실시예에 있어서, 상기 유전체 구조물은 SiO₂, SiN, SiON, SiOC, SiC, DLC, 또는 알루미나의 물질들로 구성되는 군 중에서 선택되는 물질로 만들어진 유전체층을 포함한다.

[0018] 이것은 잘 알려진 물질들, 정교한 기술들의 사용을 가능하게 하는 공정 흐름, 및 압전 구조물 위에 직접 퇴적시키는 것과 양립할 수 없었던 형성 온도들을 사용할 수 있다는 유리한 장점을 제공한다.

[0019] 바람직한 추가적인 실시예에 있어서, 상기 유전체 구조물은 유전체 층을 포함하고, 상기 유전체 층은 800°C보다 높은 온도, 바람직하게는 1050°C보다 높은 온도에서 형성된 열적으로 성장된 실리콘 산화물이다.

[0020] 이것은 만일 그 위에 직접 적용되었다면 압전 물질의 압전 성질을 열화시켰을 극히 높은 온도들이 고품질의 유전체 물질의 형성을 위하여 사용될 수 있다는 유리한 장점을 제공한다.

[0021] 바람직한 추가적인 실시예에 있어서, 상기 유전체 구조물은 유전체 층을 포함하고, 상기 유전체 층은 하이 k 유전체 물질로 제조되며, 바람직하게는 하프늄 실리케이트, 지르코늄 실리케이트, 하프늄 디옥사이드, 지르코늄 디옥사이드 중에서 선택될 수 있다.

[0022] 이 실시예는 예를 들면 고전력 응용과 같은 응용 분야 및 요구되는 계면의 품질에 따라 상기 유전체 물질에 대하여 적합한 물질을 적절히 선택할 수 있다는 유리한 효과를 제공한다.

[0023] 바람직한 추가적인 실시예에 있어서, 상기 단계 (b1)은 상기 유전체 구조물의 표면에 캐비티들을 국부적으로 식각하는 단계 및 상기 캐비티들 내에 금속을 퇴적시키는 단계를 포함한다.

[0024] 이것은 반도체 및 미세전자 산업들에 의하여 알려지고 잘 발전된 식각과 금속 배선의 잘 제어된 공정들이 상기 유전체 물질과 상기 금속화된(metalized) 부분들 사이 계면의 더 나은 제어를 가져온다는 유리한 장점을 제공한다.

[0025] 바람직한 추가적인 실시예에 있어서, 상기 단계 (b1)은 상기 유전체 구조물의 표면에 캐비티들을 국부적으로 식각하는 단계의 이후에, 그리고 상기 캐비티들 내에 금속을 퇴적시키는 단계의 이전에 패시베이션 층을 형성하는 단계를 더 포함한다.

[0026] 이것은 상기 패시베이션이 내부식성에 대한 통제를 가능하게 하고 금속의 확산에 대한 장벽을 제공할 수 있다는 유리한 장점을 제공한다.

- [0027] 바람직한 추가적인 실시예에 있어서, 상기 단계 (b1)은 상기 캐비티를 내에 퇴적된 금속 및 상기 유전체 구조물의 비-식각된 부분들 사이에 수평 표면(flush surface)을 제공하는 단계 (b2)를 더 포함한다. 상기 단계 (b2)는 상기 유전체 구조물 또는 상기 퇴적된 금속 중의 하나의 돌출부를 식각 및/또는 연마함으로써 바람직하게 수행된다.
- [0028] 이것은 상기 수평 표면이 고품질로 제조됨으로써 상기 금속화된 부분들 및 상기 유전체 물질과 상기 압전 구조물 사이의 완벽한 본딩 계면을 허용할 수 있다는 유리한 장점을 제공하며, 이는 상기 계면에 근접하여 속박되는 표면 탄성파의 최적화된 전파(propagation)에 필요하다.
- [0029] 바람직한 추가적인 실시예에 있어서, 상기 단계 (b1)은 상기 퇴적된 금속의 돌출부 또는 상기 유전체 구조물의 돌출부에 수평 방식(flush manner)으로 평탄화 층(leveling layer)을 제공하는 단계를 더 포함한다.
- [0030] 이것은 상기 평탄화층이 상기 표면 탄성파의 전파를 최적화할 수 있고, 따라서 최적화된 전기기계적 커플링으로 인해 상기 표면 탄성파 소자의 성능을 향상시킬 수 있다는 유리한 장점을 제공한다.
- [0031] 바람직한 추가적인 실시예에 있어서, 상기 유전체 구조물은 도너 기판, 및 상기 도너 기판 위에 형성된 유전체 층을 포함하고, 상기 방법은 상기 단계 (b1)을 수행한 이후에 상기 압전 구조물 위로 상기 유전체층을 이전하는 단계 (c1)을 더 포함한다.
- [0032] 이것은 여러 번 재사용될 수 있는 도너 구조물의 부분으로서 유전체 층이 제공될 수 있으며, 따라서 제조 성능을 증가시키는 유리한 장점을 제공한다.
- [0033] 바람직한 추가적인 실시예에 있어서, 본딩하는 단계 이전에 상기 도너 기판 또는 상기 유전체 층 내에 취약 영역을 형성하는 단계를 더 포함하고, 상기 이전하는 단계는 단계 (c) 이후에 상기 유전체 층을 상기 취약 영역에서 상기 도너 기판으로부터 분리하는 단계를 포함한다.
- [0034] 이것은 이러한 공정이, 용이하게 처리 가능한 공정 흐름으로, 볼록하거나 평평한 상부 유전체를 갖는 표면 탄성파 소자의 제조를 가능하게 하고, 따라서 제조 생산량을 달성한다는 유리한 장점을 제공한다.
- [0035] 바람직한 추가적인 실시예에 있어서, 상기 단계 (c1)은 상기 도너 기판을 연마하거나 및/또는 식각하는 단계를 단계 (c) 이후에 포함한다.
- [0036] 이것은 이러한 공정이, 용이하게 처리 가능한 공정 흐름으로, 볼록하거나 평평한 상부 유전체를 갖는 표면 탄성파 소자의 제조를 다른 방법으로 가능하게 하고, 따라서 제조 생산량을 달성한다는 유리한 장점을 제공한다.
- [0037] 바람직한 추가적인 실시예에 있어서, 상기 방법은 금속화된 유전체 구조물의 적어도 일부를 개방된 채 뉘혀놓는 단계를 상기 단계 (c)를 수행한 이후에 더 포함한다.
- [0038] 이것은 표면 탄성파 소자가 얻어지고, 예를 들면 제조 라인에서의 테스팅을 위하여, 전기적으로 다룰 수 있는 (addressable) 유리한 장점을 제공한다.
- [0039] 또한, 본 발명은 압전 구조물, 및 상기 압전 구조물 위의, 금속화된 부분들을 갖는 유전체 층을 포함하는 표면 탄성파 소자에 관한 것이다. 여기서 상기 유전체 층은 상기 금속의 상기 유전체 층으로의 또는 상기 압전 구조물로의 확산 온도보다 더 높은 형성 온도를 갖는다.
- [0040] 이것은, 열적으로 보상된 표면 탄성파 소자가 고품질의 유전체 및 상기 금속화된 부분과 상기 유전체 층 사이의 고품질의 계면과 함께, 그리고 또한 적절한 탄성파의 전파를 위한 고품질의 계면 영역과 함께 얻어진다는 유리한 장점을 제공한다.
- [0041] 바람직한 추가적인 실시예에 있어서, 상기 유전체 층은 50V보다 높은, 바람직하게는 100V보다 높은 항복 전압을 가능하게 하는 데 적합한 유전 상수를 나타낸다.
- [0042] 이것은 상기 표면 탄성파 소자가 매우 낮은 삽입 손실들과 함께 고전력 응용 분야들에 대하여 사용될 수 있다는 유리한 장점을 제공한다.
- 발명의 효과**
- [0043] 본 제조 방법은 상기 압전 구조물을 제공하는 단계와 별도의 공정에서 상기 유전체 구조물이 제공될 수 있고, 따라서 특정한 양립 불가능성들이 회피될 수 있다는 장점을 갖는다.

도면의 간단한 설명

[0044]

본 발명은 이하에서 도면을 참조하고 유리한 실시예들을 이용하는 예시에 의하여 더욱 상세하게 설명될 것이다. 설명된 실시예들은 가능한 구성들일 뿐이며, 위에서 설명된 바와 같이 개별 특징들은 서로 독립적으로 적용될 수도 있고, 서로 독립적으로 생략될 수도 있다. 도면에 도시된 동일한 부재들은 참조 부호들이 제공되는데, 첫 번째 숫자는 도면번호를 나타내고, 두 번째와 세 번째 숫자는 고려 대상이 되는 부재를 나타내고, 선택적인 네 번째 숫자는 동일한 도면 내에서 선택적인 대안이 발생하면 부여되고, 만일 선택적인 대안 내에서 여러 모드들이 발생하면 다섯 번째 숫자까지도 부여된다. 공정 단계들에 있어서는, 시작하는 부분에 추가적인 S가 첨가된다. 상이한 도면들에서 도시된 동일 부재들 또는 단계들과 관련된 설명의 일부들은 생략될 수 있다.

(이미 언급된) 도 1a는 상호감합된 트랜스듀서들(interdigitated transducers, IDTs)을 오버레이 층 없이 갖는 SAW 소자를 개념적으로 나타낸다.

도 1b는 최신 기술에 따른 유전체 오버레이 층을 갖는 SAW 소자의 제조 방법을 개념적으로 나타낸다.

도 2 내지 도 6은 본 발명의 실시예들에 따른 어쿠스틱 공진기(resonator) 구조물 및 어쿠스틱 공진기 구조물의 제조 방법을 개념적으로 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0045]

본 발명이 특정 실시예들을 참조하여 이하에서 설명될 것이다. 특히 청구범위에 부합하면서 임의의 실시예들로부터의 특징들과 대안들은 서로 독립적으로 다른 임의의 실시예들의 특징들 및 대안들과 결합될 수 있음은 통상의 기술자에게 명백할 것이다.

[0046]

도 2는 본 발명의 실시예들에 따른 SAW 소자(20)의 제조 방법을 개념적으로 나타낸다. 유전체 층(220)을 포함하는 유전체 구조물(260) 위에 대하여 식각 단계(S21)가 수행되며, 그 결과 식각된 부분들 및 식각되지 않은 부분들을 포함하는 식각된 유전체 층(221)이 얻어진다. 상기 식각된 유전체 층(221)의 식각된 부분들을 금속화된 부분들(210)로 수평 방식으로 충전하기 위하여, 후속되는 금속 배선 단계(S22)가 수행되며, 그 결과 전기적 전도 수단들, 특히 금속화된 부분들(210)을 포함하는 유전체 층(220)을 포함하는 금속화된 유전체 층 구조물(231)이 얻어진다. 금속화된 유전체 층 구조물(231)의 형성 후에, 상기 금속화된 유전체 층 구조물(231)은 압전 구조물(200) 위에, 특히 본딩 단계(S24)를 통하여 조립되고, 따라서 상기 SAW 소자(20)를 형성한다. 상기 압전 구조물(200)은 단결정의 압전 물질일 수도 있고, 또는 호스트 기판 상의 압전 물질의 박막일 수도 있다. 바람직하게, 상기 압전 물질은 리튬 니오베이트 또는 리튬 탄탈레이트이지만, 본 발명이 여기에 한정되는 것은 아니며, 적절한 전자기계적 커플링을 갖는 임의의 물질이 사용될 수 있다. 상기 압전 물질의 열적 응답을 상쇄(counteracting)함으로써 주파수 응답의 열적 안정성을 개선하기 위하여 상기 호스트 기판은 TCE에 있어서 상기 압전 물질까지 순응(adapt)될 수 있다. 상기 압전 물질은 Smart CutTM에 의하여 상기 호스트 기판으로 이전될 수 있으나, 에피택시적으로 성장될 수도 있다.

[0047]

여기서 상기 유전체 층(220)은 SiO₂, SiN, SiON, SiOC, SiC, DLC, 알루미나 또는 임의의 종류의 하이 k 유전체의 물질들의 군 중에서 선택된 물질로 제조될 수 있다. 상기 유전체 층(220)은 위에서 언급된 유전체 물질들의 하나의 단결정 층으로서 제공될 수도 있고, 또는 더욱 일반적으로는 이하에서 특히 도 5와 관련하여 후술하는 바와 같이 유전체 구조물 내에 포함될 수도 있다. 예를 들면, 열적으로 성장된 산화물이 실리콘 웨이퍼 상에 형성될 수도 있으나, 또한 예를 들면 CVD 또는 PVD와 같은 기술들, 및 이후에서 더욱 명확해질 것인 바와 같이 고온에서의 그러한 방법들도 고려될 수 있다. 상기 식각 단계(S21)는 상기 유전체 층(220)의 물질에 의존하며, 건식 또는 습식 화학 식각, 플라스마 식각 또는 반응성 이온 식각, 도드는 이들의 임의의 조합들 중에서 선택된 식각 기술들이 포함될 수 있다. 상기 식각된 유전체 층(221)의 식각된 부분들과 식각되지 않은 부분들의 패턴은 예를 들면, 기계적 마스크의 사용 또는 리소그래피적인 수단들의 사용과 같이 임의의 적절한 마스킹 또는 리프트오프 공정에 의하여 얻어질 수 있다. 상기 식각된 부분들의 패턴은 도 6b에서 상호감합된 전극 구조물(611)로 개념적으로 도시된 바와 같은 상호감합된 구조물의 형태를 가질 수 있다. 상기 금속 배선 단계(S22)는 예를 들면 진공 금속화, 스퍼터링, 전기도금 기술들, PVD, CVD, 또는 ALD와 같은 임의의 적합한 퇴적 기술을 이용하여 수행될 수 있다. 도 1b에 개념적으로 도시된 공기 기술의 접근법과 관련하여, 상기 금속 배선 단계(S12) 동안 채용되는 온도는 일반적으로 다소 낮으며, 300°C까지의 범위 내이다. 상기 금속화된 부분들을 위하여 사용되는 물질들은 Au, Pt, Cu, Al, Mo, 또는 W 또는 임의의 다른 금속일 수 있다. 따라서 공기 기술의 접근법은 상기 유전체 층(120)의 형성을 위한 낮은 온도들로 제한된다. 그와는 대조적으로 본 발명에 따른 상기

유전체 층(220)의 제공에 대해서는 그러한 제한이 없다. 상기 금속 배선 단계(S22)는 퇴적 기술 및 퇴적 온도와 관련하여 훨씬 더 유연함을 갖고 수행될 수 있다. 성장 결합들이 기생적 효과들에 기여하고 소자 성능을 감소시키기 때문에 상기 유전체 층(220) 및 상기 금속화된 부분들(210) 사이의 계면은 도 1b의 공지 기술 접근법과 관련하여 지적된 바와 같이 본질적인 역할을 수행한다. 그러나 반도체 기술로부터 알려진 상기 금속 배선 단계(S22)의 매우 우수한 제어와 함께 상기 식각 단계(S21)의 정밀한 제어가 얻어질 수 있다는 사실로 인해 본 발명에 따른 실시예들은 고품질의 계면의 완벽한 제어를 가능하게 한다. 또한 상기 유전체 층(220)은 더 이상 그의 열적 여유에 있어서 제한되지 않고, 850°C보다 높고 1200°C까지의, 또는 이보다 더 높은 온도에서의 건식 산화에 의해 정교하게 제조된 열적으로 성장된 실리콘의 산화물은 증가된 밀도 및 균일성으로 인해, 통상의 기술에 의하여 저온에서 성장된 SiO₂ 층에 비하여 훨씬 더 우수한 어쿠스틱 성질들을 갖는다. 450°C 근방에서 저 압 CVD에 의하여 퇴적된 SiO₂ 층들에 있어서, 상기 층의 치밀화(densification)가 요구되며 질소 분위기에서 약 800°C 내지 900°C의 온도로 어닐링하는 단계에 의하여 얻어진다. 상기 금속 배선 단계(S22)의 이후에 얻어진 금속 배선된 상기 유전체 층 구조물(231)은 상기 압전 구조물(200)에 더 본딩되고, 따라서 SAW 소자(20)를 형성 한다. 직접 본딩(즉, 분자 접착에 의한)이 선호되며, 이것은 직접 본딩이 통상의 접적회로 처리공정과의 더욱 양호한 양립 가능성을 제공하고, 오염을 최소화시키며, 상기 금속화된 유전체 층 구조물(231)과 상기 압전 구조물(200) 사이의 본딩의 장기 안정성을 제공하기 때문이다. 상기 본딩 단계(S24)에 앞서, 상기 금속화된 부분들(210)을 포함하는 금속화된 유전체 층 구조물(231)의 표면은 표면 거칠기를 충분히 감소시키기 위하여 예를 들면 화학적 기계적 연마 또는 다른 임의의 표면 처리 기술에 의하여 본딩을 위하여 준비될 수 있다. 이것은 상기 금속화된 유전체 층 구조물(231)과 상기 압전 구조물(200) 사이의 본딩 계면에서 훨씬 낮은 수의 결합들을 가져온다. 이들 결합들은 SAW 소자들에 있어서 무시할 수 없는 성능 인자인 상기 계면에 근접한 또는 그 계면을 따른 탄성파의 전파에 부정적인 영향을 미친다.

[0048]

도 3에 도시된 실시예는 중간 패시베이션 단계(S39)를 더 포함하는 점에서 도 2에 도시된 실시예와 상이하다. 상기 중간 패시베이션 단계(S39) 동안, 패시베이션 층(322)이 상기 식각된 유전체 층(321)의 식각된 부분들 내에 콘포밀하게 형성된다. 상기 식각된 유전체 층(321)은 유전체 층(320)을 포함하는 유전체 구조물(360)에 대하여 식각 단계(S31)를 수행함으로써 얻을 수 있다. 이러한 패시베이션 단계(S39)로 인해, 금속 배선 단계(S32)에 의하여 후속하여 형성된 금속화된 부분들(310)의 내부식성이 증가하고, 내부식성의 패시베이션된 유전체 층 구조물(331)을 가져온다. 예를 들면, 알루미늄 산화물의 박막이, 예를 들면 스퍼터링의 방법에 의하여, 또는 선택적으로 알루미늄 박막을 적용한 후 산화에 의하여 그에 대응되는 알루미늄 산화물로 전환시킴으로써 적용될 수 있다. 상기 패시베이션 층(322)을 위한 다른 선택적인 물질들은 TiN, TaN, 또는 Ta₂O₅일 수 있다. 대안으로서, 금의 박막이 내부식성의 요구를 충족할 수 있으며, 또한 외부와의 전기적 연결을 위한 시작점으로서, 특히 후속 범평을 위한 기본 물질로서 작용할 수 있다.

[0049]

도 4는 본 발명에 따른 여러 실시예들을 개념적으로 나타내며, 이미 설명된 모드들(modes)에 더하여 대안적인 공정들 (a) 내지 (e)를 따라 최초의 유전체 층(420) 또는 이미 식각된 유전체 층(421)으로부터 시작하여 금속화된 유전체 층 구조물들(4311 내지 4315)을 가져온다. 모든 대안들은 돌출된 부분들을 평탄화하거나 또는 수평 방식으로 물질을 추가함으로써 후속의 본딩 단계(S24, S34)를 위하여 준비되는 평평한 표면을 목표로 한다. 이미 언급된 바와 같이, 상기 유전체 층(420) 또는 상기 금속화된 유전체 층 구조물들(4311 내지 4315)은 각각 유전체 구조물 또는 금속화된 유전체 구조물을 일반적으로 포함할 수 있다. 이는 도 5와 관련하여 뒤에서 지적되는 바와 같거나, 또는 도 2 및 도 3에 의하여 이미 설명된 바와 같다.

[0050]

도 4의 대안 (4a)는 금속 배선 단계(S421)를 개념적으로 나타내며, 상기 식각된 유전체 층(421)의 식각된 부분들의 위치에서 상기 금속화된 부분들(4101)의 돌출부들을 가져온다. 식각 또는 연마 기술들, 예를 들면 화학적 기계적 연마 또는 다른 이미 위에서 도 2와 관련하여 설명한 기술들을 이용하는 후속의 평탄화 단계(S431)는 본딩을 위해 준비된 금속화된 유전체 층 구조물(4311)을 가져온다. 상기 금속화된 유전체 층 구조물(4311)이 수평면 표면을 갖고, 특히 낮은 결함 밀도를 갖는 것은 위에서 언급한 바와 같다.

[0051]

도 4의 대안 (4b)는 금속 배선 단계(S421)를 개념적으로 나타내며, 상기 금속화된 부분들(4101)의 돌출부들을 가져온다. 상기 금속화된 부분들(4101)의 돌출부들과 수평을 이루는 평탄화 층(leveling layer)(4511)의 형성을 오는 평탄화 단계(S451)가 후속된다. 상기 평탄화 층(4511)은 유전체 물질, 압전 물질, 또는 강유전체 물질의 어느 하나로 제조될 수 있다. 평탄화 층(4511)이, 도 2에 도시된 압전 구조물(200)과 직접 접하는 상기 식각된 유전체 층(221)의 유전체 물질 사이의 계면에 의하여 얻을 수 있었던 것에 비하여 더 큰 전기화학적 인자 K2가 상기 본딩 계면의 근방에서 가져오고, 금속화된 유전체 층 구조물(4312)을 가져오는 것은 특히 흥미롭다.

큰 K2는 넓은 통과 대역폭(passband width), 낮은 삽입 손실들 및 넓은 듀플렉스 갭(duplex gap)을 얻는 데 유용할 수 있다. 따라서, 상기 평탄화 층(4511)은 예를 들면 납 지르코네이트 티타네이트(lead zirconate titanate, PZT) 또는 예를 들면 납 티타네이트류 PZN-xPT, PMN-xPT 또는 PSN-xPT 또는 $Pb(Mg_xTi_{1-x})O_3$ 와 같은 페로브스카이트 완화제 강유전체 산화물류 같은 다른 납 함유 강유전체 물질 또는 압전 물질들과 같은 물질들, 또는 무연(lead-free) 물질들, 예를 들면 칼륨 니오베이트(KNO) 또는 예를 들면 바륨 스트론튬 티타네이트(barium strontium titanate, BST) 같은 다른 무연 강유전체 물질들 또는 압전 물질들로 제조될 수 있다.

[0052] 도 4의 대안 (4c)는 상기 유전체 층(420) 위에서 수행되는 금속 배선 단계(S422)를 나타내며, 상기 유전체 층(420)의 표면의 상부 위의 금속화된 부분들(4102)을 가져온다. 금속화된 유전체 층 구조물(4313)을 얻기 위하여 대안 (4b)의 평탄화 단계(S451)에 유사한 평탄화 단계(S452)가 후속하여 사용된다. 상기 평탄화 층(4512)의 물질은, 위에서 대안 (4b)와 관련하여 설명된 바와 같이 선택될 수 있다. 상기 대안 (4c)는 식각 단계가 수행될 필요가 없고, 따라서 제조에 드는 노력이 줄어드는 장점을 갖는다.

[0053] 도 4의 대안 (4d)는 식각된 유전체 층(421) 위에서 수행되는 금속 배선 단계(S423)를 나타내며, 상기 식각된 유전체 층(421)의 식각된 부분들을 완전하게 충전하지는 않는 금속화된 부분들(4103)을 가져온다. 상기 식각된 유전체 층(420)의 돌출부를 제거하여 금속화된 유전체 층 구조물(4314)의 수평 표면을 남기기 위하여 추가적인 평탄화 단계(S432)가 사용된다. 본 대안 (4d)는 평탄화 단계(S432)가 상기 식각된 유전체 층(421)과 금속화된 부분들(4103) 사이에 수평 표면을 가져올 뿐만 아니라, 이와 동시에 압전 구조물로의 본딩 계면이 될 표면도 준비한다는 장점을 갖는다. 따라서 이 계면을 따르는 파의 전파는 중요해질 것이며, 전기적으로 활성이어서 삽입 손실들을 유발하는 파의 전파에 민감한 계면 트랩들이 $1 \sim 10^{12} \text{ cm}^{-2}$ 미만, 또는 $1 \sim 10^{10} \text{ cm}^{-2}$ 또는 이보다 낮은 밀도로 얻어지고, 5nm 미만 또는 1 nm 미만의 표면 거칠기가 달성될 수 있다. 상기 평탄화 단계(S432)에 있어서, 다른 실시예들과 관련하여 이미 언급된 식각 및 연마 기술들이 사용될 수 있다.

[0054] 도 4의 대안 (4e)는 대안 (4d)와 유사하게 상기 식각된 유전체 층(421) 위에서 수행되는 금속 배선 단계(S423)를 나타내며, 식각된 유전체 층(421)의 돌출부들을 갖는 비-수평 표면을 가져온다. 상기 식각된 유전체 층(421)의 돌출부들과 상기 금속화된 부분들(4103) 사이의 잔여 공간을 평탄화 층(4513)으로 충전하기 위하여 후속적인 평탄화 단계(S453)가 수행된다. 상기 금속화된 부분들(4103)의 상부 위에 형성되는 평탄화 층(4513)의 물질은 전기전도성, 특히 퇴적된 금속인 것이 바람직하다. 상기 평탄화 층(4513)은 금속성 타입일 수 있고, 다른 실시예들과 관련하여 다른 금속 배선 단계들에 대하여 설명된 바와 같이 퇴적될 수 있다. 얻어진 상기 금속화된 유전체 층 구조물(4315)은 특히 금속의 이중층을 포함할 수 있고, 상기 피복된 금속화된 부분들(4103)은 금속성 타입의 다른 평탄화 층(4513)으로 피복될 수 있다. 이러한 구성은 Au, Al, 또는 Pt와 같이 더 가벼운 금속들에 의하여 피복된, 예를 들면 Mo, Cu 또는 W과 같이 훨씬 더 무거운 금속들을 사용함으로써, 또는 그 역에 의하여 대량의 로딩(mass loading)을 얻어진다는 장점을 갖는다. 그러한 이중 금속 배선은, SAW 소자의 주파수의 온도 변화들을 보상하기 위하여 필요한 주변 유전체 물질의 두께를 감소시키기 위하여 사용될 수 있다. 또한 상이한 금속 적층체의 사용은 전력 취급 능력과 저항률(resistivity)로 인한 삽입 손실들 사이의 밸런스 성능을 가능하게 한다.

[0055] 도 5는 본 발명에 따른 SAW 소자의 제조 방법의 유전체 층을 제공하기 위한 단계를 포함하는 것과 관련한 구현의 여러 대안적인 모드들을 개념적으로 도시한다. 유전체 층(220, 320, 420)은 유전체 층들(5201, 5202, 52021, 52022) 중 임의의 것에 의하여 대체될 수 있다. 그리고 도 5의 대안적인 공정들 (5a) 및 (5b)는 다음에서 설명되는 바와 같은 SAW 소자의 제조 공정에 용이하게 포함될 수 있다.

[0056] 대안 (5a)는 취약 영역을 형성하기 위한 단계 (S56)이 벌크 도너 기판(5501)에 대하여 수행될 수 있으며, 그 결과로서 상기 벌크 도너 기판(5501) 내에 취약 영역(570) 및 유전체 층(5201)을 가져오고, 유전체 구조물(5601)을 형성함을 나타낸다. 상기 유전체 층(5201)을 상기 취약 영역(570)을 따라 분리하는 단계는 열적 또는 기계적 응력을 가함으로써 얻어질 수 있다. 취약 영역을 형성하기 위한 상기 단계 (S56)는 잘 알려진 Smart CutTM 기술을 참조하여 이온 가스 종들, 특히 H 또는 He 또는 이들의 조합을 균일하게 주입함으로써 수행될 수 있다. 상기 분리하는 단계는 도 2와 관련하여 설명한 다른 제조 단계들, 예를 들면 식각 단계(S21), 금속 배선 단계(S22), 및 본딩 단계(S24)를 수행한 후에 수행될 수 있다. 상기 유전체 구조물(5601)의 잔여 부분은 새로운 벌크 도너 기판으로서 재사용될 수 있다. 벌크 도너 기판(5501)으로서는, 도 2를 참조하여 이미 설명한 유전체 물질들 중 임의의 벌크 물질, 특히 단결정 벌크 물질들, 예를 들면 하이 k 물질들이 사용될 수 있다.

[0057] 대안 (5b)는 형성 단계 (S57)이 도너 기판(5502)에 대하여 수행되어 유전체 층(5202)을 포함하는 유전체 구조물

(5602)을 가져오는 것을 도시한다. 상기 형성 단계 (S57)은 예를 들면 CVD, PVD 또는 ALD에 의한 유전체 물질의 성장, 또는 산화에 의한 유전체의 형성일 수 있다. 예를 들면 산소 함유 분위기에서 어닐링함으로써 얻어진, 실리콘의 열적으로 성장된 산화물의 형성, 또는 예를 들면 하이 k 유전체를 그의 벌크 단결정 물질로부터 Smart Cut하는 것처럼 이상에서 언급된 유전체 물질들의 임의의 것에 Smart Cut™ 공정을 응용하는 경우일 수 있는 바와 같이 다른 기판으로부터 도너 기판(5502)으로 유전체 층을 이전하는 것이다. 상기 유전체 층(5202)을 포함하는 유전체 구조물(5602)이 일단 얻어지면, SAW 소자의 제조 공정에 이를 포함시키기 위한 여러 대안들이 존재한다. 하나의 대안은, 대안 (5a)에서 이미 지적된 바와 같은데, 취약 영역(571, 572)의 형성이 취약 영역을 형성하기 위한 단계 (S561, S562)를 수행함으로써 얻어질 수 있고, 상기 취약 영역(571, 572)이 도너 기판 (5502)을 구성하는 유전체 구조물(5602)의 부분 내에 형성되는지 또는 유전체 층(5202)을 구성하는 유전체 구조물(5602)의 부분 내에 형성되는지에 따라 유전체 구조물들(56021, 56022)과 그 각각의 유전체 층들(52021, 52022)을 가져온다는 것이다. 이들 두 대안들은 모두 상기 취약 영역(571, 572)의 형성이 후속되는 식각, 금속 배선, 및 압전 구조물로의 본딩 단계의 이전에 수행될 수 있고, 따라서 상기 취약 영역을 따른 분리가 최종 SAW 소자 각각의 평평한 상부 표면을 가져온다는 장점을 갖는다.

[0058]

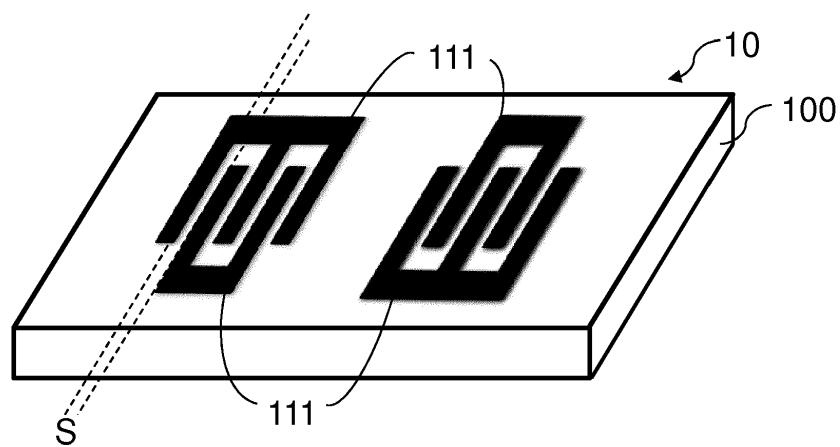
상기 SAW 소자의 제조 공정에 상기 유전체 구조물(5602)을 포함시키기 위한 다른 대안은 예를 들면 위에서 언급된 바와 같이 주입에 의하여 취약 영역을 형성하기 위한 후속 단계(S563)의 이전에 식각 단계(S51) 및 금속 배선 단계(S52)를 수행함으로써 금속화된 유전체 구조물(5603)이 얻는 것이다. 주입의 침투 깊이는 주입에 사용된 에너지 및 이온이 주입되는 물질에 의존하고, 따라서 상기 금속화된 유전체 구조물(5603)에 대하여 수행되는 주입은 프로파일을 갖는 취약 영역(573)을 가져온다. 압전 구조물에 부착한 후의 상기 취약 영역(573)을 따른 분리는, 일부 응용들에서 유리할 수 있는 볼록한 상부 표면을 갖는 최종 SAW 소자를 가져온다.

[0059]

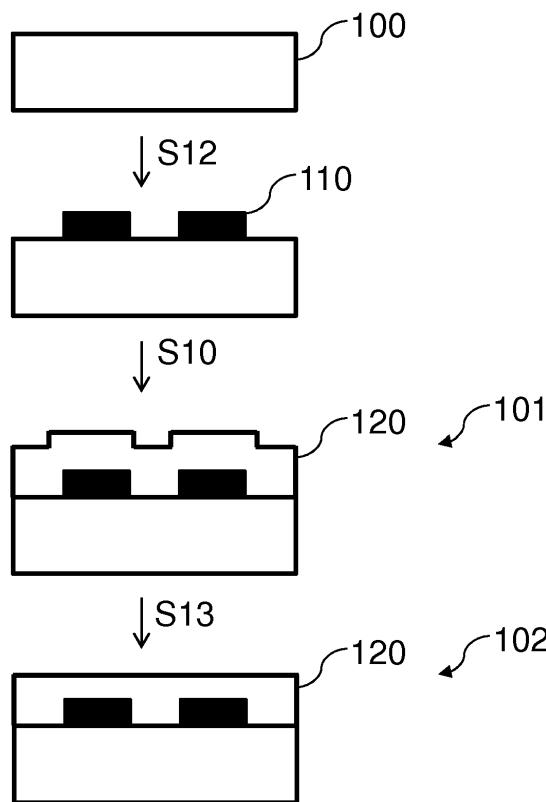
도 6a 및 도 6b는 금속화된 부분들(610) 또는 상호감합된 전극 구조물(611) 각각을 개방하는 단계(S61)를 개념적으로 더 나타내며, 그에 의하여 식각된 유전체 층(621), 금속화된 부분들(610) 또는 식각된 유전체 층(621)이 식각된 부분을 갖는 상호감합된 전극 구조물(611)을 포함하는 완전히 전기적으로 다를 수 있는(addressable) SAW 소자(60)를 얻는다. 상기 개방은 마스킹 및/또는 리소그래피적인 방법들을 사용하는 것과 함께 전식 또는 습식 화학적 식각, 반응성 이온 식각 또는 플라스마 식각에 의하여 수행될 수 있다. 금속화된 부분들(210 내지 610)을 위하여 사용되는 상기 상호감합된 전극 구조물(611)의 패턴은 도 1a에 개념적으로 도시된 그의 간격 S를 통하여 상기 SAW 소자가 동작하는 주파수에 적절적인 영향을 미친다. 또한 상기 간격 S는 상기 SAW 소자의 항복 전압에도 영향을 미친다. 상기 항복 전압은 상기 금속화된 부분들(210)이 매립된 식각된 유전체 층(221)의 물질에도 의존한다. 본 발명은 상기 유전체 물질의 선택에 훨씬 더 많은 유연성을 부여하며 특히 하이 k 유전체의 사용이 가능하다. 50V 이상의 또는 나아가 100V 이상의 높은 항복 전압들을 달성할 수 있으며, 2.5W보다 높은 또는 5W보다 높은 취급 전력들을 가능하게 하고, 4 μ m 미만의, 0.2 μ m까지의 간격 S는 고전력 응용에 사용될 수 있는 SAW 소자들을 가능하게 한다. 본 기술 분야의 통상의 기술자는 고전력 응용들을 위하여 고려되는 항복 전압에 따라 유전체 물질 및 간격 S를 어떻게 조절할 것인지 알 수 있을 것이다.

도면

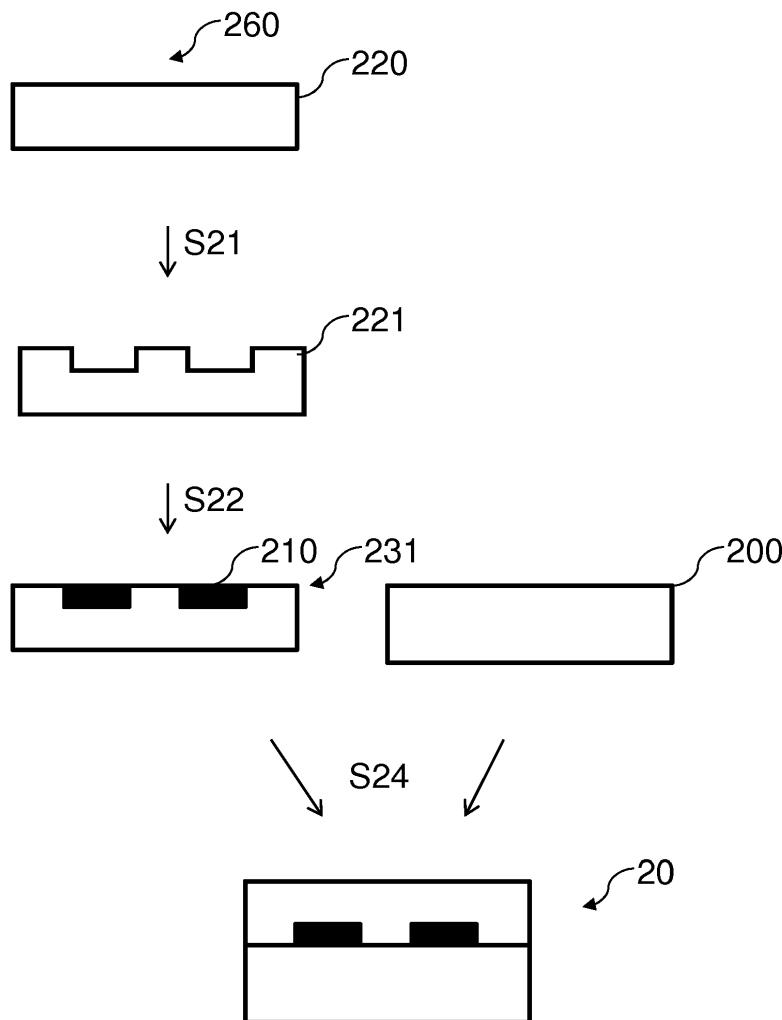
도면 1a



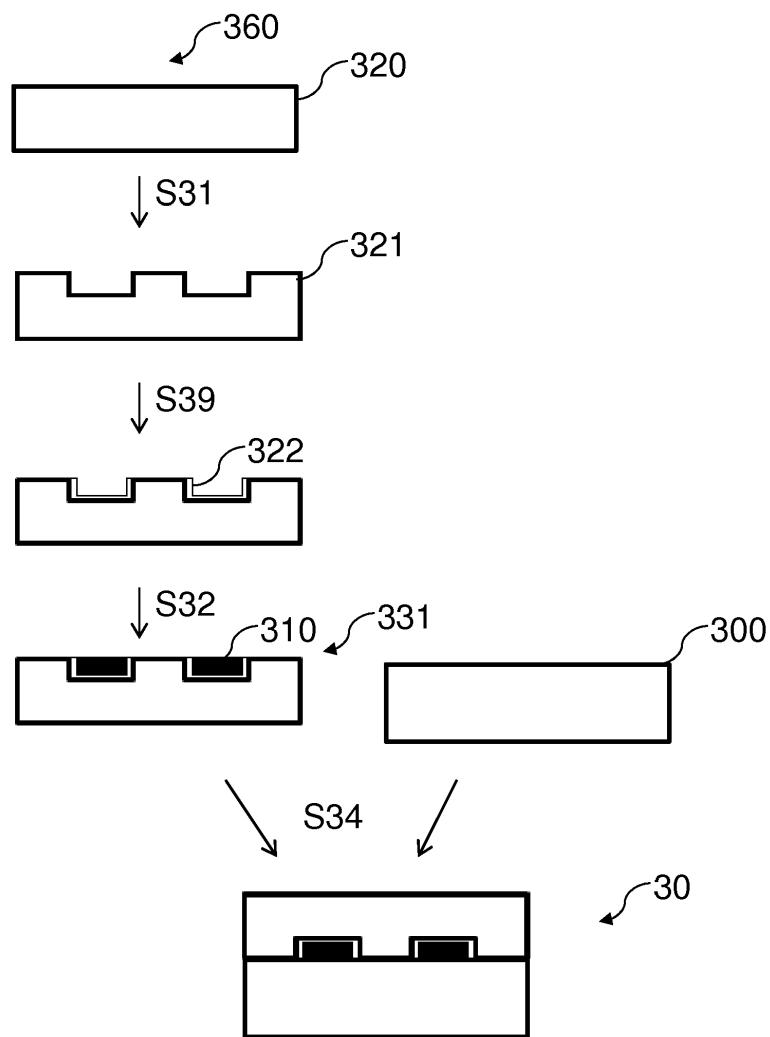
도면 1b



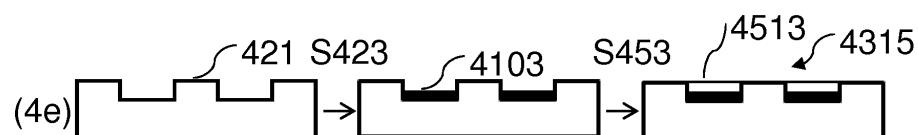
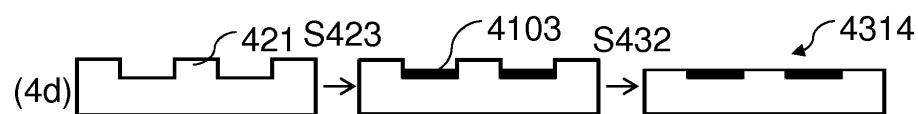
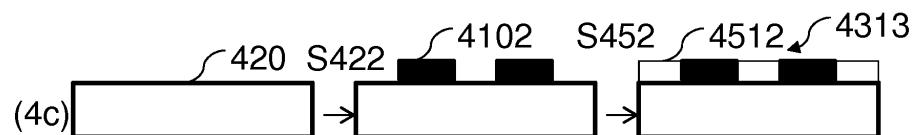
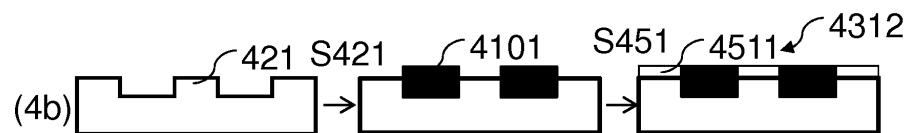
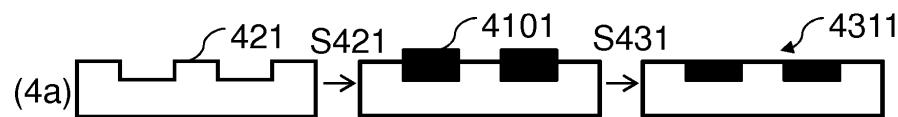
도면2



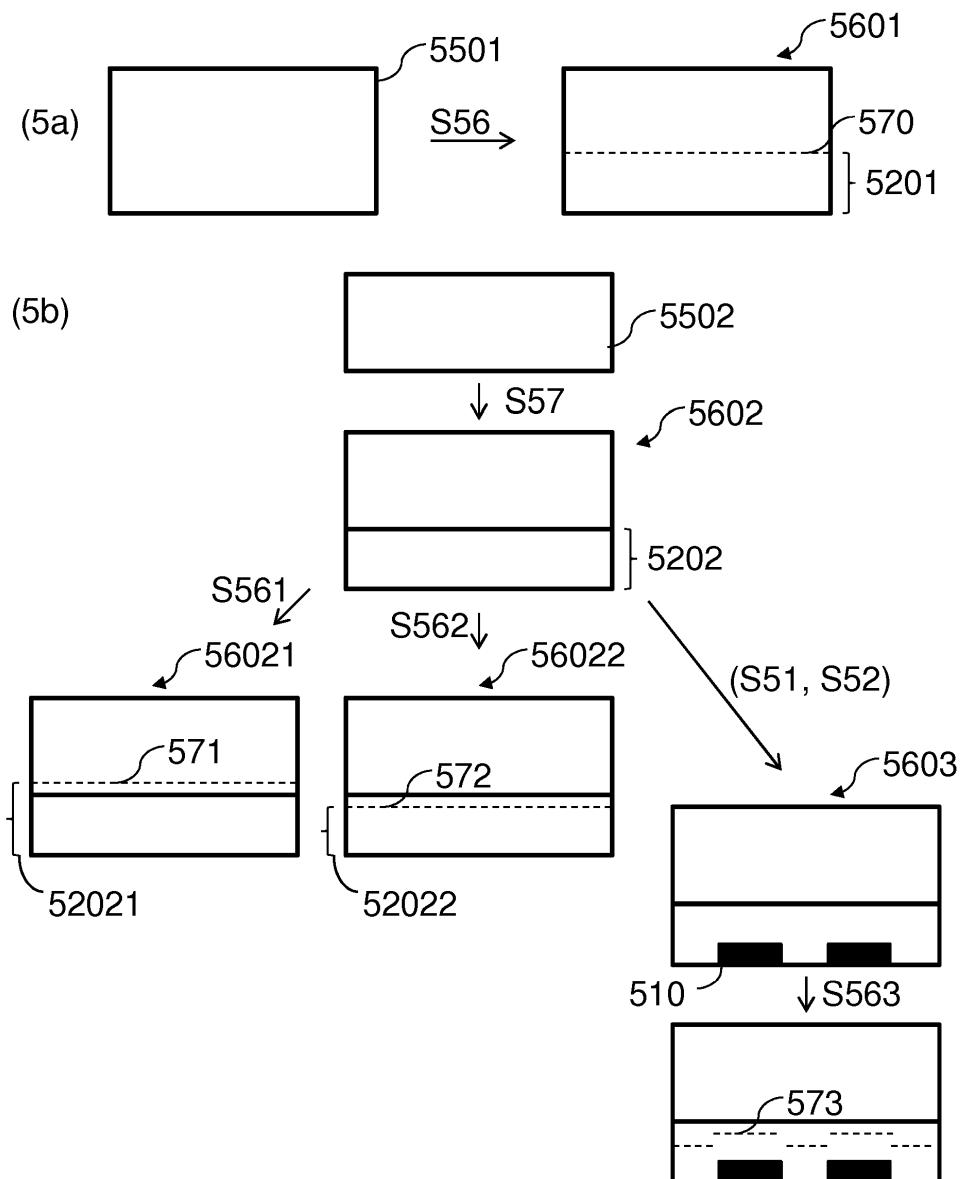
도면3



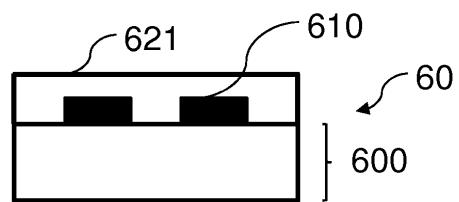
도면4



도면5



도면6a



↓ S61



도면6b

