

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月23日(23.01.2020)



(10) 国際公開番号

WO 2020/017469 A1

(51) 国際特許分類:

H01L 25/07 (2006.01) H05K 1/02 (2006.01)
H01L 23/12 (2006.01) H05K 1/18 (2006.01)
H01L 25/18 (2006.01) H05K 7/20 (2006.01)

(21) 国際出願番号: PCT/JP2019/027776

(22) 国際出願日: 2019年7月12日(12.07.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-135249 2018年7月18日(18.07.2018) JP

(71) 出願人: 株式会社オートネットワーク技術
研究所(AUTONETWORKS TECHNOLOGIES,
LTD.) [JP/JP]; 〒5108503 三重県四日市市西

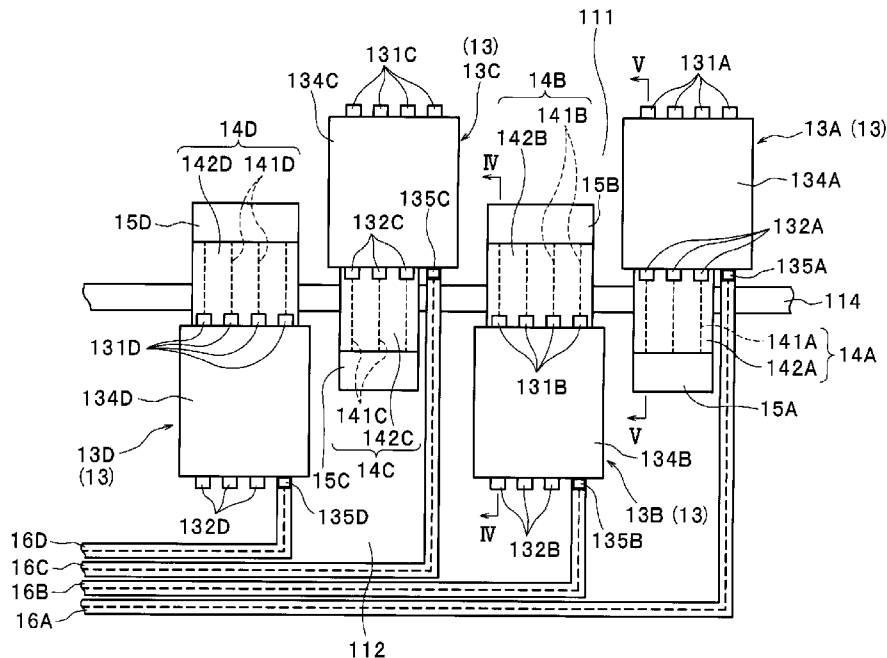
末広町1番14号 Mie (JP). 住友電装株式
会社(SUMITOMO WIRING SYSTEMS, LTD.)
[JP/JP]; 〒5108503 三重県四日市市西末広
町1番14号 Mie (JP). 住友電気工業株
式会社(SUMITOMO ELECTRIC INDUSTRIES,
LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区
北浜四丁目5番33号 Osaka (JP).

(72) 発明者: 平谷 俊悟 (HIRATANI, Shungo);
〒5108503 三重県四日市市西末広町1番14
号 株式会社オートネットワーク技術研
究所内 Mie (JP). 奥見 慎祐(OKUMI, Shinsuke);
〒5108503 三重県四日市市西末広町1番14
号 株式会社オートネットワーク技術研
究所内 Mie (JP). 中村 有延(NAKAMURA, Arinobu);
〒5108503 三重県四日市市西末広町1番14

(54) Title: CIRCUIT BOARD

(54) 発明の名称: 回路基板

〔図4〕



(57) Abstract: A power circuit (30), having two bus bars (111, 112) that are disposed so as to be flush with each other and that are connected to terminals of a plurality of FETs (13), and having an insulating region (114) that is interposed between the bus bars (111, 112), is provided with: a first conductive piece (111) to which one group (13A, 13C) of the plurality of FETs (13) is fixed; and a second conductive piece (112) to which the other group (13B, 13D) of the FETs (13) is fixed, wherein the FETs (13) are alternately fixed to the first conductive piece (111) and the second conductive piece (112).



WO 2020/017469 A1

号 株式会社オートネットワーク技術研究所内 Mie (JP). 原口 章(HARAGUCHI, Akira); 〒5108503 三重県四日市市西末広町 1 番 1 4 号 株式会社オートネットワーク技術研究所内 Mie (JP). 曹 衡(SO, Ko); 〒5108503 三重県四日市市西末広町 1 番 1 4 号 株式会社オートネットワーク技術研究所内 Mie (JP).

(74) 代理人: 河野 英仁, 外(KOHNO, Hideto et al.); 〒5400035 大阪府大阪市中央区釣鐘町二丁目 4 番 3 号 河野特許事務所 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 複数の F E T (1 3) の端子と接続する 2 つのバスバー (1 1 1, 1 1 2) が一平面に設けられており、バスバー (1 1 1, 1 1 2) 同士の間介在する絶縁領域 (1 1 4) を備える電力回路 (3 0) であって、前記複数の F E T (1 3) のうち、一群 (1 3 A, 1 3 C) が固定される第 1 導電片 (1 1 1) と、前記複数の F E T (1 3) のうち、他群 (1 3 B, 1 3 D) が固定される第 2 導電片 (1 1 2) とを備え、前記複数の F E T (1 3) は、前記第 1 導電片 (1 1 1) 及び前記第 2 導電片 (1 1 2) に交互に固定されている。

明 細 書

発明の名称：回路基板

技術分野

[0001] 本発明は回路基板に関する。

本出願は、2018年7月18日出願の日本出願第2018-135249号に基づく優先権を主張し、前記日本出願に記載された全ての記載内容を援用するものである。

背景技術

[0002] 従来、比較的小さな電流を導通させる回路を構成する導電パターンが形成された基板に対して、比較的大きな電流を導通させるための回路を構成する導電片（バスバー等とも称される）が設けられた回路基板が一般的に知られている。

[0003] 特許文献1には、一対のバスバーと、斯かる一対のバスバー上に実装されたパワー半導体と、該パワー半導体を制御する制御部を実装した制御基板と、前記一対のバスバーの上面に設けられて前記パワー半導体の制御端子及び前記制御基板を電氣的に接続するFPCとを有する電気接続箱が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2016-220277号公報

発明の概要

[0005] 本開示の一態様に係る回路基板は、複数の半導体素子の端子と接続する2つの導電片が一平面に設けられており、前記導電片同士の間介在する絶縁部を備える回路基板であって、前記複数の半導体素子のうち、一群が固定される第1導電片と、前記複数の半導体素子のうち、他群が固定される第2導電片とを備え、前記複数の半導体素子は、前記第1導電片及び前記第2導電片に交互に固定されている。

図面の簡単な説明

- [0006] [図1]本実施形態に係る電気装置の正面図である。
- [図2]本実施形態に係る電気装置の基板構造体の分解図である。
- [図3]本実施形態に係る電気装置の基板構造体を上方から見た平面図である。
- [図4]図3における複数のFETの付近を拡大して示す拡大図である。
- [図5]図4のV - V線による縦断面図である。
- [図6]図4のI V - I V線による縦断面図である。
- [図7]本実施形態に係る電力回路における複数のFETの付近を拡大して示す拡大図である。

発明を実施するための形態

- [0007] [本開示が解決しようとする課題]

一般に、半導体素子は通電の際に熱が発生する。従って、半導体素子で発生した熱によって、回路基板に不具合が生じないように、発生した熱を適宜分散させ、放熱の効率を高めることが必要である。

- [0008] しかしながら、特許文献1の電気接続箱においては、パワー半導体（半導体素子）がバスバーにおいて局所的に集中して配置されており、通電時には熱が集中することになるので上述の問題を解決できない。

- [0009] そこで、複数の半導体素子を用いる場合、通電時に半導体素子に発生する熱を適宜分散させ、放熱の効率を高めることができる回路基板を提供することを目的とする。

- [0010] [本開示の効果]

本開示によれば、複数の半導体素子を用いる場合、通電時に半導体素子に発生する熱を適宜分散させ、放熱の効率を高めることができる。

- [0011] [本発明の実施形態の説明]

最初に本開示の実施態様を列挙して説明する。また、以下に記載する実施形態の少なくとも一部を任意に組み合わせてもよい。

- [0012] (1) 本開示の一態様に係る回路基板は、複数の半導体素子の端子と接続する2つの導電片が一平面に設けられており、前記導電片同士の間介在する

絶縁部を備える回路基板であって、前記複数の半導体素子のうち、一群が固定される第1導電片と、前記複数の半導体素子のうち、他群が固定される第2導電片とを備え、前記複数の半導体素子は、前記第1導電片及び前記第2導電片に交互に固定されている。

[0013] 本態様にあつては、前記複数の半導体素子のうち、一群が第1導電片に固定され、前記複数の半導体素子のうち、一群を除く他群が第2導電片に固定され、前記複数の半導体素子は、前記第1導電片及び前記第2導電片に交互に固定されている。

従って、通電時に半導体素子が発する熱が、第1導電片及び第2導電片に適宜分散され、放熱の効率が高まる。

[0014] (2) 本開示の一態様に係る回路基板は、前記一群の半導体素子の数は、前記他群の半導体素子の数と同数である。

[0015] 本態様にあつては、第1導電片に固定された一群の半導体素子の数と、第2導電片に固定された第2群の半導体素子の数が同一である。

従って、通電時に複数の半導体素子が発する熱が、第1導電片及び第2導電片に適宜分散され、放熱の効率が高まる。

[0016] (3) 本開示の一態様に係る回路基板は、各半導体素子は、該半導体素子の本体に対して相互反対側に設けられた第1端子及び第2端子を有し、前記他群の半導体素子は、前記第1端子が前記第1導電片を向くように配置され、前記第1端子が導電性の第1接続シートを介して前記第1導電片と接続しており、前記一群の半導体素子は、前記第2端子が前記第2導電片を向くように配置され、前記第2端子が導電性の第2接続シートを介して前記第2導電片と接続している。

[0017] 本態様にあつては、他群の半導体素子は、第1導電片と接続すべき第1端子が斯かる第1導電片側に位置し、一群の半導体素子は、第2導電片と接続すべき第2端子が斯かる第2導電片側に位置する。

従って、第1導電片と第1端子とを接続させる第1接続シートと、第2導電片と第2端子とを接続させる第2接続シートの長さを短縮し、回路基板を

コンパクト化できる。

[0018] (4) 本開示の一態様に係る回路基板は、前記第 1 接続シートを覆い、前記第 1 接続シートの熱を前記第 1 導電片又は前記第 2 導電片に伝達する第 1 熱伝部材と、前記第 2 接続シートを覆い、前記第 2 接続シートの熱を前記第 1 導電片又は前記第 2 導電片に伝達する第 2 熱伝部材とを備える。

[0019] 本態様にあっては、第 1 熱伝部材が第 1 接続シートの熱を第 1 導電片又は第 2 導電片に伝達し、第 2 熱伝部材が第 2 接続シートの熱を第 1 導電片又は第 2 導電片に伝達する。従って、第 1 接続シート及び第 2 接続シートでの発熱による不具合を未然に防止でき、かつ、第 1 接続シート及び第 2 接続シートの熱を第 1 導電片又は第 2 導電片に分散させ、放熱の効率を高めることができる。

[0020] (5) 本開示の一態様に係る回路基板は、前記第 1 接続シート又は前記第 2 接続シートは F P C (Flexible Printed Circuits) である。

[0021] 本態様にあっては、第 1 接続シート又は第 2 接続シートとして F P C を用いる。従って、回路基板の製造工程を簡素化できる。

[0022] [本発明の実施形態の詳細]

本発明をその実施形態を示す図面に基づいて具体的に説明する。本開示の実施形態に係る回路基板を、以下に図面を参照しつつ説明する。なお、本発明はこれらの例示に限定されるものではなく、請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

[0023] 以下においては、本実施形態に係る回路基板を備えた電気装置を例に挙げて説明する。

(実施形態 1)

図 1 は、本実施形態に係る電気装置 1 の正面図である。

電気装置 1 は、車両が備えるバッテリーなどの電源と、ランプ、ワイパ等の車載電装品又はモータなどからなる負荷との間の電力供給経路に配される電気接続箱を構成する。電気装置 1 は、例えば D C - D C コンバータ、インバ

ータなどの電子部品として用いられる。

[0024] 電気装置 1 は、基板構造体 10 と、基板構造体 10 を支持する支持部材 20 とを備える。図 2 は、本実施形態に係る電気装置 1 の基板構造体 10 の分解図である。

本実施形態では、便宜上、図 1 及び図 2 に示す前後、左右、上下の各方向により、電気装置 1 の「前」、「後」、「左」、「右」、「上」、「下」を定義する。以下では、このように定義される前後、左右、上下の各方向を用いて説明する。

[0025] 基板構造体 10 は、電力回路を構成するバスバー及びバスバーに実装される半導体素子等を有する電力回路 30（回路基板）と、電力回路 30 のオン／オフ等を制御する制御回路 12 とを備える。半導体素子は、電気装置 1 の用途に応じて適宜実装され、例えば FET（Field Effect Transistor）などのスイッチング素子、抵抗、コイル、コンデンサ等を含む。

[0026] 支持部材 20 は、上面に基板構造体 10 を支持する支持面 211 を有する基部 21 と、支持面 211 とは反対側の面（下面 212）に設けられた放熱部 22 と、放熱部 22 を挟んで基部 21 の左右両端に設けられた複数の脚部（図示せず）とを備える。支持部材 20 が備える基部 21、放熱部 22、及び前記脚部は、例えば、アルミニウム、アルミニウム合金等の金属材料を用いたダイキャストにより一体的に成形される。

[0027] 基部 21 は、適宜の厚みを有する矩形状の平板部材である。基部 21 の支持面 211 には、接着、ネジ止め、半田付け等の公知の方法にて、基板構造体 10 が固定される。

[0028] 放熱部 22 は、基部 21 の下面 212 から下方に向けて突出した複数の放熱フィン 221 を備え、基板構造体 10 から発せられる熱を外部へ放熱する。複数の放熱フィン 221 は、左右方向に延びると共に、前後方向に所定間隔を隔てて並設されている。

[0029] 図 3 は、本実施形態に係る電気装置 1 の基板構造体 10 を上方から見た平面図である。図 3 においては、説明の便宜上、制御回路 12 を除去した状態

での基板構造体 10 を示している。

[0030] 基板構造体 10 は、電力回路 30 と、電力回路 30 にオン／オフ信号を与える制御回路が実装された制御回路 12 と、電力回路 30 及び制御回路 12 を収容する収容部 11 とを備える。制御回路 12 及び電力回路 30 は夫々分離して設けられている。

[0031] 電力回路 30 は、バスバー 111, 112 (導電片) と、制御回路 12 からの制御信号が入力され、入力された制御信号に基づき通電／非通電を切り替える複数の半導体スイッチング素子 13 (半導体素子) とを少なくとも備える。

[0032] 電力回路 30 は、バスバー 111, 112 が同一平面に設けられており、回路パターン等を有する基板部 113 がバスバー 111, 112 と同一平面に更に設けられている。バスバー 111 及びバスバー 112 の間には第 1 絶縁領域 114 (絶縁部) が介在しており、バスバー 112 及び基板部 113 の間には第 2 絶縁領域 115 (絶縁部) が介在している。

[0033] バスバー 111 は矩形の板状をなしており、バスバー 111 の隣り合う 2 つの辺付近にバスバー 112 が設けられている。バスバー 111 と同様、バスバー 112 も板状をなしている。バスバー 112 は基板部 113 とバスバー 111 との間に介在している。バスバー 111 及びバスバー 112 は、銅又は銅合金等の金属材料により形成された導電性板部材である。

[0034] 第 1 絶縁領域 114 及び第 2 絶縁領域 115 は、例えばフェノール樹脂、ガラスエポキシ樹脂などの絶縁性樹脂材料を用いたインサート成形により製造される。第 1 絶縁領域 114 及び第 2 絶縁領域 115 は、例えば、収容部 11 と一体形成されても良い。

[0035] 半導体スイッチング素子 13 は、例えば FET (より具体的には面実装タイプのパワー MOSFET) であり、バスバー 111 又はバスバー 112 の上に配置される。即ち、本実施形態に係る電力回路 30 においては、半導体スイッチング素子 13 (以下、FET 13 と称する) がバスバー 111 及びバスバー 112 に跨るように配置されず、バスバー 111 又はバスバー 11

2の何れかに固定される。

図3の例では、4つのFET13が、矩形のバスバー111の一辺に沿って、換言すれば、バスバー111及びバスバー112の境（第1絶縁領域114）に沿って並設されている。

[0036] バスバー111はFET13のドレイン端子と直接接続するバスバーであり、バスバー112はFET13のソース端子と直接接続するバスバーである。以下、バスバー111及びバスバー112を夫々ドレインバスバー111（第1導電片、第2導電片）及びソースバスバー112（第2導電片、第1導電片）ともいう。

また、バスバー111、112の上側にはFET13の他に、ツェナーダイオード等の半導体素子が実装されてもよい。

[0037] なお、図3の例では、説明の便宜上、4つのFET13がドレインバスバー111の一辺側に並設された構成について示したが、これに限定されるものでなく、複数のFET13がドレインバスバー111の他辺側に更に並設された構成であっても良い。

[0038] 図4は、図3における複数のFET13の付近を拡大して示す拡大図であり、図5は、図4のV-V線による縦断面図であり、図6は、図4のI-V-I線による縦断面図である。

[0039] 本実施形態に係る電力回路30においては、FET13A、FET13B、FET13C、FET13Dの4つのFET13が、この順に、ドレインバスバー111及びソースバスバー112の境に沿って並設されている。以下、FET13A～13DをまとめてFET13ともいう。

[0040] FET13A～13Dは、ドレインバスバー111及びソースバスバー112に分散されて配置されている。より詳しくは、ドレインバスバー111にはFET13A及びFET13C（一群、他群）が固定され、ソースバスバー112にはFET13B及びFET13D（他群、一群）が固定されている。即ち、ドレインバスバー111及びソースバスバー112には夫々同数のFET13が固定されている。

[0041] より詳しくは、FET 13 A～13 Dは、ドレインバスバー 111 及びソースバスバー 112 に交互に固定されている。即ち、FET 13 Aはドレインバスバー 111 に固定され、FET 13 Bはソースバスバー 112 に固定され、FET 13 Cはドレインバスバー 111 に固定され、FET 13 Dはソースバスバー 112 に固定されている。

[0042] FET 13 A、13 Cが同一方法によってバスバー 111, 112 に電氣的に接続しており、FET 13 B, 13 Dが同一方法によってバスバー 111, 112 に電氣的に接続している。FET 13 A, 13 Cがバスバー 111, 112 と接続する方法は、FET 13 B, 13 Dがバスバー 111, 112 と接続する方法と相違する。

従って、以下においては、FET 13 A及びFET 13 CのうちFET 13 Aについてのみ説明し、FET 13 B及びFET 13 DのうちFET 13 Bについてのみ説明し、FET 13 C及びFET 13 Dについての詳しい説明は省略する。

[0043] FET 13 Aは、素子本体 134 Aと、素子本体 134 Aを挟んで相互反対側に4つのドレイン端子 131 A（第1端子、第2端子）及び3つのソース端子 132 A（第2端子、第1端子）を有する。例えば、素子本体 134 Aの一側面側にドレイン端子 131 Aが設けられ、前記一側面と対向する側面側にソース端子 132 Aが設けられている。また、FET 13 Aはゲート端子 135 Aを有し、例えばゲート端子 135 Aはソース端子 132 Aの付近に設けられている。しかし、ゲート端子 135 Aの位置はこれに限定されるものではない。

[0044] FET 13 Aは半田付けによってドレインバスバー 111 に固定されている。即ち、FET 13 Aの底面とドレインバスバー 111 との間には半田固定部 133 Aが介在している。半田固定部 133 Aは、FET 13 Aの底面の少なくとも一部をドレインバスバー 111 に半田付けしている。

FET 13 Aのドレイン端子 131 Aは半田固定部 133 Aに半田接続され、半田固定部 133 Aを介してドレインバスバー 111 と電氣的に接続して

いる。即ち、ドレイン端子 131A は直接的にドレインバスバー 111 と電氣的に接続している。

[0045] 一方、FET 13A は、ソース端子 132A がソースバスバー 112 を向くように、換言すれば、ソース端子 132A が第 1 絶縁領域 114 を向くように、配置されている。また、ソース端子 132A は、接続シート 14A (第 1 接続シート、第 2 接続シート) を介して、第 1 絶縁領域 114 を挟んで隔てられたソースバスバー 112 と電氣的に接続されている。即ち、接続シート 14A は、第 1 絶縁領域 114 を跨るように、バスバー 111, 112 上に設けられている。

[0046] 接続シート 14A はソース端子 132A とソースバスバー 112 とを電氣的に接続させる、線状の通電部 141A (図 4 中、破線にて表示) と、通電部 141A をドレインバスバー 111 から絶縁させる絶縁部 142A とを有する。通電部 141A の一端はソース端子 132A に半田接続されており、通電部 141A の他端はソースバスバー 112 に半田接続されている。即ち、接続シート 14A の他端は半田接続部 15A を介してソースバスバー 112 と接続している。

[0047] このように、ソース端子 132A がソースバスバー 112 を向くように FET 13A が配置されているので、ソース端子 132A がソースバスバー 112 を向いていない場合に比べて接続シート 14A の長さを短くすることができ、本実施形態に係る電力回路 30 の構造を簡単にすることができる。

[0048] 一方、FET 13B は、素子本体 134B と、素子本体 134B を挟んで相互反対側に 4 つのドレイン端子 131B (第 1 端子、第 2 端子) 及び 3 つのソース端子 132B (第 2 端子、第 1 端子) を有する。例えば、素子本体 134B の一側面側にドレイン端子 131B が設けられ、前記一側面と対向する側面側にソース端子 132B が設けられている。また、FET 13B はゲート端子 135B を有し、例えばゲート端子 135B はソース端子 132B の付近に設けられている。

[0049] FET 13B は半田付けによってソースバスバー 112 に固定されている

。即ち、F E T 1 3 Bの底面とソースバスバー 1 1 2との間には半田固定部 1 3 3 Bが介在している。半田固定部 1 3 3 Bは、F E T 1 3 Bの底面の少なくとも一部をソースバスバー 1 1 2に半田付けしている。

例えば、F E T 1 3 Bのソース端子 1 3 2 Bは半田接続によって、ソースバスバー 1 1 2と電氣的に接続している。即ち、ソース端子 1 3 2 Bは直接的にソースバスバー 1 1 2と電氣的に接続している。

[0050] 一方、F E T 1 3 Bは、ドレイン端子 1 3 1 Bがドレインバスバー 1 1 1を向くように、換言すれば、ドレイン端子 1 3 1 Bが第 1 絶縁領域 1 1 4を向くように、配置されている。また、ドレイン端子 1 3 1 Bは、接続シート 1 4 B（第 2 接続シート、第 1 接続シート）を介して、第 1 絶縁領域 1 1 4を挟んで隔てられたドレインバスバー 1 1 1と電氣的に接続されている。

[0051] 接続シート 1 4 Bはドレイン端子 1 3 1 Bとドレインバスバー 1 1 1とを電氣的に接続させる、線状の通電部 1 4 1 B（図 4 中、破線にて表示）と、通電部 1 4 1 Bをソースバスバー 1 1 2から絶縁させる絶縁部 1 4 2 Bとを有する。通電部 1 4 1 Bの一端はドレイン端子 1 3 1 Bに半田接続されており、通電部 1 4 1 Bの他端はドレインバスバー 1 1 1に半田接続されている。即ち、接続シート 1 4 Bの他端は半田接続部 1 5 Bを介してドレインバスバー 1 1 1と接続している。

[0052] このように、ドレイン端子 1 3 1 Bがドレインバスバー 1 1 1を向くように F E T 1 3 Bが配置されているので、ドレイン端子 1 3 1 Bがドレインバスバー 1 1 1を向いていない場合に比べて接続シート 1 4 Bの長さを短くすることができ、本実施形態に係る電力回路 3 0の構造を簡単にすることができる。

[0053] 例えば、通電部 1 4 1 A， 1 4 1 Bは銅箔からなり、絶縁部 1 4 2 A， 1 4 2 Bはシート状の樹脂からなっており、絶縁部 1 4 2 A， 1 4 2 Bの内部に通電部 1 4 1 A， 1 4 1 Bが埋設されている。接続シート 1 4 A， 1 4 Bは、例えば F P C（Flexible Printed Circuits）であっても良い。

また、これに限るものではなく、通電部 1 4 1 A， 1 4 1 Bが絶縁部 1 4

2 A, 1 4 2 B上に貼り付けられても良い。

[0054] なお、接続シート1 4 A, 1 4 Bは、部分的に、バスバー1 1 1, 1 1 2又は第1絶縁領域1 1 4に固定されても良い。即ち、接続シート1 4 A, 1 4 Bは、一又は複数箇所のみが、バスバー1 1 1, 1 1 2又は第1絶縁領域1 1 4に固定されても良い。この場合、接続シート1 4 A, 1 4 Bはその長さ方向（通電部1 4 1 A, 1 4 1 Bの伸び方向）へある程度の変形が可能になる。従って、F E T 1 3 A, 1 3 Bでの発熱の際に、ドレイン端子1 3 1 A, 1 3 1 B又はソース端子1 3 2 A, 1 3 2 Bの熱膨張・収縮に応じて、接続シート1 4 A, 1 4 Bが変形できる。

[0055] F E T 1 3 Aのゲート端子1 3 5 Aは、遠方接続シート1 6 Aを介して、ソースバスバー1 1 2より遠方の基板部1 1 3と電氣的に接続されている。遠方接続シート1 6 Aは、バスバー1 1 1, 1 1 2上に設けられ、バスバー1 1 1からバスバー1 1 2に亘って基板部1 1 3まで延びている。

[0056] また、F E T 1 3 Bのゲート端子1 3 5 Bは、遠方接続シート1 6 Bを介して遠方の基板部1 1 3と電氣的に接続されている。遠方接続シート1 6 Bは、ソースバスバー1 1 2上に設けられている。

[0057] 基板部1 1 3は、例えば絶縁基板を有し、斯かる絶縁基板の上面には、抵抗、コイル、コンデンサ、ダイオード等の半導体素子を備えた制御回路（図示せず）が実装されると共に、これらの半導体素子を電氣的に接続する回路パターンが形成されても良い。

[0058] 上述したように、本実施形態に係る電力回路3 0においては、F E T 1 3 A～1 3 Dがドレインバスバー1 1 1及びソースバスバー1 1 2に分けて固定されている。従って、通電時にF E T 1 3 A～1 3 Dが発する熱が、ドレインバスバー1 1 1又はソースバスバー1 1 2の何れか一方に集中せず、分散される。従って、熱集中による不具合を未然に防止でき、電力回路3 0における放熱の効率を高めることができる。

[0059] また、本実施形態に係る電力回路3 0においては、F E T 1 3 A～1 3 Dがドレインバスバー1 1 1及びソースバスバー1 1 2に交互に固定されてい

る。従って、ドレインバスバー１１１においてはＦＥＴ１３Ａ，１３Ｃ同士間に、ソースバスバー１１２においてＦＥＴ１３Ｂ，１３Ｄ同士間に間隔が生じる。よって、通電時にＦＥＴ１３Ａ～１３Ｄが発する熱が、ドレインバスバー１１１又はソースバスバー１１２において局所的に集中せず、広く分散される。従って、電力回路３０における放熱の効率を高めることができる。

[0060] 更に、ＦＥＴ１３Ａ～１３Ｄがドレインバスバー１１１又はソースバスバー１１２に固定されるので、通電時にＦＥＴ１３Ａ～１３Ｄに発生する熱はドレインバスバー１１１又はソースバスバー１１２に伝導される。従って、ＦＥＴ１３Ａ～１３Ｄに発生する熱によって、ＦＥＴ１３Ａ～１３Ｄ自体に問題が生じることを未然に防止できる。

[0061] （実施形態２）

図７は、本実施形態に係る電力回路３０における複数のＦＥＴ１３の付近を拡大して示す拡大図である。

本実施形態に係る電力回路３０においては、実施形態１と同様、ＦＥＴ１３Ａ、ＦＥＴ１３Ｂ、ＦＥＴ１３Ｃ、ＦＥＴ１３Ｄの４つのＦＥＴ１３が、この順に、ドレインバスバー１１１及びソースバスバー１１２の境に沿って並設されている。

[0062] ＦＥＴ１３Ａ～１３Ｄは、ドレインバスバー１１１及びソースバスバー１１２に交互に固定されており、ドレインバスバー１１１にはＦＥＴ１３Ａ及びＦＥＴ１３Ｃ（一群、他群）が固定され、ソースバスバー１１２にはＦＥＴ１３Ｂ及びＦＥＴ１３Ｄ（他群、一群）が固定されている。

即ち、ＦＥＴ１３Ａはドレインバスバー１１１に固定され、ＦＥＴ１３Ｂはソースバスバー１１２に固定され、ＦＥＴ１３Ｃはドレインバスバー１１１に固定され、ＦＥＴ１３Ｄはソースバスバー１１２に夫々固定されている。

[0063] 他、ＦＥＴ１３Ａ～１３Ｄの構造及びＦＥＴ１３Ａ～１３Ｄとバスバー１１１，１１２との電氣的接続方法については、実施形態１にて説明しており

、詳しい説明を省略する。

[0064] 本実施形態に係る電力回路30において、FET13A, 13Cは第1熱伝部材40A, 40C(第1熱伝部材、第2熱伝部材)を夫々有し、FET13B, 13Dは第2熱伝部材50B, 50D(第2熱伝部材、第1熱伝部材)を夫々有している。

[0065] 第1熱伝部材40A, 40Cは、接続シート14A, 14Cの一部と、接続シート14A, 14Cの前記一部付近のソースバスバー112とを夫々覆う。即ち、第1熱伝部材40A, 40Cは、接続シート14A, 14Cとソースバスバー112との両方に接触している。従って、接続シート14A, 14Cに発生する熱をソースバスバー112に伝導させることができる。

[0066] また、第2熱伝部材50B, 50Dは、接続シート14B, 14Dの一部と、接続シート14B, 14Dの前記一部付近のドレインバスバー111とを夫々覆う。即ち、第2熱伝部材50B, 50Dは、接続シート14B, 14Dとドレインバスバー111との両方に接触している。従って、接続シート14B, 14Dに発生する熱をドレインバスバー111に伝導させることができる。

[0067] 第1熱伝部材40A, 40C及び第2熱伝部材50B, 50Dは、例えば、アクリル、シリコン、ポリオフィレン等の熱伝導率の優れた材料からなる。

以下において、第1熱伝部材40A, 40Cを第1熱伝部材40ともいい、第2熱伝部材50B, 50Dを第2熱伝部材50ともいう。

[0068] 以上のように、本実施形態に係る電力回路30は第1熱伝部材40及び第2熱伝部材50を備えているので、接続シート14A~14Dに発生する熱をドレインバスバー111又はソースバスバー112に伝導させることによって、分散させ、また空冷させる。従って、電力回路30における放熱の効率を高めることができる。

[0069] 実施形態1と同様の部分については、同一の符号を付して詳細な説明を省略する。

[0070] 今回開示された実施形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

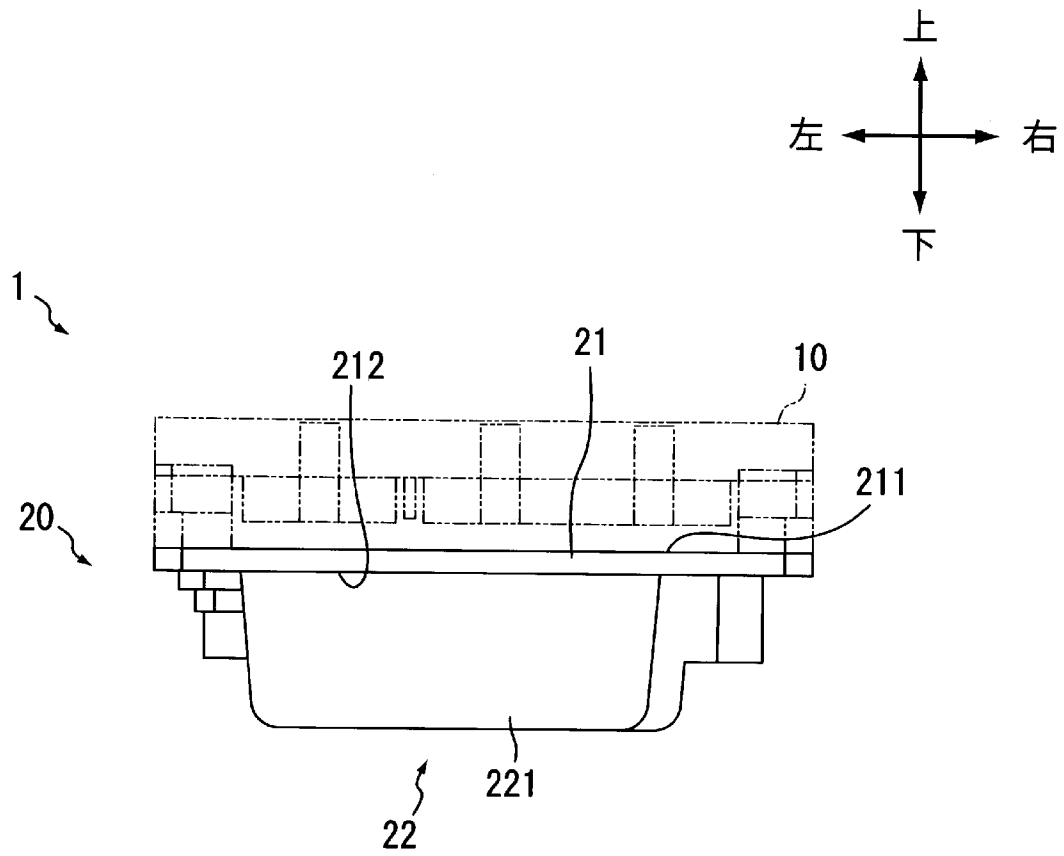
符号の説明

[0071] 10 基板構造体
13 FET
14A, 14B, 14C, 14D 接続シート
30 電力回路
40 第1熱伝部材
50 第2熱伝部材
111 ドレインバスバー
112 ソースバスバー
114 第1絶縁領域
115 第2絶縁領域
131A, 131B, 131C, 131D ドレイン端子
132A, 132B, 132C, 132D ソース端子
135A, 135B, 135C, 135D ゲート端子

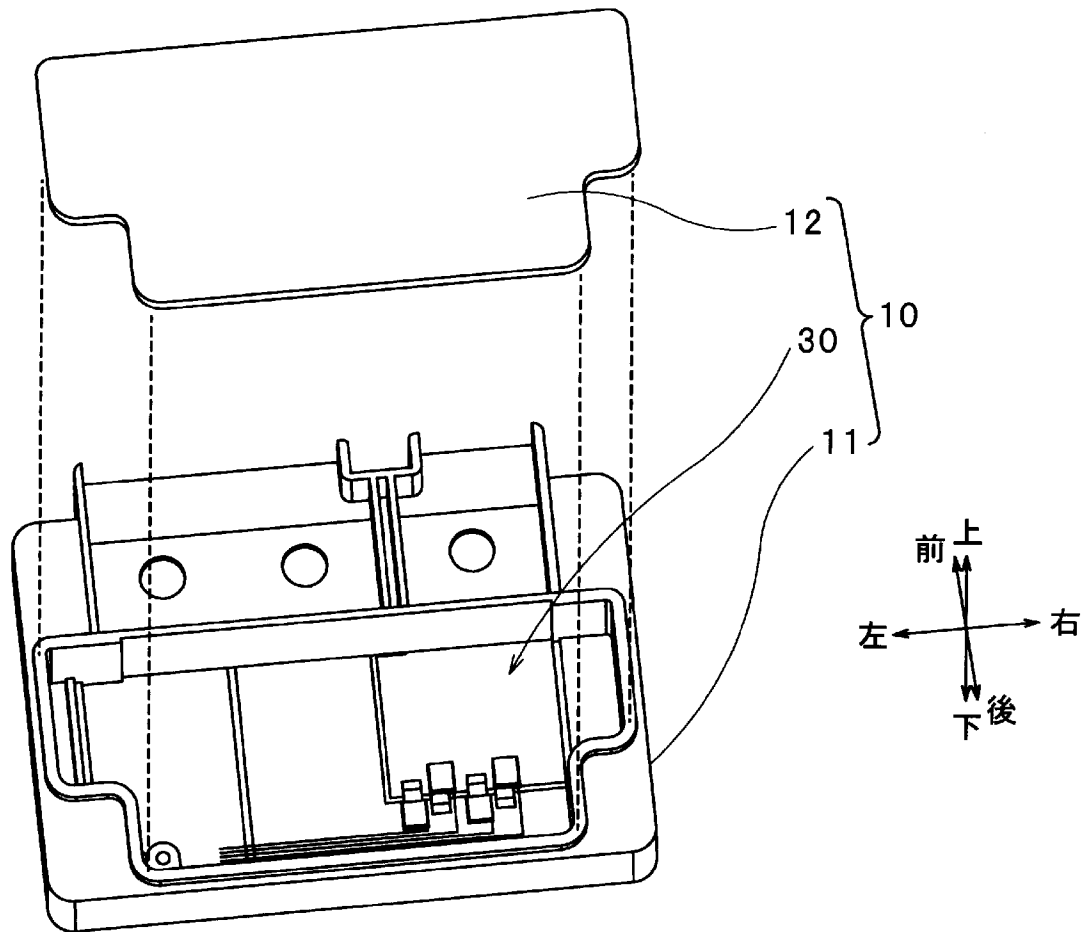
請求の範囲

- [請求項1] 複数の半導体素子の端子と接続する2つの導電片が一平面に設けられており、前記導電片同士の間介在する絶縁部を備える回路基板であって、
- 前記複数の半導体素子のうち、一群が固定される第1導電片と、
- 前記複数の半導体素子のうち、他群が固定される第2導電片とを備え、
- 前記複数の半導体素子は、前記第1導電片及び前記第2導電片に交互に固定されている回路基板。
- [請求項2] 前記一群の半導体素子の数は、前記他群の半導体素子の数と同数である請求項1に記載の回路基板。
- [請求項3] 各半導体素子は、該半導体素子の本体に対して相互反対側に設けられた第1端子及び第2端子を有し、
- 前記他群の半導体素子は、前記第1端子が前記第1導電片を向くように配置され、前記第1端子が導電性の第1接続シートを介して前記第1導電片と接続しており、
- 前記一群の半導体素子は、前記第2端子が前記第2導電片を向くように配置され、前記第2端子が導電性の第2接続シートを介して前記第2導電片と接続している請求項1又は2に記載の回路基板。
- [請求項4] 前記第1接続シートを覆い、前記第1接続シートの熱を前記第1導電片又は前記第2導電片に伝達する第1熱伝部材と、
- 前記第2接続シートを覆い、前記第2接続シートの熱を前記第1導電片又は前記第2導電片に伝達する第2熱伝部材と
- を備える請求項3に記載の回路基板。
- [請求項5] 前記第1接続シート又は前記第2接続シートはFPC（Flexible Printed Circuits）である請求項3又は4に記載の回路基板。

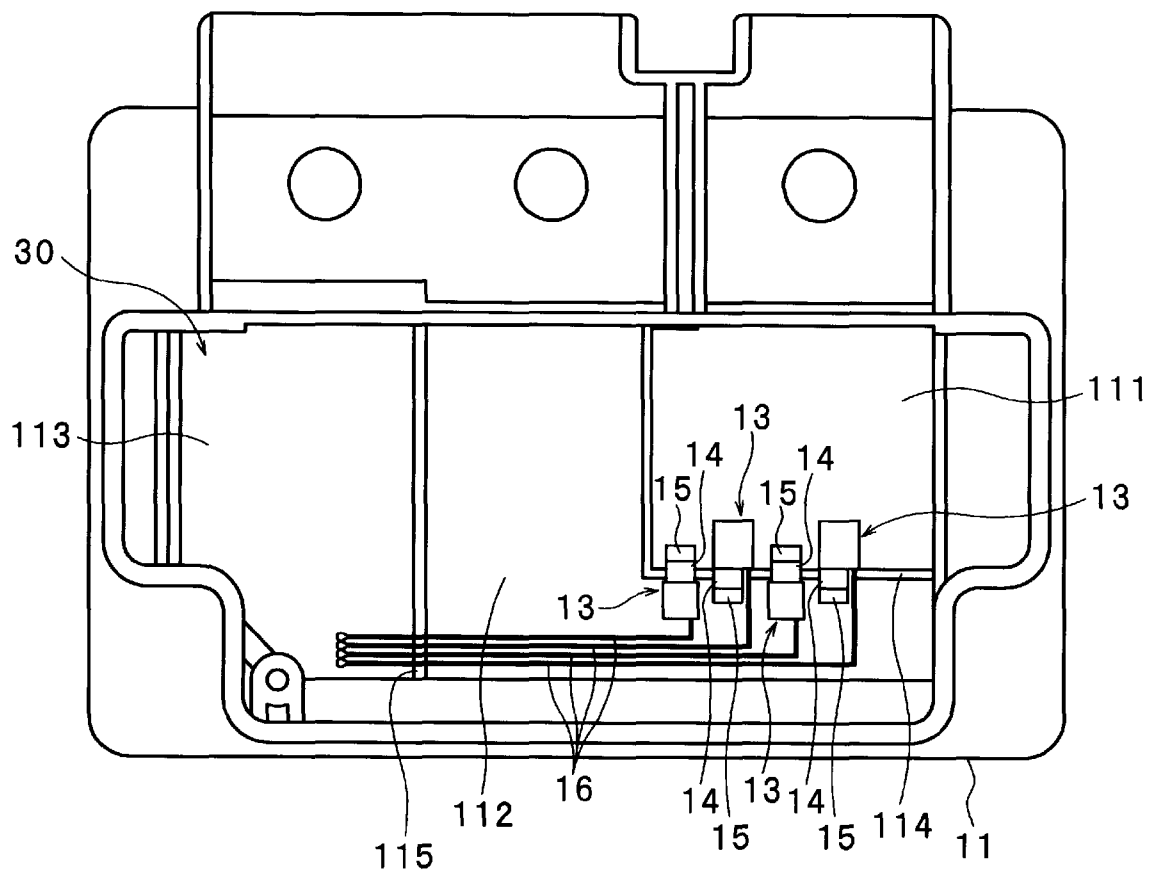
[図1]



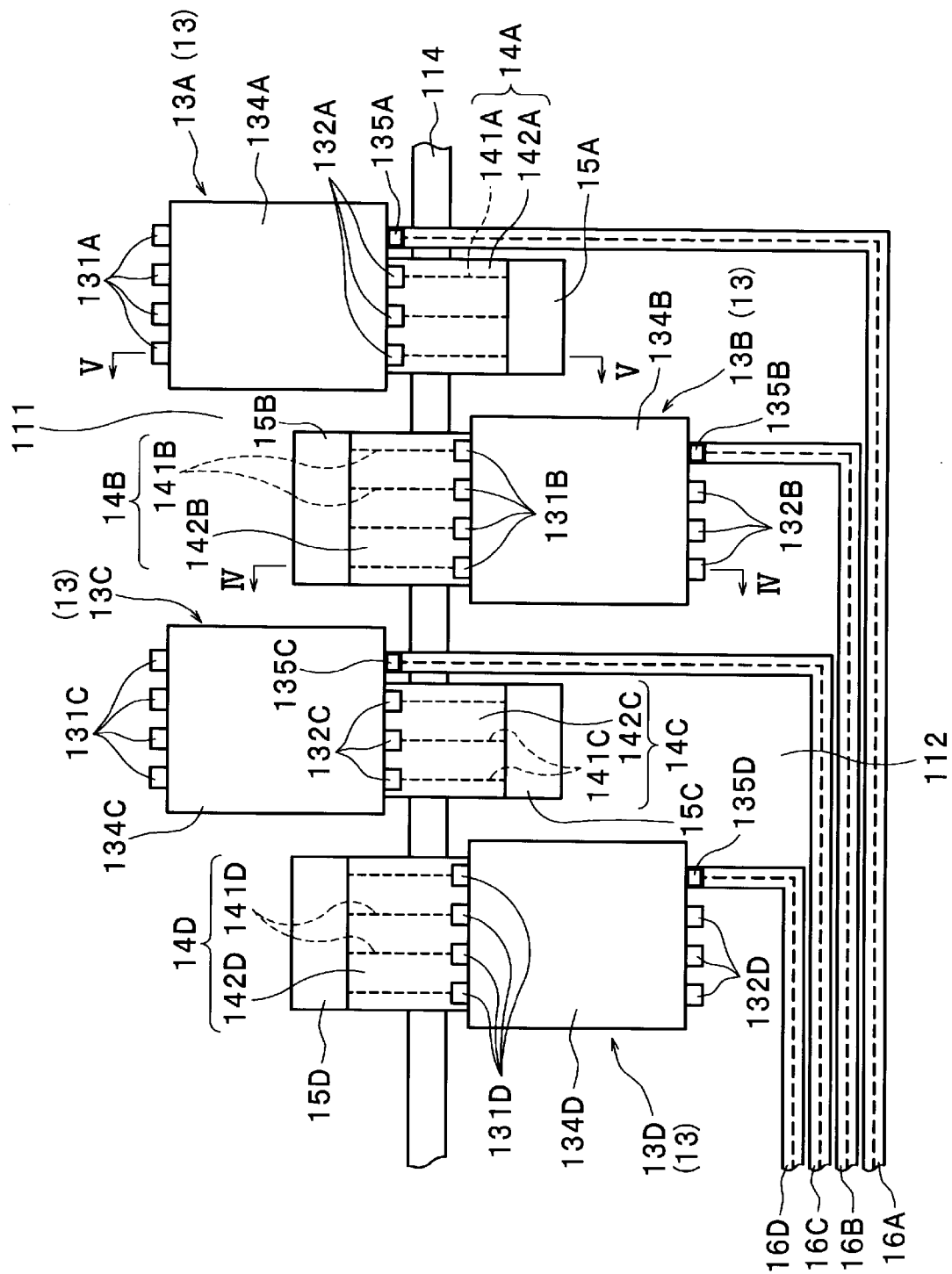
[図2]



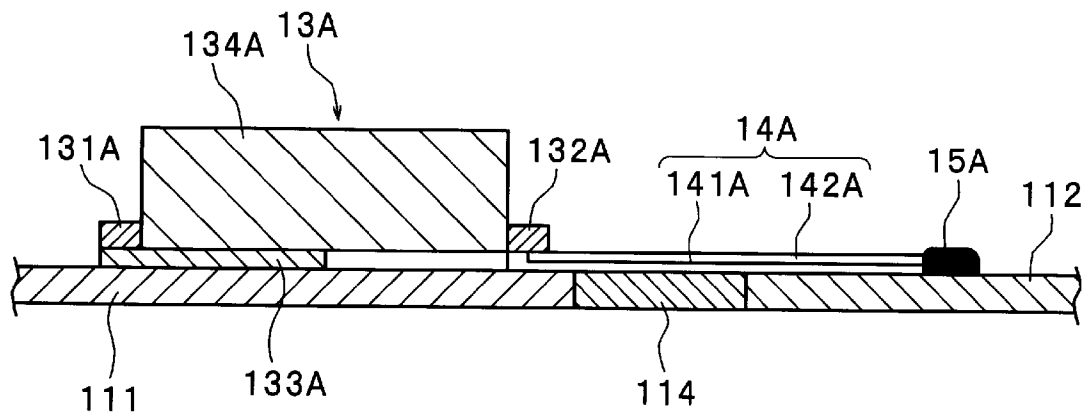
[図3]



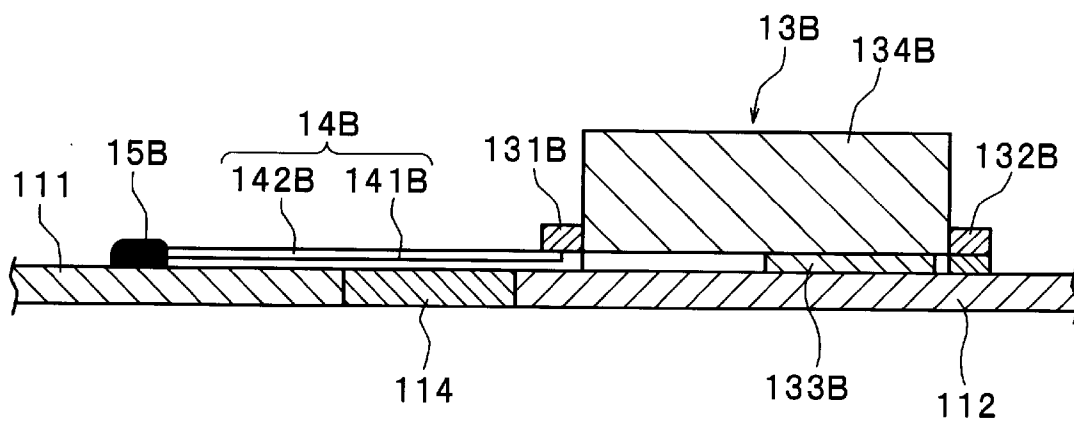
[図4]



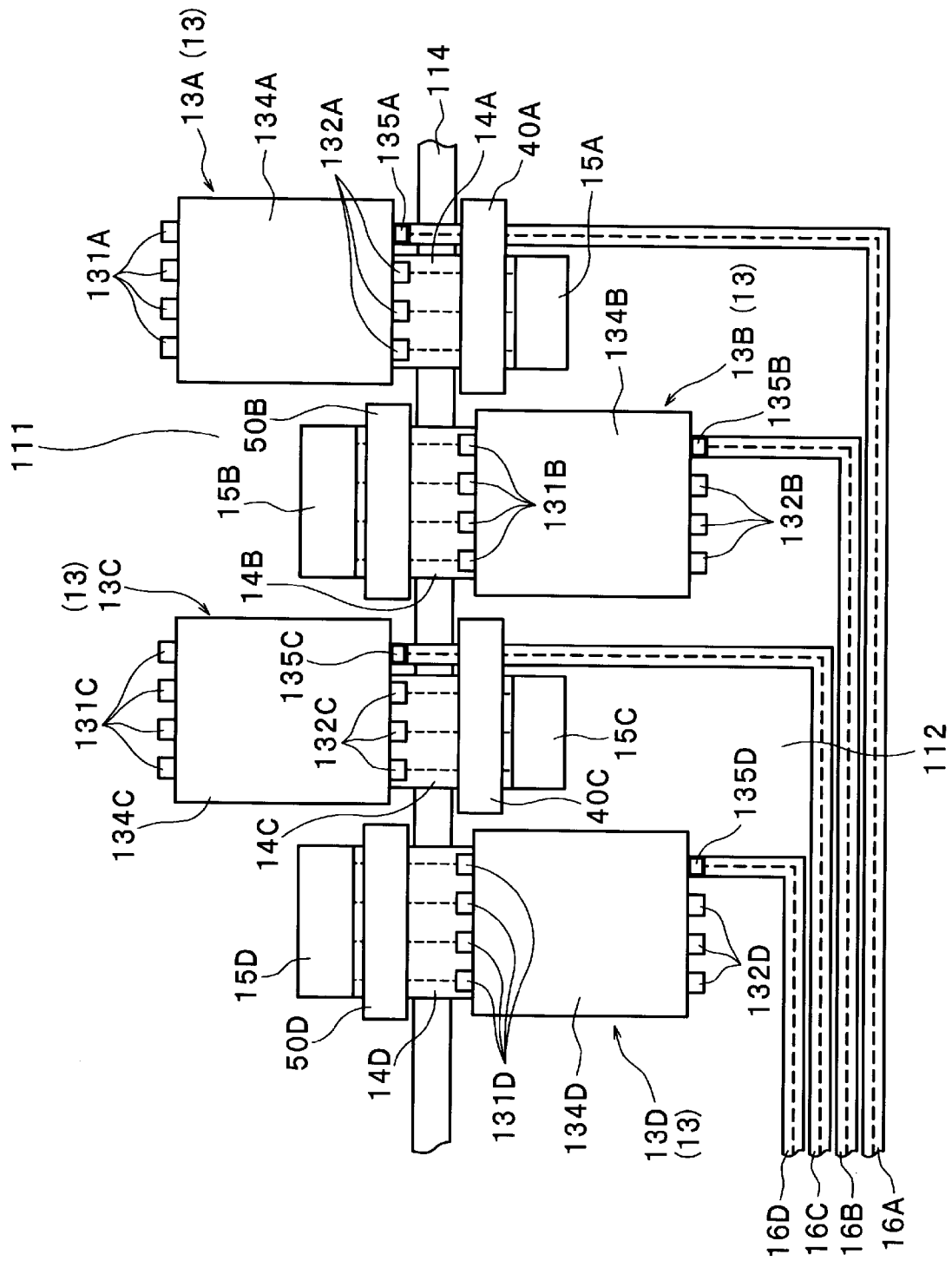
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027776

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L25/07(2006.01)i, H01L23/12(2006.01)i, H01L25/18(2006.01)i,
H05K1/02(2006.01)i, H05K1/18(2006.01)i, H05K7/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L25/07, H01L23/12, H01L25/18, H05K1/02, H05K1/18, H05K7/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 2015/0222202 A1 (CYR) 06 August 2015, paragraphs [0055]-[0058], fig. 4 & WO 2014/043795 A1 & CN 104756390 A	1, 2 3-5
A	CN 107464785 A (YANGZHOU GUOYANG ELECTRONIC CO., LTD.) 12 December 2017, paragraphs [0029], [0030], fig. 4, 5 (Family: none)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 September 2019 (19.09.2019)

Date of mailing of the international search report
01 October 2019 (01.10.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027776

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-220277 A (YAZAKI CORPORATION) 22 December 2016, entire text, all drawings (Family: none)	1-5
A	JP 2001-118987 A (NISSAN MOTOR CO., LTD.) 27 April 2001, entire text, all drawings (Family: none)	1-5
A	WO 2017/131044 A1 (AUTONETWORKS TECHNOLOGIES, LTD.) 03 August 2017, entire text, all drawings & US 2018/0368249 A1, entire text, all drawings & DE 112017000521 T5 & CN 108463375 A	1-5
A	WO 2018/123584 A1 (AUTONETWORKS TECHNOLOGIES, LTD.) 05 July 2018, entire text, all drawings & CN 110121922 A & DE 112017006619 T5 & JP 2018-107369 A	1-5

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L25/07(2006.01)i, H01L23/12(2006.01)i, H01L25/18(2006.01)i, H05K1/02(2006.01)i,
H05K1/18(2006.01)i, H05K7/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L25/07, H01L23/12, H01L25/18, H05K1/02, H05K1/18, H05K7/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2015/0222202 A1 (CYR) 2015.08.06, 段落[0055]-[0058]、図4 & WO 2014/043795 A1 & CN 104756390 A	1, 2
A		3-5
A	CN 107464785 A (揚州国揚電子有限公司) 2017.12.12, 段落[0029]、 [0030]、図4、5（ファミリーなし）	1-5

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

19.09.2019

国際調査報告の発送日

01.10.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

正山 旭

5 F

9276

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2016-220277 A (矢崎総業株式会社) 2016. 12. 22, 全文、全図 (ファミリーなし)	1-5
A	JP 2001-118987 A (日産自動車株式会社) 2001. 04. 27, 全文、全図 (ファミリーなし)	1-5
A	WO 2017/131044 A1 (株式会社オートネットワーク技術研究所) 2017. 08. 03, 全文、全図 & US 2018/0368249 A1, 全文、全図 & DE 112017000521 T5 & CN 108463375 A	1-5
A	WO 2018/123584 A1 (株式会社オートネットワーク技術研究所) 2018. 07. 05, 全文、全図 & CN 110121922 A & DE 112017006619 T5 & JP 2018-107369 A	1-5