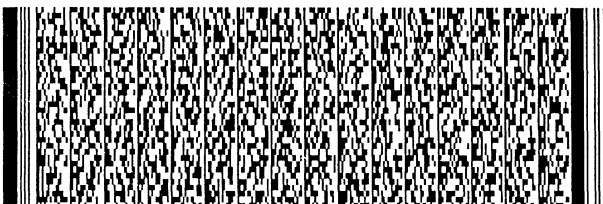


申請日期: 89.8.19	案號: 89112999
類別: H01L 21/28	

(以上各欄由本局填註)

發明專利說明書

531789

一、發明名稱	中文	金屬鑲嵌處理的圖樣靈敏沈積
	英文	A PATTERN-SENSITIVE DEPOSITION FOR DAMASCENE PROCESSING
二、發明人	姓名 (中文)	1. 麥卡蓮 哈森 2. 亞倫 M. 梅爾斯 3. 查爾斯 H. 瑞奇亞 4. 史瓦明納森 西瓦庫馬
	姓名 (英文)	1. MAKAREM HUSSEIN 2. ALAN M. MYERS 3. CHARLES H. RECCHIA 4. SWAMINATHAN SIVAKUMAR
	國籍	1. 美國 2. 美國 3. 美國 4. 美國
	住、居所	1. 美國俄勒岡州比佛頓市西南平泰爾路15260號 2. 美國俄勒岡州波特蘭市西南第90大道625號 3. 美國俄勒岡州比佛頓市西北第189大道1490號 4. 美國俄勒岡州喜爾柏洛市東北金賽爾路273號
三、申請人	姓名 (名稱) (中文)	1. 美商英特爾公司
	姓名 (名稱) (英文)	1. INTEL CORPORATION
	國籍	1. 美國
	住、居所 (事務所)	1. 美國加州聖塔卡拉瓦市米遜大學路2200號
	代表人 姓名 (中文)	1. F. 湯姆士. 當烈二世
	代表人 姓名 (英文)	1. F. THOMAS DUNLAP, JR.
		

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書		
一、 發明名稱	中 文	
	英 文	
二、 發明人	姓 名 (中文)	5. 安吉洛 W. 坎達斯
	姓 名 (英文)	5. ANGELO W. KANDAS
	國 籍	5. 美國
	住、居所	5. 美國俄勒岡州喜爾柏洛市西北前瞻路2515號
三、 申請人	姓 名 (名稱) (中文)	
	姓 名 (名稱) (英文)	
	國 籍	
	住、居所 (事務所)	
	代表人 姓 名 (中文)	
	代表人 姓 名 (英文)	
		

本案已向

國(地區)申請專利

美國 US

申請日期

1999/06/30 09/345,586

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

發明背景相關申請號相互參考

本申請案為1998年9月30日由本申請人Peter K. Moon, Makarem A. Hussein, Alan Myers, Charles Recchia, Sam Sivakumar, 及Angelo Kandas所申請標題為"金屬鑲嵌處理的圖樣靈敏沉積金屬鑲嵌處理的圖樣靈敏沉積"之未審定申請號09/164,508之部份連續申請案。

發明領域

本發明有關積體電路加工法，尤其是有關在積體電路上形成相互連接圖案之方法。

發明背景

現代積體電路使用導電性相互連接以使晶片上之個別裝置接觸或輸送或接收外來訊號至晶片。受歡迎之相互連接類型包含鋁合金相互連接及銅相互連接。

鋁與銅相互連接間之一明顯差異金屬氧化速度。純鋁在氧存在下氧化成氧化鋁。然而，鋁在氧化鋁中對氧有普遍低之擴散係數，因此氧化鋁一形成時，氧化鋁層底下之純金屬(Al)無法與氧接觸。鋁與氧間之反應描述成自我限制之氧化反應。

另一方面，銅氧化並未自我限制。在氧存在下，純銅將繼續氧化直至實質上所有銅均氧化成氧化銅。因此，一旦形成銅相互連接且形成圖樣，則利用添加鈍化層(一般為氮化矽層(Si_3N_4))之額外步驟以保護曝露之相互連接材料免受空氣或濕氣影響。



五、發明說明 (2)

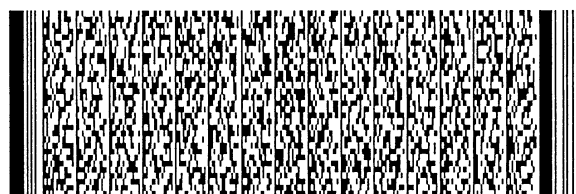
用以形成相互連接尤其是銅相互連接之一方法為金屬鑲嵌製程。於金屬鑲嵌製程中，於介電層中切割壕溝及填入銅而形成相互連接。壕溝下方之介電層中可有孔洞而孔洞中之導電材料與相互連接耦合至底下之積體電路裝置或底下之相互連接。

一般在介電層上使用光阻劑以使介電層中之孔洞或壕溝或兩者圖樣化供相互連接。圖樣化後，移除光阻劑。光阻劑一般以氧電漿(氧灰化)移除。氧灰化步驟中使用之氧可與底下之銅相互連接反應及氧化該相互連接。據此，金屬鑲嵌一般直接在銅相互連接上利用 Si_3N_4 之薄硬掩模或障壁層，以在形成隨後級之相互連接中之氧灰化步驟期間避免銅氧化。通常， Si_3N_4 硬掩模非常薄，例如約為介電層厚度之10%。因此，例如當藉蝕刻方式切割氧化物成孔洞時，習知方法需要在底下之 Si_3N_4 停止蝕刻。接著當在孔洞上之介電層中形成壕溝時，習知方法需要蝕刻不會移除藉孔洞曝露之 Si_3N_4 。蝕刻該孔洞及壕溝但保存 Si_3N_4 之能力需要大為選擇蝕刻劑使得 Si_3N_4 薄層不會被蝕刻移除。

因此需要一種尤其可以金屬鑲嵌製程使用但不需蝕刻選擇性之非現實預期之方法。

發明概述

本發明揭示一種形成相互連接之方法。本方法一目的中，經由介電材料於孔洞中形成一般對光反應非靈敏之性質之犧牲材料，而在導電材料上形成掩模材料。在該孔洞上之介電材料中形成壕溝及自孔洞移除犧牲材料。



五、發明說明 (3)

圖 示 簡 單 說 明

圖1說明顯示本發明具體例之藉介電材料絕緣之相互連接、直接覆蓋該相互連接之硬掩模及覆蓋該硬掩模之介電材料之積體電路基材之部份側剖視圖。

圖2顯示依據本發明具體例之進一步使介電材料上之阻劑掩模圖樣化之加工步驟後之圖1基材。

圖3顯示依據本發明具體例之進一步經由介電材料打開孔洞及在硬掩模層停止後之圖1基材。

圖4顯示依據本發明具體例之進一步清潔基材以移除光阻劑掩模之加工步驟後之圖1基材。

圖5顯示依據本發明具體例於孔洞中沉積犧牲材料及賦予該犧牲材料之對光反應不靈敏性之步驟後之圖1基材。

圖6顯示依據本發明具體例清潔基材表面及維持該孔洞中之犧牲材料後之圖1基材。

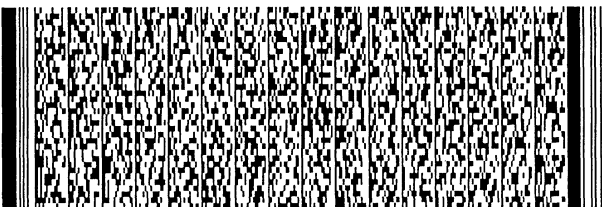
圖7顯示依據本發明具體例進一步使介電材料上之掩模材料圖樣化之加工步驟後之圖1基材。

圖8顯示依據本發明具體例進一步打開介電材料中之壕溝之加工步驟後之圖1基材。

圖9顯示依據本發明具體例進一步使壕溝及犧牲材料之圖樣化之材料移除之加工步驟後之圖1基材。

圖10顯示依據本發明具體例進一步使孔洞延伸經過硬掩模材料而曝露銅相互連接之加工步驟後之圖1基材。

圖11顯示依據本發明具體例進一步使銅材料沉積於壕溝及孔洞開口及以介電材料平坦化之加工步驟後之圖1基



五、發明說明 (4)

材。

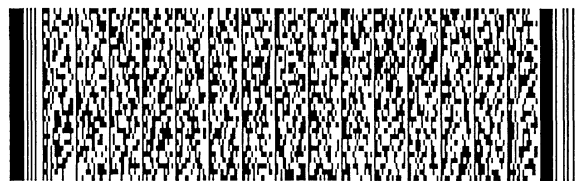
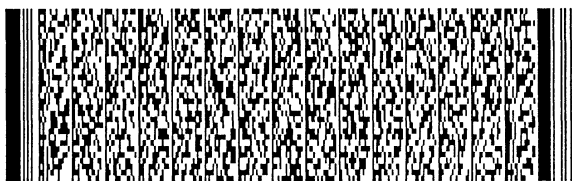
圖12為相對於介電表面之犧牲材料對灰化時間之代表圖。

發明詳細說明

本發明一方面有關形成相互連接之方法。本發明於一具體例中可用於在形成隨後或更高等階相互連接期間保護底下之相互連接。本發明亦可減輕介電材料與併入之底下硬掩模間之非現實蝕刻特性之負荷，以保護底下之相互連接如可使用作為金屬鑲嵌製程一部份之銅相互連接。本發明藉併入第二掩模材料或孔洞中之犧牲材料覆蓋在硬掩模上而減輕此問題。依此方法，用以例如使介電層中之孔洞或壕溝圖樣化之光阻劑材料可經移除而不使底下之銅相互連接氧化。

圖1-11說明在底下之銅相互連接上形成相互連接之雙金屬鑲嵌製程。典型之積體電路可具有例如四或五個相互連接層或彼此藉介電材料分開之直線。圖1-11說明例如在第一相互連接層或直線上形成第二相互連接層或直線或欲與第一層或線電連接。需了解本發明方法可用於各相互連接層或線。

圖1說明具有在介電材料100中形成之第一銅相互連接線110之積體電路基材或晶圓之部份側剖視圖。銅相互連接線110例如耦合至半導體基材中及上所形成之底下裝置。介電材料為例如由原矽酸四乙酯或電漿促進之化學蒸鍍法(PECVD)來源所形成之 SiO_2 。此實例中，介電層100及銅相



五、發明說明 (5)

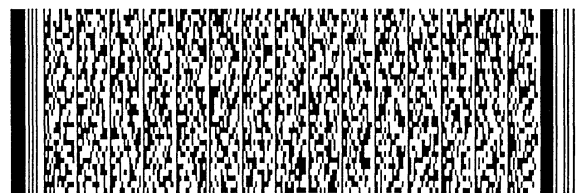
互連接110經平坦化。

覆蓋該平坦化介電層100/銅相互連接線110為第一掩模層120。第一掩模層120於一方面係作為避免銅相互連接線110氧化之掩模或障壁。一具體例中，第一掩模層120為氮化矽(Si_3N_4)或氧氮化矽($\text{Si}_x\text{N}_y\text{O}_z$)層。需了解其他介電材料包含有機聚合物可適宜作為第一掩模層120。

在第一掩模層120為 Si_3N_4 或 $\text{Si}_x\text{N}_y\text{O}_z$ 之實例中，隨後蝕刻步驟期間，材料藉例如化學蒸鍍法(CVD)沉積至約100 nm之適宜厚度以掩模銅相互連接線110。 Si_3N_4 及 $\text{Si}_x\text{N}_y\text{O}_z$ 通常具有傾向於增加相互連接線與積體電路間之電容之化學性質包含介電常數。據此，一般沉積例如小於或等於100 nm之薄量以保護銅相互連接但不會無法接受地增加相互連接線間之電容。對其餘描述而言，將描述 Si_3N_4 材料之第一掩模層120。

覆蓋第一掩模層120者為介電層130。介電層130為例如TEOS或PECVD形成之 SiO_2 沉積至約1,000 nm厚度。介電層130厚度部份將是大小特性及裝置規格考量而異。一旦沉積及形成介電層130，材料以例如化學機械拋光平坦化。

接著，如圖2所示，在介電層130上使孔洞圖型或第二掩模層140圖樣化。第二掩模層140為例如光可顯像之材料如光阻劑。正型光阻劑例如旋敷於通常橫過晶圓之介電層130表面上。接著使用掩模或十字線使部份光阻劑曝露至光源中。此例中，十字線或掩模界定介電層130上之孔洞或開口145。一旦第二掩模層140之光阻劑材料曝露至光線



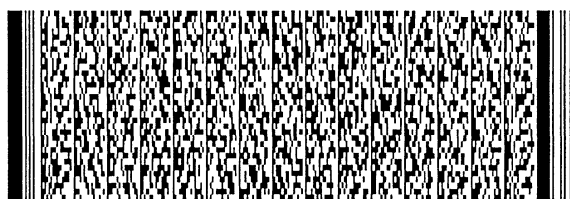
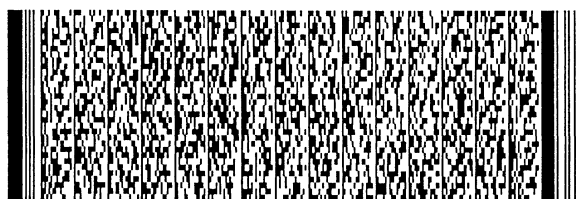
五、發明說明 (6)

中，該曝露材料依習知方式如顯影劑移除，及基材烘烤使剩餘光阻劑硬化。此製程在介電層130上留下具有開口145之光阻劑之第二掩模層140。

如圖3所示，第二掩模層140圖案化時，使用蝕刻劑打開孔洞150通過介電層130。蝕刻劑係選擇實質上不會與底下之第一掩模層120反應或干擾者。例如 SiO_2 介電層130覆蓋 Si_3N_4 第一掩模層120之例中，選擇性蝕刻 SiO_2 而實質上不蝕刻 Si_3N_4 之蝕刻劑為例如 C_4F_8 蝕刻化學品。孔洞蝕刻之依目的係蝕刻該孔洞通過介電層130及再蝕刻通過 Si_3N_4 第一掩模層120之前停止蝕刻。需了解第一掩模層120之有些 Si_3N_4 材料可在孔洞蝕刻期間蝕刻掉，然而，需追蹤蝕刻因而留下足夠之 Si_3N_4 材料覆蓋及保護銅相互連接線110。

孔洞150打開通過介電層130時，自介電層130表面移除孔洞圖樣或第二掩模層140。在其中孔洞圖樣或第二掩模層140為光阻劑之例中，材料可經由習知氧電漿法(例如氧灰化法)移除。此時，亦可使用本技藝已知之濕清潔步驟以移除任何殘留顆粒。

接著，如圖5所示，犧牲材料160導至介電層130上及孔洞150中。一具體例中，犧牲材料160為可均勻填入小孔洞(如直徑小於0.25微米之孔洞)之材料。此具體例中，犧牲材料一般亦可為對顯影步驟不靈敏或可製成對顯影步驟如光反應不靈敏。換言之，一旦導入孔洞150時，犧牲材料160之大部份需不改變其化學性質。一實例為該材料在曝光後係不溶於光阻劑顯影劑，尤其是曝露於波長在紫外光



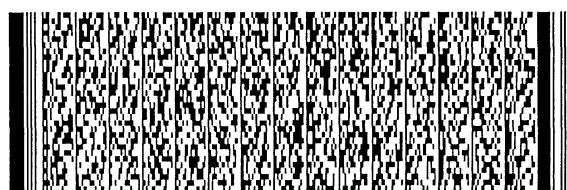
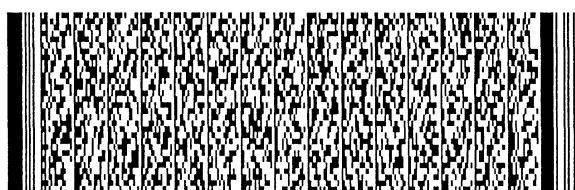
五、發明說明 (7)

(UV) 範圍之光。

犧牲材料160之一適宜材料為熱處理之正型光阻劑。圖5顯示其中光阻劑如習知正型光阻劑係旋敷於介電層130表面上並填入孔洞150之實例。正型光阻劑一般對曝光敏感，如參考圖2所示。塗佈光阻劑材料後，基材加熱以使光阻劑材料固化。熱處理為例如在150-200℃進行。除了使光阻劑固化以外，熱處理在此具體例中進行第二功能為其通常可賦予光阻劑材料對曝光(如UV曝光)存在下之光反應不靈敏。

另一種熱處理之光阻劑，犧牲材料160之其他適宜材料包含無光活化化合物如光阻劑樹脂之染色光阻劑或光阻劑材料。適宜之染色光阻劑為具有光吸收性質之染料材料。曝光時(包含UV光)，染色光阻劑材料中之染料將吸收靠近孔洞150中犧牲材料160上端部份之區域中之主要光線(相對於介電層100/銅相互連接線110)，以抑制大部份染色光阻劑之物理性質之光反應性改變，因而在曝光步驟後賦予孔洞150中光阻劑材料柱栓。一類染色之光阻劑可購自日本京都Ohka工業。此材料可旋敷在介電層130表面及藉習知熱處理而固化。對光阻劑樹脂(亦即無光反應性化合物)如購自日本京都Ohka工業之DP-樹脂可利用類似製程。無光反應性化合物，隨後之曝光(包含UV光)將不會改變化合物之物理性質成孔洞150之蝕刻抗性之柱栓材料。

圖6顯示自介電層130表面經控制移除犧牲材料160之加工步驟後之基材。此具體例中，其中犧牲材料160為光阻



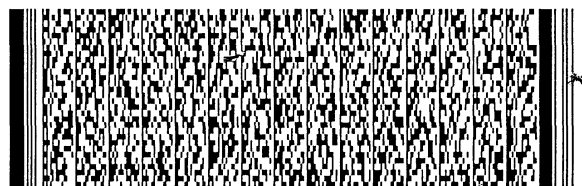
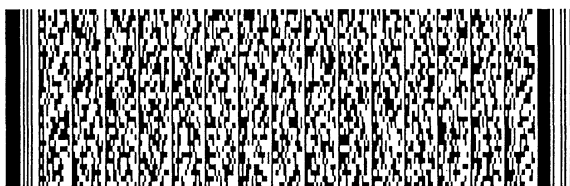
五、發明說明 (8)

劑，自介電層130表面經控制移除犧牲材料160可使用本技藝悉知之氧電漿(如氧灰化)而完成。移除步驟終點為介電層130表面。接著可視需要進行本技藝悉知之清潔步驟以移除任何殘留顆粒。

一具體例中，犧牲材料160係作為隨後蝕刻形成例如隨後相互連接線之壕溝圖樣期間保護第一掩模層120之目的。據此，犧牲材料160不需完全填入孔洞150。再者，犧牲材料160需不阻礙隨後之蝕刻，如隨後在孔洞130周圍之介電層130壕溝蝕刻。因此，於某種狀況下，需移除在孔洞150中之部份犧牲材料160。

再其中犧牲材料160為光阻劑之實例中，孔洞150中之部份光阻劑材料可在達到介電層130表面之終點時，藉氧電漿繼續蝕刻(亦即過度灰化)而移除。圖6顯示自孔洞150中移除部份犧牲材料160之本發明方法具體步驟。亦需了解於另一具體例中，犧牲材料160未圖樣化而完全填入孔洞150。此具體例中，部份犧牲材料160不需於例如過度灰化步驟中移除。

圖12為自介電層130表面進入具有1300毫微米深度之孔洞之經控制高度之圖示。犧牲材料160相對於介電層130表面之高度與超過終點時之灰化時間秒數(亦即超出介電層130表面)比較。此具體例中，使用光阻劑作為光阻劑材料160及基材在低溫條件下(約200℃)於光阻劑移除設備中曝露至氧/氮混合電漿中。灰化製程期間之低溫有助於控制PR移除製程。因此，依據本發明具體例，犧牲材料160可



五、發明說明 (10)

中，例如壕溝180深度約500 nm。再者，壕溝180之精確尺寸將隨欲形成之積體電路規格而定。在 SiO_2 介電層130之例中，形成壕溝180之適宜蝕刻劑為例如 $\text{C}_4\text{F}_8/\text{O}_2/\text{Ar}$ 蝕刻化學品。

藉於孔洞150中併入犧牲材料160，底下之第一掩模層120在上述壕溝蝕刻期間經保護。若有關移除時，移除底下之第一掩模層120(如 Si_3N_4 層)時，可選擇對壕溝蝕刻而不對介電層130及第一掩模層120間之選擇性之適宜蝕刻劑。據此，適宜蝕刻劑可依據其他參數例如蝕刻速率、蝕刻垂直性等加以選擇。

圖9顯示在移除第三掩模層170之隨後加工步驟後之基材。圖9亦顯示移除犧牲材料160及曝露底下之第一掩模層120之步驟後之基材。

藉於孔洞150中併入犧牲材料160，可減輕習知技藝中壕溝蝕刻期間移除底下第一掩模層120之問題。據此，一具體例中，選擇犧牲材料160使其在壕溝蝕刻期間具有低蝕刻速率。一具體例中，犧牲材料160及第三掩模層170為蝕刻光阻劑因而可同時移除犧牲材料160及第三掩模層170。此方式中，當第三掩模層170亦為光阻劑時，第三掩模層170及犧牲材料均可藉例如氧灰化移除。由於第一掩模層120覆蓋孔洞150中之銅相互連接線，銅相互連接線避免氧灰化步驟期間氧存在下之氧化作用。

一旦自孔洞150移除犧牲材料160，使用隨後之蝕刻移除第一掩模層120之曝露 Si_3N_4 材料。移除孔洞150中之經曝露

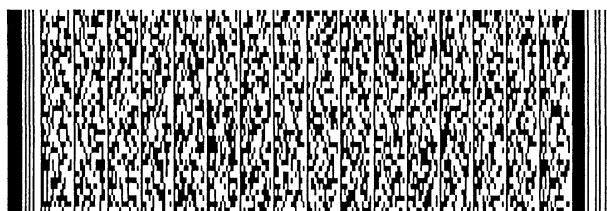


五、發明說明 (11)

第一掩模層120曝露出底下之銅相互連接110，如圖10所示。移除 Si_3N_4 之第一掩模層120之適宜蝕刻劑為例如 CF_4/O_2 蝕刻化學品。

曝露底下之銅相互連接110後，圖11顯示於壕溝180及孔洞150中沉積銅材料190之隨後加工步驟後之基材。藉習知金屬鑲嵌製程進行沉積作用。銅材料190沉積在孔洞150及壕溝180時，基材可依據習知金屬鑲嵌加工技術平坦化而形成隨後之平面相互連接。有關圖1-11之上述製程步驟接著可對隨後之相互連接層重複進行。

詳細說明中，本發明參考其特定具體例加以描述。然而，在不違離申請專利範圍所界定之更廣精神及範圍內可作各種修正及變化。據此說明及圖示係用以說明而非限制用途。



四、中文發明摘要 (發明之名稱：金屬鑲嵌處理的圖樣靈敏沈積)

一種形成相互連接之方法，包含之步驟為經由介電材料於孔洞中形成包括一般對光反應不靈敏之物理性質之犧牲材料之步驟，而在導電材料上形成掩模材料。該方法亦包含在孔洞上之介電材料上形成壕溝及自孔洞移除犧牲材料之步驟。

英文發明摘要 (發明之名稱：A PATTERN-SENSITIVE DEPOSITION FOR DAMASCENE PROCESSING)

A method of forming an interconnection including the steps of forming a sacrificial material that comprises a physical property that is generally insensitive to a photo-reaction in a via through a dielectric material to a masking material over a conductive material. The method also includes forming a trench over in the dielectric material over the via and removing the sacrificial material from the via.



89112999

圖式

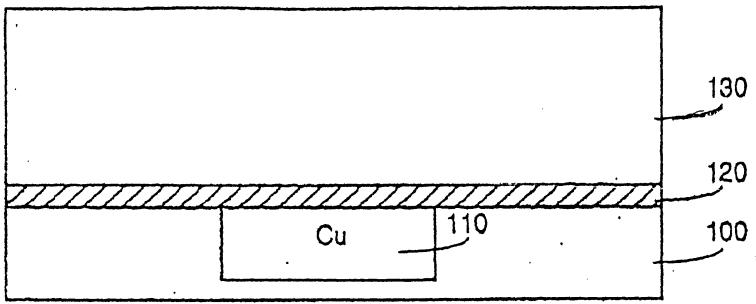


圖 1

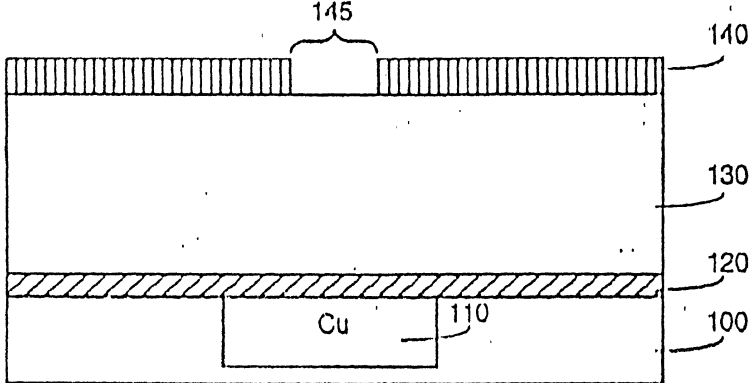


圖 2

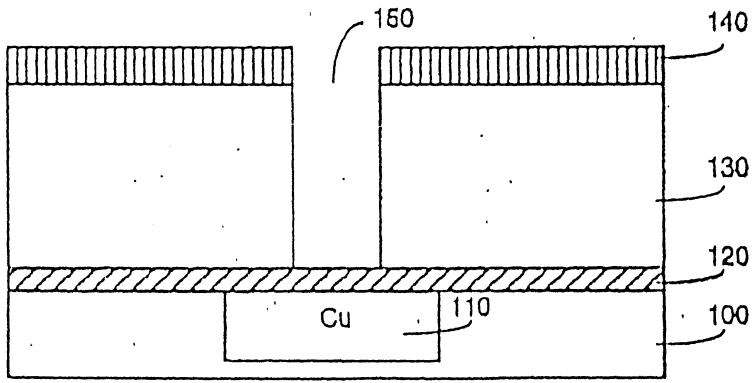


圖 3

圖式

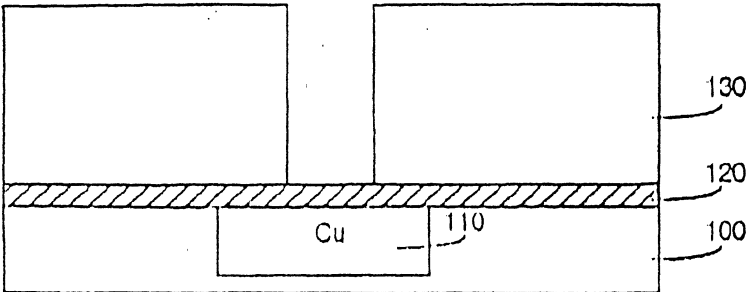


圖 4

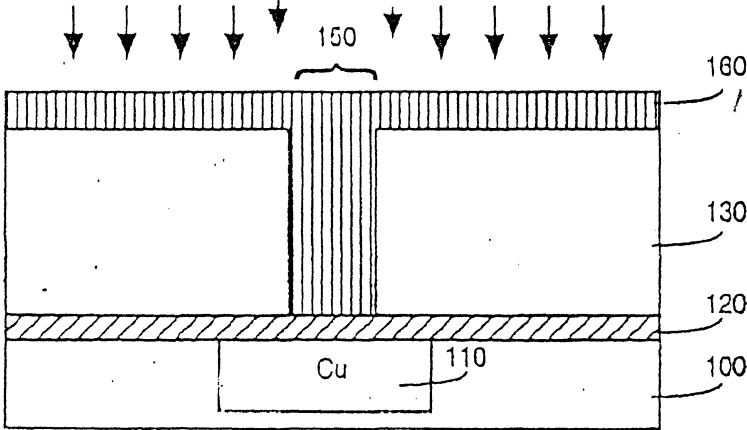


圖 5

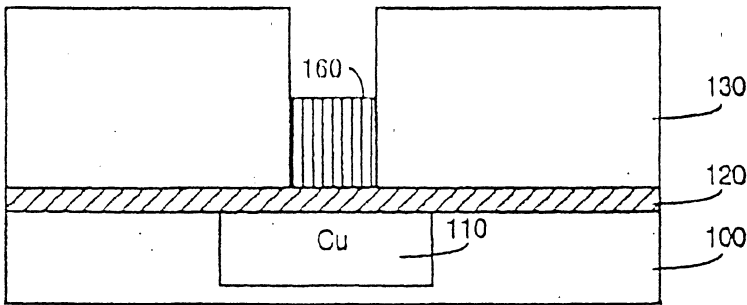


圖 6

圖式

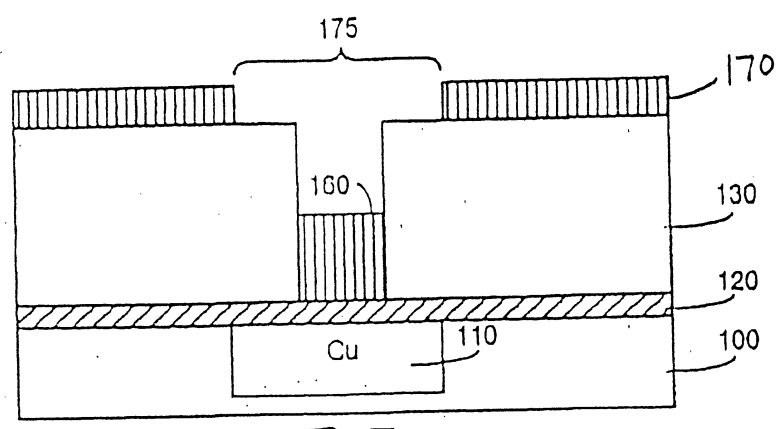


圖 7

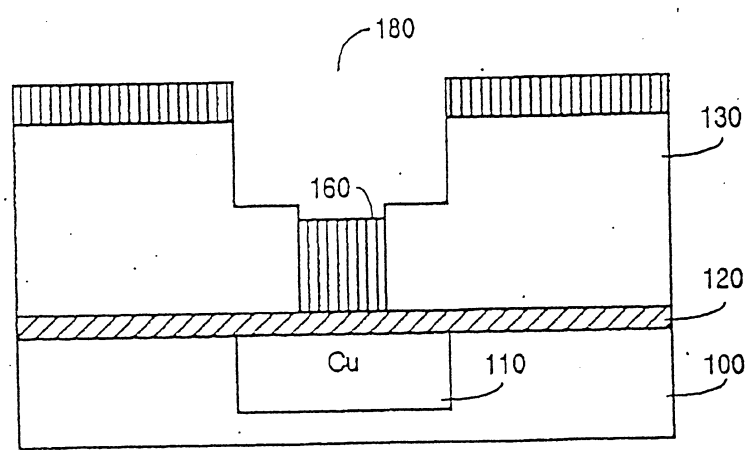


圖 8

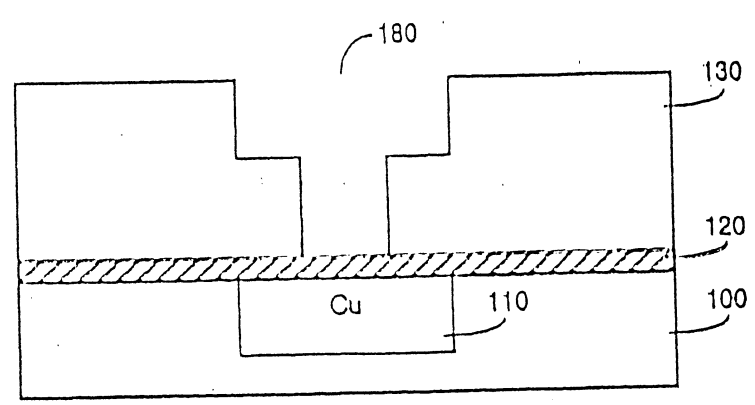


圖 9

圖式

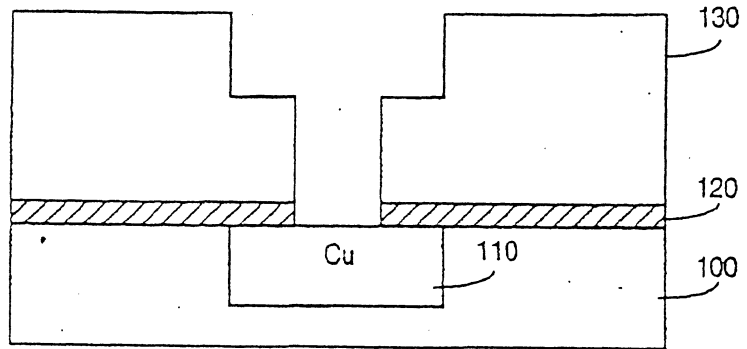


圖 10

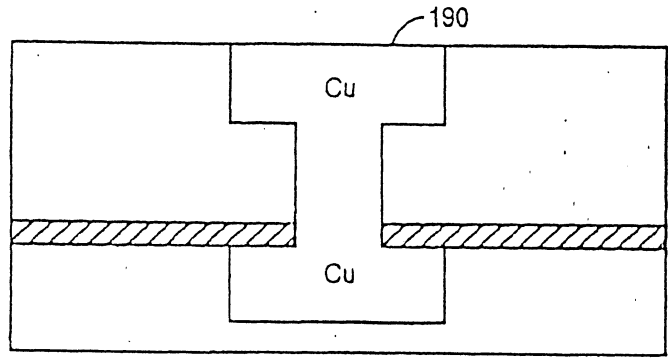


圖 11

圖式

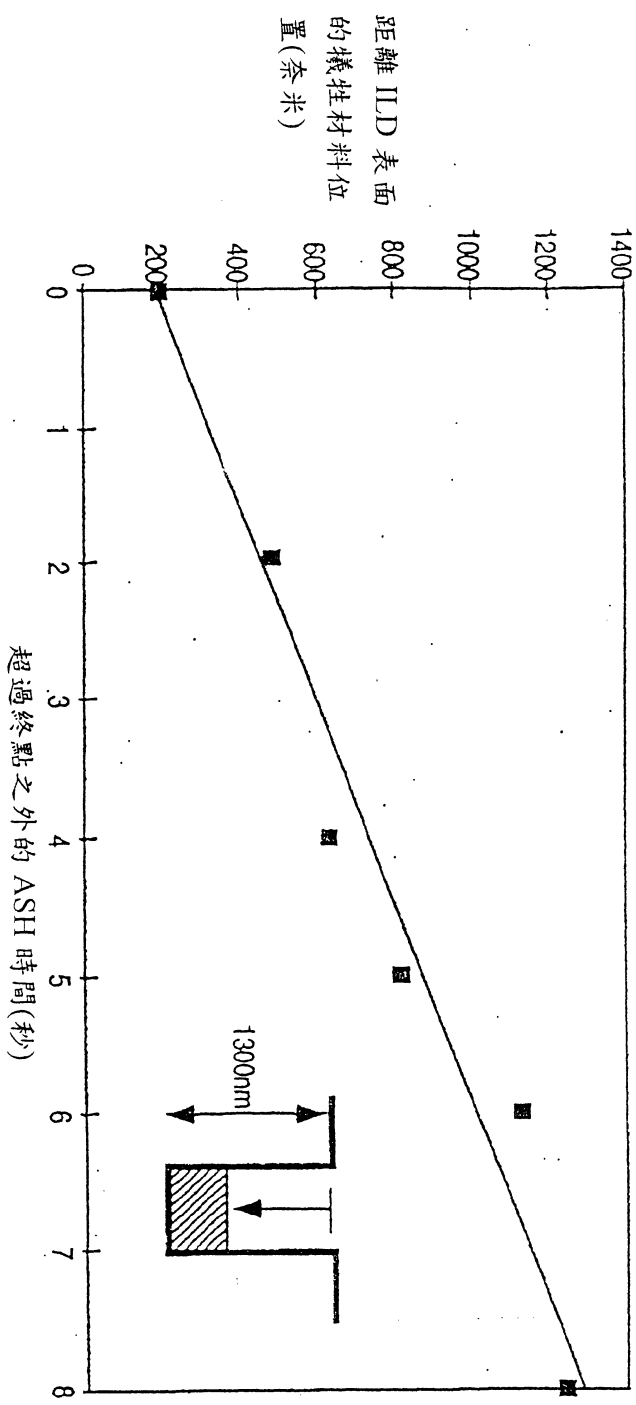


圖 12

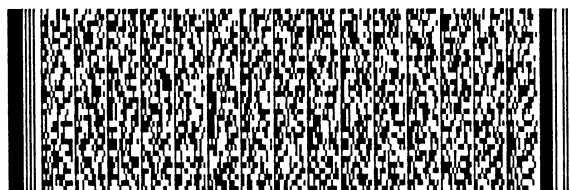
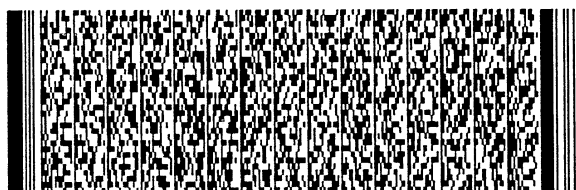
五、發明說明(9)

依據過度灰化於孔洞150中形成經控制高度(如在第一掩模層120上之預定高度)。此方法中，於孔洞中之犧牲材料160之晶圓內及晶圓-對晶圓變化高度可明顯降低，其係與例如使用較長之顯影製程所得之性能比較。

一旦若需要在孔洞150中形成犧牲材料160時，在介電層130上使圖案掩模或第三掩模層170圖樣化，而使氧化物130中之壕溝圖樣化。圖7顯示以此方式在介電層130上圖樣化之圖樣掩模或第三掩模層170因而留下曝露出供壕溝圖樣化之區域175。適宜圖樣或第三掩模層170為例如上述有關第二掩模層140所述般形成之光阻劑。

其中第三掩模層170為正型光阻劑之實例中，光阻劑塗佈在介電層130上。接著使用掩模或十字線使部份光阻劑曝露至光源中。曝露之部份界定孔洞150上之壕溝。曝露之部份包含在犧牲材料160上之區域。由於犧牲材料160一般對光反應不靈敏，因此犧牲材料160不受曝露至例如UV光源之影響。犧牲材料160為不靈敏在於其不含任何光反應性成分或已藉例如熱處理至使其對光反應之靈敏性不活化。或者，可使用含光吸收染料之光阻劑(如染色光阻劑)作為犧牲材料160。此具體例中，曝光以界定隨後介電層130中之壕溝之蝕刻圖樣時，該吸光染料吸收任何打擊犧牲材料160之UV光。因此，在介電層130上使光阻劑掩模圖樣化之壕溝圖樣化步驟不會明顯影響犧牲材料160。

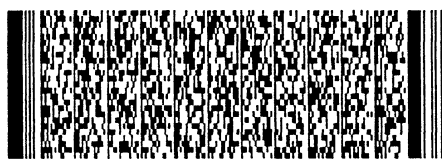
形成第三掩模層170時，在介電層130上形成壕溝180。壕溝180圖樣化至適於導電性相互連接之深度。一具體例



圖式簡單說明

圖式元件符號說明

100	介電層
110	銅相互連接線
120	第一掩模層
130	介電層
140	第二掩模層
145	開口
150	孔洞
160	犧牲材料
170	第三掩模層
175	曝露區域
180	壕溝
190	銅材料



六、申請專利範圍

1. 一種形成互相連接之方法，包含：

經由介電材料於孔洞中形成包括一般對光反應不靈敏之物理性質之犧牲材料，而在導電材料上形成掩模材料；
在孔洞上之介電材料中形成壕溝；及
自孔洞移除犧牲材料。

2. 根據申請專利範圍第1項之方法，其中形成犧牲材料包括：

沉積包括光靈敏性材料之犧牲材料；及

賦予部份犧牲材料之對光反應不靈敏性。

3. 根據申請專利範圍第2項之方法，其中犧牲材料包括光阻劑，及賦予犧牲材料不靈敏性包括使光阻劑曝露至熱中。

4. 根據申請專利範圍第2項之方法，其中犧牲材料包括光阻劑及形成犧牲材料包括：

在介電材料表面上塗佈光阻劑；

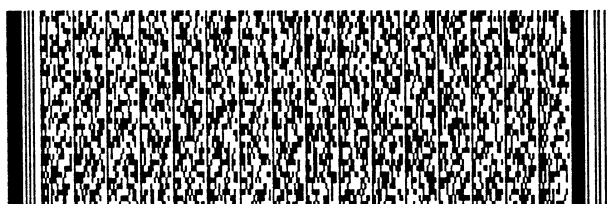
將基材曝露至足以賦予部份光阻劑之對光反應不靈敏性之溫度；及

自介電材料表面移除光阻劑。

5. 根據申請專利範圍第4項之方法，其中將基材曝露至足以硬化部份光阻劑材料之溫度。

6. 根據申請專利範圍第5項之方法，其中自介電層表面移除光阻劑材料包括：

使光阻劑材料曝露至電漿或氧、氫、氧/氫及氫/氫之一之氣體中。



六、申請專利範圍

7. 根據申請專利範圍第1項之方法，其中犧牲材料為包括光吸收材料之光阻劑且該方法又包括：

在形成壕溝之前，在介電材料表面上沉積光靈敏性掩模材料；及

使光靈敏性掩模材料接受光源以曝露掩模材料中作為壕溝之區域。

8. 根據申請專利範圍第1項之方法，其中形成犧牲材料包括：

在介電材料表面上塗佈犧牲材料；及

自孔洞移除部份犧牲材料以於掩模材料上之孔洞中建立預定高度之犧牲材料。

9. 根據申請專利範圍第8項之方法，其中移除部份犧牲材料包括：

蝕刻超過足以自介電材料表面移除犧牲材料之時間之預定量時間。

10. 一種於包含第一相互連接之積體電路裝置中形成第二相互連接之方法，包括：

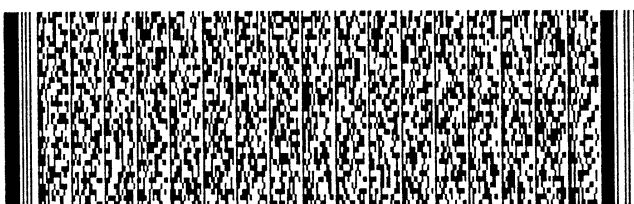
在通過介電材料之孔洞中形成犧牲材料而在第一相互連接上形成掩模材料，

在孔洞上於介電材料中形成壕溝，該犧牲材料包括一般對光反應不靈敏之物理性質；

自孔洞移除犧牲材料；

使孔洞延伸經過掩模材料；及

於孔洞中沉積導電材料。



六、申請專利範圍

11. 根據申請專利範圍第10項之方法，其中形成犧牲材料包括賦予部份犧牲材料之對光反應不靈敏性。

12. 根據申請專利範圍第11項之方法，其中犧牲材料包括光阻劑，及賦予步驟包括使光阻劑曝露至熱中。

13. 根據申請專利範圍第10項之方法，其中犧牲材料為光阻劑及形成犧牲材料包括：

在介電材料表面上塗佈光阻劑；

將基材曝露至足以賦予部份光阻劑之對光反應不靈敏性之溫度；及

自介電材料表面移除光阻劑。

14. 根據申請專利範圍第13項之方法，其中將基材曝露至足以硬化部份光阻劑材料之溫度。

15. 根據申請專利範圍第14項之方法，其中自介電層表面移除光阻劑材料包括：

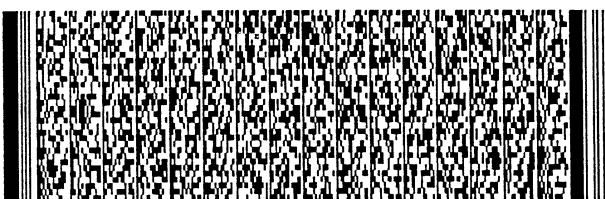
使光阻劑材料曝露至電漿或氧、氫、氧/氮及氫/氮之一之氣體中。

16. 根據申請專利範圍第10項之方法，其中犧牲材料為包括光吸收材料之光阻劑且該又方法包括：

在形成壕溝之前，在介電材料表面上沉積光靈敏性掩模材料；及

使光靈敏性掩模材料接受光源以曝露掩模材料中作為壕溝之區域。

17. 根據申請專利範圍第10項之方法，其中形成犧牲材料包括：



六、申請專利範圍

在介電材料表面上塗佈犧牲材料；及

自孔洞移除部份犧牲材料以於掩模材料上之孔洞中建立預定高度之犧牲材料。

18. 根據申請專利範圍第17項之方法，其中移除部份犧牲材料包括：

蝕刻超過足以自介電材料表面移除犧牲材料之時間之預定量時間。

19. 一種金屬鑲嵌方法，包括：

形成孔洞通過介電材料以曝露基材相互連接上之掩模材料；

在孔洞中形成包括一般對光反應不靈敏之物理性質之犧牲材料；

在部份孔洞上之介電材料中形成壕溝；

自孔洞移除犧牲材料；

使孔洞延伸經過第一掩模材料；及

在孔洞及壕溝中沉積導電材料。

20. 根據申請專利範圍第19項之方法，其中形成犧牲材料包括：

沉積包括光靈敏性材料之犧牲材料；及

賦予部份犧牲材料之對光反應不靈敏性。

