

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4617684号
(P4617684)

(45) 発行日 平成23年1月26日(2011.1.26)

(24) 登録日 平成22年11月5日(2010.11.5)

(51) Int.Cl.

F I

H O 1 S 5/343 (2006.01)

H O 1 S 5/343 6 1 0

H O 1 S 5/12 (2006.01)

H O 1 S 5/12

請求項の数 2 (全 10 頁)

(21) 出願番号 特願2004-48289 (P2004-48289)
(22) 出願日 平成16年2月24日(2004.2.24)
(65) 公開番号 特開2005-243722 (P2005-243722A)
(43) 公開日 平成17年9月8日(2005.9.8)
審査請求日 平成18年8月24日(2006.8.24)

(73) 特許権者 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100122884
弁理士 角田 芳末
(74) 代理人 100113516
弁理士 磯山 弘信
(72) 発明者 御友 重吾
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内
(72) 発明者 日野 智公
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

最終頁に続く

(54) 【発明の名称】 半導体レーザ素子

(57) 【特許請求の範囲】

【請求項1】

第1導電型のGaAs基板上に、第1導電型のAlGaAsの第1クラッド層と、ノンドープGaAsの第1ガイド層と、GaInNAs、GaInNAsSb、GaAsSbNまたはGaNAAsの活性層と、ノンドープGaAsの第2ガイド層と、第2導電型AlGaAsの第2クラッド層が順次積層された積層体と、

前記第2ガイド層の表面から前記第1ガイド層の途中までメサエッチングされて形成されたメサ部のAlを含まない再結晶成長面から順次成長された第2導電型AlGaAsまたはGsAsの第1電流狭窄層及び第1導電型AlGaAsまたはGaAsの第2電流狭窄層からなる電流をブロックする埋め込み層と、

前記第2電流狭窄層と前記第2クラッド層との間に形成された第1導電型GaAsのキャップ層と

を有する埋め込み型半導体レーザ素子。

【請求項2】

AlGaAs層とGaAs層、GaInNAsSb層もしくはGaInNAs層とGaAs層、または、GaAsSbN層、GaAsSb層もしくはGaAsN層とGaAs層
で形成された回折格子層を有する

10

20

請求項 1 記載の埋め込み型半導体レーザ素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、埋め込み型半導体レーザ素子、特に窒素を含む活性層を用いた GaAs 系の埋め込み型半導体レーザ素子に関する。

【背景技術】

【0002】

現在の光通信は、波長 1.3 μm 帯及び 1.55 μm 帯の半導体レーザが用いられ、このような波長帯では、従来 InP 系の半導体レーザが実用化され用いられている(非特許文献 1 参照)。しかし、InP 系半導体レーザは、材料費が高く、また、温度特性が悪いため冷却装置が必要となり一般的に高価となっている。

10

最近、GaAs 基板を用いるため安価でかつ大口径な基板を作製することができ、さらに、その GaAs 基板上に GaInNAs の活性層を用いることにより波長 1.3 μm 以上の発光を得られることが明らかとなった(非特許文献 2 参照)。

このように活性層が GaInNAs の半導体レーザでは優れた温度特性を示すことがわかっていて、つまり、GaAs 基板上に GaInNAs の活性層を有する半導体レーザを用いることにより、従来の InP 系半導体レーザの問題点を解決できる可能性がある。

【0003】

通信用の光デバイスでは、一般的に埋め込み型(BH)半導体レーザ素子が用いられることが多い(非特許文献 1 参照)。活性層に GaInNAs を用いた半導体レーザ装置も提案されている(特許文献 1 参照)。

20

【特許文献 1】特開平 13 - 223437 号公報

【非特許文献 1】光通信素子光学(米津宏雄 著、光学図書、78 頁、240 ~ 241 頁)

【非特許文献 2】1.3μm continuous-wave lasing operation in GaInNAs quantum-well lasers Nakahara, K.; Kondow, M.; Kitatani, T.; Larson, M.C.; Uomi, K.; Photonics Technology Letters, IEEE, Volume: 10 Issue: 4, April 1998 Page(s): 487 -488

【発明の開示】

【発明が解決しようとする課題】

【0004】

30

その埋め込み型半導体レーザ素子は、しきい電流を低減することができ、かつ、光ファイバへの結合効率向上に重要であるアスペクト比を 1 に近づけることができる。また、横方向の光閉じ込めの制御が可能となるため、空間ホールバーニングを抑制することで、単一横モード発振が可能となる。

しかし、特許文献 1 及び非特許文献 2 のような GaAs 基板を用いた光デバイスでは、信頼性の高い埋め込み型半導体レーザを実現することが困難であった。特に、GaAs 系デバイスでは、光を閉じ込めるために AlGaAs 層を用いることが多い。しかし、ガイド層に Al を含んだ層を用いる場合、作成途中で Al を含んだ層が表面に出ると大気に侵されて激しく酸化されるため、半導体レーザ素子の中に酸素が取り込まれてしまい、半導体レーザ素子の劣化が促進されて信頼性が大きく低下する。

40

逆に、ガイド層に Al を含まない InGaP 層を用いる場合は、熱抵抗が高くなるため、GaAs 系デバイスのメリットである温度特性を劣化させる原因となる。

【0005】

本発明は、上述の点に鑑み、活性層に窒素(N)を含む化合物半導体層を用いて、特に優れ、かつ信頼性の高い GaAs 系の埋め込み型半導体レーザ素子を提供するものである。

【課題を解決するための手段】

【0006】

本発明の埋め込み型半導体レーザ素子は、第 1 導電型の GaAs 基板上に、第 1 導電型の AlGaAs の第 1 クラッド層と、ノンドープ GaAs の第 1 ガイド層と、GaInN

50

A s、GaInNAsSb、GaAsSbNまたはGaNA sの活性層と、ノンドープGaAsの第2ガイド層と、第2導電型AlGaAsの第2クラッド層が順次積層された積層体を有する。また、前記第2ガイド層の表面から前記第1ガイド層の途中までメサエッチングされて形成されたメサ部のAlを含まない再結晶成長面から順次成長された第2導電型AlGaAsまたはGsAsの第1電流狭窄層及び第1導電型AlGaAsまたはGaAsの第2電流狭窄層からなる電流をブロックする埋め込み層と、前記第2電流狭窄層と前記第2クラッド層との間に形成された第1導電型GaAsのキャップ層とを有する。

【0007】

本発明の埋め込み型半導体レーザ素子としては、回折格子層を有して分布帰還型(DFB)に構成することができる。前記回折格子層は、AlGaAs層とGaAs層、GaInNAsSb層もしくはGaInNAs層とGaAs層、または、GaAsSbN層、GaAsSb層もしくはGaAsN層とGaAs層で形成することができる。

10

【0008】

本発明の埋め込み型半導体レーザ素子では、活性層にGaInNAs、GaInNAsSb、GaAsSbN、または、GaNA sを用いるので屈折率が大きくなる。そのため、ガイド層を厚くしても活性層への光閉じ込めを高くすることが可能である。これによってメサエッチングをガイド層の途中までとし、埋め込み層を形成する際の再成長面にAlを含まない面とすることができる。

【発明の効果】

【0009】

20

本発明の埋め込み型半導体レーザ素子によれば、GaAs系の半導体レーザであるので熱抵抗を低くすることができ、また、GaInNAs、GaInNAsSb、GaAsSbN、または、GaNA sの活性層を用いるので、ガイド層(バリア層)と活性層の荷電子のバンドギャップ差である ΔE_c を大きく取れるために、従来のInP系の半導体レーザ素子に比べて、温度特性が優れるものである。これより、本発明の埋め込み型半導体レーザは、冷却装置を必要としないアンクル半導体レーザ素子に適するものである。また、GaAs基板は、安価で大口径化が可能であり、これらのことから、優れた特性を持つ半導体レーザを安価に実現することができる。

【0010】

また、GaInNAs、GaInNAsSb、GaAsSbN、または、GaNA sの活性層は、屈折率が大きくなるため、GaAsのガイド層を厚くすることが可能である。

30

これより、Alを含む層を大気にさらすことなく、埋め込み型半導体レーザ素子を作製することができる。つまり、ガイド層の界面に、素子劣化の原因となる酸素を残さずに埋め込み型半導体レーザ素子を作製することが可能である。

【0011】

つまり、GaInNAs、GaInNAsSb、GaAsSbN、または、GaNA sを活性層とすることにより、低しきい電流で、かつ信頼性の高い埋め込み型半導体レーザ素子を作製することができる。

【0012】

また、本発明の埋め込み型半導体レーザ素子は、DFB半導体レーザ素子として作製することができる。DFB半導体レーザ素子として構成したときは温度特性が優れた1.3 μ m帯半導体レーザが得られ、例えば光出力の線形性が重要となるアナログレーザなどに適する構造である。

40

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の実施の形態を説明する。

図1は、本発明に係る埋め込み型半導体レーザ素子の一実施の形態である。

本実施の形態の埋め込み型半導体レーザ素子1は、第1導電型のGaAs基板2上に順次、第1導電型のAlGaAsによる第1クラッド層3と、ノンドープのGaAsによる第1導電型の第1光ガイド層4と、窒素(N)を含むGaAs系による活性層、本例では

50

GaInNAsによる活性層を有する活性領域5と、ノンドープのGaAsによる第2導電型の第2光ガイド層6を積層し、メサエッチングによる除去部に電流を狭窄するための埋め込み層、いわゆる電流狭窄層（電流をブロックする電流ブロッキング層ともいう）13を形成し、さらに、第2光ガイド層6に接して第2導電型のAlGaAsによる第2クラッド層11、第2導電型のGaAsによるキャップ層12を積層して構成される。

そして、本実施の形態では、特に、メサエッチングをAlを含まない第2光ガイド層6からAlを含まない第1光ガイド層4の途中まで行い、第1、第2光ガイド層4、6及び活性層5を含めてAlを含まない再成長面14から成長して電流狭窄層13を形成するようにする。

【0014】

電流狭窄層13は、例えば、第1導電型の第1光ガイド層4に接する第2導電型の第1半導体層8とその上の第1導電型の第2半導体層9により、pn接合jを有するように形成することができる。電流狭窄層13の第1半導体層8と第2半導体層9としては、AlGaAsまたはGaAsで形成することができる。その他、電流狭窄層13は絶縁層により形成することも可能である。

さらに電流狭窄層13と第2クラッド層11との間に第1導電型のGaAsによるキャップ層10が形成される。

【0015】

活性領域5としては、例えばGaInNAsの活性層とGaAsのバリア層とによる量子井戸構造、例えば二重量子井戸(DQW)構造で形成することができる。活性領域5を構成する活性層としては、上述のGaInNAsの他、GaInNAsSb、GaAsSbN、またはGaNAAs等で形成することができる。

メサエッチングによるメサ部は、共振器長方向にストライプ状に形成される。なお、図示せざるも第2導電型のキャップ層12の表面に一方の電極が形成され、第1導電型のGaAs基板2の裏面に他方の電極が形成される。

【0016】

次に、図2～図4を参照して本実施の形態の埋め込み型半導体レーザ素子1の製造方法一実施の形態を説明する。同図は好ましい実施の形態を示すが、前述のように各層の組成はこれに限定されず、また各層の組成比、膜厚等もこれに限定されない。

本実施の形態の埋め込み型半導体レーザ素子1は、主面(100)結晶面としたn型のGaAs基板2上に、n型Al_{0.2}Ga_{0.8}Asの第1クラッド層3を形成する、本例では、n型Al_{0.2}Ga_{0.8}Asの第1クラッド層3を膜厚2μm成長する(図2A参照)。次に、ノンドープGaAsの第1ガイド層4を形成する。本例では、第1ガイド層4を膜厚500nm成長する(図2B参照)。次に、GaInNAs層を有する活性領域5を成長する(図2C参照)。この活性領域5は、GaInNAsの活性層とGaAsのバリア層による二重量子井戸(DQW)構造に形成される。次に、ノンドープGaAsの第2ガイド層6を形成する。本例では、第2ガイド層6を膜厚500nm成長する。このようにして基板2上にn型第1クラッド層3、第1光ガイド層4、活性領域5及び第2光ガイド層6をMOCVD(有機金属化学気相成長)法で積層した基板7を形成する(図2D参照)。

【0017】

次に、基板7を取り出し、第2ガイド層6の上面にフォトリソグラフィ技術により、共振器長方向(紙面と直交する方向)に長いストライプパターンをなす耐エッチンマスク15を形成する。本例では、基板7の第2ガイド層6上に、例えば約3μmの幅のストライプパターンをなすSiO₂マスク15を形成する(図3E参照)。単一横モード発振するためのメサ幅、すなわち、ストライプパターン幅は、横方向の光閉じ込めにより変えることができる。

【0018】

次に、ウェットエッチングによるメサエッチングによりメサ部16を形成する。このとき、メサエッチングは、GaAsの第1ガイド層4で停止させることが重要である(図3

10

20

30

40

50

F 参照)。n 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ の第 1 クラッド層 3 までエッチングを行うと、 Al を保有する n 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ の第 1 クラッド層 3 が大気にさらされるため、酸素と結合してしまう。この Al と結合した酸素を取り除くことは困難である。 GaAs の第 1 ガイド層 3 表面上では、 AsH_3 中で 700 以上アニールを行えば、SIMS (Secondary Ion Mass Spectrometry) による検出限界以下まで酸素濃度を低減させることができる。また、エッチングを正確にとめるためには、さらに InGaP によるエッチングストップ層などを用いても良い。このメサエッチングにより、エッチング除去部の面、すなわちメサ部 16 の両側の再結晶成長面 14 は、第 1、第 2 ガイド層 4、6、活性領域 5 を含む全面が Al を含まない面となる。

【0019】

次に、メサ部 16 を形成した後、 SiO_2 マスク 15 を除去せずに、MOCVD 炉内に導入し、メサ部 16 の両側に n 型 AlGaAs の第 1 半導体層（いわゆる、第 1 電流狭窄層）8 及び p 型 AlGaAs の第 2 半導体層（いわゆる、第 2 電流狭窄層）9 を順次選択成長して電流狭窄層となる埋め込み層 13 を形成する。 AlGaAs の第 1 電流狭窄層 8、第 2 電流狭窄層 9 は、 Al 組成 0.3 以下が望ましい。それ以上では、電流狭窄層 13 の選択成長が困難となることに加え、レーザ素子の熱抵抗も上昇してしまう。本例では、第 1、第 2 電流狭窄層 8、9 の組成比を $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ とする。次に n 型 GaAs の第 1 キャップ層 10 を形成する（図 3 G 参照）。

【0020】

次に選択成長後、基板 7 を MOCVD 炉から取り出し、 SiO_2 マスク 15 を除去する。 SiO_2 マスク 15 の除去後、もう一度、基板 7 を MOCVD 炉の中に導入し、p 型 AlGaAs の第 2 クラッド層 11 を形成する。本例では、組成比 p 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ の第 2 クラッド層 11 を膜厚約 2 μm 成長する。

次に、第 2 クラッド層 11 上に p 型 GaAs の第 2 キャップ層 12 を成長する。次に、第 2 キャップ層 12 の上面に p 型基板 17 を形成し、n 型 GaAs 基板 2 の裏面に n 型電極 18 を形成して、目的とする埋め込み型半導体レーザ素子 1 が完成する（図 4 参照）。

【0021】

通常の埋め込み型半導体レーザ素子では、 GaAs のガイド層を厚くすると、活性層への光閉じ込めが弱くなってしまうため、それほどガイド層を厚くすることができない。しかし、 GaInNAs の活性層は、通常の GaAs 系材料に比べて屈折率が低くなるため、本実施の形態において、 GaAs の第 1、第 2 ガイド層 4、6 が厚くなっても、光を十分に活性層 5 内に閉じ込めることができる。そのため、光閉じ込めの低下によるしきい電流の増加も少ない。 GaAs の第 1、第 2 ガイド層 4、6 の厚さは、p 型の第 1 電流狭窄層 8 及び n 型の第 2 電流狭窄層 9 が、機能できる膜厚を必要とする。例えば、 GaAs の第 1、第 2 ガイド層 4、6 の厚さは、100 nm 以上が望ましい。第 1、第 2 ガイド層 4、6 が、厚い場合には制限はないが、現実的な厚さとして、1 μm 以下が望ましいと考えられる。

【0022】

図 5 は、 GaInNAs の活性層を用いた埋め込み型半導体レーザ従来の $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ の活性層を用いた埋め込み型半導体レーザとの光閉じ込めの比較を示すグラフである。

図 5 は光閉じ込め率のガイド層厚依存性を示す特性図であり、縦軸に光閉じ込め率（％）、横軸にガイド層厚さ（ μm ）を示す。但し、この図 5 のグラフは、通常のリッジ型半導体レーザの FFP (Far Field Pattern) から計算した屈折率から埋め込み型半導体レーザにしたときの光閉じ込めを見積もったデータで表した。

（実線）30 は、波長 1.3 μm 帯の GaInNAs 活性層の半導体レーザの特性曲線（破線）31 は、従来の $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 活性層の半導体レーザの特性である。このグラフによれば、 GaInNAs 活性層レーザ（曲線 30）は、従来の $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 活性層レーザ（曲線 31）の場合に比べて、バリア厚さのどの段階であっても光閉じ込め率がよくなっていることが分かる。

このGaInNAs活性層を備えた埋め込み型半導体レーザ素子は、信頼性が高く、かつ低しきい電流を実現することができる。

【0023】

上述の本実施の形態に係る埋め込み型半導体レーザ素子1によれば、GaAs系レーザであるため熱抵抗が低く、また例えばGaInNAs活性層などの窒素(N)を有する活性層はΔEcを大きく取れるために、従来のInP系半導体レーザ素子に比べて、温度特性に優れるものである。温度特性に優れることから、本実施の形態の埋め込み型半導体レーザ素子1は、冷却装置のないアンクール半導体レーザ素子にてきしている。また、GaAs基板2は安価で大口径化可能である。したがって、優れた特性を有する埋め込み型半導体レーザ素子を安価に実現することができる。

10

【0024】

さらに、本実施の形態に係る埋め込み型半導体レーザ素子1において、活性層となるGaInNAs層は屈折率が小さくなるため、GaAsガイド層4、6を厚く形成するおとが可能になる。これによって、Alを含む層、すなわちAlGaAsの第1クラッド層3を大気にさらすことなく、埋め込み層による電流狭窄層13を形成することができ、信頼性の高い埋め込み型半導体レーザ素子1を実現できる。つまり、再成長界面に、素子劣化の原因となる酸素を残さずに埋め込み型半導体レーザ素子を作製することができる。

【0025】

本実施の形態に係る半導体レーザ素子1の製法によれば、GaInNAsを活性領域5に用いることで、第1ガイド層4及び第2ガイド層6を厚く形成することができ、信頼性の高い埋め込み型半導体レーザ素子1を作製することができる。

20

【0026】

図6は、本発明に係る埋め込み型半導体レーザ素子を用いた第2実施例を示す。

通常、光通信では、単一波長で発振するDFB(Distributed Feedback)レーザが用いられる。本実施の形態は、DFB(分布帰還型)化した埋め込み型半導体レーザ素子に適用した場合である。

本実施の形態に係る埋め込み型半導体レーザ素子21は、第1導電型のGaAs基板2上に順次、第1導電型のAlGaAsによる第1クラッド層3と、ノンドープのGaAsによる第1導電型の第1光ガイド層4aを途中まで成長する。その後、エッチングにより回折格子を作成し、次いでAlGaAs層を回折格子が平坦に埋まるように成長速度を下げて成長して回折格子層22を形成する。その後、回折格子層22上にGaAs光ガイド層4bを追加し、続けて窒素(N)を含むGaAs系による活性層、本例ではGaInNAsによる活性層を有する活性領域5と、ノンドープのGaAsによる第2導電型の第2光ガイド層6を積層する。その後、メサエッチングによる除去部に電流を狭窄するための埋め込み層、いわゆる電流狭窄層(電流をブロックする電流ブロッキング層ともいう)13を形成する。このとき、Alを含む回折格子22部分までエッチングしないようにする。これにより、Alを含む面が大気にさらされることはない。さらに、第2導電型のAlGaAsによる第2クラッド層11、第2導電型のGaAsによるキャップ層12を積層してレーザ構造が構成される。

30

【0027】

回折格子層22は、図6Bに示すように、例えばGaAs層23とAlGaAs層(例えばAl_{0.1}Ga_{0.9}As層)24とが、共振器長方向に繰り返し配列されて形成される。各層23、24の配列方向の幅dは10nm~50nmに程度にすることができる。回折格子層22を構成する一方の層24は、AlGaAsに限ることなく、他方のGaAs層23と屈折率差があり、回折格子を形成できる材料層であればよい。例えば層23としてはGaAs(Sb)(N)層(すなわち、GaAsSbN層、GaAsSb層もしくはGaAsN層)とGaAs層、または、GaInNAs(Sb)層(すなわち、GaInNAsSb層もしくはGaInNAs層)とGaAs層などでもよい。

40

また、図6Cのように、回折格子部分は、表面積が非常に小さいため、Al組成が0.2以下であれば、活性層のメサ上部に回折格子を作製しても、信頼性が大きく低下するこ

50

とはない。さらに、回折格子部分がAlを含まない材料で構成される場合には、活性層の上に回折格子を作製しても、信頼性に問題はない。

【0028】

本実施の形態では、メサエッチングをAlを含まない第2光ガイド層6からAlを含まない第1光ガイド層4bの途中まで行い、第1、第2光ガイド層4a、4b、6、活性層5及び回折格子層22を含めたAlを含まない再成長面14から成長して電流狭窄層13が形成される。ここで、回折格子層22ではAlGaAs層24を有する場合でも、面積的に極めて小さく、また活性層から離れているため、信頼性に大きな影響は与えない。

【0029】

電流狭窄層13としては、前述と同様に好ましくは第2導電型の第1半導体層8とその上の第1導電型の第2半導体層9により、pn接合jを有する半導体層で形成する。その他、絶縁層で形成することも可能である。電流狭窄層13と第2クラッド層11との間に第1導電型のGaAsによるキャップ層10が形成される。

活性領域5は、前述と同様に例えばGaInNAsの活性層とGaAsのバリア層とによる量子井戸構造、例えば二重量子井戸(DQW)構造で形成することができる。活性領域5を構成する活性層は、上述のGaInNAsの他、GaInNAsSb、GaAsSbN、またはGaNAs等で形成することができる。

【0030】

次に、DFB化した本実施の形態の埋め込み型半導体レーザ素子21の製造方法を説明する。

まず、上述した埋め込み型半導体レーザ素子1と同様に、主面を(100)結晶面としたn型GaAs基板2上に、n型AlGaAsの第1クラッド層3、ノンドープGaAsの第1ガイド層4aを途中まで成長する。その後、表面にフォトリソ層を形成し電子ビーム(EB)露光装置により回折格子パターンに露光し、現像処理する。すなわち、共振器長方向に所要間隔を置いて開口を有するレジストマスクを形成する。次にレジストマスクを介してノンドープGaAsの第1のガイド層4aの表面部分をドライエッチングして所要間隔を置いて繰り返す凹部を形成する。本例では、回折格子パターンは、10~50nm程度でドライエッチングを行う。

【0031】

次に、レジストを剥離し、前処理を施した後、凹凸状の第1ガイド層4aの表面に凹部を埋めるように成長速度を遅くしてAlGaAs層を成長する。この成長層は、AlGaAs層に限ることはない。GaAs層と屈折率差があり、回折格子22を形成できればよい。例えば、GaInNAs層やGaNAsSbなどでもよい。これらの材料を回折格子に使うと、吸収回折格子型DFBを作製することも可能である。回折格子22の深さ及び埋め込み層の組成を変えるとDFBの特性が変化する。用途に合わせてパラメータを決めることが望ましい。その後、残りのGaAs光ガイド層4b、GaInNAs層を有する活性領域5、ノンドープGaAsの第2ガイド層6を形成することで2回目のエピタキシャル成長が終了する。

これ以降は、前述の図3E~図4と同様の工程を経ることにより、図6に示す目的のDFB化した埋め込み型半導体レーザ素子21を得ることができる。このとき、回折格子層までエッチングしないようにすれば、再成長表面にAlを含む層ができることはない。

【0032】

本実施の形態に係る埋め込み型半導体レーザ素子21によれば、温度特性に優れ信頼性の高いDFB化された半導体レーザ素子を提供することができる。また、GaInNAs当の窒素(N)を有する活性層に用いることで、ガイド層を厚く形成することができるため、信頼性の高いBH-DFB半導体レーザ素子を作製できる。

【0033】

以上は、本発明による半導体レーザ素子の実施の形態について説明したが、この実施の形態に限られるものではなく、本発明の要素を逸脱しない範囲でその他、様々な構成を取り得る。

10

20

30

40

50

【図面の簡単な説明】

【 0 0 3 4 】

【図 1】本発明に係る埋め込み型半導体レーザ素子の一実施の形態を示す断面図である。

【図 2】A ~ D 本発明に係る埋め込み型半導体レーザ素子の一実施の形態を示す工程図である。

【図 3】E ~ G 本発明に係る埋め込み型半導体レーザ素子の一実施の形態を示す工程図である。

【図 4】本発明に係る埋め込み型半導体レーザ素子の一実施の形態を示す工程図である。

【図 5】埋め込み型半導体レーザ素子の光閉じ込め率とガイド層の厚さを示すグラフである。

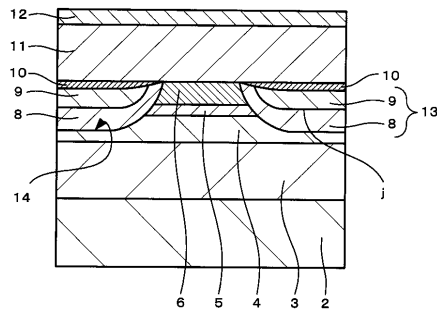
【図 6】A 本発明に係る B H - D F B 半導体レーザ素子の一実施の形態を示す断面図である。 B 図 6 A の回折格子層の断面図を示す拡大図である。 C 本発明に係る B H - D F B 半導体レーザ素子の他の実施の形態を示す断面図である。

【符号の説明】

【 0 0 3 5 】

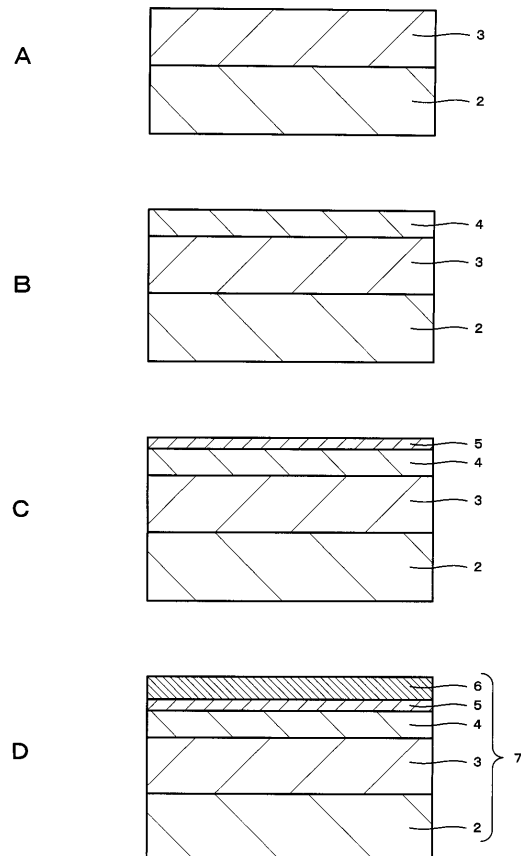
1・・・埋め込み型半導体レーザ素子、2・・・第1導電型のGaAs基板、3・・・第1クラッド層、4、4a、4b・・・第1導電型の第1光ガイド層、5・・・活性領域、6・・・第2導電型の第2光ガイド層、7・・・基板、8・・・第1電流狭窄層、9・・・第2電流狭窄層、10・・・第1キャップ層、11・・・第2クラッド層、12・・・キャップ層、13・・・電流狭窄層、14・・・再成長面、15・・・SiO₂マスク、16・・・メサ部、17・・・p型基板、21・・・埋め込み型半導体レーザ素子、22・・・回折格子層、23・・・GaAs層、24・・・AlGaAs層、

【図 1】



1

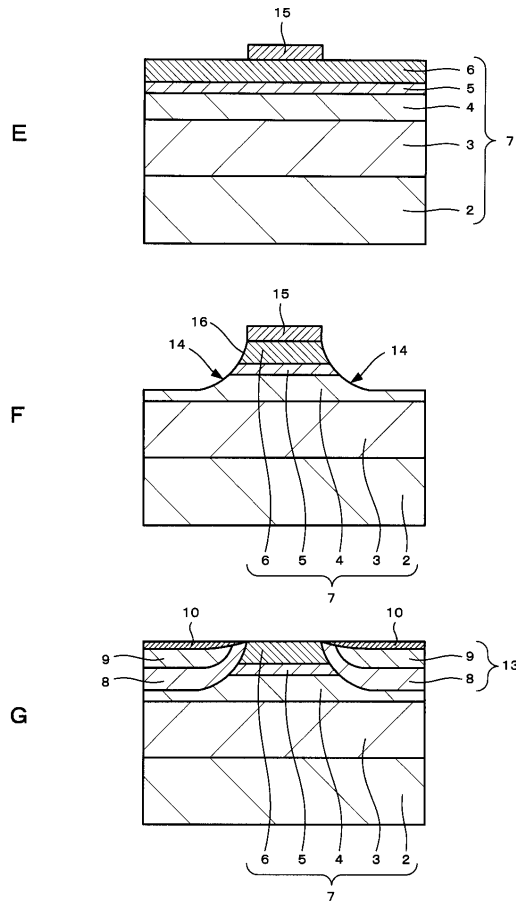
【図 2】



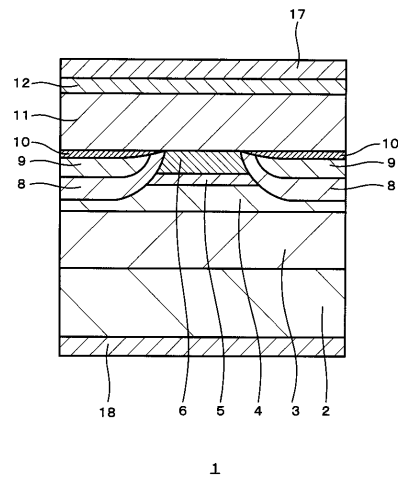
10

20

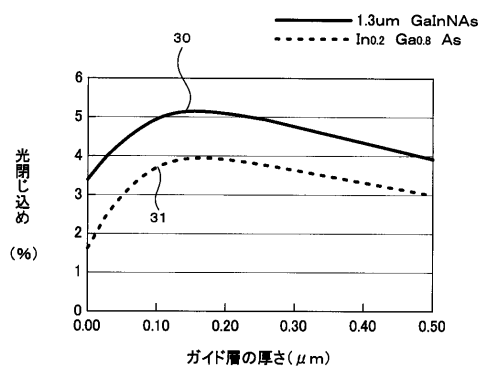
【図 3】



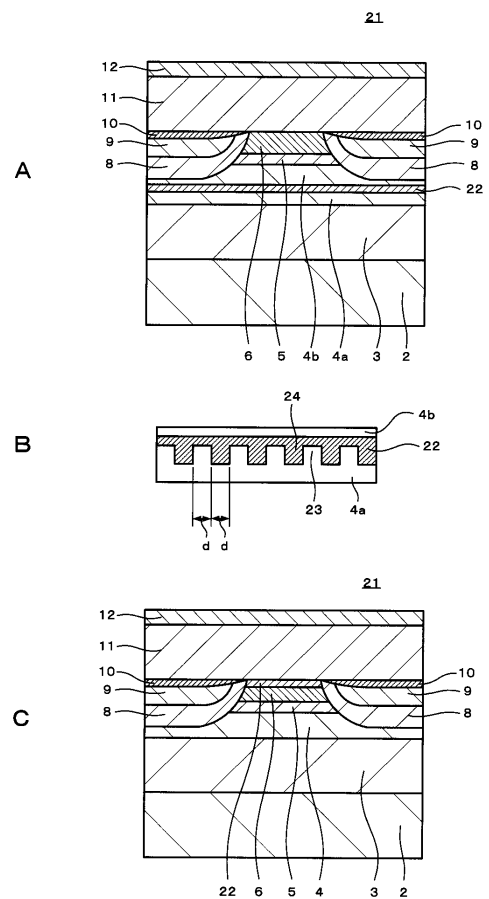
【図 4】



【図 5】



【図 6】



フロントページの続き

(72)発明者 成井 啓修
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 道祖土 新吾

(56)参考文献 特開平11-074607(JP,A)
特開2000-012971(JP,A)
特開2001-223437(JP,A)
特表2000-505600(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01S 5/00-5/50