



(12) 发明专利申请

(10) 申请公布号 CN 118632001 A

(43) 申请公布日 2024. 09. 10

(21) 申请号 202410643699.7

H04N 19/124 (2014.01)

(22) 申请日 2022.12.28

H04N 19/14 (2014.01)

(66) 本国优先权数据

H04N 19/184 (2014.01)

202211097579.9 2022.09.08 CN

H04N 19/91 (2014.01)

(62) 分案原申请数据

202211698950.7 2022.12.28

(71) 申请人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 罗忆 杨海涛 冯俊凯 王丹妮

(74) 专利代理机构 北京中博世达专利商标代理有限公司 11274

专利代理师 申健

(51) Int. Cl.

H04N 19/146 (2014.01)

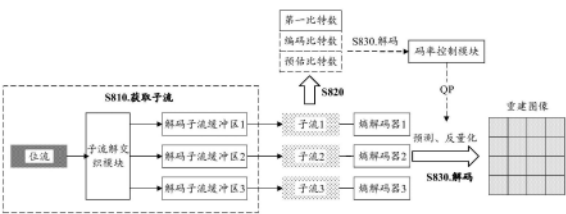
权利要求书3页 说明书20页 附图5页

(54) 发明名称

一种编解码方法及装置

(57) 摘要

公开了一种编解码方法及装置,涉及视频编解码技术领域。解码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行解码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频解码的质量。而且,由于解码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频解码的过程中也被考虑到,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升解码设备解析位流中所获得的视频内容的图像质量。



1. 一种解码方法,其特征在于,所述方法由解码设备执行,所述方法包括:
根据位流获取编码单元对应的一个或多个子流;
获取所述一个或多个子流的编码比特数及子流索引所占用的比特位数,所述编码比特数用于指示:所述一个或多个子流中子流片数据所占用的比特位数;
根据所述编码比特数及所述子流索引所占用的比特位数对所述一个或多个子流进行解码。
2. 根据权利要求1所述的方法,其特征在于,
所述获取所述一个或多个子流的编码比特数,包括:
熵解码所述一个或多个子流得到所述编码单元的编码比特数。
3. 根据权利要求1或2所述的方法,其特征在于,
所述获取所述一个或多个子流的子流索引所占用的比特位数,包括:
获取解码第一子流之前的子流片的第一数量;所述第一数量为SubstreamSegmentNum[ssIdx],SubstreamSegmentNum[ssIdx]的值为解码所述第一子流对应的子流片之前的子流片个数;
根据所述第一数量更新所述第一子流中子流索引的比特位数。
4. 根据权利要求3所述的方法,其特征在于,
根据所述第一数量更新所述第一子流中子流索引的比特位数,包括:
根据所述第一子流的编码比特数获取第二数量,所述第二数量为tmpSubstreamSegmentNum,tmpSubstreamSegmentNum的值为解码所述第一子流对应的子流片之后的子流片个数;
根据所述第二数量和所述第一数量之间的差值,更新所述第一子流中子流索引的的比特位数。
5. 根据权利要求4所述的方法,其特征在于,所述解码设备包括至少一个解码子流缓冲区,所述至少一个解码子流缓冲区包括第一解码子流缓冲区,所述第一解码子流缓冲区用于临时存储所述第一子流对应的子流片;
所述方法还包括:
根据所述第二数量更新所述第一解码子流缓冲区中所存储的子流片的数量。
6. 根据权利要求1-5中任一项所述的方法,其特征在于,所述一个或多个子流中子流索引所占用的比特位数用于指示预设的标志比特。
7. 根据权利要求1-6中任一项所述的方法,其特征在于,根据所述编码比特数及头比特数对所述一个或多个子流进行解码,包括:
根据所述一个或多个子流的编码比特数及子流索引所占用的比特位数得到所述编码单元的量化参数QP值;
根据所述QP值对所述一个或多个子流进行解码,输出所述编码单元的解码图像。
8. 一种编码方法,其特征在于,所述方法由编码设备执行,所述方法包括:
获取图像的编码单元对应的一个或多个子流;
获取所述一个或多个子流的编码比特数及子流索引所占用的比特位数,所述编码比特数用于指示:所述一个或多个子流中子流片数据所占用的比特位数;
根据所述编码比特数及所述子流索引所占用的比特位数对所述一个或多个子流进行

编码。

9. 根据权利要求8所述的方法, 其特征在于,

所述获取所述一个或多个子流的编码比特数, 包括:

熵编码所述一个或多个子流得到所述编码单元的编码比特数。

10. 根据权利要求8或9所述的方法, 其特征在于,

所述获取所述一个或多个子流的子流索引所占用的比特位数, 包括:

获取编码第一子流之前的子流片的第一数量; 所述第一数量为SubstreamSegmentNum[ssIdx], SubstreamSegmentNum[ssIdx]的值为编码所述第一子流对应的子流片之前的子流片个数;

根据所述第一数量更新所述第一子流中子流索引的比特位数。

11. 根据权利要求10所述的方法, 其特征在于,

根据所述第一数量更新所述第一子流中子流索引的比特位数, 包括:

根据所述第一子流的编码比特数获取第二数量, 所述第二数量为tmpSubstreamSegmentNum, tmpSubstreamSegmentNum的值为编码所述第一子流对应的子流片之后的子流片个数;

根据所述第二数量和所述第一数量之间的差值, 更新所述第一子流中子流索引的比特位数。

12. 根据权利要求11所述的方法, 其特征在于, 所述编码设备包括至少一个编码子流缓冲区, 所述至少一个编码子流缓冲区包括第一编码子流缓冲区, 所述第一编码子流缓冲区用于临时存储所述第一子流对应的子流片;

所述方法还包括:

根据所述第二数量更新所述第一编码子流缓冲区中所存储的子流片的数量。

13. 根据权利要求8-12中任一项所述的方法, 其特征在于, 根据所述编码比特数及头比特数对所述一个或多个子流进行编码, 包括:

根据所述一个或多个子流的编码比特数及子流索引所占用的比特位数得到所述编码单元的量化参数QP值;

根据所述QP值对所述一个或多个子流进行编码, 输出所述编码单元的位流。

14. 一种解码装置, 其特征在于, 包括:

获取单元, 用于根据位流获取编码单元对应的一个或多个子流;

比特数确定单元, 用于获取所述一个或多个子流的编码比特数及子流索引所占用的比特位数, 所述编码比特数用于指示: 所述一个或多个子流中子流片数据所占用的比特位数;

解码单元, 用于根据所述编码比特数及所述子流索引所占用的比特位数对所述一个或多个子流进行解码。

15. 一种编码装置, 其特征在于, 包括:

获取模块, 用于获取图像的编码单元对应的一个或多个子流;

比特数确定模块, 用于获取所述一个或多个子流的编码比特数及子流索引所占用的比特位数, 所述编码比特数用于指示: 所述一个或多个子流中子流片数据所占用的比特位数;

编码模块, 用于根据所述编码比特数及所述子流索引所占用的比特位数对所述一个或多个子流进行编码。

16. 一种电子设备,其特征在于,包括:处理器和接口电路;

所述接口电路用于接收来自所述电子设备之外的其它设备的信号并传输至所述处理器,或将来自所述处理器的信号发送给所述电子设备之外的其它设备;

所述处理器通过逻辑电路或执行代码指令用于实现权利要求1至7中任一项所述的方法,或者,所述处理器通过逻辑电路或执行代码指令用于实现权利要求8至13中任一项所述的方法。

17. 一种编解码系统,其特征在于,包括编码设备和解码设备,所述编码设备与所述解码设备通信连接,所述解码设备用于实现权利要求1至7中任一项所述的方法,所述编码设备用于实现权利要求8至13中任一项所述的方法。

18. 一种计算机可读存储介质,其特征在于,所述存储介质中存储有计算机程序或指令,当所述计算机程序或指令被电子设备执行时,实现权利要求1至7中任一项所述的方法;

和/或,当所述计算机程序或指令被电子设备执行时,实现权利要求8至13中任一项所述的方法。

19. 一种计算机程序产品,其特征在于,所述计算程序产品包括指令,当所述计算机程序产品在编码设备上运行时,所述编码设备执行所述指令,实现权利要求8至13中任一项所述的方法;

和/或,当所述计算机程序产品在解码设备上运行时,所述解码设备执行所述指令,实现权利要求1至7中任一项所述的方法。

一种编解码方法及装置

[0001] 本申请要求于2022年09月08日提交国家知识产权局、申请号为202211097579.9、申请名称为“编解码方法”的中国专利申请的优先权,其全部内容通过引用结合在本申请中。

[0002] 本申请是分案申请,原申请的申请号是202211698950.7,原申请日是2022年12月28日,原申请的全部内容通过引用结合在本申请中。

技术领域

[0003] 本申请涉及视频编解码技术领域,尤其涉及一种编解码方法及装置。

背景技术

[0004] 视频是包括多个连续帧的图像序列,一帧对应一幅图像。由于多个连续帧之间相似性极高,为便于储存传输,会对视频进行编码压缩。在视频编码过程中,多个熵编码器将图像对应的编码单元对应的多个子流进行交织,从而获取编码单元对应的比特流(或位流)。其中,码率控制模块将编码单元对应的数据内容的编码比特数作为输入,从而实现视频编码中的码率控制。然而,不同子流对应的数据包具有各自子流所对应的子流头比特,导致码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响,视频编码的质量较低。因此,如何提供一种更有效的编解码方法成为目前亟需解决的问题。

发明内容

[0005] 本申请提供了一种编解码方法及装置,解决了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响,视频编码的质量较低的问题。

[0006] 第一方面,本申请实施例提供了一种编码方法,该编码方法应用于视频编解码系统,如该编码方法由视频编解码系统包括的编码设备执行。该编码方法包括:编码设备获取待编码图像的编码单元的至少一个子流,并对至少一个子流进行熵编码获取第一比特数。进而,编码设备根据第一比特数对至少一个子流进行编码,输出编码单元的位流。其中,前述的第一比特数包括编码比特数和预估比特数,该编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,该预估比特数用于指示至少一个子流中每个子流的子流头比特。

[0007] 在本实施例中,编码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行编码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频编码的质量。而且,由于编码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频编码的过程中也被考虑到,避免了该部分子流头比特未被码率控制模块所考虑带来的量化参数(quantizer parameter, QP)值过小的问题,有利于提升视频

编码的码率以及提升位流中视频内容所对应的图像质量。

[0008] 示例性的,前述每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。其中的子流片数据主体是指子流片所携带的数据主体内容,子流索引是指子流片所携带的子流头比特。在一些可选的示例中,以上的子流片也称子流对应的数据包,该数据包携带有数据主体内容和子流头比特。

[0009] 在一种可选的实现方式中,编码设备对至少一个子流进行熵编码获取第一比特数,包括:编码设备对前述的至少一个子流进行熵编码获取编码比特数;以及,针对于至少一个子流中的每个子流对应的子流片,编码设备预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数。进而,编码设备根据编码比特数和预估比特数获取第一比特数。

[0010] 在本实施例中,编码设备分别对第一比特数中的编码比特数和预估比特数进行获取,其中的预估比特数不单单指示一个子流所对应的子流头比特,而是考虑了编码单元对应的所有子流的子流头比特,进一步避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0011] 在一种可选的实现方式中,编码设备预估每个子流的子流头比特数,包括:编码设备根据历史编码单元中第一历史子流的编码比特数,获取编码第一子流之前的子流片的第一数量;其中,该第一子流为至少一个子流中与第一历史子流对应的子流。以及,编码设备根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0012] 在本实施例中,编码设备利用历史编码单元中第一历史子流的编码比特数来确定在编码第一子流之前的子流片的第一数量,从而对该第一子流包含的子流头比特数进行更新,有利于避免子流头比特数预估错误的问题,提升了第一比特数的准确性,有利于提升根据该第一比特数进行QP决策的准确性,提高了利用决策得到的QP值进行视频编码的质量。

[0013] 在一种可选的实现方式中,编码设备根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数,包括:编码设备根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值。其中的第二数量用于指示第一子流对应的编码后子流片的第二数量,该第二数量不仅包含了第一历史子流中的子流片数量,还包含了待编码单元中第一子流对应的子流片数量。以及,编码设备根据前述的差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0014] 举例来说,编码设备不仅考虑到历史编码单元中历史子流的子流头比特,还考虑到了待编码单元中第一子流在编码之前的子流片的数量,使得QP值决策所需的输入比特数(如前述的第一比特数)更为准确,有利于提升视频编码的质量。

[0015] 在一种可选的实现方式中,编码设备包括至少一个编码子流缓冲区,至少一个编码子流缓冲区包括第一缓冲区,第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片。本申请实施例提供的编码方法还包括:编码设备根据前述的第二数量更新该第一缓冲区中所存储的子流片的数量。

[0016] 在本实施例中,编码设备每进行一次子流头比特数的更新,就对该编码子流缓冲区中已编码的数据包的数量进行更新,从而,在编码设备对该编码子流缓冲区中未编码的子流片进行编码的过程中,对该子流对应的子流头比特进行更新,从而提升QP决策所需的

第一比特数的准确性,有利于提升视频编码的质量。

[0017] 在一种可选的示例中,若子流片仅包括以上的子流片数据主体和子流索引,则以上的预估比特数可以为编码单元对应的至少一个子流头比特数之和。在子流对应的子流片包括子流对应的数据主体内容和子流头比特的情况下,编码比特数指示了这些数据内容,而预估比特数指示了这些子流头比特(子流索引),从而,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0018] 在一种可选的实现方式中,前述至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示该标志比特。这里的标志比特可用于实现用户所需的自定义功能,或者为开发者提供视频编解码所需的加密作用,或者实现其他可选的作用等等。

[0019] 在本实施例中,编码设备还可在预估比特数中考虑其他预设的标志比特,这部分标志比特可用于实现用户需求的特定功能,且在视频编码过程中该部分标志比特也被编码设备作为码率控制模块的输入,从而提升QP值决策的准确性,进一步提升视频编码的质量。

[0020] 在一种可选的实现方式中,编码设备根据第一比特数对至少一个子流进行编码,输出编码单元的位流,包括:编码设备根据第一比特数决策编码单元的QP值,并根据QP值对至少一个子流进行编码,输出编码单元的位流。在本实施例中,由于第一比特数不仅包含了指示数据内容的编码比特数,还包含了指示了子流头比特的预估比特数,在编码设备根据该第一比特数进行QP决策的情况下,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0021] 在一种可选的实现方式中,编码设备输出编码单元的位流,包括:编码设备发送前述编码单元对应的位流。举例来说,编码设备向视频编解码系统包括的存储设备发送该位流,或者编码设备向视频编解码系统包括的解码设备发送该位流等。由于编码设备生成该编码单元对应的位流考虑了多个子流的子流头比特,因此,编码所需的QP值也考虑到了这部分子流头比特,从而避免了QP值过小带来的图像质量下降的问题,有利于提升视频编码的质量。

[0022] 第二方面,本申请实施例还提供了一种解码方法,该解码方法应用于视频编解码系统,如该解码方法由视频编解码系统包括的解码设备执行。该解码方法包括:解码设备根据位流获取编码单元对应的至少一个子流,并对至少一个子流进行熵解码获取第一比特数。进而,解码设备根据第一比特数对至少一个子流进行解码,输出编码单元的重建图像。其中,第一比特数包括编码比特数和预估比特数,该编码比特数用于指示前述的至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示前述至少一个子流中每个子流的子流头比特。

[0023] 在本实施例中,解码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行解码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频解码的质量。而且,由于解码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频解码的过程中也被考虑到,避免了该部分子流头比特未被码率控

制模块所考虑带来的QP值过小的问题,有利于提升解码设备解析位流中所获得的视频内容的图像质量。

[0024] 示例性的,每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。

[0025] 在一种可选的实现方式中,解码设备对至少一个子流进行熵解码获取第一比特数,包括:解码设备熵解码至少一个子流获取编码比特数。以及,针对于至少一个子流中的每个子流对应的子流片,解码设备预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数。进而,解码设备根据编码比特数和预估比特数获取第一比特数。

[0026] 在一种可选的实现方式中,解码设备预估每个子流的子流头比特数,包括:解码设备根据历史编码单元中第一历史子流的编码比特数,获取解码第一子流之前的子流片的第一数量;以及,解码设备根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。其中的第一子流为待编码的编码单元的至少一个子流中与第一历史子流对应的子流。

[0027] 在一种可选的实现方式中,解码设备根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数,包括:解码设备根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值。其中的第二数量用于指示第一子流对应的解码前子流片的第二数量。进而,解码设备根据差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0028] 在一种可选的实现方式中,解码设备包括至少一个解码子流缓冲区,至少一个解码子流缓冲区包括第一缓冲区,该第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片。本申请实施例提供的解码方法还包括:解码设备根据第二数量更新第一缓冲区中所存储的子流片的数量。

[0029] 在一种可行的情形中,前述的预估比特数为待编码单元的至少一个子流对应的至少一个子流头比特数之和。

[0030] 在一种可选的实现方式中,前述的至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示标志比特。

[0031] 在一种可选的实现方式中,解码设备根据第一比特数对至少一个子流进行解码,输出编码单元的重建图像,包括:解码设备根据第一比特数决策编码单元的QP值,并根据QP值对至少一个子流进行解码,输出编码单元对应的重建图像。

[0032] 在一种可选的实现方式中,解码设备输出编码单元对应的重建图像,包括:解码设备显示编码单元对应的重建图像。解码设备可对一帧或多帧图像进行显示,从而实现了用于对位流所携带的图像信息进行查看,有利于视频内容的展示等。

[0033] 第三方面,本申请实施例提供了一种编码装置,该编码装置包括了用于实现第一方面中任一种实现方式提供的编码方法的模块。示例性的,该编码装置包括:获取模块、比特数确定模块和编码模块。获取模块,用于获取待编码图像的编码单元的至少一个子流。比特数确定模块,用于对至少一个子流进行熵编码获取第一比特数;其中,第一比特数包括编码比特数和预估比特数,编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示至少一个子流中每个子流的子流头比特。编码模块,用于根据第一比特数对至少一个子流进行编码,输出编码单元的位流。

[0034] 在一种可选的实现方式中,比特数确定模块,具体用于:熵编码至少一个子流获取编码比特数;以及,针对于至少一个子流中的每个子流对应的子流片,预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数;还有,根据编码比特数和预估比特数获取第一比特数。

[0035] 在一种可选的实现方式中,比特数确定模块,具体用于:根据历史编码单元中第一历史子流的编码比特数,获取编码第一子流之前的子流片的第一数量;第一子流为至少一个子流中与第一历史子流对应的子流;以及,根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0036] 在一种可选的实现方式中,比特数确定模块,具体用于:根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值;以及,根据该差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。其中的第二数量用于指示第一子流对应的编码后子流片的第二数量。

[0037] 在一种可选的实现方式中,编码设备包括至少一个编码子流缓冲区,至少一个编码子流缓冲区包括第一缓冲区,第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片;本申请实施例提供的编码装置还包括:更新模块,用于根据第二数量更新第一缓冲区中所存储的子流片的数量。

[0038] 在一种可选的实现方式中,每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。

[0039] 在一种可选的实现方式中,预估比特数为至少一个子流头比特数之和。

[0040] 在一种可选的实现方式中,前述额至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示标志比特。

[0041] 在一种可选的实现方式中,编码模块,具体用于根据第一比特数决策编码单元的QP值;以及根据QP值对至少一个子流进行编码,输出编码单元的位流。

[0042] 在一种可选的实现方式中,编码模块,具体用于发送编码单元的位流。

[0043] 第四方面,本申请实施例提供了一种解码装置,该解码装置包括了用于实现第二方面中任一种实现方式提供的解码方法的单元。示例性的,该解码装置包括:获取单元、比特数确定单元和解码单元。获取单元,用于根据位流获取编码单元对应的至少一个子流。比特数确定单元,用于对至少一个子流进行熵解码获取第一比特数。其中,第一比特数包括编码比特数和预估比特数,编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示至少一个子流中每个子流的子流头比特。解码单元,用于根据第一比特数对至少一个子流进行解码,输出编码单元的重建图像。

[0044] 在一种可选的实现方式中,比特数确定单元,具体用于:熵解码至少一个子流获取编码比特数;针对于至少一个子流中的每个子流对应的子流片,预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数。以及,比特数确定单元还具体用于:根据编码比特数和预估比特数获取第一比特数。

[0045] 在一种可选的实现方式中,比特数确定单元,具体用于:根据历史编码单元中第一历史子流的编码比特数,获取解码第一子流之前的子流片的第一数量;根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。其中的第一子流为至少一个子流中与第一历史子流对应的子流。

[0046] 在一种可选的实现方式中,比特数确定单元,具体用于:根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值。其中的第二数量用于指示第一子流对应的解码前子流片的第二数量。以及,比特数确定单元还具体用于根据前述的差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0047] 在一种可选的实现方式中,解码设备包括至少一个解码子流缓冲区,至少一个解码子流缓冲区包括第一缓冲区,第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片。本申请实施例提供的解码装置还包括:更新单元,用于根据第二数量更新第一缓冲区中所存储的子流片的数量。

[0048] 在一种可选的实现方式中,每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。

[0049] 在一种可选的实现方式中,预估比特数为至少一个子流头比特数之和。

[0050] 在一种可选的实现方式中,前述的至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示标志比特。

[0051] 在一种可选的实现方式中,编码单元,具体用于:根据第一比特数决策编码单元的QP值,并根据该QP值对至少一个子流进行解码,输出编码单元对应的重建图像。

[0052] 在一种可选的实现方式中,解码装置可包括显示单元,该显示单元用于显示编码单元对应的重建图像。

[0053] 第五方面,本申请实施例提供了一种电子设备,包括:处理器和接口电路。所述接口电路用于接收来自电子设备之外的其它设备的信号并传输至处理器,或将来自处理器的信号发送给电子设备之外的其它设备。所述处理器通过逻辑电路或执行代码指令,用于实现第一方面中任一项实现方式所述的方法,或者,用于实现第二方面中任一项实现方式所述的方法。

[0054] 示例性的,该电子设备是指编码设备或者解码设备等。

[0055] 第六方面,本申请实施例提供了一种编解码系统,包括编码设备和解码设备,编码设备与解码设备通信连接,解码设备用于实现第二方面中任一项实现方式所述的方法,编码设备用于实现第一方面中任一项实现方式所述的方法。

[0056] 第七方面,本申请实施例提供了一种计算机可读存储介质,所述存储介质中存储有计算机程序或指令,当所述计算机程序或指令被电子设备执行时,用于实现第一方面中任一项实现方式所述的方法,或者,用于实现第二方面中任一项实现方式所述的方法。

[0057] 第八方面,本申请实施例提供了一种计算机程序产品,该计算机程序产品包括指令,当计算机程序产品在编码设备或解码设备上运行时,使得编码设备或解码设备执行该指令,以实现上述任意一方面或任一方面的可能的实现方式中所述的方法的操作步骤。

[0058] 以上第二方面至第八方面的有益效果可参照第一方面中任一种实现方式的内容,在此不予赘述。本申请在上述各方面提供的实现方式的基础上,还可以进行进一步组合以提供更多实现方式。

附图说明

[0059] 图1为本申请实施例提供的一种视频传输系统的示意图;

[0060] 图2为本申请实施例提供的一种视频编解码系统的示意图;

- [0061] 图3为本申请实施例提供的一种编码方法的流程图一；
- [0062] 图4为本申请实施例提供的一种编码方法的流程图二；
- [0063] 图5为本申请实施例提供的一种编码方法的流程图三；
- [0064] 图6为本申请实施例提供的一种编码方法的流程图四；
- [0065] 图7为本申请实施例提供的两种计数器的示意图；
- [0066] 图8为本申请实施例提供的一种图像解码方法的流程图；
- [0067] 图9为本申请实施例提供的一种编码装置的结构示意图；
- [0068] 图10为本申请实施例提供的一种解码装置的结构示意图；
- [0069] 图11为本申请实施例提供的一种电子设备的结构示意图。

具体实施方式

[0070] 本申请实施例提供了一种编码方法,编码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行编码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频编码的质量。而且,由于编码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频编码的过程中也被考虑到,避免了该部分子流头比特未被码率控制模块所考虑带来的量化参数(quantizer parameter, QP)值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0071] 相应的,本申请实施例还提供了一种解码方法,解码设备可对以上编码设备输出的位流进行解码,从而实现和编码侧相似的有益效果,例如,解码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频解码的过程中也被考虑到,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升解码设备解析位流中所获得的视频内容的图像质量。

[0072] 为了使下述实施例的描述清楚简洁,首先给出相关技术的介绍。

[0073] 接口压缩:媒体设备在传输图像、视频时会使用到显示接口,对通过显示接口的图像视频数据进行压缩、解压缩操作,简称为接口压缩。

[0074] 比特流:对图像、视频内容进行编码后生成的二进制流。在一些情形中,比特流也称位流等。

[0075] 语法元素:对图像块进行预测、变换等典型编码操作后得到的数据,语法元素是熵编码模块的主要输入内容。

[0076] 熵编码器:将输入语法元素转换为比特流的编码器模块。

[0077] 子流(substream):比特流的组成部分,同一个熵编码器输出的比特流部分,定义为同一个子流。

[0078] 子流片(substream segment):子流交织的基本单元,固定长度为N比特的一段数据。子流片包括:子流片数据主体(substream_segment_data)和子流索引(substream_index)。其中,子流片数据主体是指子流片所携带的数据主体内容,子流索引是指子流片所携带的子流头比特。在一些可选的示例中,以上的子流片也称子流对应的数据包,该数据包携带有数据主体内容和子流头比特。

[0079] 举例来说,子流片长度与比特深度以及图像格式有关,其中包含2比特(bit)的子

流索引值(用以指示当前子流片所属的子流)以及512比特的子流片数据主体。

[0080] 子流交织:将多个子流合并为比特流的操作,或称为复用、Multiplexing。在一些情形中,多个子流进行交织也称这多个子流进行组合。

[0081] 子流解交织:从比特流中拆分出不同子流的操作,或称为解复用、Demultiplexing。在一些情形中,多个子流进行解交织也称这多个子流进行子流重组。

[0082] 编码子流缓冲区:一个先进先出(first in first out,FIFO)缓冲区,每个子流有一一对应的编码子流缓冲区,编码子流缓冲区中存放熵编码后产生的对应子流的数据(如子流片中除子流索引的子流片数据主体)。

[0083] 解码子流缓冲区:一个FIFO缓冲区,每个子流有一一对应的解码子流缓冲区,其中存放比特流进行子流解交织后的各个子流的数据。

[0084] 子流头比特:子流片用于指示所属子流的头信息所占据的比特长度。

[0085] 图1为本申请实施例提供的一种视频传输系统的示意图,视频的处理过程包括视频采集、视频编码、视频传输、视频解码及显示过程,该视频传输系统包括多个终端设备(如图1所示出的终端设备111~终端设备115)和网络,其中,网络可以实现视频传输的功能,该网络可以包括一个或多个网络设备,该网络设备可以是路由器或交换机等。

[0086] 图1所示出的终端设备可以是,但不限于用户设备(user equipment,UE)、移动台(mobile station,MS)、移动终端(mobile terminal,MT)等。终端设备可以是手机(如图1所示出的终端设备114)、平板电脑、带无线收发功能的电脑(如图1所示出的终端设备115)、虚拟现实(Virtual Reality,VR)终端设备(如图1所示出的终端设备113)、增强现实(Augmented Reality,AR)终端设备、工业控制(industrial control)中的无线终端、无人驾驶(self driving)中的无线终端、智慧城市(smart city)中的无线终端、智慧家庭(smart home)中的无线终端等等。

[0087] 如图1所示,在视频的不同处理过程中,终端设备是不同的。例如,在视频采集过程中,终端设备111可以是用于道路监控的摄像装置(如摄像机、相机等),具有视频采集功能的手机、平板电脑或智能穿戴设备等。又如,在视频编码过程中,终端设备112可以是服务器,也可以是数据中心,该数据中心可以包括一个或多个具有编码功能的物理设备,如服务器、手机、平板电脑或其他编码设备等。又如,在视频解码及显示过程中,终端设备113可以是VR眼镜,使用者可以通过转向来控制视角范围;终端设备114可以是手机,使用者可以通过触摸操作或隔空操作等,来控制手机114上的视角范围;终端设备115可以是个人计算机,使用者可以通过鼠标或键盘等输入设备来控制显示屏所显示的视角范围。

[0088] 可以理解的,视频是一种通用说法,视频包括多个连续帧的图像序列,一帧对应一幅图像。例如,全景视频,全景视频可以是指360°视频,也可以是180°视频;在一些可能的情形中,全景视频还可以是指超过人眼的视角范围(110°~120°)的“大”范围视频,如,270°视频等。

[0089] 图1只是示意图,该视频传输系统中还可以包括其它设备,在图1中未画出。本申请的实施例对该系统中包括的终端设备的数量和类型不做限定。

[0090] 在图1所示出的视频传输系统的基础上,图2为本申请实施例提供的一种视频编解码系统的示意图,该视频编解码系统200包括编码设备210和解码设备220,编码设备210通过通信信道230与解码设备220建立通信连接。

[0091] 上述的编码设备210可以实现视频编码的功能,如图1所示,编码设备210可以是终端设备112,编码设备210还可以是具有视频编码能力的数据中心,例如,该数据中心包括多个服务器。

[0092] 编码设备210可以包括数据源211、预处理模块212、编码器213和通信接口214。

[0093] 数据源211可包括或可以为任意类型的用于采集视频的电子设备,和/或任意类型的源视频生成设备,例如用于生成计算机动画场景的计算机图形处理器或任意类型的用于获取和/或提供源视频、计算机生成源视频的设备。数据源211可以为存储上述源视频的任意类型的内存或存储器。上述的源视频可以包括多个视频采集装置(如摄像机)采集得到的多条视频流或图像等。

[0094] 预处理模块212用于接收源视频,并对源视频进行预处理,得到全景视频或多帧图像。例如,预处理模块212执行的预处理可包括颜色格式转换(例如从RGB转换为YCbCr)、八叉树结构化、视频拼接等。

[0095] 编码器213用于接收视频或图像,并对图像或图像进行编码得到编码数据,例如,编码器213对视频进行编码得到基本层码流和增强层码流等。在一些可选的情形中,编码得到的码流也可称为位流或比特流等。

[0096] 编码设备210中的通信接口214可用于:接收编码数据,并通过通信信道230向解码设备220等另一设备或任何其它设备发送编码数据(或将该编码数据进行其它任意处理后的版本),以便存储、显示或直接重建等。

[0097] 可选的,编码设备210包括位流缓冲区,该位流缓冲区用于存储一个或多个编码单元对应的位流。

[0098] 上述的解码设备220可以实现图像解码或视频解码的功能,如图1所示,解码设备220可以是图1所示出终端设备113~终端设备115中的任意一个。

[0099] 解码设备220可以包括显示设备221、后处理模块222、解码器223和通信接口224。

[0100] 解码设备220中的通信接口224用于从编码设备210或从存储设备等任意其它编码设备接收编码数据(或将该编码数据进行其它任意处理后的版本)。

[0101] 通信接口214和通信接口224可用于通过编码设备210和解码设备220之间的直连通信链路,例如直接有线或无线连接等,或者通过任意类型的网络,例如有线网络、无线网络或其任意组合、任意类型的私网和公网或其任意类型的组合,发送或接收编码数据。

[0102] 通信接口224与通信接口214对应,例如,可用于接收传输数据,并使用任意类型的对应传输解码或处理和/或解封装对传输数据进行处理,得到编码数据。

[0103] 通信接口224与通信接口214均可配置为如图2中从编码设备210指向解码设备220的对应通信信道230的箭头所指示的单向通信接口,或双向通信接口,并且可用于发送和接收消息等,以建立连接,确认并交换与通信链路,或例如编码后的压缩数据传输等数据传输相关的任何其它信息,等等。

[0104] 解码器223用于接收编码数据,并对编码数据进行解码得到解码数据(图像或视频等)。

[0105] 后处理模块222用于对解码后的解码数据进行后处理,得到后处理数据(如待显示图像、重建图像或解码图像)。后处理模块222执行的后处理可以包括例如颜色格式转换(例如从YCbCr转换为RGB)、八叉树重构、视频拆分和融合等,或者用于产生供显示设备221等显

示的数据等任何其它处理。

[0106] 显示设备221用于接收后处理数据,以向用户或观看者等显示。显示设备221可以为或包括任意类型的用于表示重建后图像的显示器,例如,集成或外部显示屏或显示器。例如,显示屏可包括液晶显示器(liquid crystal display,LCD)、有机发光二极管(organic light emitting diode,OLED)显示器、等离子显示器、投影仪、微型LED显示器、硅基液晶显示器(liquid crystal on silicon,LCoS)、数字光处理器(digital light processor,DLP)或任意类型的其它显示屏。

[0107] 作为一种可选的实施方式,编码设备210和解码设备220可以通过数据转发设备进行编码数据的传输。例如,数据转发设备可以是路由器或交换机等。

[0108] 下面将结合附图对本申请实施例的实施方式进行详细描述。

[0109] 这里以本申请实施例的图像编码方法由图2所示出的编码设备210执行为例进行说明,图3为本申请实施例提供的一种编码方法的流程示意图一,该图像编码方法包括以下步骤S310~S330。

[0110] S310、编码设备获取待编码图像的编码单元的至少一个子流。

[0111] 如图3所示,待编码图像可以包括一个或多个编码单元。

[0112] 在第一种可能的示例中,待编码图像包括一个编码单元,该编码单元包括了待编码图像的所有图像区域。

[0113] 在第二种可能的示例中,待编码图像包括多个编码单元,一个编码单元对应待编码图像的一个图像子区域(如图3中的黑色小方块)。

[0114] 值得注意的是,一个编码单元可以对应一个或多个子流。

[0115] 在一种可能的情形中,一个编码单元对应一个子流。例如,该编码单元仅有亮度分量对应的子流,如该子流为YUV400格式。

[0116] 在另一种可能的情形中,一个编码单元对应多个子流,如三个子流:子流1、子流2和子流3。在一些可选的实现方式中,子流1也称第一子流、子流2也称第二子流、子流3也称第三子流。在本实施例中,子流1以Substream[0]来表示、子流2以Substream[1]来表示、子流3以Substream[2]来表示。

[0117] 举例来说,子流1用于指示编码单元对应的亮度分量,子流2和子流3用于指示编码单元对应的色度分量。值得注意的是,以上的示例和可能的情形仅为本实施例提供的示例,不应理解为对本申请的限定,如在一些可选的实现方式中,子流2用于指示编码单元的亮度分量,子流1和子流3用于指示编码单元的色度分量,本申请对此不予限定。

[0118] 在本实施例中,一个子流对应的子流片被送入一个编码子流缓冲区。如子流1对应的子流片被存储至编码子流缓冲区1,子流2对应的子流片被存储至编码子流缓冲区2,子流3对应的子流片被存储至编码子流缓冲区3。

[0119] S320、编码设备对至少一个子流进行熵编码获取第一比特数。

[0120] 其中,第一比特数包括编码比特数和预估比特数。在一些可选的实现方式中,该第一比特数也称为编码单元的码率控制过程所需的总比特数。

[0121] 这里的编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,示例性的,由于子流对应的子流片包括:子流片数据主体和子流索引。关于子流片数据主体和子流索引的内容可参照前述相关技术的介绍,在此不予赘述。例如,以上至少一个子流的

编码比特数可包括：S310中的编码单元对应的所有子流对应的子流片包括的子流片数据主体所占用的比特数。

[0122] 前述的预估比特数用于指示至少一个子流中每个子流的子流头比特。例如，以上的预估比特数包括S310中的编码单元对应的所有子流对应的子流片包括的子流索引所占用的子流头比特数。在一些可能的情形中，预估比特数为前述至少一个子流头比特数之和。

[0123] 在子流对应的子流片包括子流对应的数据主体内容和子流头比特的情况下，编码比特数指示了这些数据内容，而预估比特数指示了这些子流头比特（子流索引），从而，避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题，有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。关于编码设备获取第一比特数的可能实现方式可参照以下图5的相关内容，在此不予赘述。

[0124] 在一种可选的实现方式中，该至少一个子流中每个子流对应的子流片还包括预设的标志比特，预估比特数还用于指示标志比特。这里的标志比特可用于实现用户所需的自定义功能，或者为开发者提供视频编解码所需的加密作用，或者实现其他可选的作用等等。

[0125] 也就是说，编码设备还可在预估比特数中考虑其他预设的标志比特，这部分标志比特可用于实现用户需求的特定功能，且在视频编码过程中该部分标志比特也被编码设备作为码率控制模块的输入，从而提升QP值决策的准确性，进一步提升视频编码的质量。

[0126] S330、编码设备根据第一比特数对编码单元对应的至少一个子流进行编码，输出编码单元的位流。

[0127] 可选的，该编码单元的位流也称：编码单元对应的比特流、码流或数据流等，本申请对该位流的名称不予限定。

[0128] 示例性的，编码设备（中的子流交织模块）可将编码后的至少一个子流进行交织后输出位流。这里的编码包括但不限于：熵编码、预测和量化等编码操作。

[0129] 在一种可选的实现方式中，编码设备根据第一比特数对至少一个子流进行编码，输出编码单元的位流，可以包括以下内容：编码设备根据第一比特数决策编码单元的QP值，并根据QP值对至少一个子流进行编码，输出编码单元的位流。示例性的，这里的QP值是由编码设备包括的码率控制模块来决策后确定的。

[0130] 针对于以上S330的具体实现方式，本实施例提供了一种可能的示例，如图4所示，图4为本申请实施例提供的一种编码方法的流程示意图二，以上的S330可包括以下的步骤S331至S333。

[0131] S331、编码设备根据第一比特数决策编码单元的QP值。

[0132] 这里的编码单元的QP值是针对于该编码单元包括的所有子流的QP值，但在一些可能的情形中，针对于该编码单元对应的多个子流，QP值会略有不同。

[0133] S332、编码设备根据该编码单元的QP值获取每个子流的QP值。

[0134] 示例性的，编码设备基于该编码单元的QP值获取到2个QP值：QP1和QP2，其中的QP1为针对于编码单元的亮度分量的子流1所将采用的QP值，QP2为针对于编码单元的色度分量的子流2和子流3所将采用的QP值。

[0135] 在一些可选的情形中，如编码单元仅对应亮度分量的子流1，则编码设备可直接将编码单元的QP值应用到该子流1，并利用该QP值对子流1进行量化和预测，从而实现对该编码单元的编码。

[0136] S333、编码设备基于每个子流的QP值对编码单元对应的所有子流进行编码,输出编码单元的位流。

[0137] 在本实施例中,由于第一比特数不仅包含了指示数据内容的编码比特数,还包含了指示了子流头比特的预估比特数,在编码设备根据该第一比特数进行QP决策的情况下,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0138] 举例来说,编码设备输出编码单元的位流可包括:编码设备向视频编解码系统包括的存储设备发送该位流,如该存储设备是指图1的视频传输过程中网络所包括的存储器或由数据中心(data center,DC)提供存储功能的数据库等。或者,编码设备输出编码单元的位流可包括:编码设备向视频编解码系统包括的解码设备发送该位流等。如该解码设备是指图1所示出的终端设备113至终端设备115中任一个,或者该解码设备是指图2所示出的解码设备220等。

[0139] 由于编码设备生成该编码单元对应的位流考虑了多个子流的子流头比特,因此,编码所需的QP值也考虑到了这部分子流头比特,从而避免了QP值过小带来的图像质量下降的问题,有利于提升视频编码的质量。

[0140] 在本实施例中,编码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行编码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频编码的质量。

[0141] 针对于编码设备获取以上的第一比特数的具体实现方式,本实施例提供了一种可能的示例,如图5所示,图5为本申请实施例提供的一种编码方法的流程示意图三,编码设备获取编码单元进行编码所需的第一比特数可包括以下的步骤S510至S540。

[0142] S510、编码设备对编码单元对应的至少一个子流进行熵编码获取编码比特数。

[0143] 举例来说,该编码比特数是指针对于编码单元,编码设备所要实际编码的比特。关于编码比特数的更多内容可参照以上S320的相关描述,在此不予赘述。

[0144] S520、编码设备针对于至少一个子流中的每个子流对应的子流片,预估每个子流的子流头比特数。

[0145] 针对于编码设备预估每个子流的子流头比特数的过程,本实施例提供了一种可能的实现方式,如图6所示,图6为本申请实施例提供的一种编码方法的流程示意图四,以上的S520可包括以下的步骤S521至S524。

[0146] S521、编码设备根据历史编码单元中第一历史子流的编码比特数,获取编码第一子流之前的子流片的第一数量。

[0147] 其中的第一子流为待编码单元对应的至少一个子流中与第一历史子流对应的子流。这里的“对应”可以是指:第一子流和第一历史子流对应的子流片存储在一个编码子流缓冲区(如图3所示,子流1对应的子流片存储在编码子流缓冲区1),或者,第一子流和第一历史子流对应同一个熵编码器等。

[0148] 这里的历史编码单元是指在S310之前,编码设备利用该第一子流对应的熵编码器进行编码的其他子流所对应的编码单元。

[0149] 一种可能的示例中,历史编码单元和S310中的编码单元可以是针对于同一帧图像

的不同图像子区域的不同编码单元。

[0150] 另一种可能的示例中,历史编码单元和S310中的编码单元也可以是指多帧图像中对应于同一部分物体的不同图像子区域,这不同图像子区域所属的图像相同或不同。

[0151] 举例来说,编码设备中可部署有两个计数器:子流片计数器和子流有效数据长度计数器。如图7所示,图7为本申请实施例提供的两种计数器的示意图,其中,子流片计数器中记录有每个子流对应的已处理的子流片个数(SubstreamSegmentNum),该SubstreamSegmentNum为一个长度为K的数组,K代表子流的个数,SubstreamSegmentNum[i]代表第i个子流当前已处理的子流片个数。

[0152] 如图7所示,子流有效数据长度计数器中记录有每个子流对应的已编码的实际比特总数(SubstreamBits),SubstreamBits是一个长度为K的数组,K代表子流的个数,SubstreamBits[i]代表第i个子流当前已编码(或已解码)的实际比特总数。

[0153] 在编码设备对图像或切片(或对应的比特流)进行编码(或解码)之前,编码设备将各个SubstreamSegmentNum[i]和SubstreamBits[i]的值初始化为0。

[0154] 针对于S521中的内容,编码设备根据历史编码单元中第一历史子流的编码比特数来刷新SubstreamBits[0]对应的值,记录该SubstreamBits[0]为第一数量,即:编码设备确认对待编码单元对应的子流1进行编码之前的子流片数量为SubstreamBits[0],或:编码设备记bitsRecordSubstream[0]=SubstreamBits[0]。

[0155] 相应的,编码设备还将预估比特数进行初始化,如记录头比特总数值headerBits_{初始}=0。

[0156] S522、编码设备根据子流1的编码比特数获取第二数量。

[0157] 其中的第二数量用于指示子流1对应的编码后子流片的第二数量。

[0158] 举例来说,编码设备记录的第二数量为临时子流片个数(tmpSubstreamSegmentNum):tmpSubstreamSegmentNum=(SubstreamBits[ssIdx]+M-N-1)/(M-N),其中,SubstreamBits[ssIdx]为子流1对应的子流片的数量,M为单个子流片的长度,N为单个子流片中头比特的长度,如图5中所示出的子流片1的格式,该子流片1包括数据主体和N比特的子流头信息(简称:头信息),其中的数据主体和子流头信息的总比特为M。在一些可选的实现方式中,N比特也称为子流片的子流索引长度。

[0159] 值得注意的是,以上的第一数量仅用于指示历史子流对应的子流片数量,第二数量不仅包含历史对应的子流片数量、还包含待编码单元(或称:当前编码单元)对应的子流片数量。

[0160] S523、编码设备获取第二数量和第一数量之间的差值。

[0161] 如编码记录该差值为:AddNum=SubstreamSegmentNum[ssIdx]-tmpSubstreamSegmentNum,SubstreamSegmentNum[ssIdx]为编码子流1对应的子流片之前的子流片个数(第一数量),tmpSubstreamSegmentNum为编码子流1对应的子流片之后的子流片个数(第二数量)。

[0162] 其中,该差值所表示的物理含义为子流1对应的子流片个数。

[0163] S524、编码设备根据S523中记录的差值和子流1对应的子流片的子流索引长度,更新子流1的子流头比特数。

[0164] 举例来说,编码设备记录子流头比特数headerBits=headerBits_{before}+AddNum*N,

其中的 $\text{headerBits}_{\text{before}}$ 为编码子流1对应的子流片之前的子流头比特数。若编码设备在编码子流1对应的子流片之前未对其他历史子流进行编码,则 $\text{headerBits}_{\text{before}} = \text{headerBits}_{\text{初始}} = 0$;若编码设备在编码子流1对应的子流片之前已对其他历史子流进行编码,则 $\text{headerBits}_{\text{before}}$ 为已编码的子流片的子流头比特数之和。

[0165] 在本实施例中,编码设备利用历史编码单元中第一历史子流的编码比特数来确定在编码第一子流之前的子流片的第一数量,从而对该第一子流包含的子流头比特数进行更新,有利于避免子流头比特数预估错误的问题,提升了第一比特数的准确性,有利于提升根据该第一比特数进行QP决策的准确性,提高了利用决策得到的QP值进行视频编码的质量。

[0166] 在一种可能的示例中,编码设备包括至少一个编码子流缓冲区,该至少一个编码子流缓冲区包括第一缓冲区(如图3中的编码子流缓冲区1),该第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流(子流1)对应的子流片。

[0167] 在一些可行的情形中,编码设备包括的编码子流缓冲区数量和编码设备包括的熵编码器的数量一致,一个编码子流缓冲区用于临时存储一个熵编码器所需处理的子流片。举例来说,一个编码子流缓冲区中存储的数据内容为子流片所包含的子流片数据主体。

[0168] 示例性的,编码设备将编码单元划分为多个子流,并根据子流对应的子流片中子流索引值将不同的子流送入不同的编码子流缓冲区。举例来说,每个子流片的子流索引长度为2个比特(如2个二进制位)。其中,子流索引值为‘00’代表当前子流片属于第一子流,值为‘01’代表当前子流片属于第二子流,值为‘10’代表当前子流片属于第三子流。SubstreamIndex的值等于substream_index转换为2位无符号整数的值。SubstreamIndex的值不应出现3。如果image_format等于‘000’,SubstreamIndex的值不应出现1,2,3。

[0169] 在一种可选的实现方式中,编码设备还根据前述的第二数量更新第一缓冲区中所存储的子流片的数量。举例来说,更新第一缓冲区中已编码的子流片个数为后续的第二数量,如编码设备设置: $\text{SubstreamSegmentNum}[\text{ssIdx}] = \text{tmpSubstreamSegmentNum}$ 。

[0170] 在本实施例中,编码设备每进行一次子流头比特数的更新,就对该编码子流缓冲区中已编码的数据包的数量进行更新,从而,在编码设备对该编码子流缓冲区中未编码的子流片进行编码的过程中,对该子流对应的子流头比特进行更新,从而提升QP决策所需的第一比特数的准确性,有利于提升视频编码的质量。

[0171] S530、编码设备根据至少一个子流对应的至少一个子流头比特数确定预估比特数。

[0172] 可选的,当子流片未包括标志比特的情况下,则预估比特数可以是指这至少一个子流对应的所有子流头比特数之和。在子流对应的子流片包括子流对应的数据主体内容和子流头比特的情况下,编码比特数指示了这些数据内容,而预估比特数指示了这些子流头比特(子流索引),从而,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像质量。

[0173] S540、编码设备根据编码比特数和预估比特数获取第一比特数。

[0174] 在本实施例中,编码设备分别对第一比特数中的编码比特数和预估比特数进行获取,其中的预估比特数不单单指示一个子流所对应的子流头比特,而是考虑了编码单元对应的所有子流的子流头比特,进一步避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升视频编码的码率以及提升位流中视频内容所对应的图像

质量。

[0175] 相应的,在图像的解码方法中,解码设备首先根据位流获取编码单元的至少一个子流,并预估该至少一个子流的第一比特数后,利用该第一比特数对编码单元进行QP决策后,利用决策得到的QP值进行反量化和预测后,输出编码单元对应的重建图像。

[0176] 在图2示出的解码设备220的基础上,本申请还提供一种图像的解码方法,如图8所示,图8为本申请实施例提供的一种图像解码方法的流程示意图,该解码方法可以由解码设备220执行,也可以由支持解码设备220的功能的解码端执行,这里以解码设备220实现解码方法为例进行说明,该解码方法包括以下步骤S810至S830。

[0177] S810、解码设备根据位流获取编码单元对应的至少一个子流。

[0178] 举例来说,这里的位流可以是前述编码方法对应的实施例中输出的位流。

[0179] S820、解码设备对至少一个子流进行熵解码获取第一比特数。

[0180] 其中,第一比特数包括编码比特数和预估比特数,该编码比特数用于指示前述的至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示前述至少一个子流中每个子流的子流头比特。

[0181] 关于解码设备获取以上的编码比特数、预估比特数和第一比特数的具体实现方式,相应的示例和有益效果可以参照以上编码方法实施例对应的描述,在此不予赘述。

[0182] 解码侧和编码侧之间的区别在于:①,解码设备包括的子流缓冲区为解码子流缓冲区;②,解码设备对位流进行解交织(或称子流重组)之后才能获取多个子流。

[0183] S830、解码设备根据第一比特数对至少一个子流进行解码,输出编码单元的重建图像。

[0184] 在本实施例中,解码设备可依据编码单元对应的编码比特数以及指示了多个子流对应的子流头比特的预估比特数对编码单元进行解码,从而避免了码率控制模块仅根据编码单元对应的编码比特数进行码率控制时出现错误,码率控制的准确性受到影响的问题,有利于提升视频解码的质量。

[0185] 而且,由于解码设备考虑了子流头比特所占据的比特数,使得该部分子流头比特在视频解码的过程中也被考虑到,避免了该部分子流头比特未被码率控制模块所考虑带来的QP值过小的问题,有利于提升解码设备解析位流中所获得的视频内容的图像质量。

[0186] 在一种可选的实现方式中,解码设备输出编码单元的重建图像可以包括:解码设备显示该重建图像。以图2中的解码设备220包括显示设备221为例,该显示设备221可以用于显示该重建图像。

[0187] 在本实施例中,解码设备可对一帧或多帧图像进行显示,从而实现了用于对位流所携带的图像信息进行查看,有利于视频内容的展示等。

[0188] 值得注意的是,本申请实施例提出的编码方法和解码方法,通过编码设备和解码设备实际消耗的比特,对子流头比特进行估计,不依赖于子流交织模块和子流解交织模块,在编码设备侧解耦了码率控制模块和子流交织模块,在解码设备侧解耦了码率控制模块和子流解交织模块,有利于降低视频编解码的复杂性,提升视频编解码的准确度。

[0189] 可以理解的是,为了实现上述实施例中的功能,编码设备和解码设备包括了执行各个功能相应的硬件结构和/或软件模块。本领域技术人员应该很容易意识到,结合本申请中所公开的实施例描述的各示例的单元及方法步骤,本申请能够以硬件或硬件和计算机软

件相结合的形式来实现。某个功能究竟以硬件还是计算机软件驱动硬件的方式来执行,取决于技术方案的特定应用场景和设计约束条件。

[0190] 图9为本申请实施例提供的一种编码装置的结构示意图,该编码装置可以用于实现上述方法实施例中编码设备的功能,因此也能实现上述编码方法实施例所具备的有益效果。在本申请的实施例中,该编码装置可以是如图1所示的终端设备112,也可以是如图2所示的编码设备210,还可以是应用于编码设备的模块(如芯片)。

[0191] 如图9所示,编码装置900包括:获取模块910、比特数确定模块920和编码模块930。获取模块910,用于获取待编码图像的编码单元的至少一个子流。比特数确定模块920,用于对至少一个子流进行熵编码获取第一比特数;其中,第一比特数包括编码比特数和预估比特数,编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示至少一个子流中每个子流的子流头比特。编码模块930,用于根据第一比特数对至少一个子流进行编码,输出编码单元的位流。

[0192] 在一种可选的实现方式中,比特数确定模块920,具体用于:熵编码至少一个子流获取编码比特数;以及,针对于至少一个子流中的每个子流对应的子流片,预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数;还有,根据编码比特数和预估比特数获取第一比特数。

[0193] 在一种可选的实现方式中,比特数确定模块920,具体用于:根据历史编码单元中第一历史子流的编码比特数,获取编码第一子流之前的子流片的第一数量;第一子流为至少一个子流中与第一历史子流对应的子流;以及,根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0194] 在一种可选的实现方式中,比特数确定模块920,具体用于:根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值;以及,根据该差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。其中的第二数量用于指示第一子流对应的编码后子流片的第二数量。

[0195] 在一种可选的实现方式中,编码设备包括至少一个编码子流缓冲区,至少一个编码子流缓冲区包括第一缓冲区,第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片。

[0196] 可选的,本申请实施例提供的编码装置还包括:更新模块,用于根据第二数量更新第一缓冲区中所存储的子流片的数量。

[0197] 在一种可选的实现方式中,每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。

[0198] 在一种可选的实现方式中,预估比特数为至少一个子流头比特数之和。

[0199] 在一种可选的实现方式中,前述至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示标志比特。

[0200] 在一种可选的实现方式中,编码模块930,具体用于根据第一比特数决策编码单元的QP值;以及根据QP值对至少一个子流进行编码,输出编码单元的位流。

[0201] 在一种可选的实现方式中,编码模块930,具体用于发送编码单元的位流。

[0202] 编码装置900可以用于实现前述编码方法实施例中各方法对应的操作步骤,因此也能实现相应的有益效果,在此不予赘述。关于获取模块910、比特数确定模块920和编码模

块930更多的内容可参照以上编码方法实施例的内容,在此不予赘述。

[0203] 相应的,本申请实施例还提供了一种解码装置,如图10所示,图10为本申请实施例提供的一种解码装置的结构示意图,该解码装置可以用于实现上述方法实施例中解码设备的功能,因此也能实现上述解码方法实施例所具备的有益效果。在本申请的实施例中,该解码装置可以是如图1所示的终端设备113至终端设备115中任一个,也可以是如图2所示的解码设备220,还可以是应用于解码设备的模块(如芯片)。

[0204] 如图10所示,解码装置1000包括:获取单元1010、比特数确定单元1020和解码单元1030。获取单元1010,用于根据位流获取编码单元对应的至少一个子流。比特数确定单元1020,用于对至少一个子流进行熵解码获取第一比特数。其中,第一比特数包括编码比特数和预估比特数,编码比特数用于指示至少一个子流包括的数据主体内容所占用的比特数,预估比特数用于指示至少一个子流中每个子流的子流头比特。解码单元1030,用于根据第一比特数对至少一个子流进行解码,输出编码单元的重建图像。

[0205] 在一种可选的实现方式中,比特数确定单元1020,具体用于:熵解码至少一个子流获取编码比特数;针对于至少一个子流中的每个子流对应的子流片,预估每个子流的子流头比特数,并根据至少一个子流对应的至少一个子流头比特数确定预估比特数。以及,比特数确定单元1020还具体用于:根据编码比特数和预估比特数获取第一比特数。

[0206] 在一种可选的实现方式中,比特数确定单元1020,具体用于:根据历史编码单元中第一历史子流的编码比特数,获取解码第一子流之前的子流片的第一数量;根据第一数量和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。其中的第一子流为至少一个子流中与第一历史子流对应的子流。

[0207] 在一种可选的实现方式中,比特数确定单元1020,具体用于:根据第一子流的编码比特数获取第二数量,并获取第二数量和第一数量之间的差值。其中的第二数量用于指示第一子流对应的解码前子流片的第二数量。以及,比特数确定单元1020还具体用于根据前述的差值和第一子流对应的子流片的子流索引长度,更新第一子流的子流头比特数。

[0208] 在一种可选的实现方式中,解码设备包括至少一个解码子流缓冲区,至少一个解码子流缓冲区包括第一缓冲区,第一缓冲区用于临时存储第一历史子流对应的子流片和第一子流对应的子流片。

[0209] 可选的,本申请实施例提供的解码装置还包括:更新单元,用于根据第二数量更新第一缓冲区中所存储的子流片的数量。

[0210] 在一种可选的实现方式中,每个子流对应的子流片包括:每个子流的子流片数据主体和子流索引。

[0211] 在一种可选的实现方式中,预估比特数为至少一个子流头比特数之和。

[0212] 在一种可选的实现方式中,前述的至少一个子流中每个子流对应的子流片还包括预设的标志比特,预估比特数还用于指示标志比特。

[0213] 在一种可选的实现方式中,编码单元,具体用于:根据第一比特数决策编码单元的QP值,并根据该QP值对至少一个子流进行解码,输出编码单元对应的重建图像。

[0214] 在一种可选的实现方式中,解码装置可包括显示单元,该显示单元用于显示编码单元对应的重建图像。

[0215] 解码装置1000可以用于实现前述解码方法实施例中各方法对应的操作步骤,因此

也能实现相应的有益效果,在此不予赘述。关于获取单元1010、比特数确定单元1020和解码单元1030更多的内容可参照以上编码方法实施例的内容,在此不予赘述。

[0216] 编码装置或解码装置通过软件实现前述附图中任一所示的方法时,编码装置或解码装置及其各个单元也可以为软件模块。通过处理器调用该软件模块实现上述的方法。该处理器可以是中央处理器(Central Processing unit,CPU)或其他特定集成电路(Application Specific Integrated Circuit,ASIC),或可编程逻辑器件(programmable logic device,PLD),上述PLD可以是复杂程序逻辑器件(complex programmable logical device,CPLD)、现场可编程门阵列(field programmable gate array,FPGA)、通用阵列逻辑(generic array logic,GAL)或其任意组合。

[0217] 有关上述编码装置或解码装置更详细的描述可以参考前述附图所示的实施例中相关描述,这里不加赘述。可以理解的,前述附图所示出的编码装置或解码装置仅为本实施例提供的示例,编码装置或解码装置可包括更多或更少的单元,本申请对此不予限定。

[0218] 当编码装置或解码装置通过硬件实现时,该硬件可以通过处理器或芯片实现。芯片包括接口电路和控制电路。接口电路用于接收来自处理器之外的其它设备的数据并传输至控制电路,或将来自控制电路的数据发送给处理器之外的其它设备。

[0219] 控制电路和接口电路通过逻辑电路或执行代码指令用于实现上述实施例中任一种可能实现方式的方法。有益效果可以参见上述实施例中任一方面的描述,此处不再赘述。

[0220] 另外,编码装置或解码装置也可以通过电子设备来实现,这里的电子设备可以是指前述实施例中的编码设备或解码设备,或者,当该电子设备为应用于服务器的芯片或芯片系统时,该编码装置或解码装置也可通过芯片或芯片系统来实现。

[0221] 如图11所示,图11为本申请实施例提供的一种电子设备的结构示意图,该电子设备1100包括:处理器1110、总线1120、存储器1130、内存单元1150(也可以称为主存(main memory)单元)和通信接口1140。处理器1110、存储器1130、内存单元1150和通信接口1140通过总线1120相连。

[0222] 应理解,在本实施例中,处理器1110可以是CPU,该处理器1110还可以是其他通用处理器、DSP、ASIC、FPGA或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等。通用处理器可以是微处理器或者是任何常规的处理器等。

[0223] 通信接口1140用于实现电子设备1100与外部设备或器件的通信。在本实施例中,通信接口1140用于与其他电子设备进行数据交互。

[0224] 总线1120可以包括一通路,用于在上述组件(如处理器1110、内存单元1150和存储器1130)之间传送信息。总线1120除包括数据总线之外,还可以包括电源总线、控制总线和状态信号总线等。但是为了清楚说明起见,在图中将各种总线都标为总线1120。总线1120可以是快捷外围部件互连标准(Peripheral Component Interconnect Express,PCIe)总线,或扩展工业标准结构(extended industry standard architecture,EISA)总线、统一总线(unified bus,Ubus或UB)、计算机快速链接(compute express link,CXL)、缓存一致互联协议(cache coherent interconnect for accelerators,CCIX)等。

[0225] 作为一个示例,电子设备1100可以包括多个处理器。处理器可以是一个多核(multi-CPU)处理器。这里的处理器可以指一个或多个设备、电路、和/或用于处理数据(例如计算机程序指令)的计算单元。处理器1110可以调用内存单元1150存储的编码单元,基于

编码单元进行编码;或者,处理器1110可以调用内存单元1150存储的位流,基于位流进行解码等。

[0226] 值得说明的是,图11中仅以电子设备1100包括1个处理器1110和1个存储器1130为例,此处,处理器1110和存储器1130分别用于指示一类器件或设备,具体实施例中,可以根据业务需求确定每种类型的器件或设备的数量。

[0227] 内存单元1150可以对应上述方法实施例中用于存储编码单元、位流等信息的存储介质。内存单元1150可以是易失性存储器或非易失性存储器,或可包括易失性和非易失性存储器两者。其中,非易失性存储器可以是只读存储器(read-only memory,ROM)、可编程只读存储器(programmable ROM,PROM)、可擦除可编程只读存储器(erasable PROM,EPROM)、电可擦除可编程只读存储器(electrically EPROM,EEPROM)或闪存。易失性存储器可以是随机存取存储器(random access memory,RAM),其用作外部高速缓存。通过示例性但不是限制性说明,许多形式的RAM可用,例如静态随机存取存储器(static RAM,SRAM)、动态随机存取存储器(DRAM)、同步动态随机存取存储器(synchronous DRAM,SDRAM)、双倍数据速率同步动态随机存取存储器(doubledata date SDRAM,DDR SDRAM)、增强型同步动态随机存取存储器(enhanced SDRAM,ESDRAM)、同步连接动态随机存取存储器(synchlink DRAM,SLDRAM)和直接内存总线随机存取存储器(direct rambus RAM,DR RAM)。

[0228] 存储器1130用于存储位流或待编码的编码单元等,可以是固态硬盘或机械硬盘。

[0229] 应理解,上述电子设备1100可以是一个DPU。根据本实施例的电子设备1100可对应于本实施例中的编码装置或解码装置,并可以对应于执行根据图2中的相应主体,并且编码装置或解码装置中的各个模块的上述和其它操作和/或功能分别为了实现前述方法实施例中的相应流程,为了简洁,在此不再赘述。

[0230] 本实施例中的方法步骤可以通过硬件的方式来实现,也可以由处理器执行软件指令的方式来实现。软件指令可以由相应的软件模块组成,软件模块可以被存放于随机存取存储器(random access memory,RAM)、闪存、只读存储器(read-only memory,ROM)、可编程只读存储器(programmable ROM,PROM)、可擦除可编程只读存储器(erasable PROM,EPROM)、电可擦除可编程只读存储器(electrically EPROM,EEPROM)、寄存器、硬盘、移动硬盘、CD-ROM或者本领域熟知的任何其它形式的存储介质中。一种示例性的存储介质耦合至处理器,从而使处理器能够从该存储介质读取信息,且可向该存储介质写入信息。当然,存储介质也可以是处理器的组成部分。处理器和存储介质可以位于ASIC中。另外,该ASIC可以位于计算设备中。当然,处理器和存储介质也可以作为分立组件存在于网络设备或终端设备中。

[0231] 本申请还提供一种芯片系统,该芯片系统包括处理器,用于实现上述方法中数据处理单元的功能。在一种可能的设计中,所述芯片系统还包括存储器,用于保存程序指令和/或数据。该芯片系统,可以由芯片构成,也可以包括芯片和其他分立器件。

[0232] 在上述实施例中,可以全部或部分地通过软件、硬件、固件或者其任意组合来实现。当使用软件实现时,可以全部或部分地以计算机程序产品的形式实现。所述计算机程序产品包括一个或多个计算机程序或指令。在计算机上加载和执行所述计算机程序或指令时,全部或部分地执行本申请实施例所述的流程或功能。所述计算机可以是通用计算机、专用计算机、计算机网络、网络设备、用户设备或者其它可编程装置。所述计算机程序或指令

可以存储在计算机可读存储介质中,或者从一个计算机可读存储介质向另一个计算机可读存储介质传输,例如,所述计算机程序或指令可以从一个网站站点、计算机、服务器或数据中心通过有线或无线方式向另一个网站站点、计算机、服务器或数据中心进行传输。所述计算机可读存储介质可以是计算机能够存取的任何可用介质或者是集成一个或多个可用介质的服务器、数据中心等数据存储设备。所述可用介质可以是磁性介质,例如,软盘、硬盘、磁带;也可以是光介质,例如,数字视频光盘(digital video disc,DVD);还可以是半导体介质,例如,固态硬盘(solid state drive,SSD)。

[0233] 以上所述,仅为本申请的具体实施方式,但本申请的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本申请揭露的技术范围内,可轻易想到各种等效的修改或替换,这些修改或替换都应涵盖在本申请的保护范围之内。因此,本申请的保护范围应以权利要求的保护范围为准。

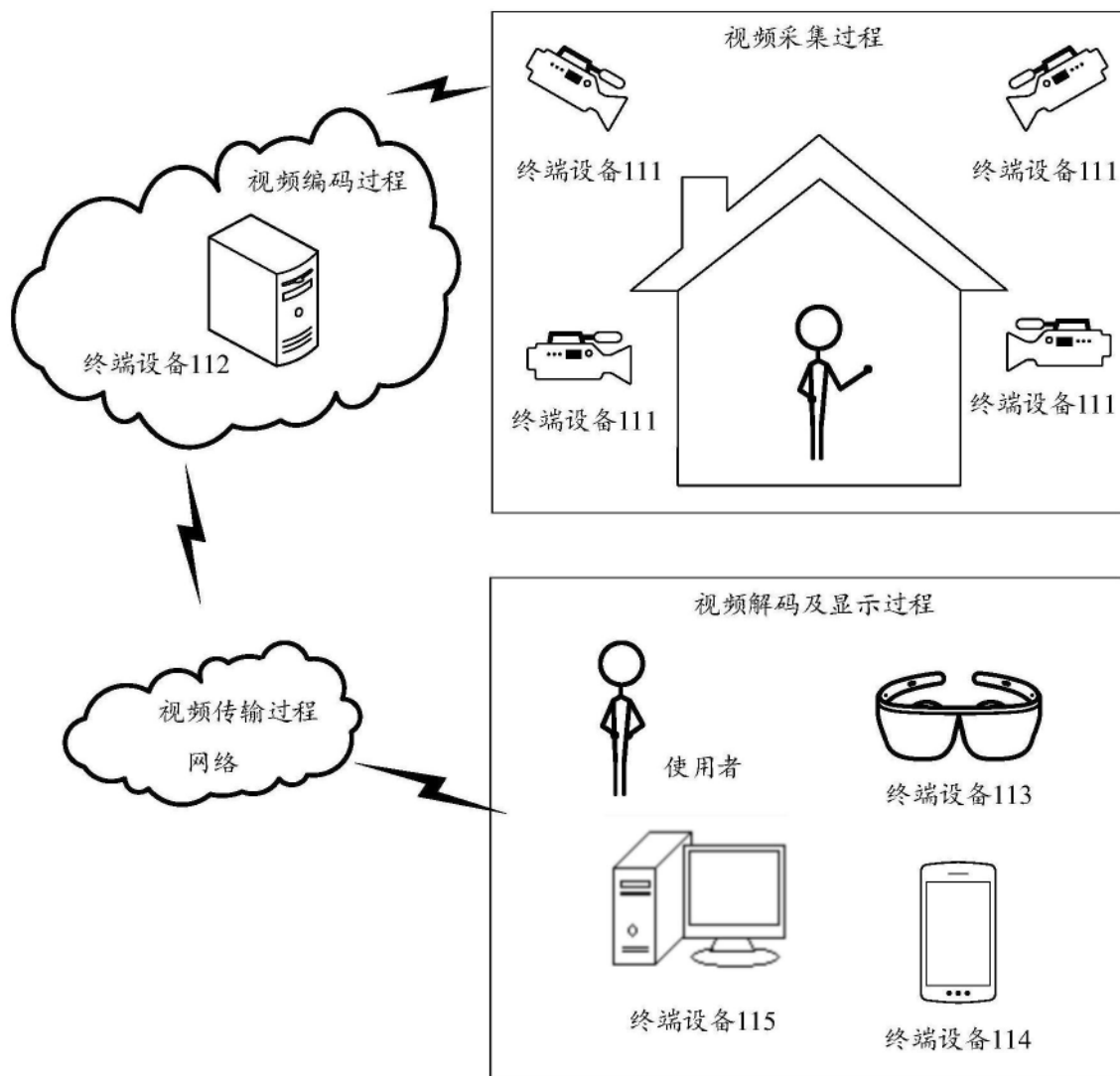


图1

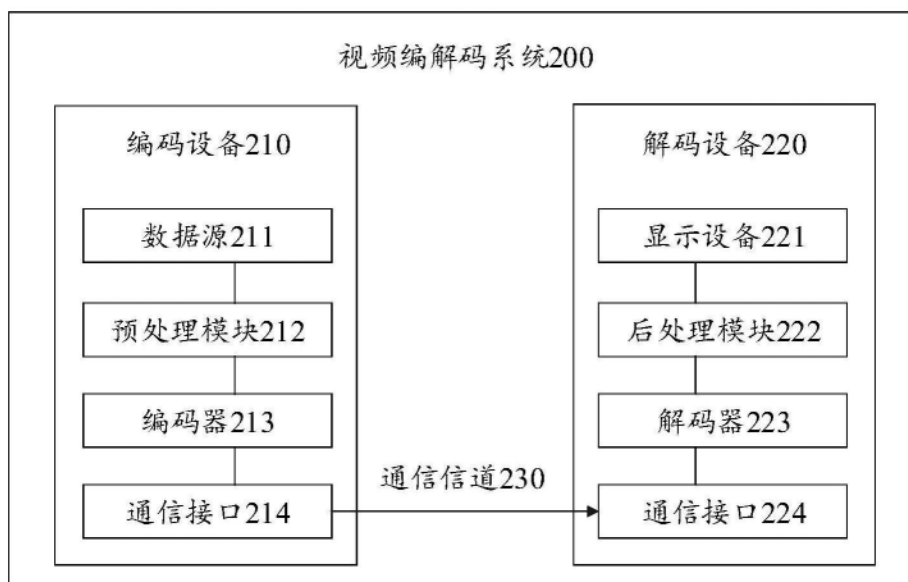


图2

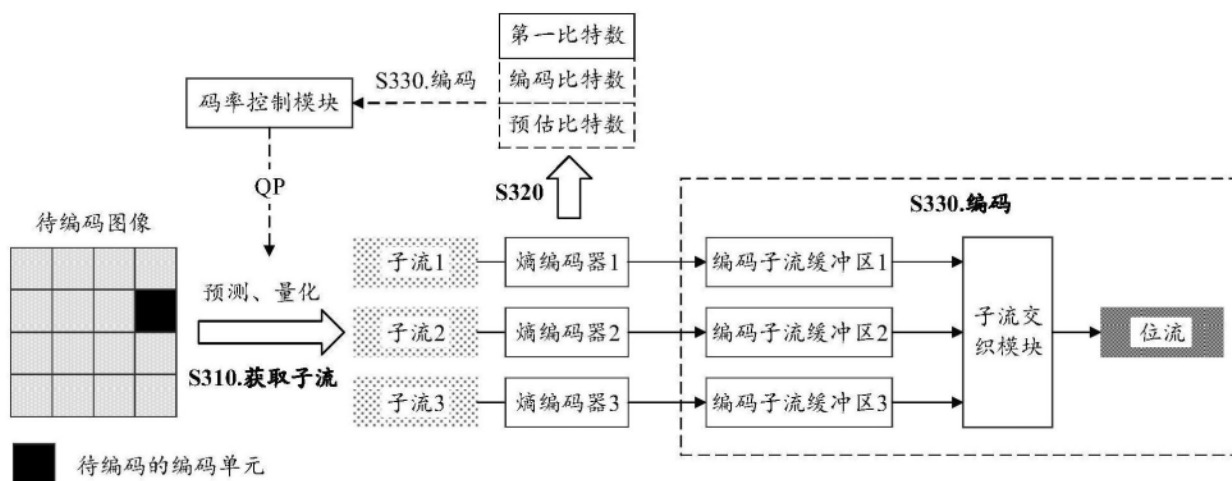


图3

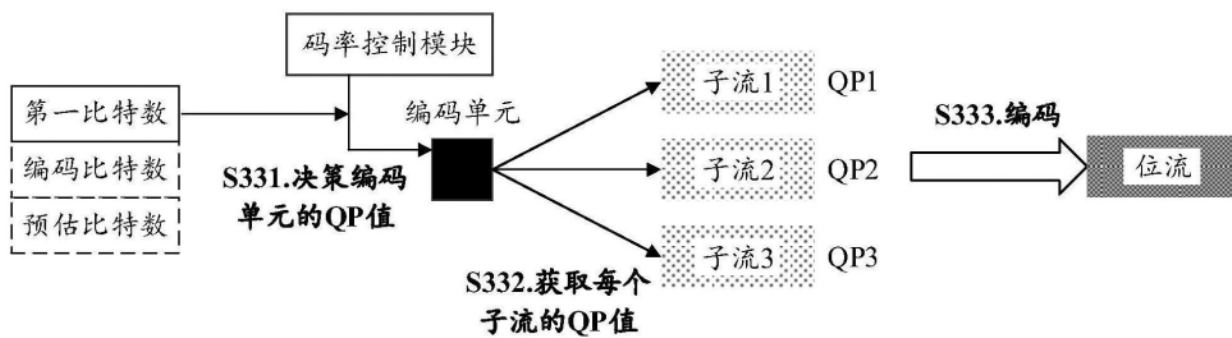


图4

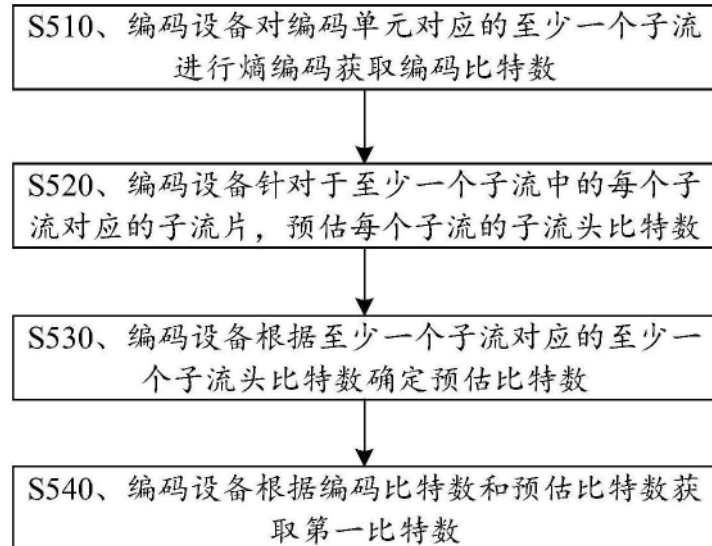


图5

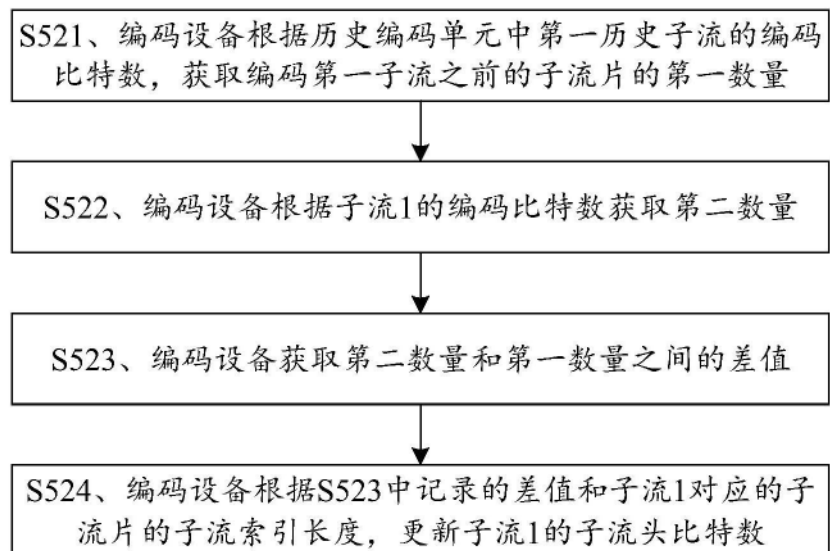


图6

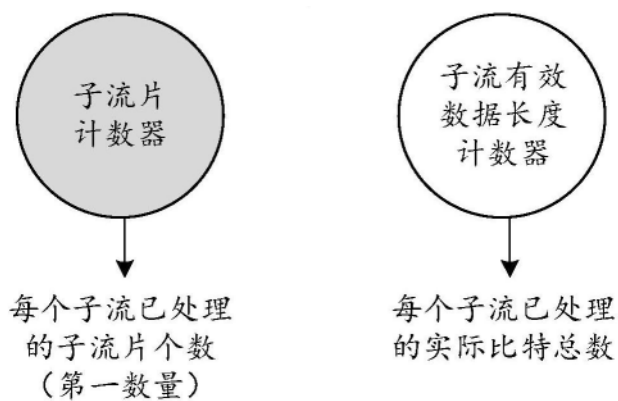


图7

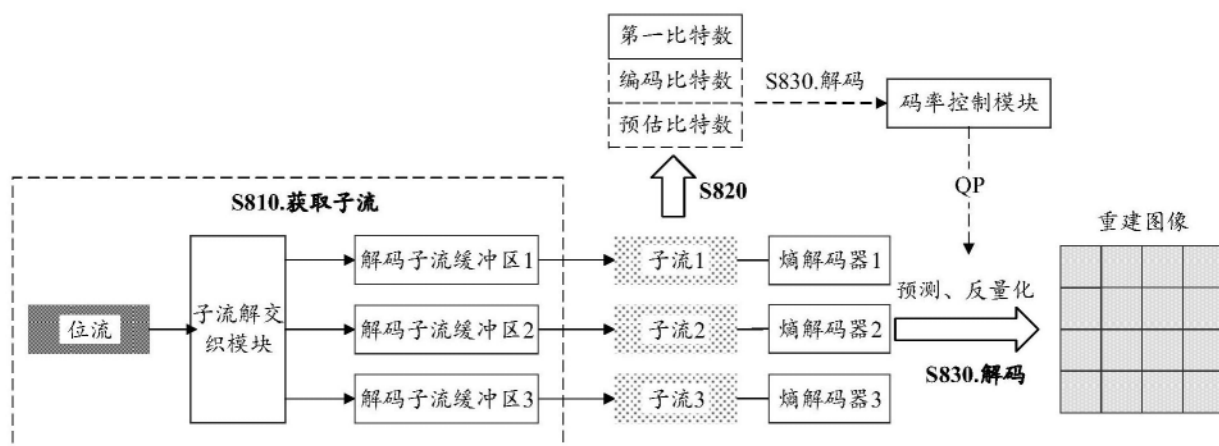


图8

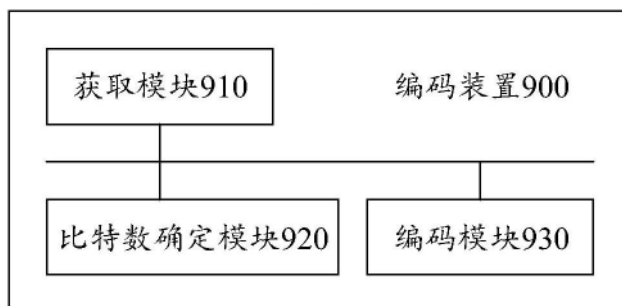


图9

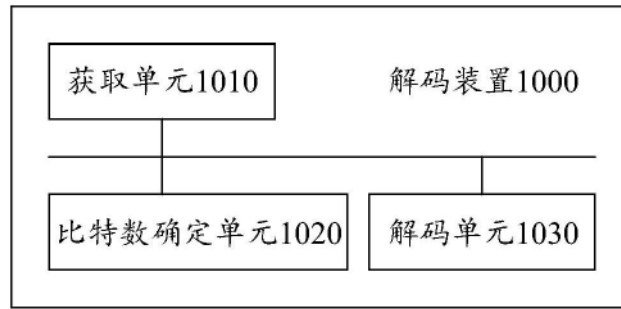


图10

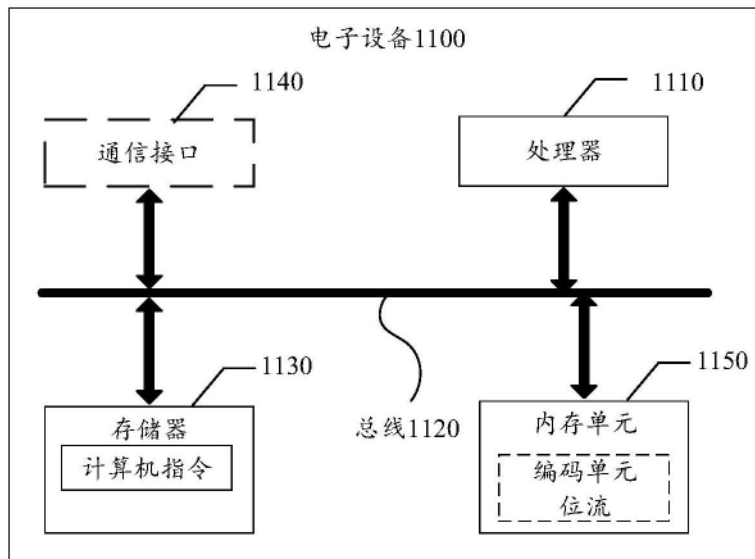


图11