

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年8月8日(08.08.2024)



(10) 国際公開番号

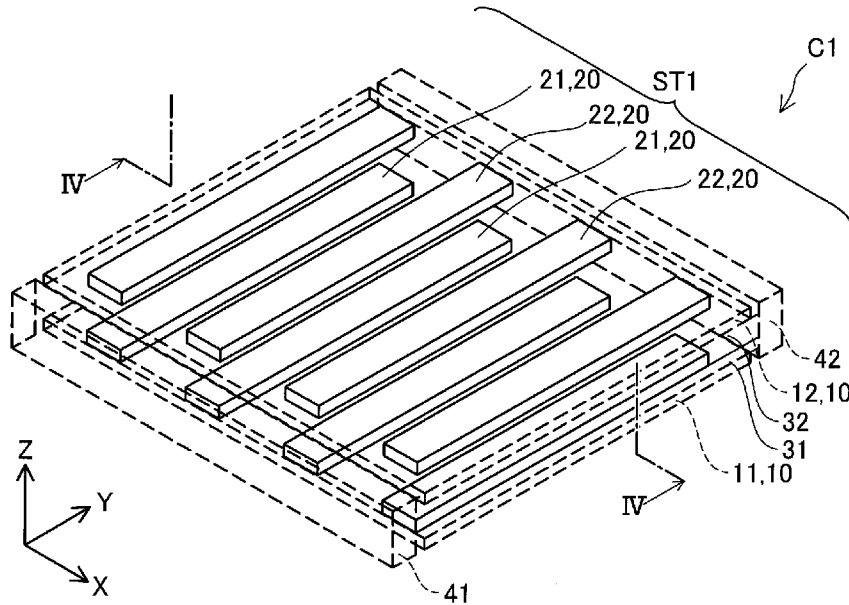
WO 2024/162152 A1

- (51) 国際特許分類:
H01G 7/06 (2006.01) H02J 7/00 (2006.01)
H01F 38/14 (2006.01) H02J 50/12 (2016.01)
H01G 4/40 (2006.01) H02J 50/40 (2016.01)
- (21) 国際出願番号: PCT/JP2024/002138
- (22) 国際出願日: 2024年1月25日(25.01.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-014372 2023年2月2日(02.02.2023) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 木口 拓也 (KIGUCHI Takuya); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). ▲高▼橋 将也(TAKAHASHI Masaya); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 山口 宜久(YAMAGUCHI Nobuhisa); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 足田 育之(HIKITA Yasuyuki); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 谷 恵亮(TANI Keisuke); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 弁理士法人 明成国際特許事務所 (BENRISHIHOJIN MEISEI INTERNATIONAL)

(54) Title: VARIABLE CAPACITOR AND POWER FEEDING DEVICE

(54) 発明の名称: 可変容量コンデンサおよび給電装置

Fig.3



(57) Abstract: A variable capacitor (C1) is used in a control circuit (73) for controlling the operation of a device (70), and comprises: first control electrode layers (21); second control electrode layers (22) that face the first control electrode layers; a dielectric layer (32) that is disposed at least between the first control electrode layers and the second control electrode layers; and a first extraction electrode layer (11) and a second extraction electrode layer (12) that face each other with the dielectric layer therebetween. The first extraction electrode layer and the second extraction electrode layer are positioned so as to generate an electric field in a direction that intersects an electric field vector generated between the

PATENT FIRM); 〒4600008 愛知県名古屋市中
区栄一丁目12番17号 Aichi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

first control electrode layers and the second control electrode layers when a voltage is applied between the first control electrode layers and the second control electrode layers; and the voltage applied between the first control electrode layers and the second control electrode layers is adjusted to adjust the capacitance value of the capacitance stored between the first extraction electrode layer and the second control electrode layers.

(57) 要約: 可変容量コンデンサ(C1)は、装置(70)の動作を制御する制御回路(73)に用いられ、第1制御電極層(21)と、第1制御電極層と向かい合う第2制御電極層(22)と、少なくとも、第1制御電極層と第2制御電極層との間に配置された誘電体層(32)と、誘電体層を挟んで向かい合う第1取出電極層(11)と、第2取出電極層(12)とを備え、第1取出電極層と第2取出電極層とは、第1制御電極層と第2制御電極層との間に電圧が印加された場合に、第1制御電極層と第2制御電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されており、第1制御電極層と第2制御電極層との間に印加される電圧が調整されて、第1取出電極層と第2制御電極層との間に蓄えられる静電容量の容量値が調整される。

明 細 書

発明の名称：可変容量コンデンサおよび給電装置

関連出願の相互参照

[0001] 本出願は、2023年2月2日に提出された日本出願番号2023-14372号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、可変容量コンデンサおよび給電装置に関する。

背景技術

[0003] 従来、直流バイアスを印加するための1対の電極の間に誘電体層が配置された、静電容量が可変であるコンデンサがある（例えば、特許文献1）。従来のコンデンサでは、アース用電極と直流バイアス用電極との間に誘電体層が配置され、アース用電極と直流バイアス用電極との間に誘電体層を介して容量取得用電極が配置されている。アース用電極と直流バイアス用電極との間に直流バイアスが印加されることにより、誘電体層の誘電特性が変化して、コンデンサの静電容量が変化する。

先行技術文献

特許文献

[0004] 特許文献1：特開2006-344845号公報

発明の概要

[0005] 従来のコンデンサでは、アース用電極と、直流バイアス用電極と、容量取得用電極とが、誘電体層を介して同じ方向に積層されている。このため、アース用電極と直流バイアス用電極との間の距離と、アース用電極と容量取得用電極との距離とを連動して設定する必要が生じる。

[0006] 本開示は、以下の形態として実現することが可能である。

[0007] 本開示の第1形態において、装置の動作を制御する制御回路に用いられる可変容量コンデンサが提供される。この可変容量コンデンサは、第1制御電極層と、前記第1制御電極層と向かい合う第2制御電極層と、少なくとも、

前記第 1 制御電極層と前記第 2 制御電極層との間に配置された誘電体層と、前記誘電体層を挟んで向かい合う第 1 取出電極層と、第 2 取出電極層とを備え、前記第 1 取出電極層と前記第 2 取出電極層とは、前記第 1 制御電極層と前記第 2 制御電極層との間に電圧が印加された場合に、前記第 1 制御電極層と前記第 2 制御電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されており、前記第 1 制御電極層と前記第 2 制御電極層との間に印加される電圧が調整されて、前記第 1 取出電極層と前記第 2 制御電極層との間に蓄えられる静電容量の容量値が調整される。

[0008] この形態によれば、第 1 制御電極層と第 2 制御電極層との間に直流電圧が印加されることにより誘電体層に印加される電界の方向と、第 1 取出電極と第 2 取出電極とに交流電圧が印加されることにより誘電体層に印加される電界の方向とを異ならせることができる。第 1 制御電極層と第 2 制御電極層との間の距離と、第 1 取出電極と第 2 取出電極との間の距離とを独立に設定することができる。よって、第 1 制御電極層と第 2 制御電極層との間の距離を短くすることで、同じ直流電圧でも誘電体層に印加される電界を大きくすることができるため、直流電圧を低電圧化できる。また、可変容量コンデンサ C 1 は、制御電圧の大きさにより容量値が変わるため、コンデンサの容量値を変更するために、複数のコンデンサとスイッチとで構成する回路を使用する場合と比較して、回路規模を小さくできる。

[0009] 本開示の第 2 形態によれば、受電装置に非接触給電する給電装置が提供される。この給電装置は、可変容量コンデンサとコイルとで構成される共振回路と、前記可変容量コンデンサに制御電圧を印加する制御電圧印加回路と、を備える。前記可変容量コンデンサは、第 1 制御電極層と、前記第 1 制御電極層と向かい合う第 2 制御電極層と、少なくとも、前記第 1 制御電極層と前記第 2 制御電極層との間に配置された誘電体層と、前記誘電体層を挟んで向かい合う第 1 取出電極層と、第 2 取出電極層とを備え、前記第 1 取出電極層と前記第 2 取出電極層とは、前記第 1 制御電極層と前記第 2 制御電極層との間に前記制御電圧が印加された場合に、前記第 1 制御電極層と前記第 2 制御

電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されている。前記制御電圧印加回路は、前記制御電圧を第1制御電圧に設定して、前記可変容量コンデンサを第1容量値に設定することにより、前記共振回路に予め定められた動作周波数の交流電力が印加された場合に、前記共振回路を共振状態に設定する給電動作と、前記制御電圧を前記第1制御電圧とは異なる前記第2制御電圧に設定して、前記可変容量コンデンサを前記第1容量値とは異なる第2容量値に設定することにより、前記共振回路に前記動作周波数の前記交流電力が印加された場合に、前記共振回路を非共振状態に設定する待機動作、とを実行可能である。

[0010] この形態によれば、第1制御電極層と第2制御電極層との間に直流電圧が印加されることにより誘電体層に印加される電界の方向と、第1取出電極と第2取出電極とに交流電圧が印加されることにより誘電体層に印加される電界の方向とを異ならせることができる。第1制御電極層と第2制御電極層との間の距離と、第1取出電極と第2取出電極との間の距離とを独立に設定することができる。よって、第1制御電極層と第2制御電極層との間の距離を短くすることで、同じ直流電圧でも誘電体層に印加される電界を大きくすることができるため、直流電圧を低電圧化できる。また、可変容量コンデンサC1は、制御電圧の大きさにより容量値が変わるため、コンデンサの容量値を変更するために、複数のコンデンサとスイッチとで構成する回路を使用する場合と比較して、共振回路および制御電圧印加回路の回路規模を小さくできる。

図面の簡単な説明

[0011] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
[図1]図1は、非接触給電システムの構成を示す模式図であり、
[図2]図2は、非接触給電システムの回路図であり、
[図3]図3は、可変容量コンデンサの斜視図であり、
[図4]図4は、図3に示す可変容量コンデンサのIV-IV線断面図であり、

[図5]図 5 は、制御電界と比誘電率との関係を示す図であり、

[図6]図 6 は、給電装置の回路図であり、

[図7]図 7 は、第 2 実施形態に係る給電装置の回路図であり、

[図8]図 8 は、第 3 実施形態に係る給電装置の回路図であり、

[図9]図 9 は、第 4 実施形態に係る給電装置の回路図であり、

[図10]図 10 は、制御電圧の印加開始時期とコイル電圧との関係を示す図であり、

[図11]図 11 は、第 5 実施形態に係る誘電体層の誘電特性を示す図である。

発明を実施するための形態

[0012] A. 第 1 実施形態：

A 1. 非接触給電システムの構成：

図 1 に示すように、非接触給電システム 1 は、給電装置 70 と、受電装置 80 とを備える。本実施形態では、給電装置 70 は、道路 RS の下に埋設されている。受電装置 80 は、道路 RS を走行する移動体としての車両 VE に搭載されている。車両 VE の走行中に、受電装置 80 は、給電装置 70 から給電される。ここで、走行中とは、車両 VE が移動している場合と、信号待ち等で車両が停止している場合とを含む。車両 VE は、例えば、電気自動車やハイブリッド車として構成される。

[0013] 給電装置 70 は、1 次側コイル L 1 と、可変容量コンデンサ C 1 とを有する直列共振回路である 1 次側共振回路 72 と、1 次側共振回路 72 に給電する交流電源 71 とを有する。交流電源 71 は、複数の 1 次側共振回路 72 に対して給電する。複数の 1 次側コイル L 1 は、道路 RS の延在方向に沿って配列されている。受電装置 80 は、2 次側コイル L 2 を有する。

[0014] なお、受電装置 80 が搭載される移動体は、道路 RS を走行する車両 VE に限られず、例えば、AGV (無人搬送車) や、走行ロボットなどでもよい。また、給電装置 70 は、道路 RS の下ではなく、道路 RS に隣接する歩道や駐車場、AGV が走行する経路に設置されてもよい。

[0015] A 2. 非接触給電システムの回路構成：

図2に示すように、給電装置70は、上記構成に加え、制御回路73と、1次側検出回路78とを備えている。制御回路73は、制御電圧印加回路76と、1次側制御回路77とを有する。1次側コイルL1と可変容量コンデンサC1とが直列に接続されて、共振回路としての1次側共振回路72が構成されている。

[0016] 制御回路73は、第1制御電極層21と第2制御電極層22との間に印加される電界を調整して、第1取出電極層11と第2制御電極層22との間に蓄えられる静電容量の容量値を調整することによって給電装置70の動作を制御する。制御電圧印加回路76は、第1制御電極層21と第2制御電極層22との間に制御電圧を印加する。制御電圧は、第2誘電体層32の誘電率を変化させるための電圧である。可変容量コンデンサC1は、制御電圧を用いて容量値を調整することにより、1次側共振回路72の共振周波数を調整する。

[0017] 交流電源71は、直流電源74と、インバータ75とを有する。インバータ75は、直流電源74から供給される直流電力を、予め定められた動作周波数の交流電力に変換して1次側共振回路72に印加する。本実施形態では、動作周波数は、85kHzである。可変容量コンデンサC1は、1次側共振回路72を動作周波数にて共振状態とするとともに、1次側共振回路72を動作周波数にて非共振状態とする機能を有する。本実施形態では、可変容量コンデンサC1は、第1容量値と、第1容量値よりも小さい第2容量値とに切り替え可能に構成されている。そして、可変容量コンデンサC1の容量値は、制御電圧印加回路76から出力される切替信号Sig1により、第1容量値と第2容量値とのいずれかに切り替えられる。1次側コイルL1と2次側コイルL2とが磁氣的に結合している場合であって、可変容量コンデンサC1が第1容量値の場合、1次側共振回路72は動作周波数にて共振状態となる。つまり、可変容量コンデンサC1の第1容量値は、1次側共振回路72の共振周波数が動作周波数と一致する値に設定されている。対して、可変容量コンデンサC1が第2容量値の場合、1次側共振回路72の共振周波

数が動作周波数からずれるため、１次側共振回路７２は動作周波数にて非共振状態となる。

[0018] 制御電圧印加回路７６は、後に詳述するように、交流電源７１から出力される交流電力を用いて生成した切替信号Ｓｉｇ１を可変容量コンデンサＣ１に印加する。

[0019] １次側検出回路７８は、１次側コイルＬ１近傍の磁束の大きさを検出する磁気センサ、詳細には、１次側コイルＬ１近傍に設けられたコイルを内蔵した磁気センサである。１次側検出回路７８は、磁束密度を検出し、検出した磁束密度を示す信号を１次側制御回路７７へ出力する。１次側制御回路７７は、１次側検出回路７８から出力される信号を用いて、制御電圧印加回路７６に可変容量コンデンサＣ１に切替信号Ｓｉｇ１の電圧値を切り替えるように指令する。具体的には、１次側制御回路７７は、信号が示す磁束密度が予め定められた閾値よりも大きい場合に、制御電圧印加回路７６に可変容量コンデンサＣ１に切替信号Ｓｉｇ１の電圧値を切り替えるように指令する。

[0020] 受電装置８０は、上記構成に加え、２次側共振回路８１と、整流器８２と、バッテリー８３とを有する。２次側コイルＬ２と２次側コンデンサＣ２とが直列に接続されて、２次側共振回路８１が構成されている。整流器８２は、２次側共振回路８１から出力される交流電力を直流電力に変換し、バッテリー８３へ供給する。バッテリー８３は、供給される直流電力により充電される。

[0021] １次側コイルＬ１と２次側コイルＬ２とが磁氣的に結合している場合において、１次側共振回路７２の共振周波数と、２次側共振回路８１の共振周波数とは、略同一になるように設定されている。これにより、１次側コイルＬ１と、２次側コイルＬ２との磁界共振によって、受電装置８０への非接触給電を行うことができる。

[0022] A３．待機状態と送電状態：

可変容量コンデンサＣ１が第１容量値に設定され、１次側コイルＬ１に送電電流が流れて、給電が行われている状態を給電状態と呼ぶ。可変容量コンデンサＣ１が第２容量値に設定され、１次側コイルＬ１に送電電流よりも小

さい待機電流が流れて、給電を行っていない状態を待機状態と呼ぶ。

[0023] 1次側コイルL1は、道路RSの延在方向に配列されており、2次側コイルL2は、最寄りの1次側コイルL1から非接触給電を受ける。待機状態において、1次側コイルL1に待機電流が流れることにより、1次側コイルL1は磁束を発生させている。受電装置80は、図示しない磁気センサを備えている。そして、受電装置80が対象の1次側共振回路72に近づくと、1次側コイルL1が発生させる磁束を磁気センサにより検出する。受電装置80は、磁束を検出すると、2次側コイルL2に交流電流を流して、磁束を発生させる。2次側コイルL2が発生させる磁束が1次側検出回路78により検出されると、1次側制御回路77は、制御電圧印加回路76に切替信号Sig1の電圧値を切り替えるように指令する。可変容量コンデンサC1は、切替信号Sig1の電圧値を用いて、容量値を第2容量値から第1容量値に切り替える。これにより、1次側共振回路72が共振状態となり、給電が開始される。

[0024] 給電装置70が、2次側コイルL2の存在を検出する方法は上記に限られない。他の形態として、給電装置70は、1次側コイルL1に流れる電流を検出し、電流の増加を検出する形態や1次側コイルL1の電圧を検出し、電圧の増加を検出する形態でもよい。

[0025] A4. 可変容量コンデンサの構造：

図3に示すように、可変容量コンデンサC1は、第1取出電極層11と、第2取出電極層12と、第1制御電極層21と、第2制御電極層22と、第1誘電体層31と、第2誘電体層32と、第1取出電極共通層41と、第2取出電極共通層42とを有する。第1取出電極層11と第2取出電極層12とを総称して取出電極層10とも呼ぶ。第1制御電極層21と第2制御電極層22とを総称して制御電極層20とも呼ぶ。

[0026] 図3には、互いに直交する3つの空間軸であるXYZ軸が描かれている。X軸、Y軸、Z軸の矢印が向いている方向は、それぞれX軸、Y軸、Z軸に沿った正の方向を示している。X軸、Y軸、Z軸に沿った正の方向を、それ

ぞれ+X方向、+Y方向、+Z方向とする。X軸、Y軸、Z軸の矢印が向いている方向と逆の方向が、それぞれX軸、Y軸、Z軸に沿った負の方向である。X軸、Y軸、Z軸に沿った負の方向を、それぞれ-X方向、-Y方向、-Z方向とする。X軸、Y軸、Z軸に沿った方向で正負を問わないものを、それぞれX方向、Y方向、Z方向とよぶ。これ以降に示す図及び説明についても同様である。

[0027] 図4に示すように、第1制御電極層21と第2制御電極層22とは、可変容量コンデンサC1の静電容量を調整するための電極層である。第1取出電極層11と第2取出電極層12とは、可変容量コンデンサC1の静電容量を利用するための電極層である。典型的には、可変容量コンデンサC1は、第1制御電極層21と第2制御電極層22とに直流電圧である制御電圧が印加され、第1取出電極層11と第2取出電極層12との間に交流電力が印加されて用いられる。

[0028] 可変容量コンデンサC1は、さらに、外部回路と電氣的に接続するための第1端子ACpと、第2端子ACnと、第3端子DCpと、第4端子DCnとを有する。第1端子ACpは、第1取出電極層11と電氣的に接続している。第2端子ACnは、第2取出電極層12と電氣的に接続している。第3端子DCpは、第1制御電極層21と電氣的に接続している。第4端子DCnは、第2制御電極層22と電氣的に接続している。

[0029] 第2制御電極層22は、第1制御電極層21と向かい合う。第2誘電体層32は、少なくとも第1制御電極層21と第2制御電極層22との間に配置されている。第1取出電極層11と、第2取出電極層12とは、第2誘電体層32を挟んで向かい合う。第1取出電極層11と第2取出電極層12とは、第1制御電極層21と第2制御電極層22との間に制御電圧が印加された場合に、第1制御電極層21と第2制御電極層22との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されている。本実施形態では、第1制御電極層21と第2制御電極層22とはX方向に向かい合う。また、第1取出電極層11と第2取出電極層12とは、Z方向に向かい

合う。

[0030] 図4に示すように、可変容量コンデンサC1は積層構造を有している。具体的には、第1取出電極層11の上に、第1誘電体層31が配置されている。第1誘電体層31の上に第1制御電極層21と、第2制御電極層22と、第2誘電体層32とが配置されている。第2誘電体層32は、第1制御電極層21と、第2制御電極層22とを覆っている。第2誘電体層32の上に第2取出電極層12が配置されている。各層の膜面方向が、XY方向である。各層が積層されている積層方向がZ方向である。

[0031] 図3に示すように、第1制御電極層21と第2制御電極層22とは、それぞれ、Y方向に長軸な平板形状を有する。第1制御電極層21と、第2制御電極層22とは、X方向において、間隔を空けて交互に配置されている。各第1制御電極層21の-Y方向の端部は、第1取出電極共通層41と電氣的に接続されている。各第2制御電極層22の+Y方向の端部は、第2取出電極共通層42と電氣的に接続されている。

[0032] X方向において、第1制御電極層21と第2制御電極層22とが、第2誘電体層32を挟んで交互に配置されて形成された構造体を第1構造体ST1とも呼ぶ。第1制御電極層21と第2制御電極層22とが交互に配置されていることにより、第1制御電極層21と第2制御電極層22との間に形成されるコンデンサは互いに並列に接続されるため、可変容量コンデンサC1の容量値を大きくすることができる。

[0033] 図4に示すように、第2誘電体層32は、少なくとも第1制御電極層21と第2制御電極層22との間に配置されている。具体的には、第2誘電体層32は、X方向において、第1制御電極層21と第2制御電極層22とに挟まれた制御領域RG1に配置されている。これにより、第1制御電極層21と第2制御電極層22との間に直流電圧である制御電圧が印加された場合には、概ねX方向に平行である電界ベクトルが、制御領域RG1に生じる。

[0034] 第1取出電極層11と、第2取出電極層12とは、Z方向において、第2誘電体層32を挟んで向かい合う。これにより、第1取出電極層11と第2

取出電極層 1 2 との間に交流電圧が印加された場合に制御領域 R G 1 に生じる電界ベクトルは、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に制御電圧が印加された場合に制御領域 R G 1 に生じる電圧ベクトルと概ね交わる。本実施形態において、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間に交流電圧が印加された場合に制御領域 R G 1 に生じる電界ベクトルは、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に制御電圧が印加された場合に制御領域 R G 1 に生じる電圧ベクトルと概ね直交する。

[0035] 第 1 取出電極層 1 1 と第 2 取出電極層 1 2 とが向かい合う方向と、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 とが向かう方向とは異なる。これにより、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との距離と、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との距離とを独立に設定できる。第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との距離を短くすることなく、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との距離を短くことができる。よって、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間に印加される電圧に耐え得る、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間の距離を維持しつつ、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との距離を短くすることにより、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に印加される電界を大きくすることができる。よって、制御電圧を低電圧化できる。

[0036] 本実施形態において、第 1 誘電体層 3 1 と第 2 誘電体層 3 2 とは同じ材料の強誘電体を含む。詳細には、第 1 誘電体層 3 1 と第 2 誘電体層 3 2 とは、P V D F（ポリフッ化ビニリデン）を含む。他の形態として、第 1 誘電体層 3 1 と第 2 誘電体層 3 2 とは、P（V D F－T r F E）（ポリ（フッ化ビニリデン－トリフルオロエチレン））などのフッ素樹脂などの強誘電体ポリマーを含んでもよい。第 1 誘電体層 3 1 が強誘電体を含むことにより、第 1 誘電体層 3 1 も可変容量コンデンサとして機能させることができる。

[0037] 第 1 誘電体層 3 1 と第 2 誘電体層 3 2 との他の形態として、第 1 誘電体層 3 1 と第 2 誘電体層 3 2 とは、互いに異なる材料の誘電体を含んでもよい。

[0038] P V D F 分子は、炭素鎖に水素原子とフッ素原子とが結合している。水素

原子は正に帯電し、フッ素原子は負に帯電するため、P V D F 分子は、双極子モーメントを有する。P V D F 分子が分子間力により凝集した場合、各 P V D F 分子の炭素鎖が延びる方向が揃う。水素原子とフッ素原子とは、炭素鎖の延びる方向に対して、垂直な方向に位置する。よって、P V D F の結晶では、自発分極する。P V D F の結晶に電界が印加された場合、炭素鎖の延びる方向である X 軸を中心軸として回転するように、分極の向きが変化する。よって、制御電圧が印加された状態においても、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間に交流電圧が印加されることにより分極の向きが変化する。このため、第 2 誘電体層 3 2 に P V D F を用いることにより、制御電圧の電圧値が変更された場合に、比誘電率が変化する可変容量コンデンサ C 1 を提供することができる。

[0039] 図 5 は、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に制御電圧が印加されることにより生じる制御電界 E_d の大きさと、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間に交流電圧を印加した場合の比誘電率 ϵ_r との関係を示す図である。可変容量コンデンサ C 1 は、比誘電率 ϵ_r が 2 つのピークを有する誘電特性を有する。

[0040] 強誘電体は、制御電界がゼロ V/m において自発分極している。制御電界を抗電界 E_c まで大きくすると、分極がゼロとなり、比誘電率 ϵ_r は最大になる。抗電界 E_c 付近では、双極子モーメントは、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との間に印加された交流電圧に応じた向きに動き易いため、比誘電率 ϵ_r は大きくなると考えられる。

[0041] 制御電界 E_d が抗電界 E_c よりも大きくなると、比誘電率 ϵ_r は小さくなる。電気双極子が、制御電界 E_d に拘束されて、交流電圧に応じて動きにくくなるためだと考えられる。

[0042] 本実施形態では、制御電界 E_d の向きと、交流電圧が印加されることによる電界の向きとは交わる。また、第 2 誘電体層 3 2 に含まれる P V D F は、分極の方向が炭素鎖を回転軸として回転する。このため、抗電界 E_c より小さい制御電界 E_d の領域でも、比誘電率 ϵ_r のピークが出現する。制御電界 E

dが印加されることにより、交流電圧が印加されることに応じて、制御電界E dが印加されていない場合よりも電気双極子が動き易くなるためであると考えられる。

[0043] 可変容量コンデンサC 1の誘電特性は、アシスト領域と、分極反転領域、飽和領域とを有する。アシスト領域の制御電圧が印加されると、第2誘電体層3 2の分極の動きがアシストされる。具体的には、アシスト領域は、制御電界E dが抗電界E cよりも小さく、比誘電率 ϵ_r が比誘電率 ϵ_1 よりも大きく、比誘電率 ϵ_2 より小さい領域である。ここで、比誘電率 ϵ_1 は、制御電界E dがゼロである場合の比誘電率 ϵ_r である。比誘電率 ϵ_2 は、比誘電率 ϵ_r の2つのピークの間の極小点である。

[0044] 抗電界E cの電圧を含む分極反転領域の制御電圧が印加されると、第2誘電体層3 2の分極は、交流電圧に応じて、アシスト領域よりもさらに反転し易くなる。具体的には、分極反転領域は、制御電界E dが抗電界E cを含む電界範囲であり、アシスト領域における比誘電率 ϵ_r のピーク値 ϵ_3 よりも比誘電率 ϵ_r が大きい領域である。

[0045] 飽和領域の制御電圧が印加されると、第2誘電体層3 2の分極の動きが拘束される。具体的には、飽和領域は、制御電界E dが抗電界E cよりも大きく、制御電界E dが抗電界E cよりも大きい領域である。

[0046] 上記のように、アシスト領域の制御電界E dを印加することにより、制御電界E dを印加しない場合よりも、分極を動き易くすることができる。よって、可変容量コンデンサC 1にアシスト領域の制御電界E dを印加することにより、可変容量コンデンサC 1の静電容量を、制御電界E dを印加しない場合の静電容量よりも大きくすることができる。

[0047] また、分極反転領域の制御電界E dを印加することにより、分極を、アシスト領域よりも、さらに動き易くすることができる。よって、可変容量コンデンサC 1に分極反転領域の制御電界E dを印加することにより、可変容量コンデンサC 1の静電容量を、アシスト領域の制御電界E dを印加した場合の静電容量よりも大きくすることができる。

[0048] また、飽和領域の制御電界 E_d を印加することにより、分極を動きにくくすることができる。よって、可変容量コンデンサ C_1 に飽和領域の制御電界 E_d を印加することにより、可変容量コンデンサ C_1 の静電容量を、アシスト領域の制御電界 E_d を印加していない場合の静電容量よりも小さくすることができる。よって、可変容量コンデンサ C_1 によれば、制御電界 E_d の大きさを調整することにより、可変容量コンデンサ C_1 の容量値を目的の容量値に設定することができる。

[0049] A 5. 制御電圧印加回路の回路構成：

図 6 に示すように、制御電圧印加回路 76 は、整流器 79 と、平滑コンデンサ C_{10} と、スイッチ SW とを有する。整流器 79 は、交流電源 71 から出力される交流電流を整流し、配線 N_1 と配線 N_2 とに直流電圧を出力する。整流器 79 として、例えばダイオードブリッジ回路を用いることができる。配線 N_1 に印加される電圧は、配線 N_2 に印加される電圧よりも高い。配線 N_1 に、スイッチ SW が配置されている。スイッチ SW は例えばトランジスタである。配線 N_1 と配線 N_2 との間に平滑コンデンサ C_{10} が接続されている。切替信号 Sig_1 は、具体的には、配線 N_1 と配線 N_2 間の電圧である。

[0050] 配線 N_1 は、可変容量コンデンサ C_1 の第 3 端子 DC_p に接続されている。配線 N_2 は、可変容量コンデンサ C_1 の第 4 端子 DC_n に接続されている。インバータ 75 の一方の出力端子に接続されている配線は、可変容量コンデンサ C_1 の第 1 端子 AC_p に接続されている。インバータ 75 の他方の出力端子に接続されている配線は、可変容量コンデンサ C_1 の第 2 端子 AC_n に接続されている。

[0051] 1 次側制御回路 77 は、スイッチ SW を開放状態または導通状態に設定する信号を制御電圧印加回路 76 に出力する。具体的に 1 次側制御回路 77 は、給電装置 70 を給電状態に設定する場合には、スイッチ SW を開放状態に設定する信号を出力する。制御電圧印加回路 76 は、1 次側制御回路 77 から信号が入力されると、スイッチ SW を開放状態に設定する供給動作を行う

。供給動作において、制御電圧印加回路 7 6 は、制御電圧を第 1 制御電圧としてのゼロボルトに設定する。これにより、可変容量コンデンサ C 1 の第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に印加される制御電圧 V_d はゼロボルトとなる。可変容量コンデンサ C 1 の容量値は、第 2 誘電体層 3 2 の比誘電率 ϵ_r が比誘電率 ϵ_1 の場合の第 1 容量値に設定される。よって、1 次側共振回路 7 2 は共振状態となる。

[0052] 対して、給電装置 7 0 を待機状態に設定する場合には、1 次側制御回路 7 7 は、スイッチ SW を導通状態に設定する信号を出力する。制御電圧印加回路 7 6 は、1 次側制御回路 7 7 から信号が入力されると、スイッチ SW を導通状態に設定する待機動作を行う。待機動作において、制御電圧印加回路 7 6 は、制御電圧を第 2 制御電圧としての飽和領域の制御電界 E_d となる電圧値に設定する。これにより、可変容量コンデンサ C 1 の第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に印加される制御電界 E_d は飽和領域の電界となる。可変容量コンデンサ C 1 の容量値は、第 2 誘電体層 3 2 の飽和領域の比誘電率 ϵ_r の場合の第 2 容量値に設定される。上記のように、第 2 容量値は、第 1 容量値よりも小さい。これにより、1 次側共振回路 7 2 は非共振状態となる。

[0053] 以上説明した第 1 実施形態によれば、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 とは、制御電圧が印加された場合に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されている。これにより、第 1 取出電極層 1 1 と第 2 取出電極層 1 2 との距離と、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との距離とを独立に設定できる。このため、制御電圧を低電圧化できる。また、可変容量コンデンサ C 1 は、非接触給電システム 1 において、第 1 制御電極層 2 1 と第 2 制御電極層 2 2 との間に印加される制御電界 E_d を調整して、第 1 取出電極層 1 1 と第 2 制御電極層 2 2 との間に蓄えられる静電容量の容量値を調整することによって非接触給電システム 1 の動作を制御する制御電圧印加回路 7 6 に用いられる。これにより、1 次側共振回路 7 2 の容量成分の容量値を変更するために、複数のコンデンサとスイッチと

で構成する場合と比較して、回路規模を小さくできる。また、機械的に容量値を変更するコンデンサと比較して小型化できる。

[0054] また、可変容量コンデンサC1は、1次側共振回路72の共振周波数を調整して、1次側共振回路72の動作を制御するために用いられる。これにより、1次側共振回路72の容量成分の容量値を変更するために複数のコンデンサを有する回路構成と比較して、回路規模を小さくできる。

[0055] また、制御電圧印加回路76は、制御電圧Vdをゼロボルトに設定することにより、1次側共振回路72を共振状態に設定する給電動作と、制御電圧を飽和領域の電圧に設定することにより、1次側共振回路72を非共振状態に設定する待機動作とを実行する。可変容量コンデンサC1は、制御電圧Vdがゼロボルトに設定されることにより、第1容量値に設定され、制御電圧Vdが飽和領域の制御電界Edの電圧値に設定されることにより、第2容量値に設定される。磁界共鳴を用いて非接触給電を行う給電装置70においては、1次側共振回路72を共振状態に設定するか、非共振状態に設定するかにより、給電装置に給電動作させるか否かを制御することができる。本実施形態に係る可変容量コンデンサC1は、このような給電装置70に好適に適用することができる。

[0056] また、第2容量値は、第1容量値よりも小さい。これにより、非接触給電システム1の待機状態において、1次側共振回路72のインピーダンスを小さくできるため、1次側コイルL1に流れる電流を小さくすることができる。

[0057] B. 第2実施形態：

図7に示す、第2実施形態に係る給電装置70は、第1実施形態と制御電圧印加回路276の構成が異なる。上記実施形態と同じ構成については、同一の符号を付し、詳細な説明は適宜省略する。

[0058] 本実施形態に係る制御電圧印加回路276は、整流器79と、平滑コンデンサC10と、DC-DCコンバータ100とを有する。DC-DCコンバータ100は、整流器79から出力される直流電圧を降圧または昇圧して、

配線N 1 と配線N 2 とに出力する。制御電圧印加回路 2 7 6 が出力する制御電圧は、第 1 実施形態と同様である。制御電圧印加回路 2 7 6 は、降圧または昇圧する場合には、時間に対して、線形に電圧を出力する。これにより、電流の急激な変動が抑制されるため、サージ電圧を抑制することができる。

[0059] C. 第 3 実施形態：

図 8 に示す、第 3 実施形態に係る給電装置 7 0 は、上記各実施形態と制御電圧印加回路 3 7 6 の構成が異なる。上記実施形態と同じ構成については、同一の符号を付し、詳細な説明は適宜省略する。

[0060] 本実施形態に係る制御電圧印加回路 3 7 6 は、コンデンサ C 3 0 と、第 1 ダイオード D 1 と、第 2 ダイオード D 2 と、平滑コンデンサ C 1 0 と、DC-DC コンバータ 1 0 0 とを有する。コンデンサ C 3 0 と、第 1 ダイオード D 1 と、第 2 ダイオード D 2 と、平滑コンデンサ C 1 0 で、半波倍電圧整流回路が構成されている。これにより、大きな制御電圧 V_d を出力することができる。制御電圧印加回路 3 7 6 が出力する制御電圧は、第 1 実施形態と同様である。

[0061] D. 第 4 実施形態：

図 9 に示す、第 4 実施形態に係る給電装置 7 0 は、上記各実施形態と制御電圧印加回路 4 7 6 の構成が異なる。上記実施形態と同じ構成については、同一の符号を付し、詳細な説明は適宜省略する。

[0062] 本実施形態に係る制御電圧印加回路 4 7 6 は、1 次側コイル L 1 の両端子のそれぞれと接続している。そして、制御電圧印加回路 4 7 6 は、1 次側コイル L 1 に印加されている交流電圧であるコイル電圧を直流電圧に変換して、配線 N 1 と配線 N 2 とに供給する。

[0063] 図 1 0 に示すように、制御電圧印加回路 4 7 6 は、給電動作から待機動作に切り替える場合、コイル電圧の電圧がゼロボルトである時点 t_1 付近から待機動作を開始する。具体的には、制御電圧印加回路 4 7 6 は、時点 t_1 付近から、第 3 端子 DC p と第 4 端子 DC n 間に飽和領域の制御電圧 V_d の印加を開始する。ここで、時点 t_1 付近とは、交流電力の電圧が、交流電力の

電圧値の最大値の10%以下となる時刻 t_1 前後の期間をいう。本実施形態では、制御電圧印加回路476は、時刻 t_1 から待機動作を行う。これにより、可変容量コンデンサC1の第2誘電体層32は、交流電力が印加されることによる電界を受けにくい状態で、制御電界 E_d が印加されるため、第2誘電体層32に効果的に制御電界を印加することができる。

[0064] 以上説明した第4実施形態によれば、可変容量コンデンサC1は、1次側コイルL1に印加される交流電力の電圧がゼロボルト付近から制御電圧の印加が開始される。これにより、第2誘電体層32には、交流電力が印加されることによる電界を受けにくい状態で、制御電界 E_d が印加されるため、第2誘電体層32に効果的に制御電界を印加することができる。

[0065] E. 第5実施形態：

図11に示すように、本実施形態では第2誘電体層32は、動作温度としての相転移温度 T_c より高い温度における比誘電率 ϵ_r が、相転移温度 T_c における比誘電率 ϵ_r よりも小さい誘電特性を有する。具体的には、第2誘電体層32は、相転移温度 T_c より温度が高くなると、比誘電率 ϵ_r が低下する。本実施形態では、相転移温度 T_c は、給電装置70が異常状態となった場合の動作温度より小さい値となるように、第2誘電体層32に用いられる誘電体が作製されている。これにより、制御回路73が異常により高温となった場合に、可変容量コンデンサC1の容量値が低下する。このため、1次側共振回路72に電流が流れにくくなり、1次側共振回路72を保護することができる。

[0066] 以上説明した第5実施形態によれば、第2誘電体層32は、相転移温度 T_c より高い温度では、比誘電率 ϵ_r が小さくなる誘電特性を有する。給電装置70の異常状態において、可変容量コンデンサC1の容量値は小さくなるため、1次側コイルL1に流れる電流を小さくして、1次側共振回路72を保護することができる。

[0067] F. 他の実施形態：

(F1) 上記第1実施形態では、第2誘電体層32は、強誘電体ポリマーを

含む。他の実施形態として、第2誘電体層32は、例えば、チタン酸バリウム (BaTiO_3) などの無機強誘電体を含んでもよい。無機強誘電体でも、制御電圧の大きさに応じて、比誘電率 ϵ_r が変化する。このため、可変容量コンデンサC1の誘電体層として用いることができる。複数の方向に分極する無機強誘電体であるとさらによい。制御電圧が印加される方向と、交流電圧が印加される方向が異なる場合にも、制御電圧の大きさにより比誘電率が変化するため、良好な可変率を有する可変容量コンデンサC1を提供することができるからである。

[0068] (F2) 上記第1実施形態では、制御電圧印加回路76は、給電装置70の待機状態において飽和領域の制御電圧を印加して、給電装置70の送電状態において制御電圧を印加しない。他の形態として、制御電圧印加回路76は、給電装置70の待機状態において分極反転領域またはアシスト領域の制御電圧を印加して、給電装置70の送電状態において制御電圧を印加しなくてもよい。

[0069] (F3) 上記第1実施形態では、1次側共振回路72では、1次側コイルL1に可変容量コンデンサC1が直列に接続され、2次側共振回路81では、2次側コイルL2に2次側コンデンサC2を直列に接続された、いわゆるS-S方式の回路構成である。1次側共振回路72の回路構成および2次側共振回路81の回路構成は、S-S方式に限られない。(a) 例えば、1次側共振回路72では、1次側コイルL1に可変容量コンデンサC1が並列に接続され、2次側共振回路81では、2次側コイルL2に2次側コンデンサC2を直列に接続された、いわゆるP-S方式の回路構成でもよい。(b) また、1次側コイルL1に直列に接続された可変容量コンデンサC1に加え、1次側コイルL1に並列に接続されたコンデンサを備え、2次側共振回路81では、2次側コイルL2の両端子のそれぞれに2つの2次側コンデンサC2のそれぞれが直列に接続された、いわゆるP-S S方式の回路構成でもよい。(c) また、1次側共振回路72は、コイルとコンデンサとが直列に接続された閉回路を備えてもよい。この閉回路のコイルは、1次側コイルL1

と２次側コイルＬ２と磁気結合した場合に、２次側コイルＬ２と磁気結合可能な位置に配置される。（ｄ）さらに、閉回路のコンデンサが、コイルと直列ではなく、並列に接続されもよい。（ｅ）また、１次側共振回路７２は、１次側コイルＬ１と直列に接続されたコイルを備えると共に、コイルと並列に接続されたコンデンサを備えてもよい。このコイルは、１次側コイルＬ１と２次側コイルＬ２と磁気結合した場合に、２次側コイルＬ２と磁気結合可能な位置に配置される。

[0070] （Ｆ４）上記第１実施形態では、可変容量コンデンサＣ１が給電装置７０に適用される場合を例示した。可変容量コンデンサＣ１が適用される装置は、給電装置７０に限られない。例えば、可変容量コンデンサＣ１は、周波数を変換する回路を内蔵する装置などに用いることができる。

[0071] 本開示は、上述の実施形態や変形例に限られるものではなく、その趣旨を逸脱しない範囲において種々の構成で実現することができる。例えば、発明の概要の欄に記載した各形態中の技術的特徴に対応する実施形態、変形例中の技術的特徴は、上述の課題の一部又は全部を解決するために、あるいは、上述の効果の一部又は全部を達成するために、適宜、差し替えや、組み合わせを行うことが可能である。また、その技術的特徴が本明細書中に必須なものとして説明されていなければ、適宜、削除することが可能である。

[0072] 他の形態：

本開示の特徴を以下の通り示す。

（形態１）

装置（７０）の動作を制御する制御回路（７３）に用いられる可変容量コンデンサ（Ｃ１）であって、

第１制御電極層（２１）と、

前記第１制御電極層と向かい合う第２制御電極層（２２）と、

少なくとも、前記第１制御電極層と前記第２制御電極層との間に配置された誘電体層（３２）と、

前記誘電体層を挟んで向かい合う第１取出電極層（１１）と、第２取出電

極層（１２）とを備え、

前記第１取出電極層と前記第２取出電極層とは、前記第１制御電極層と前記第２制御電極層との間に電圧が印加された場合に、前記第１制御電極層と前記第２制御電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されており、

前記第１制御電極層と前記第２制御電極層との間に印加される電圧が調整されて、前記第１取出電極層と前記第２制御電極層との間に蓄えられる静電容量の容量値が調整される、可変容量コンデンサ。

（形態２）

形態１に記載の可変容量コンデンサであって、

前記装置は、前記可変容量コンデンサと１次側コイル（Ｌ１）とで構成される共振回路（７２）をさらに有し、

前記制御回路は、前記第１制御電極層と前記第２制御電極層との間に前記誘電体層の誘電率を変化させるための制御電圧を印加する制御電圧印加回路（７６，２７６，３７６，４７６）をさらに有し、

前記可変容量コンデンサは、前記制御電圧を用いて容量値を調整することにより、前記共振回路の共振周波数を調整する、可変容量コンデンサ。

（形態３）

形態２に記載の可変容量コンデンサであって、

前記装置は、受電装置に非接触給電する給電装置であり、

前記制御電圧印加回路は、

前記制御電圧を第１制御電圧に設定することにより、前記共振回路に予め定められた動作周波数の交流電力が印加された場合に、前記共振回路を共振状態に設定する給電動作と、

前記制御電圧を前記第１制御電圧とは異なる第２制御電圧に設定することにより、前記共振回路に前記動作周波数の前記交流電力が印加された場合に、前記共振回路を非共振状態に設定する待機動作、とを実行可能であり、

前記可変容量コンデンサは、前記第１制御電圧が印加された場合に第１容

量値に設定され、前記第2制御電圧が印加された場合に前記第1容量値とは異なる第2容量値に設定される、可変容量コンデンサ。

(形態4)

形態3に記載の可変容量コンデンサであって、
前記共振回路は、直列共振回路であり、
前記第2容量値は、前記第1容量値よりも小さい、可変容量コンデンサ。

(形態5)

形態3または4に記載の可変容量コンデンサであって、
前記1次側コイルに印加される交流電力の電圧がゼロボルトである時点付近から前記第2制御電圧の印加が開始される、可変容量コンデンサ。

(形態6)

形態1から5のいずれか一項に記載の可変容量コンデンサであって、
前記誘電体層は、予め定められた動作温度より高い温度における比誘電率が、前記動作温度における比誘電率よりも小さい誘電特性を有する、可変容量コンデンサ。

(形態7)

受電装置(80)に非接触給電する給電装置(70)であって、
可変容量コンデンサ(C1)と1次側コイル(L1)とで構成される共振回路(72)と、

前記可変容量コンデンサに制御電圧を印加する制御電圧印加回路(76)と、を備え、

前記可変容量コンデンサは、

第1制御電極層(21)と、

前記第1制御電極層と向かい合う第2制御電極層(22)と、

少なくとも、前記第1制御電極層と前記第2制御電極層との間に配置された誘電体層(32)と、

前記誘電体層を挟んで向かい合う第1取出電極層(11)と、第2取出電極層(12)とを備え、

前記第 1 取出電極層と前記第 2 取出電極層とは、前記第 1 制御電極層と前記第 2 制御電極層との間に前記制御電圧が印加された場合に、前記第 1 制御電極層と前記第 2 制御電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されており、

前記制御電圧印加回路は、

前記制御電圧を第 1 制御電圧に設定して、前記可変容量コンデンサを第 1 容量値に設定することにより、前記共振回路に予め定められた動作周波数の交流電力が印加された場合に、前記共振回路を共振状態に設定する給電動作と、

前記制御電圧を前記第 1 制御電圧とは異なる前記第 2 制御電圧に設定して、前記可変容量コンデンサを前記第 1 容量値とは異なる第 2 容量値に設定することにより、前記共振回路に前記動作周波数の前記交流電力が印加された場合に、前記共振回路を非共振状態に設定する待機動作、とを実行可能である、給電装置。

[0073] 本開示に記載の制御回路及びその手法は、コンピュータプログラムにより具体化された一つ乃至は複数の機能を実行するようにプログラムされたプロセッサ及びメモリーを構成することによって提供された専用コンピュータにより、実現されてもよい。あるいは、本開示に記載の制御回路及びその手法は、一つ以上の専用ハードウェア論理回路によってプロセッサを構成することによって提供された専用コンピュータにより、実現されてもよい。もしくは、本開示に記載の制御部及びその手法は、一つ乃至は複数の機能を実行するようにプログラムされたプロセッサ及びメモリーと一つ以上のハードウェア論理回路によって構成されたプロセッサとの組み合わせにより構成された一つ以上の専用コンピュータにより、実現されてもよい。また、コンピュータプログラムは、コンピュータにより実行されるインストラクションとして、コンピュータ読み取り可能な非遷移有形記録媒体に記憶されていてもよい。

[0074] 本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に

限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

- [請求項1] 装置（70）の動作を制御する制御回路（73）に用いられる可変容量コンデンサ（C1）であって、
- 第1制御電極層（21）と、
- 前記第1制御電極層と向かい合う第2制御電極層（22）と、
- 少なくとも、前記第1制御電極層と前記第2制御電極層との間に配置された誘電体層（32）と、
- 前記誘電体層を挟んで向かい合う第1取出電極層（11）と、第2取出電極層（12）とを備え、
- 前記第1取出電極層と前記第2取出電極層とは、前記第1制御電極層と前記第2制御電極層との間に電圧が印加された場合に、前記第1制御電極層と前記第2制御電極層との間に生じる電界ベクトルと交わる方向に沿って電界を生じさせる位置に配置されており、
- 前記第1制御電極層と前記第2制御電極層との間に印加される電圧が調整されて、前記第1取出電極層と前記第2制御電極層との間に蓄えられる静電容量の容量値が調整される、可変容量コンデンサ。
- [請求項2] 請求項1に記載の可変容量コンデンサであって、
- 前記装置は、前記可変容量コンデンサと1次側コイル（L1）とで構成される共振回路（72）をさらに有し、
- 前記制御回路は、前記第1制御電極層と前記第2制御電極層との間に前記誘電体層の誘電率を変化させるための制御電圧を印加する制御電圧印加回路（76, 276, 376, 476）をさらに有し、
- 前記可変容量コンデンサは、前記制御電圧を用いて容量値を調整することにより、前記共振回路の共振周波数を調整する、可変容量コンデンサ。
- [請求項3] 請求項2に記載の可変容量コンデンサであって、
- 前記装置は、受電装置に非接触給電する給電装置であり、
- 前記制御電圧印加回路は、

前記制御電圧を第 1 制御電圧に設定することにより、前記共振回路に予め定められた動作周波数の交流電力が印加された場合に、前記共振回路を共振状態に設定する給電動作と、

前記制御電圧を前記第 1 制御電圧とは異なる第 2 制御電圧に設定することにより、前記共振回路に前記動作周波数の前記交流電力が印加された場合に、前記共振回路を非共振状態に設定する待機動作、とを実行可能であり、

前記可変容量コンデンサは、前記第 1 制御電圧が印加された場合に第 1 容量値に設定され、前記第 2 制御電圧が印加された場合に前記第 1 容量値とは異なる第 2 容量値に設定される、可変容量コンデンサ。

[請求項4] 請求項 3 に記載の可変容量コンデンサであって、

前記共振回路は、直列共振回路であり、

前記第 2 容量値は、前記第 1 容量値よりも小さい、可変容量コンデンサ。

[請求項5] 請求項 3 または 4 に記載の可変容量コンデンサであって、

前記 1 次側コイルに印加される交流電力の電圧がゼロボルトである時点付近から前記第 2 制御電圧の印加が開始される、可変容量コンデンサ。

[請求項6] 請求項 1 に記載の可変容量コンデンサであって、

前記誘電体層は、予め定められた動作温度より高い温度における比誘電率が、前記動作温度における比誘電率よりも小さい誘電特性を有する、可変容量コンデンサ。

[請求項7] 受電装置（80）に非接触給電する給電装置（70）であって、

可変容量コンデンサ（C1）と 1 次側コイル（L1）とで構成される共振回路（72）と、

前記可変容量コンデンサに制御電圧を印加する制御電圧印加回路（76）と、を備え、

前記可変容量コンデンサは、

第1制御電極層（21）と、
前記第1制御電極層と向かい合う第2制御電極層（22）と、
少なくとも、前記第1制御電極層と前記第2制御電極層との間に
配置された誘電体層（32）と、

前記誘電体層を挟んで向かい合う第1取出電極層（11）と、第
2取出電極層（12）とを備え、

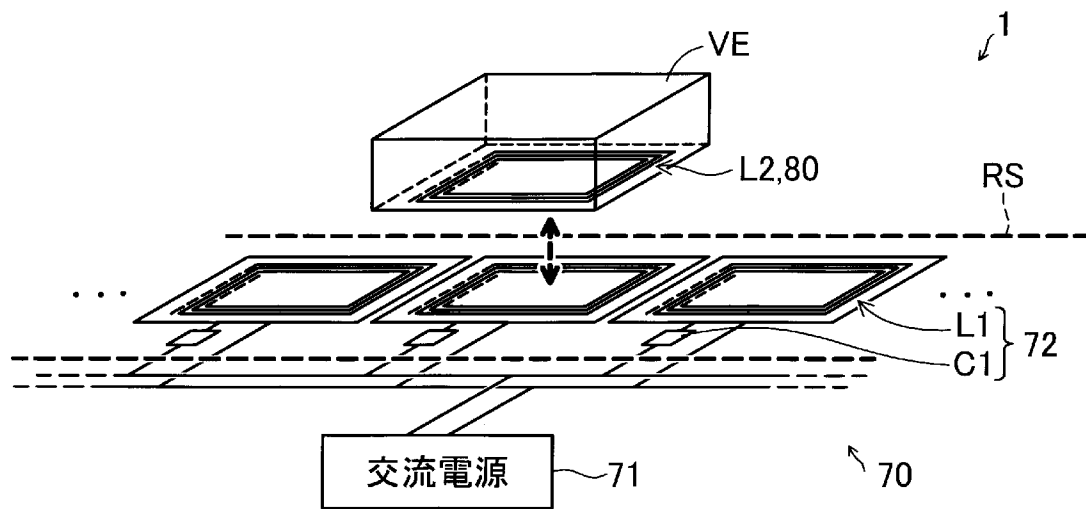
前記第1取出電極層と前記第2取出電極層とは、前記第1制御電
極層と前記第2制御電極層との間に前記制御電圧が印加された場合に
、前記第1制御電極層と前記第2制御電極層との間に生じる電界ベク
トルと交わる方向に沿って電界を生じさせる位置に配置されており、
前記制御電圧印加回路は、

前記制御電圧を第1制御電圧に設定して、前記可変容量コンデン
サを第1容量値に設定することにより、前記共振回路に予め定められ
た動作周波数の交流電力が印加された場合に、前記共振回路を共振状
態に設定する給電動作と、

前記制御電圧を前記第1制御電圧とは異なる第2制御電圧に設定
して、前記可変容量コンデンサを前記第1容量値とは異なる第2容量
値に設定することにより、前記共振回路に前記動作周波数の前記交流
電力が印加された場合に、前記共振回路を非共振状態に設定する待機
動作、とを実行可能である、給電装置。

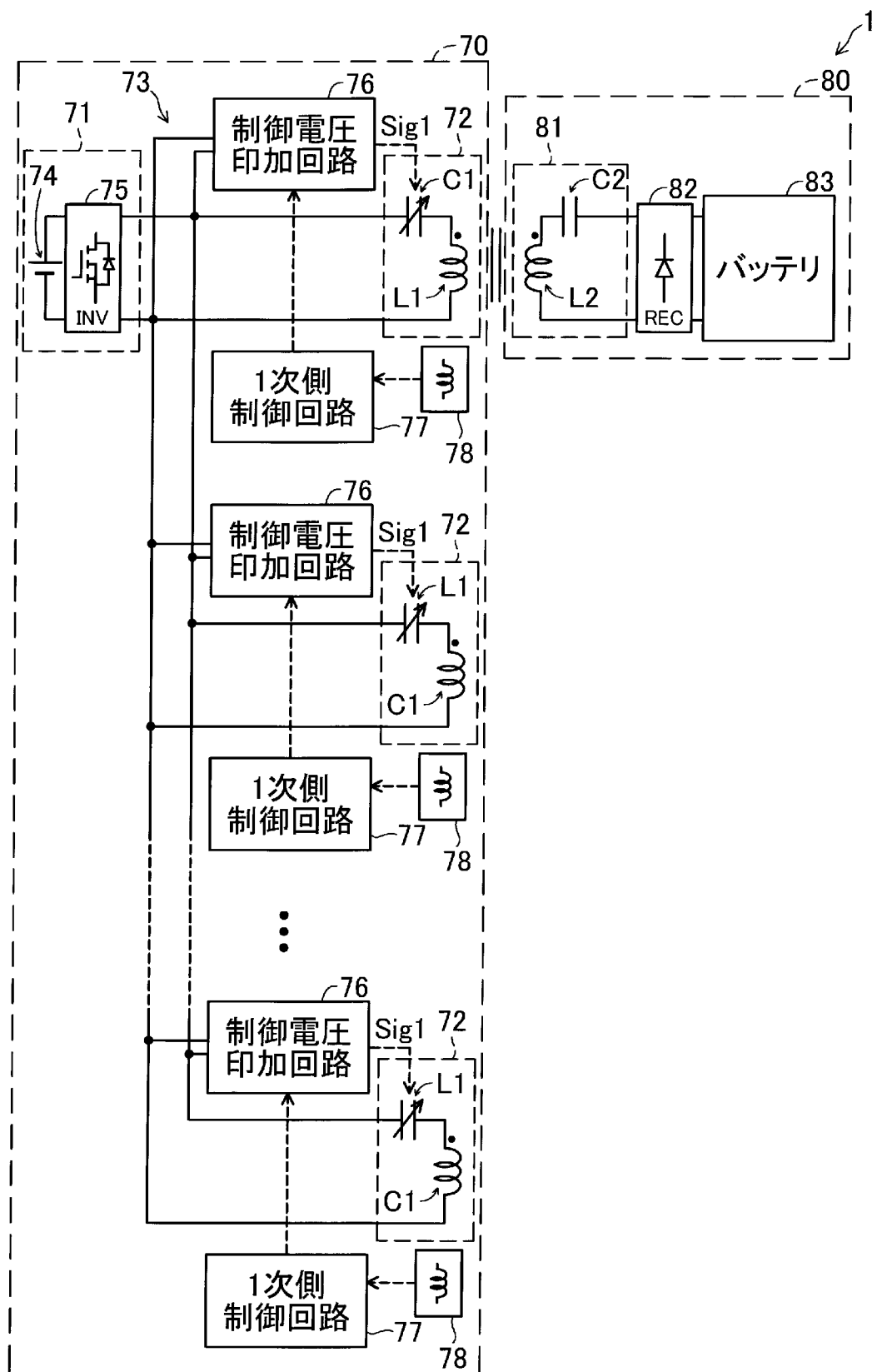
[図1]

Fig.1



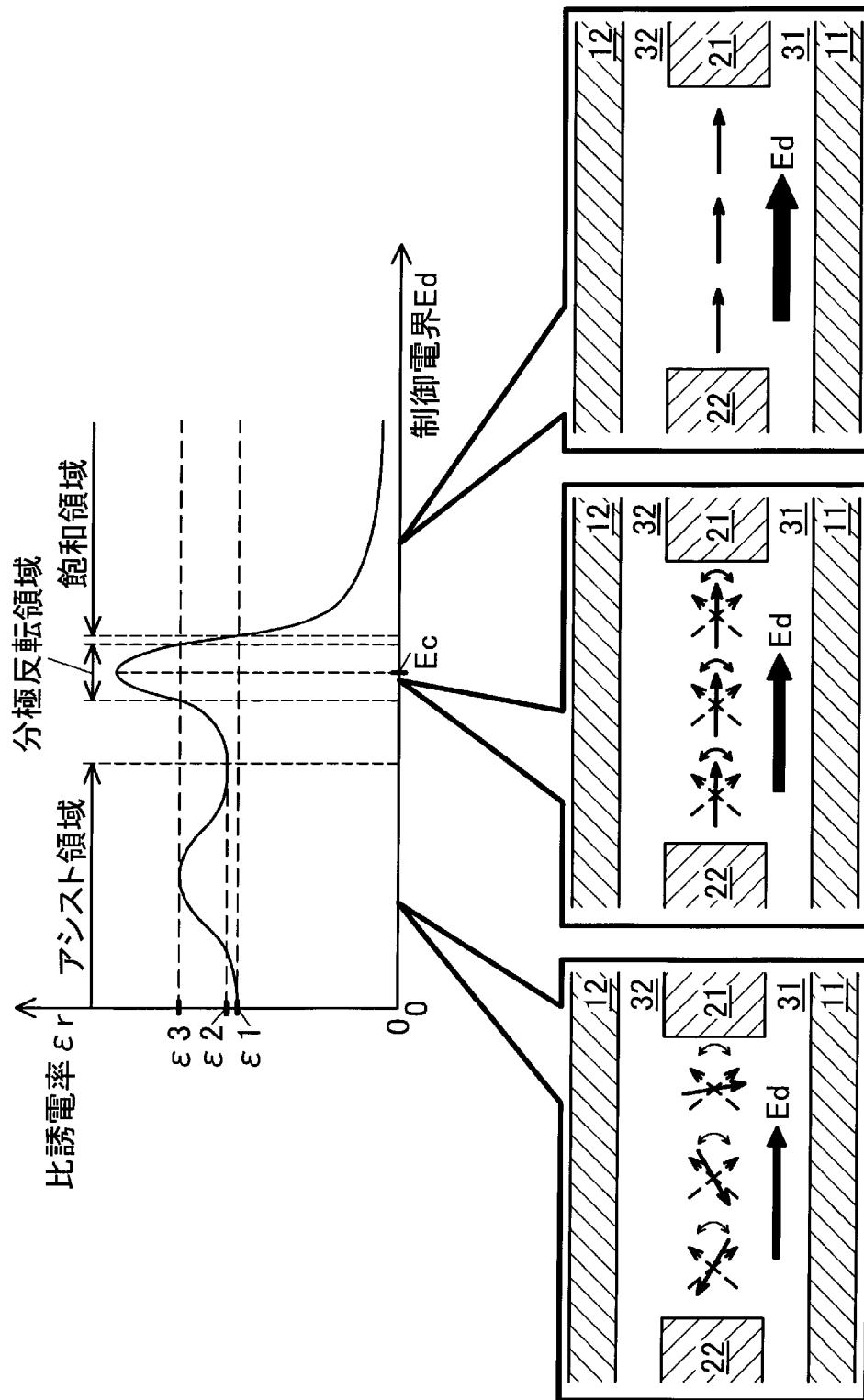
[図2]

Fig.2



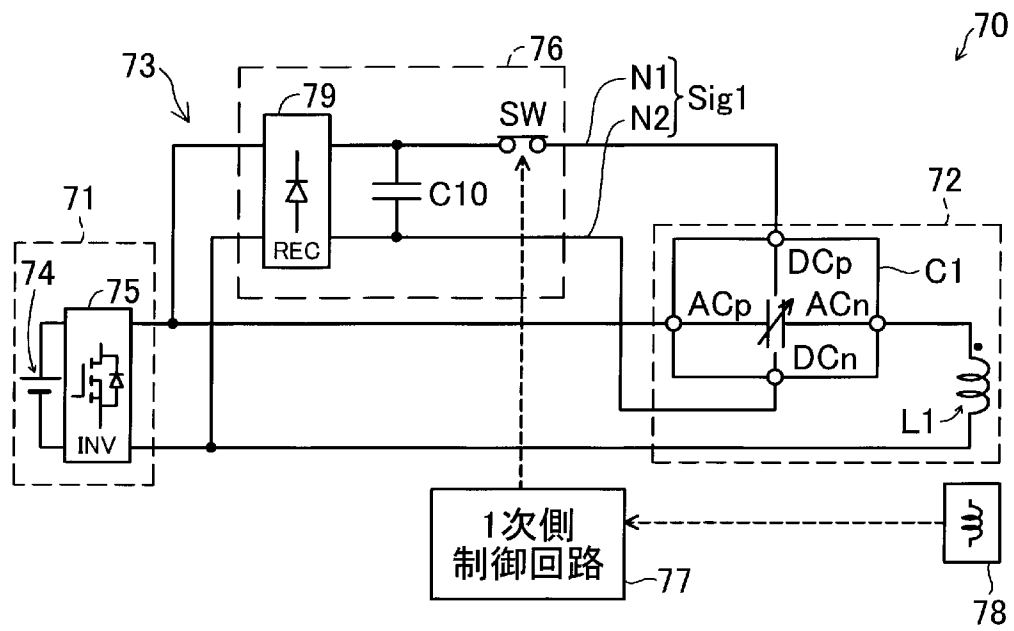
[図5]

Fig.5



[図6]

Fig.6



[図7]

Fig.7

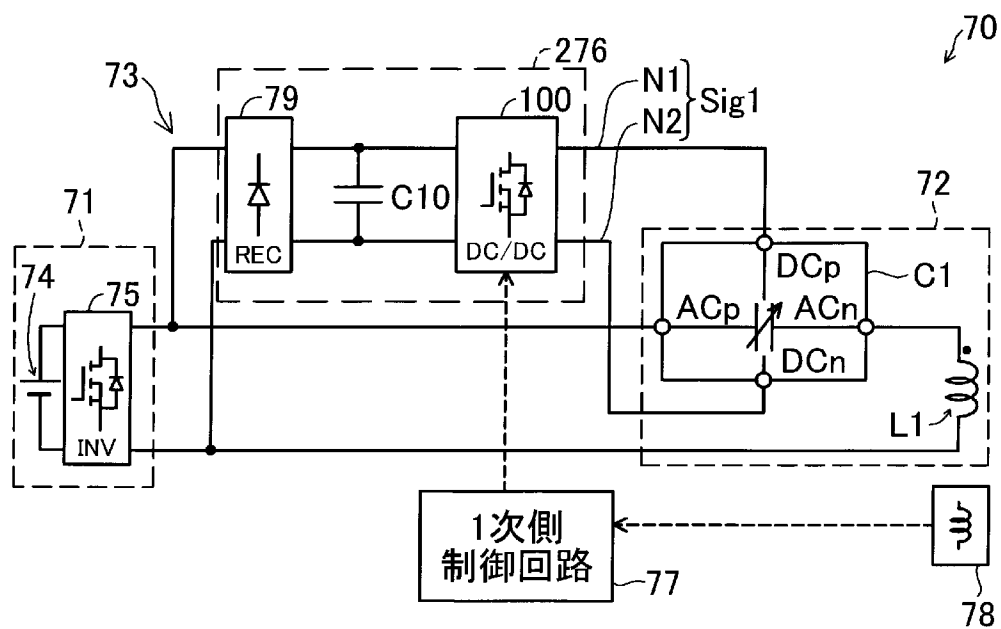
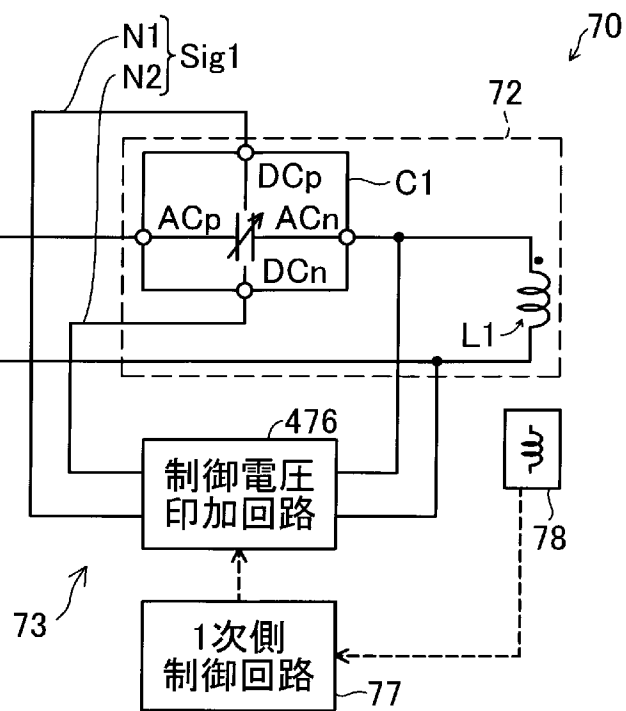


Fig.8

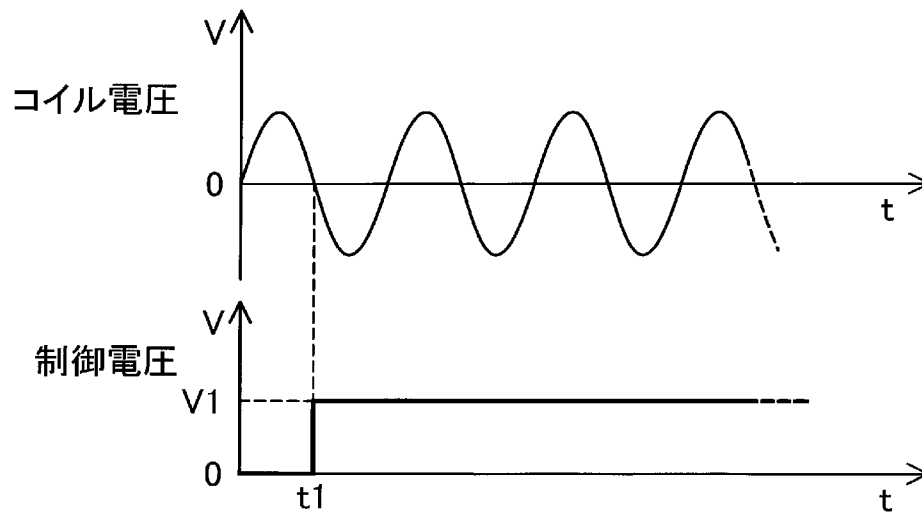


Fig.9



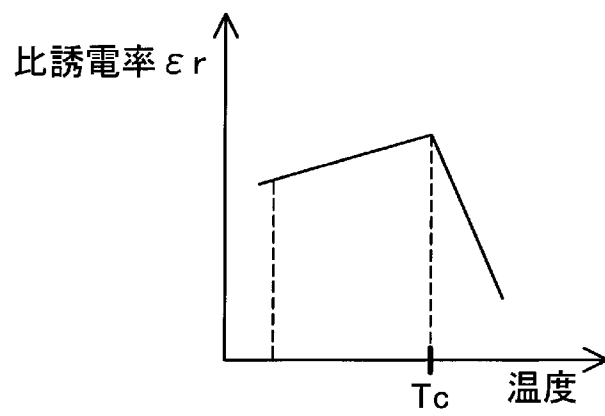
[図10]

Fig.10



[図11]

Fig.11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/002138

A. CLASSIFICATION OF SUBJECT MATTER H01G 7/06 (2006.01)i; H01F 38/14 (2006.01)i; H01G 4/40 (2006.01)i; H02J 7/00 (2006.01)i; H02J 50/12 (2016.01)i; H02J 50/40 (2016.01)i FI: H01G7/06; H01G4/40 321; H01F38/14; H02J50/12; H02J50/40; H02J7/00 301D According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01G7/06; H01F38/14; H01G4/40; H02J7/00; H02J50/12; H02J50/40 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2009-267165 A (SONY CORPORATION) 12 November 2009 (2009-11-12) paragraphs [0019]-[0083], fig. 1-15	1
Y	paragraphs [0019]-[0083], fig. 1-15	2-4, 7
Y	WO 2021/014932 A1 (DENSO CORPORATION) 28 January 2021 (2021-01-28) paragraphs [0035]-[0040], fig. 11-12	2-4, 7
A	JP 2011-138544 A (SONY CORPORATION) 14 July 2011 (2011-07-14) paragraphs [0027]-[0059], fig. 1-2	1-7
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 15 March 2024		Date of mailing of the international search report 09 April 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/002138

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2009-267165	A	12 November 2009	US 2009/0257167 A1 paragraphs [0041]-[0105], fig. 2-17	
				CN 101567266 A	
WO	2021/014932	A1	28 January 2021	US 2022/0149664 A1 paragraphs [0073]-[0080], fig. 11-12	
				EP 4007119 A1	
				CN 114144959 A	
JP	2011-138544	A	14 July 2011	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01G 7/06(2006.01)i; H01F 38/14(2006.01)i; H01G 4/40(2006.01)i; H02J 7/00(2006.01)i;
H02J 50/12(2016.01)i; H02J 50/40(2016.01)i
FI: H01G7/06; H01G4/40 321; H01F38/14; H02J50/12; H02J50/40; H02J7/00 301D

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01G7/06; H01F38/14; H01G4/40; H02J7/00; H02J50/12; H02J50/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922 - 1996年
日本国公開実用新案公報 1971 - 2024年
日本国実用新案登録公報 1996 - 2024年
日本国登録実用新案公報 1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-267165 A（ソニー株式会社）12.11.2009（2009 - 11 - 12） 段落[0019] - [0083], 図1-15	1
Y	段落[0019] - [0083], 図1-15	2-4, 7
Y	WO 2021/014932 A1（株式会社デンソー）28.01.2021（2021 - 01 - 28） 段落[0035] - [0040], 図11-12	2-4, 7
A	JP 2011-138544 A（ソニー株式会社）14.07.2011（2011 - 07 - 14） 段落[0027] - [0059], 図1-2	1-7

☐ C欄の続きにも文献が列挙されている。☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日 15. 03. 2024

国際調査報告の発送日 09. 04. 2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

上谷 奈那 5D 6298

電話番号 03-3581-1101 内線 3551

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/002138

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-267165	A	12.11.2009	US 2009/0257167 A1 段落[0041] - [0105], 図 2-17 CN 101567266 A	
WO	2021/014932	A1	28.01.2021	US 2022/0149664 A1 段落[0073] - [0080], 図 11-12 EP 4007119 A1 CN 114144959 A	
JP	2011-138544	A	14.07.2011	(ファミリーなし)	