

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-212870

(P2016-212870A)

(43) 公開日 平成28年12月15日 (2016. 12. 15)

(51) Int.Cl.	F I	テーマコード (参考)
G06F 3/041 (2006.01)	G06F 3/041 4 1 2	2 H 1 8 9
G06F 3/044 (2006.01)	G06F 3/044 1 2 9	5 C 0 9 4
G09F 9/30 (2006.01)	G09F 9/30 3 4 9 Z	
G02F 1/1333 (2006.01)	G02F 1/1333	

審査請求 未請求 請求項の数 8 O L (全 78 頁)

(21) 出願番号	特願2016-92869 (P2016-92869)	(71) 出願人	000153878
(22) 出願日	平成28年5月4日 (2016. 5. 4)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2015-94488 (P2015-94488)		神奈川県厚木市長谷398番地
(32) 優先日	平成27年5月4日 (2015. 5. 4)	(72) 発明者	三宅 博之
(33) 優先権主張国	日本国 (JP)		栃木県栃木市都賀町升塚161-2 アド バンスト フィルム デバイス インク 株式会社内
		Fターム (参考)	2H189 AA17 LA10 LA28 LA31 5C094 AA25 BA03 BA27 BA43 BA75 DA13 DB04 FB12 FB14 HA03 HA06 HA07 HA08

(54) 【発明の名称】 タッチパネル、情報処理装置

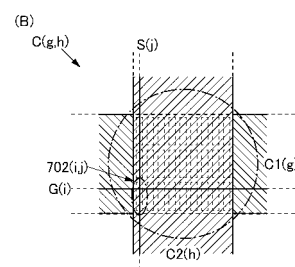
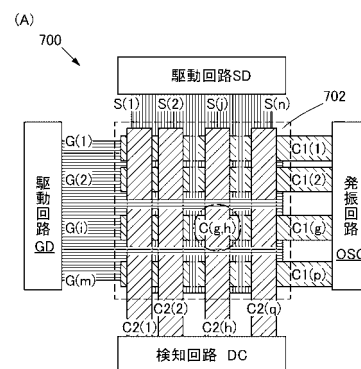
(57) 【要約】

【課題】 利便性または信頼性に優れた新規なタッチパネルを提供する。また、利便性または信頼性に優れた新規な情報処理装置を提供する。また、新規なタッチパネル、新規な情報処理装置または新規な半導体装置を提供する。

【解決手段】 第1の導電膜および第2の導電膜を備える検知素子と、液晶材料を含む層および液晶材料を含む層に含まれる液晶材料の配向を制御する電界を、第1の導電膜との間に印加することができるように配置された第3の導電膜を備える表示素子と、を含む構成に想到した。

。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基材と、表示素子と、検知素子と、を有し、
前記基材は、透光性を備え、
前記表示素子は、前記基材と重なる領域を備え、
前記検知素子は、前記表示素子と前記基材の間に配設され、
前記表示素子は、前記基材がある側に表示をする機能を備え、
前記検知素子は、前記基材がある側に近接または接触するものを検知する機能を備え、
前記検知素子は、
第 1 の導電膜と、
前記第 1 の導電膜および前記基材の間に第 2 の導電膜と、
前記第 1 の導電膜および前記第 2 の導電膜の間に絶縁膜と、を備えるタッチパネル。

10

【請求項 2】

前記表示素子は、液晶材料を含む層と、第 3 の導電膜と、を備え
前記第 3 の導電膜は、前記液晶材料を含む層に含まれる液晶材料の配向を制御する電界を、前記第 1 の導電膜との間に印加することができるように配設される、請求項 1 に記載のタッチパネル。

【請求項 3】

トランジスタを有し、
前記第 3 の導電膜は、前記トランジスタのソース電極またはドレイン電極と電気的に接続される、請求項 1 または請求項 2 に記載のタッチパネル。

20

【請求項 4】

前記トランジスタは、半導体膜を備え、
前記絶縁膜は、前記液晶材料を含む層および前記半導体膜の間に挟まれる領域を備える、請求項 1 乃至請求項 3 のいずれかに記載のタッチパネル。

【請求項 5】

走査線と、信号線と、を有し、
前記走査線は、前記トランジスタのゲート電極と電気的に接続され、
前記信号線は、前記トランジスタのソース電極またはドレイン電極と電気的に接続され、
前記走査線と電気的に接続される複数のトランジスタと、
前記信号線と電気的に接続される複数のトランジスタと、を有し、
前記第 1 の導電膜または第 2 の導電膜は、前記走査線または前記信号線と重なる開口部を備える、請求項 3 または請求項 4 に記載のタッチパネル。

30

【請求項 6】

前記半導体膜は、インジウム、ガリウム、亜鉛および酸素を含む、請求項 3 乃至請求項 5 のいずれかに記載のタッチパネル。

【請求項 7】

前記第 2 の導電膜は、インジウム、ガリウム、亜鉛および酸素を含む、請求項 3 乃至請求項 6 のいずれかに記載のタッチパネル。

40

【請求項 8】

演算装置と、請求項 1 乃至請求項 7 のいずれかに記載のタッチパネルと、を有し、
前記演算装置は位置情報を供給され、画像情報および制御情報を供給する機能を備え、
前記タッチパネルは、前記位置情報を供給する機能を備え、前記画像情報および前記制御情報を供給される機能を備え、
前記タッチパネルは、前記画像情報を表示する表示部および前記位置情報を供給する入力部を備え、
前記入力部は、ポインタの位置を検知して、位置に基づいて決定された前記位置情報を供給する機能を備え、
前記演算装置は、前記位置情報に基づいて前記ポインタの移動速度を決定する機能を備

50

え、

前記演算装置は、前記画像情報のコントラストまたは明るさを前記ポインタの前記移動速度に基づいて決定する機能を備える情報処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、タッチパネル、情報処理装置または半導体装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げるができる。

【背景技術】

【0003】

光学式のタッチパネルの一例としては、情報を表示することができる複数の表示画素と、その間に延在する光電変換素子と、を含んで構成される撮像パネルが知られている（特許文献1）。

【0004】

光学式の他にも、位置入力手段としてタッチセンサを搭載した表示装置（または表示モジュール）が実用化されている。タッチセンサを搭載した表示装置（または表示モジュール）は、タッチパネル、またはタッチスクリーンなどと呼ばれている場合がある（以下、これを単に「タッチパネル」とも呼ぶ場合がある）。なお、表示装置を有しておらず、タッチセンサのみで構成されている部材に対して、そのような部材のことをタッチパネルと呼ぶ場合もある。または、タッチセンサを搭載した表示装置は、タッチセンサ付表示装置、表示装置付タッチパネル、または、表示モジュール、などとも呼ばれる場合がある。また、表示装置の内部にタッチセンサが組み込まれている場合には、インセル型タッチセンサ（またはインセル型タッチセンサ付表示装置）、または、オンセル型タッチセンサ（またはオンセル型タッチセンサ付表示装置）などとも呼ばれる場合がある。インセル型タッチセンサは、例えば、液晶素子で用いられる電極をタッチセンサ用の電極としても用いているものである。一方、オンセル型タッチセンサは、例えば、対向基板の上側（表示素子が設けられていない面側）に、タッチセンサ用の電極が形成されているものである。例えば、これらのタッチパネルなどを備える携帯情報端末としては、スマートフォン、タブレット端末などがある。（特許文献2及び特許文献3）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2015-5280号公報

【特許文献2】特開2011-197685号公報

【特許文献3】特開2009-244958号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の一態様は、利便性または信頼性に優れた新規なタッチパネルを提供することを課題の一とする。または、利便性または信頼性に優れた新規な情報処理装置を提供することを課題の一とする。または、新規なタッチパネル、新規な情報処理装置、新規な表示装置、新規な発光装置または新規な半導体装置を提供することを課題の一とする。

【0007】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一

10

20

30

40

50

態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0008】

(1) 本発明の一態様は、基材と、表示素子と、検知素子と、を有するタッチパネルである。そして、基材は透光性を備え、表示素子は基材と重なる領域を備え、検知素子は表示素子と基材の間に配設される。

【0009】

また、表示素子は基材がある側に表示をする機能を備え、検知素子は、基材がある側に近接または接触するものを検知する機能を備える。

10

【0010】

また、検知素子は、第1の導電膜と、第1の導電膜および基材の間に第2の導電膜と、第1の導電膜および第2の導電膜の間に絶縁膜と、を備える。

【0011】

(2) また、本発明の一態様は、上記の表示素子が、液晶材料を含む層と、第3の導電膜と、を備えるタッチパネルである。そして、第3の導電膜は、液晶材料を含む層に含まれる液晶材料の配向を制御する電界を、第1の導電膜との間に印加することができるように配設される。

【0012】

20

上記本発明の一態様のタッチパネルは、第1の導電膜および第2の導電膜を備える検知素子と、液晶材料を含む層および液晶材料を含む層に含まれる液晶材料の配向を制御する電界を、第1の導電膜との間に印加することができるように配置された第3の導電膜を備える表示素子と、を含んで構成される。これにより、検知素子が備える導電膜を、表示素子に用いることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0013】

(3) また、本発明の一態様は、トランジスタを有する上記のタッチパネルである。そして、第3の導電膜は、トランジスタのソース電極またはドレイン電極と電氣的に接続される。

30

【0014】

(4) また、本発明の一態様は、上記トランジスタが半導体膜を備え、絶縁膜は、液晶材料を含む層および半導体膜の間に挟まれる領域を備えるタッチパネルである。

【0015】

(5) また、本発明の一態様は、走査線と、信号線と、を有する上記のタッチパネルである。そして、走査線は、トランジスタのゲート電極と電氣的に接続され、信号線は、トランジスタのソース電極またはドレイン電極と電氣的に接続される。

【0016】

また、走査線と電氣的に接続される複数のトランジスタと、信号線と電氣的に接続される複数のトランジスタと、を有する。そして、第1の導電膜または第2の導電膜は、走査線または信号線と重なる開口部を備える。

40

【0017】

上記本発明の一態様のタッチパネルは、トランジスタと電氣的に接続される走査線と、トランジスタと電氣的に接続される信号線と、を有し、走査線または信号線と重なる開口部を備える第1の導電膜または第2の導電膜を含んで構成される。これにより、第1の導電膜または第2の導電膜の、走査線または信号線が重なる領域の面積を小さくし、走査線または信号線に寄生する容量を小さくすることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0018】

(6) また、本発明の一態様は、トランジスタの半導体膜が、インジウム、ガリウム、亜

50

鉛および酸素を含む、上記のタッチパネルである。

【0019】

(7) また、本発明の一態様は、検知素子の第2の導電膜が、インジウム、ガリウム、亜鉛および酸素を含む、上記のタッチパネルである。

【0020】

上記本発明の一態様のタッチパネルは、インジウム、ガリウム、亜鉛および酸素を含む半導体膜を備えるトランジスタと、インジウム、ガリウム、亜鉛および酸素を含む第2の導電膜を備える検知素子と、を含んで構成される。これにより、インジウム、ガリウム、亜鉛および酸素を含む膜を、同一の工程で形成することができる。また、同一の工程で形成されたインジウム、ガリウム、亜鉛および酸素を含む膜を、半導体膜または第2の導電膜に用いることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

10

【0021】

(8) また、本発明の一態様は、演算装置と、上記のタッチパネルと、を有する情報処理装置である。そして、演算装置は位置情報を供給され、画像情報および制御情報を供給する機能を備え、タッチパネルは、位置情報を供給する機能を備え、画像情報および制御情報を供給される機能を備える。

【0022】

また、タッチパネルは、画像情報を表示する表示部および位置情報を供給する入力部を備える。入力部は、ポインタの位置を検知して、位置に基づいて決定された位置情報を供給する機能を備える。

20

【0023】

また、演算装置は、位置情報に基づいてポインタの移動速度を決定する機能を備える。演算装置は、画像情報のコントラストまたは明るさをポインタの移動速度に基づいて決定する機能を備える。

【0024】

上記本発明の一態様の情報処理装置は、位置情報を供給し、画像情報を供給されるタッチパネルと、位置情報を供給され、画像情報を供給する演算装置と、を含んで構成され、演算装置はポインタの移動速度に基づいて画像情報のコントラストまたは明るさを決定する。これにより、画像情報の表示位置を移動する際に、使用者の目に与える負担を軽減することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

30

【0025】

本明細書に添付した図面では、構成要素を機能ごとに分類し、互いに独立したブロックとしてブロック図を示しているが、実際の構成要素は機能ごとに完全に切り分けることが難しく、一つの構成要素が複数の機能に係わることもあり得る。

【0026】

本明細書においてトランジスタが有するソースとドレインは、トランジスタの極性及び各端子に与えられる電位の高低によって、その呼び方が入れ替わる。一般的に、nチャネル型トランジスタでは、低い電位が与えられる端子がソースと呼ばれ、高い電位が与えられる端子がドレインと呼ばれる。また、pチャネル型トランジスタでは、低い電位が与えられる端子がドレインと呼ばれ、高い電位が与えられる端子がソースと呼ばれる。本明細書では、便宜上、ソースとドレインとが固定されているものと仮定して、トランジスタの接続関係を説明する場合があるが、実際には上記電位の関係に従ってソースとドレインの呼び方が入れ替わる。

40

【0027】

本明細書においてトランジスタのソースとは、活性層として機能する半導体膜の一部であるソース領域、或いは上記半導体膜に接続されたソース電極を意味する。同様に、トランジスタのドレインとは、上記半導体膜の一部であるドレイン領域、或いは上記半導体膜に接続されたドレイン電極を意味する。また、ゲートはゲート電極を意味する。

50

【0028】

本明細書においてトランジスタが直列に接続されている状態とは、例えば、第1のトランジスタのソースまたはドレインの一方のみが、第2のトランジスタのソースまたはドレインの一方のみに接続されている状態を意味する。また、トランジスタが並列に接続されている状態とは、第1のトランジスタのソースまたはドレインの一方が第2のトランジスタのソースまたはドレインの一方に接続され、第1のトランジスタのソースまたはドレインの他方が第2のトランジスタのソースまたはドレインの他方に接続されている状態を意味する。

【0029】

本明細書において接続とは、電気的な接続を意味しており、電流、電圧または電位が、供給可能、或いは伝送可能な状態に相当する。従って、接続している状態とは、直接接続している状態を必ずしも指すわけではなく、電流、電圧または電位が、供給可能、或いは伝送可能であるように、配線、抵抗、ダイオード、トランジスタなどの回路素子を介して間接的に接続している状態も、その範疇に含む。

【0030】

本明細書において回路図上は独立している構成要素どうしが接続されている場合であっても、実際には、例えば配線の一部が電極として機能する場合など、一の導電膜が、複数の構成要素の機能を併せ持っている場合もある。本明細書において接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【0031】

また、本明細書中において、トランジスタの第1の電極または第2の電極の一方がソース電極を、他方がドレイン電極を指す。

【発明の効果】

【0032】

本発明の一態様によれば、利便性または信頼性に優れた新規なタッチパネルを提供できる。または、利便性または信頼性に優れた新規な情報処理装置を提供できる。または、新規なタッチパネル、新規な情報処理装置または新規な半導体装置を提供できる。

【0033】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0034】

【図1】実施の形態に係るタッチパネルの構成を説明する図。

【図2】実施の形態に係る検知素子の構成を説明する図。

【図3】実施の形態に係る検知素子の構成を説明する図。

【図4】実施の形態に係るタッチパネルの構成を説明する図。

【図5】実施の形態に係るタッチパネルの構成を説明する図。

【図6】実施の形態に係るタッチパネルの構成を説明する図。

【図7】実施の形態に係るタッチパネルの構成を説明する図。

【図8】実施の形態に係るタッチパネルの構成を説明する図。

【図9】実施の形態に係るタッチパネルの駆動方法を説明するフロー図。

【図10】実施の形態に係るタッチパネルの駆動方法を説明するタイミングチャート。

【図11】実施の形態に係るトランジスタの構成を説明する図。

【図12】実施の形態に係るトランジスタの構成を説明する図。

【図13】実施の形態に係る情報処理装置の構成を説明する図。

【図14】実施の形態に係る表示部の構成を説明するブロック図。

【図15】実施の形態に係るプログラムを説明するフローチャート。

【図16】実施の形態に係る画像情報を説明する模式図。

10

20

30

40

50

【図 1 7】実施の形態に係る半導体装置の構成を説明する断面図および回路図。

【図 1 8】実施の形態に係る C P U の構成を説明するブロック図。

【図 1 9】実施の形態に係る記憶素子の構成を説明する回路図。

【図 2 0】実施の形態に係る電子機器の構成を説明する図。

【図 2 1】実施の形態に係る情報処理装置の構成を説明する図。

【図 2 2】実施の形態に係る情報処理装置の構成を説明する図。

【図 2 3】実施の形態に係る情報処理装置の構成を説明する図。

【図 2 4】実施の形態に係るタッチパネルの構成を説明する図。

【発明を実施するための形態】

【0035】

10

本発明の一態様のタッチパネルは、第 1 の導電膜および第 2 の導電膜を備える検知素子と、液晶材料を含む層および液晶材料を含む層に含まれる液晶材料の配向を制御する電界を、第 1 の導電膜との間に印加することができるように配置された第 3 の導電膜を備える表示素子と、を含んで構成される。

【0036】

これにより、検知素子が備える導電膜を、表示素子に用いることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0037】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

20

【0038】

(実施の形態 1)

本実施の形態では、本発明の一態様のタッチパネルの構成について、図 1 乃至図 5 を参照しながら説明する。なお、本明細書において、1 以上の整数を値にとる変数を符号に用いる場合がある。例えば、1 以上の整数の値をとる変数 p を含む (p) を、最大 p 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。また、例えば、1 以上の整数の値をとる変数 m および変数 n を含む (m, n) を、最大 $m \times n$ 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。

30

【0039】

図 1 は本発明の一態様のタッチパネル 700 の構成を説明する図である。図 1 (A) は本発明の一態様のタッチパネル 700 の構成を説明するブロック図であり、図 1 (B) は図 1 (A) に示す検知素子 $C(g, h)$ および検知素子 $C(g, h)$ と重なる画素 702 (i, j) の配置を説明する模式図である。

【0040】

図 2 は図 1 に示す本発明の一態様のタッチパネル 700 の検知素子 $C(g, h)$ の構成を説明する図である。図 2 (A) は本発明の一態様の検知素子 $C(g, h)$ の上面図であり、図 2 (B) は図 2 (A) に示す切断線 $W1-W2$ における検知素子 $C(g, h)$ および画素 702 (i, j) の断面図である。

40

【0041】

図 3 は本発明の一態様のタッチパネル 700 の検知素子 $C(g, h)$ の構成を説明する図である。図 3 (A) は検知素子 $C(g, h)$ の第 2 の導電膜 $C2(h)$ の上面図であり、図 3 (B) は検知素子 $C(g, h)$ の第 1 の導電膜 $C1(g)$ の上面図であり、図 3 (C) は本発明の一態様のタッチパネル 700 の第 3 の導電膜 751 の上面図である。

【0042】

図 4 は本発明の一態様のタッチパネル 700 の構成を説明する図である。図 4 (A) は本発明の一態様のタッチパネル 700 の下面図であり、図 4 (B) は本発明の一態様のタッ

50

チパネル 700 の画素 702 (i, j) の下面図である。

【0043】

図 5 は本発明の一態様のタッチパネル 700 の構成を説明する図である。図 5 (A) は図 4 (A) に示す切断線 X1-X2、X3-X4、X5-X6 における本発明の一態様のタッチパネル 700 の断面図である。また、図 5 (B) は図 5 (A) に示すトランジスタ MD の詳細を説明する断面図であり、図 5 (C) は図 5 (A) に示すトランジスタ MA の詳細を説明する断面図である。また、図 5 (D) は図 5 (A) に示す一部の構成の変形例を説明する断面図である。

【0044】

<タッチパネル 700 の構成例>

本実施の形態で説明するタッチパネル 700 は、基材 710 と、画素 702 (i, j) と、表示素子 750 と、検知素子 C (g, h) と、を有する (図 5 参照)。

【0045】

基材 710 は透光性を備え、表示素子 750 は基材 710 と重なる領域を備え、検知素子 C (g, h) は、表示素子 750 と基材 710 の間に配設される。

【0046】

画素 702 (i, j) は、表示素子 750 を備える。

【0047】

表示素子 750 は、基材 710 がある側に表示をする機能を備える。例えば、基材 770 から基材 710 に向かう光を射出するように、基材 770 側にバックライトを配置して、表示をすることができる (図 2 (B) 参照)。

【0048】

検知素子 C (g, h) は、基材 710 がある側に近接または接触するものを検知する機能を備える (図 2 (B) 参照)。

【0049】

検知素子 C (g, h) は、第 1 の導電膜 C1 (g) と、第 1 の導電膜 C1 (g) および基材 710 の間に第 2 の導電膜 C2 (h) と、第 1 の導電膜 C1 (g) および第 2 の導電膜 C2 (h) の間に絶縁膜 721B と、を備える。

【0050】

また、タッチパネル 700 の表示素子 750 は、液晶材料を含む層 753 と、液晶材料を含む層 753 に含まれる液晶材料の配向を制御する電界を、第 1 の導電膜 C1 (g) との間に印加することができるように配設された第 3 の導電膜 751 と、を備える。

【0051】

本実施の形態で説明するタッチパネル 700 は、第 1 の導電膜 C1 (g) および第 2 の導電膜 C2 (h) を備える検知素子 C (g, h) と、液晶材料を含む層 753 および液晶材料を含む層 753 に含まれる液晶材料の配向を制御する電界を、第 1 の導電膜 C1 (g) との間に印加することができるように配置された第 3 の導電膜 751 を備える表示素子 750 と、を含んで構成される。これにより、検知素子が備える導電膜を、表示素子に用いることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0052】

また、タッチパネル 700 は、表示素子 750 と電氣的に接続されるトランジスタ MA を有する。そして、第 3 の導電膜 751 は、トランジスタ MA のソース電極またはドレイン電極と電氣的に接続される。

【0053】

また、タッチパネル 700 のトランジスタ MA は、半導体膜 718 を備える。そして、絶縁膜 721B は、液晶材料を含む層 753 および半導体膜 718 の間に挟まれる領域を備える (図 5 (C) 参照)。

【0054】

また、タッチパネル 700 は、トランジスタ MA と電氣的に接続される走査線 G (i) と

10

20

30

40

50

、トランジスタMAと電氣的に接続される信号線S (j)と、走査線G (i)と電氣的に接続される複数のトランジスタと、信号線S (j)と電氣的に接続される複数のトランジスタと、を有する (図2 (A) 参照)。具体的には、トランジスタMAのゲート電極として機能する導電膜704は走査線G (i)と電氣的に接続され、ソース電極またはドレイン電極として機能する導電膜712Bは信号線S (j)と電氣的に接続される (図5 (C) 参照)。

【0055】

第1の導電膜C1 (g) または第2の導電膜C2 (h) は、走査線G (i) または信号線S (j) と重なる開口部を備える (図3 (A) または図3 (B) 参照)。

【0056】

本実施の形態で説明するタッチパネル700は、トランジスタMAと電氣的に接続される走査線G (i) と、トランジスタと電氣的に接続される信号線S (j) と、を有し、走査線S (j) または信号線G (i) と重なる開口部を備える第1の導電膜C1 (g) または第2の導電膜C2 (h) を含んで構成される。これにより、第1の導電膜または第2の導電膜の、走査線または信号線が重なる領域の面積を小さくし、走査線または信号線に寄生する容量を小さくすることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0057】

また、タッチパネル700の半導体膜718は、インジウム、ガリウム、亜鉛および酸素を含む。

【0058】

また、タッチパネル700の第2の導電膜C2 (h) は、インジウム、ガリウム、亜鉛および酸素を含む。

【0059】

本実施の形態で説明するタッチパネル700は、インジウム、ガリウム、亜鉛および酸素を含む半導体膜718を備えるトランジスタMAと、インジウム、ガリウム、亜鉛および酸素を含む第2の導電膜C2 (h) を備える検知素子C (g, h) と、を含んで構成される。これにより、インジウム、ガリウム、亜鉛および酸素を含む膜を、同一の工程で形成することができる。また、同一の工程で形成されたインジウム、ガリウム、亜鉛および酸素を含む膜を、半導体膜または第2の導電膜に用いることができる。その結果、利便性または信頼性に優れた新規なタッチパネルを提供することができる。

【0060】

上記の構成のほか、タッチパネル700は、駆動回路GDまたは駆動回路SDを有することができる (図1 (A) 参照)。

【0061】

駆動回路GDは、走査線G (i) と電氣的に接続され、例えば選択信号を供給する機能を備える。駆動回路SDは、信号線S (j) と電氣的に接続され、例えば画像信号を供給する機能を備える。また、例えばトランジスタMDを駆動回路GDに用いることができる。トランジスタMAと同一の工程で形成することができる半導体膜をトランジスタMDに用いることができる (図5 参照)。

【0062】

また、タッチパネル700は、発振回路OSCまたは検知回路DCを有することができる (図1 (A) 参照)。

【0063】

発振回路OSCは、第1の導電膜C1 (g) と電氣的に接続され、例えば矩形波等を含む駆動用信号を供給する機能を備える。また、検知回路DCは、第2の導電膜C2 (h) と電氣的に接続され、例えば駆動用信号および入出力パネルに近接するものに遮られる電界の大きさに基づいて変化する第2の導電膜C2 (h) の電位を検知して、検知信号を供給する機能を備える。

【0064】

また、タッチパネル700は、 p 個の第1の導電膜を有することができる（図1（A）参照）。また、 q 個の第2の導電膜を有することができる。なお、 p および q は1以上の整数であり、 g は1以上 p 以下の整数であり、 h は1以上 q 以下の整数である。

【0065】

また、タッチパネル700は、 p 行 q 列の行列状に検知素子を有することができる。なお、検知素子 $C(g, h)$ は、 g 行目の第1の導電膜 $C1(g)$ と、 h 列目の第2の導電膜 $C2(h)$ を含む。

【0066】

また、タッチパネル700は、 m 個の走査線を有することができる。また、 n 個の信号線を有することができる。なお、 m および n は1以上の整数であり、 i は1以上 m 以下の整数であり、 j は1以上 n 以下の整数である。

10

【0067】

また、タッチパネル700は、 m 行 n 列の行列状に表示素子を有することができる。なお、画素702(i, j)は、表示素子750を備える。また、画素702(i, j)は、 i 行目の走査線 $G(i)$ と電氣的に接続され、 j 列目の信号線 $S(j)$ と電氣的に接続される。

【0068】

また、タッチパネル700は、検知素子に重なる領域を備える単数または複数の画素を有することができる。例えば、検知素子 $C(g, h)$ に重なる画素702(i, j)およびその他に画素を有することができる（図1（B）および図2（B）参照）。

20

【0069】

また、タッチパネル700は、第1の導電膜 $C1(g)$ に沿って配設される複数の走査線を有することができる。例えば、第1の導電膜 $C1(g)$ に沿って配設される走査線 $G(i-1)$ および走査線 $G(i)$ を有することができる（図2（A）参照）。なお、第1の導電膜 $C1(g)$ に他の導電膜を電氣的に接続してもよい。例えば、第1の導電膜 $C1(g)$ に導電膜704Sを接続してもよい（図5（D）参照）。これにより、電気抵抗を低減することができる。

【0070】

また、タッチパネル700は、第2の導電膜に沿って配設される複数の信号線を有することができる。例えば、第2の導電膜 $C2(h)$ に沿って配設される信号線 $S(j)$ 乃至信号線 $S(j+9)$ を有することができる（図2（A）参照）。

30

【0071】

また、タッチパネル700は、開口部を備える第1の導電膜 $C1(g)$ を有することができる。例えば、走査線 $G(i-1)$ と重なる開口部および走査線 $G(i)$ と重なる開口部を備える導電膜を第1の導電膜 $C1(g)$ に用いることができる（図3（B）参照）。

【0072】

また、タッチパネル700は、開口部を備える第2の導電膜を有することができる。例えば、信号線 $S(j)$ と重なる開口部乃至信号線 $S(j+9)$ と重なる開口部を備える導電膜を第2の導電膜 $C2(h)$ に用いることができる（図3（A）参照）。

【0073】

また、タッチパネル700は、液晶材料を含む層753の厚み方向と交差する方向に向かう電界（横電界ともいう）を印加するように配設された第3の導電膜751を用いることができる。例えば、第1の導電膜 $C1(g)$ と重なる領域を備える櫛歯状の第3の導電膜751を用いることができる（図2（A）、図2（B）、図3（B）および図3（C）参照）。または、液晶材料を含む層753の厚み方向に向かう電界（縦電界ともいう）を印加するように配設された第3の導電膜751を用いることができる。

40

【0074】

以下に、本発明の一態様のタッチパネルを構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

50

【0075】

例えば、第1の導電膜C1 (g)は、検知素子C (g, h)の一部であるとともに表示素子750の一部でもある。

【0076】

また、タッチパネル700は、基材710と重なる領域を備える基材770と、基材710および基材770を貼り合わせる機能を備える封止材730と、を有することができる。これにより、例えば、基材710、基材770および封止材730に囲まれた領域に表示素子750を配設することができる。

【0077】

また、タッチパネル700は、基材710および基材770の間に構造体KBを有することができる。これにより、所定の間隔を基材710および基材770の間に設けることができる。

10

【0078】

また、タッチパネル700は、表示素子750と重なる領域を備える着色膜CFを有することができる。また、表示素子750と重なる領域に開口部を備える遮光膜BMを有することができる。

【0079】

また、タッチパネル700は、着色膜CFおよび液晶材料を含む層753の間に絶縁膜771を有することができる。また、遮光膜BMおよび液晶材料を含む層753の間に絶縁膜771を有することができる。これにより、着色膜CFの厚さに由来して生じる凹凸を平坦にすること、または、着色膜CFまたは遮光膜BMから液晶材料を含む層753への不純物の拡散を抑制できる。

20

【0080】

また、タッチパネル700は、液晶材料を含む層753および基材710の間に配向膜AF1を有することができる。また、液晶材料を含む層753および基材770の間に配向膜AF2を有することができる。

【0081】

また、タッチパネル700は、光学フィルム710Pまたは光学フィルム770Pを有することができる。例えば、液晶材料を含む層753との間に基材710を挟むように、光学フィルム710Pを配設することができる。または、液晶材料を含む層753との間に基材770を挟むように、光学フィルム770Pを配設することができる。

30

【0082】

例えば偏光板を光学フィルム710Pおよび光学フィルム770Pに用いることができる。一方の偏光方向に対して他方の偏光方向が所定の方向になるように、偏光板を用いることができる。具体的には、2枚の直線偏光板をクロスニコルの関係になるように配置して用いることができる。

【0083】

また、タッチパネル700は、トランジスタMDの半導体膜718と重なる領域を備える導電膜724を有することができる。例えば、第1の導電膜C1 (g)と同一の工程で形成できる材料を導電膜724に用いることができる(図5(B)参照)。

40

【0084】

また、タッチパネル700は、トランジスタMAおよび基材710の間に絶縁膜701を有することができる。また、液晶材料を含む層753および半導体膜718の間に絶縁膜721Bまたは絶縁膜728を有することができる。また、絶縁膜721Bおよび半導体膜718の間に絶縁膜721Aを有することができる。

【0085】

例えば、絶縁膜701は基材710からトランジスタMAへの不純物の拡散を抑制する機能を備え、絶縁膜721Bまたは絶縁膜721Aは、半導体膜718への不純物の拡散を抑制する機能を備える。

【0086】

50

例えば、絶縁膜 728 は、絶縁膜 728 と重なるトランジスタ MA 等の構造に由来する段差を平坦化する機能を備える。

【0087】

また、タッチパネル 700 は、導電膜 704 および半導体膜 718 の間に絶縁膜 706 を有することができる。例えば、絶縁膜 706 はゲート絶縁膜の機能を備える。

【0088】

また、タッチパネル 700 は、表示素子 750 または検知素子 C (g, h) と電氣的に接続する配線 711 を有することができる。

【0089】

また、タッチパネル 700 は、配線 711 と電氣的に接続する端子 719 を有することができる。例えば、フレキシブルプリント基板 FPC を、導電部材 ACF を用いて端子 719 に電氣的に接続できる。

【0090】

《構成》

タッチパネル 700 は、基材 710、表示素子 750 または検知素子 C (g, h) を有する。

【0091】

また、タッチパネル 700 は、第 1 の導電膜 C1 (g)、第 2 の導電膜 C2 (h)、絶縁膜 721B、液晶材料を含む層 753 または第 3 の導電膜 751 を備える。

【0092】

また、タッチパネル 700 は、トランジスタ MA、半導体膜 718、走査線 G (i) または信号線 S (j) を備える。

【0093】

また、タッチパネル 700 は、発振回路 OSC、検知回路 DC、駆動回路 GD または駆動回路 SD を有することができる。

【0094】

《基材 710》

透光性を備える材料を基材 710 に用いることができる。

【0095】

作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を基材 710 に用いることができる。

【0096】

例えば、第 6 世代 (1500mm×1850mm)、第 7 世代 (1870mm×2200mm)、第 8 世代 (2200mm×2400mm)、第 9 世代 (2400mm×2800mm)、第 10 世代 (2950mm×3400mm) 等の面積が大きなガラス基板を基材 710 に用いることができる。これにより、大型の表示装置を作製することができる。

【0097】

有機材料、無機材料または有機材料と無機材料等の複合材料等を基材 710 に用いることができる。例えば、ガラス、セラミックス、金属等の無機材料を基材 710 に用いることができる。

【0098】

具体的には、無アルカリガラス、ソーダ石灰ガラス、カリガラス、クリスタルガラス、石英またはサファイア等を、基材 710 に用いることができる。具体的には、無機酸化物膜、無機窒化物膜または無機酸窒化物膜等を含む材料を、基材 710 に用いることができる。例えば、酸化シリコン、窒化シリコン、酸化窒化シリコン、酸化アルミニウム等を含む材料を、基材 710 に用いることができる。ステンレス・スチールまたはアルミニウム等を、基材 710 に用いることができる。

【0099】

例えば、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を基材 710 に用いることができる

10

20

30

40

50

。これにより、半導体素子を基材 710 に形成することができる。

【0100】

例えば、樹脂、樹脂フィルムまたはプラスチック等の有機材料を基材 710 に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネートまたはアクリル樹脂等の樹脂フィルムまたは樹脂板を、基材 710 に用いることができる。

【0101】

例えば、金属板、薄板状のガラス板または無機材料等の膜を樹脂フィルム等に貼り合わせた複合材料を基材 710 に用いることができる。例えば、繊維状または粒子状の金属、ガラスもしくは無機材料等を樹脂フィルムに分散した複合材料を、基材 710 に用いることができる。例えば、繊維状または粒子状の樹脂もしくは有機材料等を無機材料に分散した複合材料を、基材 710 に用いることができる。

10

【0102】

また、単層の材料または複数の層が積層された材料を、基材 710 に用いることができる。例えば、基材と基材に含まれる不純物の拡散を防ぐ絶縁膜等が積層された材料を、基材 710 に用いることができる。具体的には、ガラスとガラスに含まれる不純物の拡散を防ぐ酸化シリコン層、窒化シリコン層または酸化窒化シリコン層等から選ばれた一または複数の膜が積層された材料を、基材 710 に用いることができる。または、樹脂と樹脂を透過する不純物の拡散を防ぐ酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜等が積層された材料を、基材 710 に用いることができる。

20

【0103】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート若しくはアクリル樹脂等の樹脂フィルム、樹脂板または積層体等を基材 710 に用いることができる。

【0104】

具体的には、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミド等）、ポリイミド、ポリカーボネートまたはアクリル樹脂、ウレタン樹脂、エポキシ樹脂もしくはシリコーンなどシロキサン結合を有する樹脂を含む材料を基材 710 に用いることができる。または、これらから選ばれた単数または複数の樹脂を含むフィルム、板または積層体等を基材 710 に用いることができる。

30

【0105】

具体的には、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）またはアクリル等を基材 710 に用いることができる。

【0106】

なお、トランジスタまたは容量素子等を基材 710 に直接形成する方法を用いることができる。また、例えば作製工程中に加わる熱に耐熱性を有する工程用の基板にトランジスタまたは容量素子等を形成し、形成されたトランジスタまたは容量素子等を基材 710 に転置する方法を用いることができる。

【0107】

《基材 770》

基材 710 に用いることができる材料から選択された材料を、基材 770 に用いることができる。

40

【0108】

《導電膜 704、導電膜 712A、導電膜 712B、配線 711、端子 719》

導電性を備える材料を導電膜 704、導電膜 712A、導電膜 712B、配線 711 または端子 719 に用いることができる。

【0109】

例えば、無機導電性材料、有機導電性材料、金属または導電性セラミックスなどを導電膜 704、導電膜 712A、導電膜 712B、配線 711 または端子 719 に用いることが

50

できる。

【0110】

具体的には、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素などを、導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。または、上述した金属元素を含む合金などを、導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。特に、銅とマンガンの合金がウェットエッチング法を用いた微細加工に好適である。

【0111】

具体的には、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等を導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。

10

【0112】

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。

【0113】

具体的には、グラフェンまたはグラファイトを含む膜を導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。

20

【0114】

例えば、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等を挙げることができる。

【0115】

具体的には、導電性高分子を導電膜704、導電膜712A、導電膜712B、配線711または端子719に用いることができる。

【0116】

《走査線G(i)、信号線S(j)》

導電性を備える材料を走査線G(i)または信号線S(j)に用いることができる。例えば、配線711に用いることができる材料を走査線G(i)または信号線S(j)に用いることができる。

30

【0117】

《検知素子C(g, h)》

検知素子C(g, h)は、電界の大きさ、静電容量、照度、磁力、電波または圧力等を検知して、検知した物理量に基づく信号を供給する機能を備える。

【0118】

例えば、容量素子、光電変換素子、磁気検知素子、圧電素子または共振器等を検知素子C(g, h)に用いることができる。

40

【0119】

例えば、入出力パネルに近接するものに遮られる電界の大きさの変化に基づいて変化する信号を供給する機能を備える検知素子を検知素子C(g, h)に用いることができる。具体的には、相互容量方式または自己容量方式を用いることができる。

【0120】

例えば、第1の導電膜C1(g)および第2の導電膜C2(h)を含む容量素子を検知素子C(g, h)に用いることができる。

【0121】

大気より大きな誘電率を備える指などのものが、大気中で第2の導電膜C2(h)に近接

50

すると、指に遮られる電界の大きさが変化する。この電界の大きさの変化に基づいて信号を供給することができる。

【0122】

具体的には、第1の導電膜C1 (g) に駆動用信号を供給し、駆動用信号および静電容量に基づいて変化する第2の導電膜C2 (h) の電位を検知して、検知信号に用いることができる。

【0123】

《第1の導電膜C1 (g) 》

導電性を備える材料を第1の導電膜C1 (g) に用いることができる。例えば、配線711に用いることができる材料を第1の導電膜C1 (g) に用いることができる。

10

【0124】

具体的には、導電性および透光性を有する材料を第1の導電膜C1 (g) に用いることができる。例えば、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。これにより、表示素子750の表示を遮ることなく、均一な電界を供給できる。

【0125】

《第2の導電膜C2 (h) 》

導電性を備える材料を第2の導電膜C2 (h) に用いることができる。例えば、導電性および透光性を有する材料を第2の導電膜C2 (h) に用いることができる。具体的には、導電性酸化物または酸化物半導体を用いることができる。例えば、インジウム、ガリウム、亜鉛および酸素を含む材料を用いることができる。

20

【0126】

一例を挙げれば、酸化物半導体の抵抗率を制御する方法を用いて導電性が高められた、半導体膜718と同一の工程で形成された酸化物半導体を、第2の導電膜C2 (h) に用いることができる。これにより、第2の導電膜C2 (h) を簡便な工程を用いて作製することができる。

【0127】

なお、本実施の形態の最後で、酸化物半導体の抵抗率を制御する方法を詳細に説明する。

【0128】

《絶縁膜701、絶縁膜706、絶縁膜721A、絶縁膜721B、絶縁膜728、絶縁膜771》

30

例えば、絶縁性の無機材料、絶縁性の有機材料または無機材料と有機材料を含む絶縁性の複合材料を、絶縁膜701、絶縁膜706、絶縁膜721A、絶縁膜721B、絶縁膜728または絶縁膜771に用いることができる。

【0129】

具体的には、無機酸化物膜、無機窒化物膜または無機酸化窒化物膜またはこれらから選ばれた複数を積層した積層材料を、絶縁膜701、絶縁膜706、絶縁膜721A、絶縁膜721B、絶縁膜728または絶縁膜771に用いることができる。例えば、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜またはこれらから選ばれた複数を積層した積層材料を用いることができる。

40

【0130】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の積層材料もしくは複合材料などを絶縁膜721A、絶縁膜721B、絶縁膜728、絶縁膜771に用いることができる。また、感光性を有する材料を用いて形成してもよい。

【0131】

例えば、ポリイミド、エポキシ樹脂、アクリル樹脂等を絶縁膜771に用いることができる。

【0132】

例えば、水素を含む絶縁膜を絶縁膜721Bに用いることができる。具体的には、酸化物

50

半導体に接して設けることにより、酸化物半導体の抵抗率を制御する方法に用いることができる材料を絶縁膜 721B に用いることができる。

【0133】

一例を挙げれば、半導体膜 718 と同一の工程で形成された酸化物半導体に接して設けることにより、水素を拡散させる材料を絶縁膜 721B に用いることができる。

【0134】

なお、本実施の形態の最後で、酸化物半導体の抵抗率を制御する方法を詳細に説明する。

【0135】

《表示素子 750》

例えば、光の反射または透過を制御する機能を備える表示素子を、表示素子 750 に用いることができる。例えば、液晶素子と偏光板を組み合わせた構成またはシャッター方式の MEMS 表示素子等を用いることができる。

10

【0136】

具体的には、IPS (In-Plane-Switching) モード、TN (Twisted Nematic) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

20

【0137】

また、例えば垂直配向 (VA) モード、具体的には、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどの駆動方法を用いて駆動することができる液晶素子を表示素子 750 に用いることができる。

【0138】

例えば、液晶材料を含む層 753、液晶材料の配向を制御する電界を印加できるように配置された第 1 の導電膜 C1 (g) および第 3 の導電膜 751 を表示素子 750 に用いることができる。

30

【0139】

《液晶材料を含む層 753》

例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶材料を用いることができる。または、ブルー相を示す液晶材料を、液晶材料を含む層 753 に用いることができる。

【0140】

《第 3 の導電膜 751》

導電性を備える材料を第 3 の導電膜 751 に用いることができる。

40

【0141】

例えば、配線 711 に用いることができる材料を第 3 の導電膜 751 に用いることができる。具体的には、透光性を有する材料を第 3 の導電膜 751 に用いることができる。例えば、櫛歯状の形状を第 3 の導電膜 751 に用いることができる。

【0142】

《トランジスタ MA》

例えば、ボトムゲート型またはトップゲート型等のトランジスタをトランジスタ MA に用いることができる。

【0143】

一例を挙げれば、アモルファスシリコンを半導体膜に用いたトランジスタと比較して、オ

50

フ状態におけるリーク電流が小さいトランジスタをトランジスタMAに用いることができる。具体的には、酸化物半導体を半導体膜718に用いたトランジスタをトランジスタMAに用いることができる。

【0144】

これにより、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路と比較して、画素回路が画像信号を保持することができる時間を長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、駆動に伴う消費電力を低減することができる。

10

【0145】

トランジスタMAは、半導体膜718および半導体膜718と重なる領域を備える導電膜704を備える(図5(B)参照)。また、トランジスタMAは、導電膜712Aおよび導電膜712Bを備える。

【0146】

なお、導電膜704はゲート電極の機能を備え、絶縁膜706はゲート絶縁膜の機能を備える。また、導電膜712Aはソース電極の機能またはドレイン電極の機能の一方を備え、導電膜712Bはソース電極の機能またはドレイン電極の機能の他方を備える。

【0147】

《半導体膜718》

20

例えば、4族の元素を含む半導体を半導体膜718に用いることができる。具体的には、シリコンを含む半導体を半導体膜718に用いることができる。例えば、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを半導体膜718に用いることができる。

【0148】

例えば、酸化物半導体を半導体膜718に用いることができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

【0149】

例えば、化合物半導体を半導体膜718に用いることができる。具体的には、ガリウムヒ素を含む半導体を半導体膜718に用いることができる。

30

【0150】

例えば、有機半導体を半導体膜718に用いることができる。具体的には、ポリアセン類またはグラフェンを含む有機半導体を半導体膜718に用いることができる。

【0151】

《駆動回路GD》

シフトレジスタ等のさまざまな順序回路等を駆動回路GDに用いることができる。例えば、トランジスタMD、容量素子等を駆動回路GDに用いることができる。

【0152】

例えば、トランジスタMAが備える半導体膜718と同一の工程で形成することができる半導体膜を備えるトランジスタを用いることができる。

40

【0153】

具体的には、トランジスタMAとおなじ構成を備えるトランジスタをトランジスタMDに用いることができる。または、トランジスタMAと異なる構成を備えるトランジスタをトランジスタMDに用いることができる。

【0154】

具体的には、第1のゲート電極の機能を備える導電膜704と重なる領域を備える導電膜724を有するトランジスタを、トランジスタMDに用いることができる。

【0155】

トランジスタMDは、絶縁膜721Aおよび絶縁膜721Bが積層された積層膜を導電膜

50

7 2 4 および半導体膜 7 1 8 の間に有する。

【0 1 5 6】

例えば、導電膜 7 0 4 に供給する電位と同じ電位を供給する配線に導電膜 7 2 4 を電氣的に接続する。

【0 1 5 7】

《駆動回路 S D》

例えば、集積回路を駆動回路 S D に用いることができる。具体的には、シリコン基板上に形成された集積回路を用いることができる。

【0 1 5 8】

例えば、C O G (C h i p o n g l a s s) 法を用いて駆動回路 S D を実装できる。具体的には、異方性導電膜を用いて、信号線 S (j) と電氣的に接続されたパッドに実装できる。

10

【0 1 5 9】

《発振回路 O S C 》

発振回路 O S C は、第 1 の導電膜 C 1 (1) 乃至第 1 の導電膜 C 1 (p) から選ばれた単数または複数の第 1 の導電膜に、単数または複数の信号を供給する機能等を備える (図 1 (A) 参照) 。

【0 1 6 0】

《検知回路 D C 》

検知回路 D C は、第 2 の導電膜 C 2 (1) 乃至第 2 の導電膜 C 2 (q) から選ばれた単数または複数の第 2 の導電膜が受信する単数または複数の信号を、分離して増幅する機能等を備える。

20

【0 1 6 1】

《封止材 7 3 0 》

例えば、無機材料、有機材料または無機材料と有機材料の複合材料等を封止材 7 3 0 に用いることができる。

【0 1 6 2】

例えば、熱溶融性の樹脂または硬化性の樹脂等の有機材料を、封止材 7 3 0 に用いることができる。

【0 1 6 3】

例えば、反応硬化型接着剤、光硬化型接着剤、熱硬化型接着剤または／および嫌気型接着剤等の有機材料を封止材 7 3 0 に用いることができる。

30

【0 1 6 4】

具体的には、エポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、P V C (ポリビニルクロライド) 樹脂、P V B (ポリビニルブチラル) 樹脂、E V A (エチレンビニルアセテート) 樹脂等を含む接着剤を封止材 7 3 0 に用いることができる。

【0 1 6 5】

《着色膜 C F 》

所定の色の光を透過する材料を着色膜 C F に用いることができる。これにより、例えば着色膜 C F をカラーフィルターに用いることができる。

40

【0 1 6 6】

例えば、青色の光を透過する材料、緑色の光を透過する材料、赤色の光を透過する材料、黄色の光を透過する材料または白色の光を透過する材料などを着色膜 C F に用いることができる。

【0 1 6 7】

《遮光膜 B M 》

光の透過を妨げる材料を遮光膜 B M に用いることができる。これにより、例えば遮光膜 B M をブラックマトリクスに用いることができる。

【0 1 6 8】

50

《構造体 K B》

例えば、有機材料、無機材料または有機材料と無機材料の複合材料を構造体 K B に用いることができる。これにより、構造体 K B を挟む構成の間に所定の間隔を設けることができる。

【0169】

具体的には、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の複合材料などを構造体 K B に用いることができる。また、感光性を有する材料を用いて形成してもよい。

【0170】

《配向膜 A F 1、配向膜 A F 2》

例えば、ポリイミド等を配向膜 A F 1 または配向膜 A F 2 に用いることができる。具体的には、所定の方向に配向するようにラビング処理または光配向技術を用いて形成された配向膜を用いることができる。

【0171】

《光学フィルム 710 P、光学フィルム 770 P》

例えば、偏光板、位相差板、拡散フィルム、反射防止膜または集光フィルム等を光学フィルム 710 P または光学フィルム 770 P に用いることができる。または、2色性色素を含む偏光板を光学フィルム 710 P に用いることができる。

【0172】

また、ゴミの付着を抑制する帯電防止膜、汚れの付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜などを、光学フィルム 710 P に用いることができる。

【0173】

＜タッチパネル 700 B の構成例＞

本発明の一態様のタッチパネルの別の構成について、図 6 を参照しながら説明する。

【0174】

図 6 は本発明の一態様のタッチパネル 700 B の構成を説明する図である。図 6 (A) は図 4 (A) に示す切断線 X 1 - X 2、X 3 - X 4、X 5 - X 6 における本発明の一態様のタッチパネル 700 の断面図である。また、図 6 (B) は図 6 (A) に示すトランジスタ M D B の詳細を説明する断面図である。

【0175】

なお、タッチパネル 700 B は、導電膜 724 B を導電膜 724 に替えて有する点（図 6 (B) 参照）、第 2 の導電膜 C 2 B (h) を第 2 の導電膜 C 2 (h) に替えて有する点（図 6 (A) 参照）が、図 5 を参照しながら説明するタッチパネル 700 とは異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

【0176】

本実施の形態で説明するタッチパネル 700 B は、絶縁膜 721 A および絶縁膜 721 B の間に導電膜 724 B を備え、絶縁膜 721 A および絶縁膜 721 B の間に第 2 の導電膜 C 2 B を備える。そして、導電膜 724 B および第 2 の導電膜 C 2 B は、導電性酸化物を含む（図 6 (A) または図 6 (B) 参照）。

【0177】

《導電膜 724 B、第 2 の導電膜 C 2 B (h)》

具体的には、酸化物半導体の抵抗率を制御する方法を用いて導電性が高められた酸化物半導体を、導電膜 724 B および第 2 の導電膜 C 2 B (h) に用いることができる。

【0178】

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、インジウムとガリウムと亜鉛を含む酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、導電膜 724 B および第 2 の導電膜 C 2 B (h) に用いることができる。

【0179】

一例を挙げれば、導電膜724Bに酸化物半導体を用い、導電膜724Bおよび第2の導電膜C2B(h)に接して設ける絶縁膜721Bに水素を拡散させる材料を用いることができる。これにより、導電膜724Bおよび第2の導電膜C2B(h)の抵抗率を下げることができる。

【0180】

なお、本実施の形態の最後で、酸化物半導体の抵抗率を制御する方法を詳細に説明する。

【0181】

＜タッチパネル700Cの構成例＞

本発明の一態様のタッチパネルの別の構成について、図7を参照しながら説明する。

10

【0182】

図7は本発明の一態様のタッチパネル700Cの構成を説明する図である。図7(A)は図4(A)に示す切断線X1-X2、X3-X4、X5-X6における本発明の一態様のタッチパネル700の断面図である。また、図7(B)は図6(A)に示すトランジスタMDCの詳細を説明する断面図である。

【0183】

なお、タッチパネル700Cは、トップゲート型のトランジスタMCをボトムゲート型のトランジスタMAに替えて有する点、トップゲート型のトランジスタMDCをボトムゲート型のトランジスタMDに替えて有する点、第2の導電膜C2C(h)を第2の導電膜C2(h)に替えて有する点(図7(A)参照)が、図5を参照しながら説明するタッチパネル700とは異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

20

【0184】

《トランジスタMC、トランジスタMDC》

トランジスタMDCは、絶縁膜701Cと重なる領域を備える導電膜704と、絶縁膜701Cおよび導電膜704の間に配設される領域を備える半導体膜718と、を備える。なお、導電膜704はゲート電極の機能を備える(図7(B)参照)。

【0185】

半導体膜718は、導電膜704と重ならない第1の領域718Aおよび第2の領域718Bと、第1の領域718Aおよび第2の領域718Bの間に導電膜704と重なる第3の領域718Cを備える。

30

【0186】

トランジスタMDCは絶縁膜706を、第3の領域718Cおよび導電膜704の間に備える。なお、絶縁膜706はゲート絶縁膜の機能を備える。

【0187】

第1の領域718Aおよび第2の領域718Bは、第3の領域718Cに比べて抵抗率が低く、ソース領域の機能またはドレイン領域の機能を備える。

【0188】

なお、例えば本実施の形態の最後で詳細に説明する酸化物半導体の抵抗率を制御する方法を用いて、第1の領域718Aおよび第2の領域718Bを半導体膜718に形成することができる。具体的には、希ガスを含むガスを用いるプラズマ処理を適用することができる。

40

【0189】

また、例えば、導電膜704の端部の形状に第3の領域718Cの形状の一部を自己整合するために、導電膜704をマスクに用いることができる。

【0190】

トランジスタMDCは、第1の領域718Aと接する導電膜712Aと、第2の領域718Bと接する導電膜712Bと、を備える。導電膜712Aおよび導電膜712Bは、ソース電極またはドレイン電極の機能を備える。

【0191】

50

トランジスタMDCと同一の工程で形成できるトランジスタをトランジスタMCに用いることができる。

【0192】

《第2の導電膜C2C(h)》

一例を挙げれば、半導体膜の第1の領域718Aおよび第2の領域718Bと同一の工程で形成された酸化物半導体を、第2の導電膜C2C(h)に用いることができる。これにより、第2の導電膜C2C(h)を簡便な工程を用いて作製することができる。

【0193】

＜タッチパネル700Dの構成例＞

本発明の一態様のタッチパネルの別の構成について、図8を参照しながら説明する。

10

【0194】

図8は本発明の一態様のタッチパネル700Dの構成を説明する図である。図8(A)は図4(A)に示す切断線X1-X2、X3-X4、X5-X6における本発明の一態様のタッチパネル700の断面図である。また、図8(B)、図8(C)、および図8(D)は、図8(A)に示す一部の構成の変形例を説明する断面図である。

【0195】

なお、タッチパネル700Dは、液晶材料を含む層753と絶縁膜728Aの間に絶縁膜728Bを有する点、第1の導電膜C1D(g)を第1の導電膜C1(g)に替えて有する点、第2の導電膜C2D(h)を第2の導電膜C2C(h)に替えて有する点が、図7を参照しながら説明するタッチパネル700Cとは異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

20

【0196】

《絶縁膜728A》

例えば、絶縁膜728に用いることができる材料を絶縁膜728Aに用いることができる。

【0197】

《絶縁膜728B》

タッチパネル700Dは、液晶材料を含む層753と絶縁膜728Aの間に絶縁膜728Bを有する。

【0198】

例えば、絶縁膜728に用いることができる材料を絶縁膜728Bに用いることができる。

30

【0199】

《第1の導電膜C1D(g)》

タッチパネル700Dは、絶縁膜728Aおよび絶縁膜728Bの間に第1の導電膜C1D(g)を有する。

【0200】

例えば、櫛歯状の形状を備える第3の導電膜751と重なる領域に開口部を備える形状の導電膜を、第1の導電膜C1D(g)に用いることができる。

【0201】

例えば、導電性を備える材料を第1の導電膜C1D(g)に用いることができる。例えば、配線711に用いることができる材料を第1の導電膜C1D(g)に用いることができる。

40

【0202】

具体的には、導電性および透光性を有する材料を第1の導電膜C1D(g)に用いることができる。例えば、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。これにより、表示素子750の表示を遮ることなく、均一な電界を供給できる。

【0203】

《第2の導電膜C2D(h)》

50

導電性を備える材料を第２の導電膜Ｃ２Ｄ（ｈ）に用いることができる。例えば、配線７１１に用いることができる材料を第２の導電膜Ｃ２Ｄ（ｈ）に用いることができる。

【０２０４】

具体的には、導電性および透光性を有する材料を第２の導電膜Ｃ２Ｄ（ｈ）に用いることができる。例えば、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。これにより、表示素子７５０の表示を遮ることなく、均一な電界を供給できる。

【０２０５】

ところで、第３の導電膜７５１および第３の導電膜７５１の開口部と重なる形状を備える導電膜を、第１の導電膜Ｃ１Ｄ（ｇ）に用いることができる（図８（Ｂ）参照）。 10

【０２０６】

または、第３の導電膜７５１の開口部に配設することができる形状を備える導電膜を、第１の導電膜Ｃ１Ｄ（ｇ）に用いることができる（図８（Ｃ）参照）。

【０２０７】

または、第１の導電膜Ｃ１Ｄ（ｇ）および第１の導電膜Ｃ１Ｄ（ｇ）の開口部と重なる形状を備える導電膜を、第３の導電膜７５１に用いることができる（図８（Ｄ）参照）。

【０２０８】

<タッチパネル７００Ｅの構成例>

本発明の一態様のタッチパネルの別の構成について、図２４を参照しながら説明する。

【０２０９】

図２４は本発明の一態様のタッチパネル７００Ｅの構成を説明する図である。図２４（Ａ）は図４（Ａ）に示す切断線Ｘ１－Ｘ２、Ｘ３－Ｘ４、Ｘ５－Ｘ６における本発明の一態様のタッチパネル７００の断面図である。また、図２４（Ｂ）は、図２４（Ａ）に示すトランジスタＭＤＥの詳細を説明する断面図である。 20

【０２１０】

なお、タッチパネル７００Ｅは、チャネル保護型のトランジスタＭＥをチャネルエッチ型のトランジスタＭＡに替えて有する点、チャネル保護型のトランジスタＭＤＥをチャネルエッチ型のトランジスタＭＤに替えて有する点、第１の導電膜Ｃ１（ｇ）および第３の導電膜７５１の間に着色膜ＣＦを備える点、液晶材料を含む層７５３および基材７１０の間に遮光膜ＢＭを備える点（図２４（Ａ）参照）が、図５を参照しながら説明するタッチパネル７００とは異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。 30

【０２１１】

《トランジスタＭＥ、トランジスタＭＤＥ》

チャネル保護型のトランジスタをトランジスタＭＥおよびトランジスタＭＤＥに用いることができる。例えば、トランジスタＭＤＥは、ゲート絶縁膜として機能する絶縁膜１０６との間に半導体膜７１８を挟むように配設された絶縁膜７２１Ａを備える（図２４（Ｂ）参照）。

【０２１２】

<酸化物半導体の抵抗率を制御する方法> 40

酸化物半導体を含む膜の抵抗率を制御する方法について説明する。

【０２１３】

所定の抵抗率を備える酸化物半導体を含む膜を、第２の導電膜Ｃ２（ｈ）（図５（Ａ）参照）、第２の導電膜Ｃ２Ｂ（ｈ）および導電膜７２４Ｂ（図６（Ａ）および図６（Ｂ）参照）または第２の導電膜Ｃ２Ｃ（ｈ）、第１の領域７１８Ａおよび第２の領域７１８Ｂ（図７（Ａ）および図７（Ｂ）参照）に用いることができる。

【０２１４】

例えば、酸化物半導体膜に含まれる水素、水等の不純物の濃度及び／又は膜中の酸素欠損を制御する方法を、酸化物半導体の抵抗率を制御する方法に用いることができる。

【０２１５】

具体的には、プラズマ処理を水素、水等の不純物濃度及び／又は膜中の酸素欠損を増加または低減する方法に用いることができる。

【0216】

具体的には、希ガス（H e、N e、A r、K r、X e）、水素、ボロン、リン及び窒素の中から選ばれた一種以上を含むガスを用いて行うプラズマ処理を適用できる。例えば、A r 雰囲気下でのプラズマ処理、A r と水素の混合ガス雰囲気下でのプラズマ処理、アンモニア雰囲気下でのプラズマ処理、A r とアンモニアの混合ガス雰囲気下でのプラズマ処理、または窒素雰囲気下でのプラズマ処理などを適用できる。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

【0217】

または、イオン注入法、イオンドーピング法またはプラズマイメージョンイオンインプラネーション法などを用いて、水素、ボロン、リンまたは窒素を酸化物半導体膜に注入して、抵抗率が低い酸化物半導体膜にすることができる。

【0218】

または、水素を含む絶縁膜を酸化物半導体膜に接して形成し、絶縁膜から酸化物半導体膜に水素を拡散させる方法を用いることができる。これにより、酸化物半導体膜のキャリア密度を高め、抵抗率を低くすることができる。

【0219】

例えば、膜中の含有水素濃度が $1 \times 10^{22} \text{ atoms/cm}^3$ 以上の絶縁膜を酸化物半導体膜に接して形成することで、効果的に水素を酸化物半導体膜に含有させることができる。具体的には、窒化シリコン膜を酸化物半導体膜に接して形成する絶縁膜に用いることができる。

【0220】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある。これにより、キャリア密度が高く、抵抗率が低い酸化物半導体膜にすることができる。

【0221】

具体的には、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）により得られる水素濃度が、 8×10^{19} 以上、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、より好ましくは 5×10^{20} 以上である酸化物半導体を第2の導電膜C2（h）（図5（A）参照）、第2の導電膜C2B（h）および導電膜724B（図6（A）および図6（B）参照）または第2の導電膜C2C（h）、第1の領域718Aおよび第2の領域718B（図7（A）および図7（B）参照）に好適に用いることができる。

【0222】

一方、抵抗率の高い酸化物半導体をトランジスタのチャネルが形成される半導体膜に用いることができる。

【0223】

例えば、酸素を含む絶縁膜、別言すると、酸素を放出することが可能な絶縁膜を酸化物半導体に接して形成し、絶縁膜から酸化物半導体膜に酸素を供給させて、膜中または界面の酸素欠損を補填することができる。これにより、抵抗率が高い酸化物半導体膜にすることができる。

【0224】

例えば、酸化シリコン膜または酸化窒化シリコン膜を、酸素を放出することが可能な絶縁膜に用いることができる。

【0225】

酸素欠損が補填され、水素濃度が低減された酸化物半導体膜は、高純度真性化、又は実質的に高純度真性化された酸化物半導体膜といえる。ここで、実質的に真性とは、酸化物半

10

20

30

40

50

導体膜のキャリア密度が、 8×10^{11} 個/cm³ 未満、好ましくは 1×10^{11} /cm³ 未満、さらに好ましくは 1×10^{10} 個/cm³ 未満であることを指す。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度を低減することができる。

【0226】

また、高純度真性または実質的に高純度真性である酸化物半導体膜を備えるトランジスタは、オフ電流が著しく小さく、チャネル幅が 1×10^6 μm でチャネル長 L が 10 μm の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち 1×10^{-13} A 以下という特性を備えることができる。

【0227】

上述した高純度真性または実質的に高純度真性である酸化物半導体膜をチャネル領域に用いるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。

【0228】

具体的には、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）により得られる水素濃度が、 2×10^{20} atoms/cm³ 以下、好ましくは 5×10^{19} atoms/cm³ 以下、より好ましくは 1×10^{19} atoms/cm³ 以下、 5×10^{18} atoms/cm³ 未満、好ましくは 1×10^{18} atoms/cm³ 以下、より好ましくは 5×10^{17} atoms/cm³ 以下、さらに好ましくは 1×10^{16} atoms/cm³ 以下である酸化物半導体を、トランジスタのチャネルが形成される半導体に好適に用いることができる。

【0229】

なお、トランジスタ MDB は半導体膜 718 を備え、半導体膜 718 よりも水素濃度及び／又は酸素欠損量が多く、抵抗率が低い酸化物半導体膜を、導電膜 724 B に用いることができる（図 6（B）参照）。

【0230】

または、導電膜 724 B に含まれる水素濃度は、半導体膜 718 に含まれる水素濃度の 2 倍以上、好ましくは 10 倍以上である。

【0231】

また、導電膜 724 B の抵抗率は、半導体膜 718 の抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍未満である。

【0232】

具体的には、導電膜 724 B の抵抗率は、 1×10^{-3} Ωcm 以上 1×10^{-4} Ωcm 未満、好ましくは、 1×10^{-3} Ωcm 以上 1×10^{-1} Ωcm 未満である。

【0233】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0234】

（実施の形態 2）

本実施の形態では、本発明の一態様のタッチパネルの駆動方法について、図 2、図 9 および図 10 を参照しながら説明する。

【0235】

図 2 は図 1 に示す本発明の一態様のタッチパネル 700 の検知素子 C（g，h）の構成を説明する図である。図 2（A）は本発明の一態様の検知素子 C（g，h）の上面図であり、図 2（B）は図 2（A）に示す切断線 W1－W2 における検知素子 C（g，h）および画素 702（i，j）の断面図である。

【0236】

図 9 は本発明の一態様のタッチパネルの駆動方法を説明するフロー図である。図 10 は本発明の一態様のタッチパネルの駆動方法を説明するタイミングチャートである。

【0237】

<タッチパネルの駆動方法例>

本実施の形態で説明するタッチパネルの駆動方法は、以下の二つのステップを有する（図9参照）。

【0238】

第1のステップにおいて、選択信号を、第1の導電膜C1（g）と重なる領域を有する第3の導電膜751と電氣的に接続されるトランジスタのゲート電極と電氣的に接続される走査線に所定の順番で供給する（図9（U1）参照）。

【0239】

例えば、期間R1において、選択信号GOUT[i-2]を走査線G(i-2)に、選択信号GOUT[i-1]を走査線G(i-1)に、選択信号GOUT[i]を走査線G(i)に、選択信号GOUT[i+1]を走査線G(i+1)に、所定の順番で供給する（図10参照）。

10

【0240】

第2のステップにおいて、駆動用信号を第1の導電膜C1（g）に供給し、第1の導電膜C1（g）と重なる領域を備える第2の導電膜の電位の変化を、検知信号として取得する（図9（U2）参照）。

【0241】

例えば、期間R2において、第2の導電膜C2（1）乃至第2の導電膜C2（q）の電位の変化を、検知信号として取得する。

20

【0242】

本実施の形態で説明するタッチパネルの駆動方法は、選択信号を、第1の導電膜C1（g）と重なる領域を備える第3の導電膜751とソース電極またはドレイン電極が電氣的に接続されるトランジスタのゲート電極と電氣的に接続される走査線に、供給する第1のステップと、当該選択信号が供給されていない期間に、第1の導電膜C1（g）に駆動用信号を供給する第2のステップと、を含んで構成される。

【0243】

トランジスタが導通状態にされる期間を避けて、第1の導電膜C1（g）に駆動用信号を供給することにより、画像信号を第3の導電膜751に確実に供給することができる。また、駆動用信号および入出力パネルに近接するものに遮られる電界の大きさに基づいて変化する第2の導電膜の電位を、検知信号として取得することができる。その結果、利便性または信頼性に優れた新規なタッチパネルの駆動方法を提供することができる。

30

【0244】

なお、すべての選択信号GOUT[1]乃至選択信号GOUT[n]を、所定の走査線G(1)乃至G(n)に供給した後（たとえば期間R3の後）に、駆動用信号COM[1]乃至駆動用信号COM[p]を、所定の第1の導電膜C1(1)乃至第1の導電膜C1(p)に供給してもよい。言い換えると、垂直帰線期間R4に駆動用信号COM[1]乃至駆動用信号COM[p]を所定の第1の導電膜C1(1)乃至第1の導電膜C1(p)に供給してもよい。

【0245】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

40

【0246】

（実施の形態3）

本実施の形態では、本発明の一態様のタッチパネルに用いることができるトランジスタの構成について、図11を参照しながら説明する。

【0247】

<半導体装置の構成例>

図11（A）は、トランジスタ100の上面図であり、図11（C）は、図11（A）に示す切断線X1-X2間における切断面の断面図に相当し、図11（D）は、図11（A）

50

）に示す切断線 Y 1－Y 2 間における切断面の断面図に相当する。なお、図 1 1（A）において、煩雑になることを避けるため、トランジスタ 1 0 0 の構成要素の一部（ゲート絶縁膜として機能する絶縁膜等）を省略して図示している。また、切断線 X 1－X 2 方向をチャンネル長方向、切断線 Y 1－Y 2 方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図 1 1（A）と同様に、構成要素の一部を省略して図示する場合がある。

【0 2 4 8】

なお、トランジスタ 1 0 0 を実施の形態 1 で説明するタッチパネルに用いることができる。

【0 2 4 9】

例えば、トランジスタ 1 0 0 をトランジスタ M A に用いる場合は、基板 1 0 2 を基材 7 1 0 および絶縁膜 7 0 1 の積層材料に、導電膜 1 0 4 を導電膜 7 0 4 に、絶縁膜 1 0 6 および絶縁膜 1 0 7 の積層膜を 7 0 6 に、酸化物半導体膜 1 0 8 を半導体膜 7 1 8 に、導電膜 1 1 2 a を導電膜 7 1 2 A に、導電膜 1 1 2 b を導電膜 7 1 2 B に、絶縁膜 1 1 4 および絶縁膜 1 1 6 の積層膜を絶縁膜 7 2 1 A に、絶縁膜 1 1 8 を絶縁膜 7 2 1 B に、それぞれ読み替えることができる。

【0 2 5 0】

トランジスタ 1 0 0 は、基板 1 0 2 上のゲート電極として機能する導電膜 1 0 4 と、基板 1 0 2 及び導電膜 1 0 4 上の絶縁膜 1 0 6 と、絶縁膜 1 0 6 上の絶縁膜 1 0 7 と、絶縁膜 1 0 7 上の酸化物半導体膜 1 0 8 と、酸化物半導体膜 1 0 8 に電氣的に接続されるソース電極として機能する導電膜 1 1 2 a と、酸化物半導体膜 1 0 8 に電氣的に接続されるドレイン電極として機能する導電膜 1 1 2 b と、を有する。また、トランジスタ 1 0 0 上、より詳しくは、導電膜 1 1 2 a、1 1 2 b 及び酸化物半導体膜 1 0 8 上には絶縁膜 1 1 4、1 1 6、及び絶縁膜 1 1 8 が設けられる。絶縁膜 1 1 4、1 1 6、1 1 8 は、トランジスタ 1 0 0 の保護絶縁膜としての機能を有する。

【0 2 5 1】

また、酸化物半導体膜 1 0 8 は、ゲート電極として機能する導電膜 1 0 4 側の第 1 の酸化物半導体膜 1 0 8 a と、第 1 の酸化物半導体膜 1 0 8 a 上の第 2 の酸化物半導体膜 1 0 8 b と、を有する。また、絶縁膜 1 0 6 及び絶縁膜 1 0 7 は、トランジスタ 1 0 0 のゲート絶縁膜としての機能を有する。

【0 2 5 2】

酸化物半導体膜 1 0 8 としては、 $In-M$ （M は、Ti、Ga、Sn、Y、Zr、La、Ce、Nd、または Hf を表す）酸化物、 $In-M-Zn$ 酸化物を用いることができる。とくに、酸化物半導体膜 1 0 8 としては、 $In-M-Zn$ 酸化物を用いると好ましい。

【0 2 5 3】

また、第 1 の酸化物半導体膜 1 0 8 a は、In の原子数比が M の原子数比より多い第 1 の領域を有する。また、第 2 の酸化物半導体膜 1 0 8 b は、第 1 の酸化物半導体膜 1 0 8 a よりも In の原子数比が少ない第 2 の領域を有する。また、第 2 の領域は、第 1 の領域よりも薄い部分を有する。

【0 2 5 4】

第 1 の酸化物半導体膜 1 0 8 a に In の原子数比が M の原子数比より多い第 1 の領域を有することで、トランジスタ 1 0 0 の電界効果移動度（単に移動度、または $\mu F E$ という場合がある）を高くすることができる。具体的には、トランジスタ 1 0 0 の電界効果移動度が $10 \text{ cm}^2 / \text{Vs}$ を超えることが可能となる。

【0 2 5 5】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ（とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ）に用いることで、額縁幅の狭い（狭額縁ともいう）半導体装置または表示装置を提供することができる。

【0 2 5 6】

一方で、Inの原子数比がMの原子数比より多い第1の領域を有する第1の酸化物半導体膜108aとすることで、光照射時にトランジスタ100の電気特性が変動しやすくなる。しかしながら、本発明の一態様の半導体装置においては、第1の酸化物半導体膜108a上に第2の酸化物半導体膜108bが形成されている。また、第2の酸化物半導体膜108bのチャンネル領域の膜厚が第1の酸化物半導体膜108aの膜厚よりも小さい。

【0257】

また、第2の酸化物半導体膜108bは、第1の酸化物半導体膜108aよりもInの原子数比が少ない第2の領域を有するため、第1の酸化物半導体膜108aよりもEgが大きくなる。したがって、第1の酸化物半導体膜108aと、第2の酸化物半導体膜108bとの積層構造である酸化物半導体膜108は、光負バイアスストレス試験による耐性が

10

【0258】

上記構成の酸化物半導体膜とすることで、光照射時における酸化物半導体膜108の光吸収量を低減させることができる。したがって、光照射時におけるトランジスタ100の電気特性の変動を抑制することができる。また、本発明の一態様の半導体装置においては、絶縁膜114または絶縁膜116中に過剰の酸素を含有する構成のため、光照射におけるトランジスタ100の電気特性の変動をさらに、抑制することができる。

【0259】

ここで、酸化物半導体膜108について、図11(B)を用いて詳細に説明する。

【0260】

図11(B)は、図11(C)を用いて示すトランジスタ100の断面の、酸化物半導体膜108の近傍を拡大した断面図である。

20

【0261】

図11(B)において、第1の酸化物半導体膜108aの膜厚を t_1 として、第2の酸化物半導体膜108bの膜厚を t_{2-1} 、及び t_{2-2} として、それぞれ示している。第1の酸化物半導体膜108a上には、第2の酸化物半導体膜108bが設けられているため、導電膜112a、112bの形成時において、第1の酸化物半導体膜108aがエッチングガスまたはエッチング溶液等に曝されることがない。したがって、第1の酸化物半導体膜108aにおいては、膜減りがない、または極めて少ない。一方で、第2の酸化物半導体膜108bにおいては、導電膜112a、112bの形成時において、第2の酸化物半導体膜108bの導電膜112a、112bと重ならない部分がエッチングされ、凹部が形成される。すなわち、第2の酸化物半導体膜108bの導電膜112a、112bと重なる領域の膜厚が t_{2-1} となり、第2の酸化物半導体膜108bの導電膜112a、112bと重ならない領域の膜厚が t_{2-2} となる。

30

【0262】

第1の酸化物半導体膜108aと第2の酸化物半導体膜108bの膜厚の関係は、 $t_{2-1} > t_1 > t_{2-2}$ となると好ましい。このような膜厚の関係とすることによって、高い電界効果移動度を有し、且つ光照射時における、しきい値電圧の変動量が少ないトランジスタとすることが可能となる。

【0263】

また、トランジスタ100が有する酸化物半導体膜108は、酸素欠損が形成されるとキャリアである電子が生じ、ノーマリーオン特性になりやすい。したがって、酸化物半導体膜108中の酸素欠損、とくに第1の酸化物半導体膜108a中の酸素欠損を減らすことが、安定したトランジスタ特性を得る上でも重要となる。そこで、本発明の一態様のトランジスタの構成においては、酸化物半導体膜108上の絶縁膜、ここでは、酸化物半導体膜108上の絶縁膜114及び／又は絶縁膜116に過剰な酸素を導入することで、絶縁膜114及び／又は絶縁膜116から酸化物半導体膜108中に酸素を移動させ、酸化物半導体膜108中、とくに第1の酸化物半導体膜108a中の酸素欠損を補填することを特徴とする。

40

【0264】

50

なお、絶縁膜 114、116 としては、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有することがより好ましい。別言すると、絶縁膜 114、116 は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜 114、116 に酸素過剰領域を設けるには、例えば、成膜後の絶縁膜 114、116 に酸素を導入して、酸素過剰領域を形成する。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理等を用いることができる。

【0265】

また、第 1 の酸化物半導体膜 108a 中の酸素欠損を補填するためには、第 2 の酸化物半導体膜 108b のチャネル領域近傍の膜厚を薄くした方が好適である。したがって、 $t_2 - 2 < t_1$ の関係を満たせばよい。例えば、第 2 の酸化物半導体膜 108b のチャネル領域近傍の膜厚としては、好ましくは 1nm 以上 20nm 以下、さらに好ましくは、3nm 以上 10nm 以下である。

【0266】

以下に、本実施の形態の半導体装置に含まれるその他の構成要素について、詳細に説明する。

【0267】

《基板》

基板 102 の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板 102 として用いてもよい。また、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板 102 として用いてもよい。なお、基板 102 として、ガラス基板を用いる場合、第 6 世代（1500mm×1850mm）、第 7 世代（1870mm×2200mm）、第 8 世代（2200mm×2400mm）、第 9 世代（2400mm×2800mm）、第 10 世代（2950mm×3400mm）等の大面積基板を用いることで、大型の表示装置を作製することができる。

【0268】

また、基板 102 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 100 を形成してもよい。または、基板 102 とトランジスタ 100 の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板 102 より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ 100 は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0269】

《ゲート電極、ソース電極、及びドレイン電極として機能する導電膜》

ゲート電極として機能する導電膜 104、及びソース電極として機能する導電膜 112a、及びドレイン電極として機能する導電膜 112b としては、クロム（Cr）、銅（Cu）、アルミニウム（Al）、金（Au）、銀（Ag）、亜鉛（Zn）、モリブデン（Mo）、タンタル（Ta）、チタン（Ti）、タングステン（W）、マンガン（Mn）、ニッケル（Ni）、鉄（Fe）、コバルト（Co）から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

【0270】

また、導電膜 104、112a、112b は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれ

た一または複数を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

【0271】

また、導電膜104、112a、112bには、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。

【0272】

また、導電膜104、112a、112bには、Cu-X合金膜（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi）を適用してもよい。Cu-X合金膜を用いることで、ウェットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。

【0273】

《ゲート絶縁膜として機能する絶縁膜》

トランジスタ100のゲート絶縁膜として機能する絶縁膜106、107としては、プラズマ化学気相堆積（PECVD：（Plasma Enhanced Chemical Vapor Deposition））法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁膜を、それぞれ用いることができる。なお、絶縁膜106、107の積層構造とせず、上述の材料から選択された単層の絶縁膜、または3層以上の絶縁膜を用いてもよい。

【0274】

また、絶縁膜106は、酸素の透過を抑制するブロック膜としての機能を有する。例えば、絶縁膜107、114、116及び／または酸化物半導体膜108中に過剰の酸素を供給する場合において、絶縁膜106は酸素の透過を抑制することができる。

【0275】

なお、トランジスタ100のチャネル領域として機能する酸化物半導体膜108と接する絶縁膜107は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域（酸素過剰領域）を有することがより好ましい。別言すると、絶縁膜107は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜107に酸素過剰領域を設けるには、例えば、酸素雰囲気下にて絶縁膜107を形成すればよい。または、成膜後の絶縁膜107に酸素を導入して、酸素過剰領域を形成してもよい。酸素の導入方法としては、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、プラズマ処理等を用いることができる。

【0276】

また、絶縁膜107として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、膜厚を酸化シリコンを用いる場合に比べて大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。

【0277】

なお、本実施の形態では、絶縁膜106として窒化シリコン膜を形成し、絶縁膜107として酸化シリコン膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいいため、トランジ

スタ１５０のゲート絶縁膜として、窒化シリコン膜を含むことで絶縁膜を物理的に厚膜化することができる。よって、トランジスタ１００の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタ１００の静電破壊を抑制することができる。

【０２７８】

《酸化物半導体膜》

酸化物半導体膜１０８としては、先に示す材料を用いることができる。

【０２７９】

酸化物半導体膜１０８が $In-M-Zn$ 酸化物の場合、 $In-M-Zn$ 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In \geq M$ 、 $Zn \geq M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In:M:Zn=1:1:1$ 、 $In:M:Zn=1:1:1.2$ 、 $In:M:Zn=2:1:3$ 、 $In:M:Zn=3:1:2$ 、 $In:M:Zn=4:2:4.1$ が好ましい。

10

【０２８０】

また、酸化物半導体膜１０８が $In-M-Zn$ 酸化物の場合、スパッタリングターゲットとしては、多結晶の $In-M-Zn$ 酸化物を含むターゲットを用いると好ましい。多結晶の $In-M-Zn$ 酸化物を含むターゲットを用いることで、結晶性を有する酸化物半導体膜１０８を形成しやすくなる。なお、成膜される酸化物半導体膜１０８の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス４０％の変動を含む。例えば、スパッタリングターゲットとして、原子数比が $In:Ga:Zn=4:2:4.1$ を用いる場合、成膜される酸化物半導体膜１０８の原子数比は、 $In:Ga:Zn=4:2:3$ 近傍となる場合がある。

20

【０２８１】

例えば、第１の酸化物半導体膜１０８ａとしては、上述の $In:M:Zn=2:1:3$ 、 $In:M:Zn=3:1:2$ 、 $In:M:Zn=4:2:4.1$ 等のスパッタリングターゲットを用いて形成すればよい。また、第２の酸化物半導体膜１０８ｂとしては、上述の $In:M:Zn=1:1:1$ 、 $In:M:Zn=1:1:1.2$ 等を用いて形成すればよい。なお、第２の酸化物半導体膜１０８ｂに用いるスパッタリングターゲットの金属元素の原子数比としては、 $In \geq M$ 、 $Zn \geq M$ を満たす必要はなく、 $In \geq M$ 、 $Zn < M$ を満たす組成でもよい。具体的には、 $In:M:Zn=1:3:2$ 等が挙げられる。

30

【０２８２】

また、酸化物半導体膜１０８は、エネルギーギャップが２eV以上、好ましくは２.５eV以上、より好ましくは３eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ１００のオフ電流を低減することができる。とくに、第１の酸化物半導体膜１０８ａには、エネルギーギャップが２eV以上、好ましくは２eV以上３.０eV以下の酸化物半導体膜を用い、第２の酸化物半導体膜１０８ｂには、エネルギーギャップが２.５eV以上３.５eV以下の酸化物半導体膜を用いると、好適である。また、第１の酸化物半導体膜１０８ａよりも第２の酸化物半導体膜１０８ｂのエネルギーギャップが大きい方が好ましい。

【０２８３】

また、第１の酸化物半導体膜１０８ａ、及び第２の酸化物半導体膜１０８ｂの厚さは、それぞれ３nm以上２００nm以下、好ましくは３nm以上１００nm以下、さらに好ましくは３nm以上５０nm以下とする。なお、先に記載の膜厚の関係を満たすと好ましい。

40

【０２８４】

また、第２の酸化物半導体膜１０８ｂとしては、キャリア密度の低い酸化物半導体膜を用いる。例えば、第２の酸化物半導体膜１０８ｂは、キャリア密度が 1×10^{17} 個/cm³以下、好ましくは 1×10^{15} 個/cm³以下、さらに好ましくは 1×10^{13} 個/cm³以下、より好ましくは 1×10^{11} 個/cm³以下とする。

【０２８５】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果

50

移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、第1の酸化物半導体膜108a、及び第2の酸化物半導体膜108bのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0286】

なお、第1の酸化物半導体膜108a、及び第2の酸化物半導体膜108bとしては、それぞれ不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長Lが $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が1Vから10Vの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{A}$ 以下という特性を得ることができる。

【0287】

したがって、上記高純度真性、または実質的に高純度真性の酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとすることができる。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

【0288】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜108は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜108において、SIMS分析により得られる水素濃度を、 $2 \times 10^{20} \text{atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{atoms/cm}^3$ 以下、 $5 \times 10^{18} \text{atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{atoms/cm}^3$ 以下とする。

【0289】

また、第1の酸化物半導体膜108aは、第2の酸化物半導体膜108bよりも水素濃度が少ない部分を有すると好ましい。第1の酸化物半導体膜108aの方が、第2の酸化物半導体膜108bよりも水素濃度が少ない部分を有することにより、信頼性の高い半導体装置とすることができる。

【0290】

また、第1酸化物半導体膜108aにおいて、第14族元素の一つであるシリコンや炭素が含まれると、第1の酸化物半導体膜108aにおいて酸素欠損が増加し、n型化してしまう。このため、第1の酸化物半導体膜108aにおけるシリコンや炭素の濃度と、第1の酸化物半導体膜108aとの界面近傍のシリコンや炭素の濃度（SIMS分析により得

られる濃度)を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

【0291】

また、第1の酸化物半導体膜108aにおいて、SIMS分析により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、第1の酸化物半導体膜108aのアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0292】

また、第1の酸化物半導体膜108aに窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、SIMS分析により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

【0293】

また、第1の酸化物半導体膜108a、及び第2の酸化物半導体膜108bは、それぞれ非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

【0294】

《トランジスタの保護絶縁膜として機能する絶縁膜》

絶縁膜114、116は、酸化物半導体膜108に酸素を供給する機能を有する。また、絶縁膜118は、トランジスタ100の保護絶縁膜としての機能を有する。また、絶縁膜114、116は、酸素を有する。また、絶縁膜114は、酸素を透過することのできる絶縁膜である。なお、絶縁膜114は、後に形成する絶縁膜116を形成する際の、酸化物半導体膜108へのダメージ緩和膜としても機能する。

【0295】

絶縁膜114としては、厚さが5nm以上150nm以下、好ましくは5nm以上50nm以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

【0296】

また、絶縁膜114は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁膜114に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁膜114における酸素の透過量が減少してしまう。

【0297】

なお、絶縁膜114においては、外部から絶縁膜114に入った酸素が全て絶縁膜114の外部に移動せず、絶縁膜114にとどまる酸素もある。また、絶縁膜114に酸素が入ると共に、絶縁膜114に含まれる酸素が絶縁膜114の外部へ移動することで、絶縁膜114において酸素の移動が生じる場合もある。絶縁膜114として酸素を透過することのできる酸化物絶縁膜を形成すると、絶縁膜114上に設けられる、絶縁膜116から脱離する酸素を、絶縁膜114を介して酸化物半導体膜108に移動させることができる。

【0298】

また、絶縁膜114は、窒素酸化物に起因する準位密度が低い酸化物絶縁膜を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、酸化物半導体膜の価電子帯の上端のエネルギー (E_v __ o s) と酸化物半導体膜の伝導帯の下端のエネルギー (E_c __ o s) の間に形成され得る場合がある。上記酸化物絶縁膜として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニ

10

20

30

40

50

ウム膜等を用いることができる。

【0299】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が 1×10^{18} 個/cm³ 以上 5×10^{19} 個/cm³ 以下である。なお、アンモニアの放出量は、膜の表面温度が 50℃ 以上 650℃ 以下、好ましくは 50℃ 以上 550℃ 以下の加熱処理による放出量とする。

【0300】

窒素酸化物 (NO_x、x は 0 より大きく 2 以下、好ましくは 1 以上 2 以下)、代表的には NO₂ または NO は、絶縁膜 114 などに準位を形成する。当該準位は、酸化物半導体膜 108 のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁膜 114 及び酸化物半導体膜 108 の界面に拡散すると、当該準位が絶縁膜 114 側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜 114 及び酸化物半導体膜 108 界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

【0301】

また、窒素酸化物は、加熱処理においてアンモニア及び酸素と反応する。絶縁膜 114 に含まれる窒素酸化物は、加熱処理において、絶縁膜 116 に含まれるアンモニアと反応するため、絶縁膜 114 に含まれる窒素酸化物が低減される。このため、絶縁膜 114 及び酸化物半導体膜 108 の界面において、電子がトラップされにくい。

【0302】

絶縁膜 114 として、上記酸化物絶縁膜を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【0303】

なお、トランジスタの作製工程の加熱処理、代表的には 300℃ 以上 350℃ 未満の加熱処理により、絶縁膜 114 は、100 K 以下の ESR で測定して得られたスペクトルにおいて g 値が 2.037 以上 2.039 以下の第 1 のシグナル、g 値が 2.001 以上 2.003 以下の第 2 のシグナル、及び g 値が 1.964 以上 1.966 以下の第 3 のシグナルが観測される。なお、第 1 のシグナル及び第 2 のシグナルのスプリット幅、並びに第 2 のシグナル及び第 3 のシグナルのスプリット幅は、X バンドの ESR 測定において約 5 mT である。また、g 値が 2.037 以上 2.039 以下の第 1 のシグナル、g 値が 2.001 以上 2.003 以下の第 2 のシグナル、及び g 値が 1.964 以上 1.966 以下である第 3 のシグナルのスピン密度の合計が 1×10^{18} spins/cm³ 未満であり、代表的には 1×10^{17} spins/cm³ 以上 1×10^{18} spins/cm³ 未満である。

【0304】

なお、100 K 以下の ESR スペクトルにおいて g 値が 2.037 以上 2.039 以下の第 1 シグナル、g 値が 2.001 以上 2.003 以下の第 2 のシグナル、及び g 値が 1.964 以上 1.966 以下の第 3 のシグナルは、窒素酸化物 (NO_x、x は 0 より大きく 2 以下、好ましくは 1 以上 2 以下) 起因のシグナルに相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。即ち、g 値が 2.037 以上 2.039 以下の第 1 のシグナル、g 値が 2.001 以上 2.003 以下の第 2 のシグナル、及び g 値が 1.964 以上 1.966 以下である第 3 のシグナルのスピン密度の合計が少ないほど、酸化物絶縁膜に含まれる窒素酸化物の含有量が少ないといえる。

【0305】

また、上記酸化物絶縁膜は、SIMS で測定される窒素濃度が 6×10^{20} atoms/cm³ 以下である。

【0306】

膜の表面温度が 220℃ 以上 350℃ 以下であり、シラン及び一酸化二窒素を用いた PE

CVD法を用いて、上記酸化物絶縁膜を形成することで、緻密であり、且つ硬度の高い膜を形成することができる。

【0307】

絶縁膜116は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、TDS分析にて、酸素原子に換算しての酸素の脱離量が 1.0×10^{19} atoms/cm³以上、好ましくは 3.0×10^{20} atoms/cm³以上である酸化物絶縁膜である。なお、上記TDSにおける膜の表面温度としては100℃以上700℃以下、または100℃以上500℃以下の範囲が好ましい。

10

【0308】

絶縁膜116としては、厚さが30nm以上500nm以下、好ましくは50nm以上400nm以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0309】

また、絶縁膜116は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が 1.5×10^{18} spins/cm³未満、さらには 1×10^{18} spins/cm³以下であることが好ましい。なお、絶縁膜116は、絶縁膜114と比較して酸化物半導体膜108から離れているため、絶縁膜114より、欠陥密度が多くともよい。

【0310】

また、絶縁膜114、116は、同種の材料の絶縁膜を用いることができるため、絶縁膜114と絶縁膜116の界面が明確に確認できない場合がある。したがって、本実施の形態においては、絶縁膜114と絶縁膜116の界面は、破線で図示している。なお、本実施の形態においては、絶縁膜114と絶縁膜116の2層構造について説明したが、これに限定されず、例えば、絶縁膜114の単層構造としてもよい。

20

【0311】

絶縁膜118は、窒素を有する。また、絶縁膜118は、窒素及びシリコンを有する。また、絶縁膜118は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜118を設けることで、酸化物半導体膜108からの酸素の外部への拡散と、絶縁膜114、116に含まれる酸素の外部への拡散と、外部から酸化物半導体膜108への水素、水等の入り込みを防ぐことができる。絶縁膜118としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。なお、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキング効果を有する窒化物絶縁膜の代わりに、酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜を設けてもよい。酸素、水素、水等のブロッキング効果を有する酸化物絶縁膜としては、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

30

【0312】

なお、上記記載の、導電膜、絶縁膜、酸化物半導体膜などの様々な膜は、スパッタリング法やPECVD法により形成することができるが、他の方法、例えば、熱CVD (Chemical Vapor Deposition) 法により形成してもよい。熱CVD法の例としてMOCVD (Metal Organic Chemical Vapor Deposition) 法やALD (Atomic Layer Deposition) 法を用いても良い。

40

【0313】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【0314】

熱CVD法は、原料ガスと酸化剤を同時にチャンバー内に送り、チャンバー内を大気圧ま

50

たは減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0315】

また、ALD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスが順次チャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ（高速バルブとも呼ぶ）を切り替えて2種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後に不活性ガス（アルゴン、或いは窒素など）などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の層を成膜し、後から導入される第2の原料ガスと反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

10

【0316】

MOCVD法やALD法などの熱CVD法は、上記実施形態の導電膜、絶縁膜、酸化物半導体膜、金属酸化膜などの様々な膜を形成することができ、例えば、 In-Ga-ZnO 膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジメチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $\text{In}(\text{CH}_3)_3$ である。また、トリメチルガリウムの化学式は、 $\text{Ga}(\text{CH}_3)_3$ である。また、ジメチル亜鉛の化学式は、 $\text{Zn}(\text{CH}_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（化学式 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛（化学式 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）を用いることもできる。

20

【0317】

例えば、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム（TDMAH）などのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

30

【0318】

例えば、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウム（TMA）など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $\text{Al}(\text{CH}_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオナート）などがある。

40

【0319】

例えば、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0320】

例えば、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次繰り返し導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを用いて導入してタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

【0321】

50

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えばIn-Ga-ZnO膜を成膜する場合には、In(CH₃)₃ガスとO₃ガスを順次繰り返し導入してIn-O層を形成し、その後、Ga(CH₃)₃ガスとO₃ガスを用いてGaO層を形成し、更にその後Zn(CH₃)₂ガスとO₃ガスを用いてZnO層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜてIn-Ga-O層やIn-Zn-O層、Ga-Zn-O層などの混合化合物層を形成しても良い。なお、O₃ガスに変えてAr等の不活性ガスでバブリングして得られたH₂Oガスを用いても良いが、Hを含まないO₃ガスを用いる方が好ましい。また、In(CH₃)₃ガスにかえて、In(C₂H₅)₃ガスを用いても良い。また、Ga(CH₃)₃ガスにかえて、Ga(C₂H₅)₃ガスを用いても良い。また、Zn(CH₃)₂ガスを用いても良い。

10

【0322】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0323】

(実施の形態4)

本実施の形態では、本発明の一態様のタッチパネルに用いることができるトランジスタの構成について、図12を参照しながら説明する。

【0324】

<半導体装置の構成例>

図12(A)は、トランジスタ100の上面図であり、図12(B)は、図12(A)に示す切断線X1-X2間における切断面の断面図に相当し、図12(C)は、図12(A)に示す切断線Y1-Y2間における切断面の断面図に相当する。なお、図12(A)において、煩雑になることを避けるため、トランジスタ100の構成要素の一部(ゲート絶縁膜として機能する絶縁膜等)を省略して図示している。また、切断線X1-X2方向をチャンネル長方向、切断線Y1-Y2方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図12(A)と同様に、構成要素の一部を省略して図示する場合がある。

20

【0325】

なお、トランジスタ100を実施の形態1で説明するタッチパネルに用いることができる。

30

【0326】

例えば、トランジスタ100をトランジスタMDBに用いる場合は、基板102を基材710および絶縁膜701の積層材料に、導電膜104を導電膜704に、絶縁膜106および絶縁膜107の積層膜を706に、酸化物半導体膜108を半導体膜718に、導電膜112aを導電膜712Aに、導電膜112bを導電膜712Bに、絶縁膜114および絶縁膜116の積層膜を絶縁膜721Aに、絶縁膜118を絶縁膜721Bに、導電膜120bを導電膜724Bに、それぞれ読み替えることができる。

【0327】

トランジスタ100は、基板102上の第1のゲート電極として機能する導電膜104と、基板102及び導電膜104上の絶縁膜106と、絶縁膜106上の絶縁膜107と、絶縁膜107上の酸化物半導体膜108と、酸化物半導体膜108に電氣的に接続されるソース電極として機能する導電膜112aと、酸化物半導体膜108に電氣的に接続されるドレイン電極として機能する導電膜112bと、酸化物半導体膜108、導電膜112a、及び112b上の絶縁膜114、116と、絶縁膜116上に設けられ、且つ導電膜112bと電氣的に接続される導電膜120aと、絶縁膜116上の導電膜120bと、絶縁膜116及び導電膜120a、120b上の絶縁膜118と、を有する。

40

【0328】

また、トランジスタ100において、絶縁膜106、107は、トランジスタ100の第1のゲート絶縁膜としての機能を有し、絶縁膜114、116は、トランジスタ100の第2のゲート絶縁膜としての機能を有し、絶縁膜118は、トランジスタ100の保護絶

50

縁膜としての機能を有する。なお、本明細書等において、絶縁膜 106、107 を第 1 の絶縁膜と、絶縁膜 114、116 を第 2 の絶縁膜と、絶縁膜 118 を第 3 の絶縁膜と、それぞれ呼称する場合がある。

【0329】

なお、導電膜 120b をトランジスタ 100 の第 2 のゲート電極に用いることができる。

【0330】

また、トランジスタ 100 を表示パネルの画素部に用いる場合は、導電膜 120a を表示素子の電極等に用いることができる。

【0331】

また、酸化物半導体膜 108 は、第 1 のゲート電極として機能する導電膜 104 側の酸化物半導体膜 108b と、酸化物半導体膜 108b 上の酸化物半導体膜 108c と、を有する。また、酸化物半導体膜 108b 及び酸化物半導体膜 108c は、In と、M (M は Al、Ga、Y、または Sn) と、Zn と、を有する。

10

【0332】

例えば、酸化物半導体膜 108b としては、In の原子数比が M の原子数比より多い領域を有すると好ましい。また、酸化物半導体膜 108c としては、酸化物半導体膜 108b よりも In の原子数が少ない領域を有すると好ましい。

【0333】

酸化物半導体膜 108b が、In の原子数比が M の原子数比より多い領域を有することで、トランジスタ 100 の電界効果移動度 (単に移動度、または μ_{FE} という場合がある) を高くすることができる。具体的には、トランジスタ 100 の電界効果移動度が $10 \text{ cm}^2/\text{Vs}$ を超える、さらに好ましくはトランジスタ 100 の電界効果移動度が $30 \text{ cm}^2/\text{Vs}$ を超えることが可能となる。

20

【0334】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ (とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ) に用いることで、額縁幅の狭い (狭額縁ともいう) 半導体装置または表示装置を提供することができる。

【0335】

一方で、酸化物半導体膜 108b が、In の原子数比が M の原子数比より多い領域を有する場合、光照射時にトランジスタ 100 の電気特性が変動しやすくなる。しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜 108b 上に酸化物半導体膜 108c が形成されている。また、酸化物半導体膜 108c は、酸化物半導体膜 108b よりも In の原子数比が少ない領域を有するため、酸化物半導体膜 108b よりも Eg が大きくなる。したがって、酸化物半導体膜 108b と、酸化物半導体膜 108c との積層構造である酸化物半導体膜 108 は、光負バイアスストレス試験による耐性を高めることが可能となる。

30

【0336】

また、酸化物半導体膜 108 中、特に酸化物半導体膜 108b のチャネル領域に混入する水素または水分などの不純物は、トランジスタ特性に影響を与えるため問題となる。したがって、酸化物半導体膜 108b 中のチャネル領域においては、水素または水分などの不純物が少ないほど好ましい。また、酸化物半導体膜 108b 中のチャネル領域に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜 108b のチャネル領域中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜 108b のチャネル領域中にキャリア供給源が生成されると、酸化物半導体膜 108b を有するトランジスタ 100 の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、酸化物半導体膜 108b のチャネル領域においては、酸素欠損が少ないほど好ましい。

40

【0337】

そこで、本発明の一態様においては、酸化物半導体膜 108 に接する絶縁膜、具体的には

50

、酸化物半導体膜 108 の下方に形成される絶縁膜 107、及び酸化物半導体膜 108 の上方に形成される絶縁膜 114、116 が過剰酸素を含有する構成である。絶縁膜 107、及び絶縁膜 114、116 から酸化物半導体膜 108 へ酸素または過剰酸素を移動させることで、酸化物半導体膜中の酸素欠損を低減することが可能となる。よって、トランジスタ 100 の電気特性、特に光照射におけるトランジスタ 100 の変動を抑制することが可能となる。

【0338】

また、本発明の一態様においては、絶縁膜 107、及び絶縁膜 114、116 に過剰酸素を含有させるために、作製工程の増加がない、または作製工程の増加が極めて少ない作製方法を用いる。よって、トランジスタ 100 の歩留まりを高くすることが可能である。

10

【0339】

具体的には、酸化物半導体膜 108b を形成する工程において、スパッタリング法を用い、酸素ガスを含む雰囲気にて酸化物半導体膜 108b を形成することで、酸化物半導体膜 108b の被形成面となる、絶縁膜 107 に酸素または過剰酸素を添加する。

【0340】

また、導電膜 120a、120b を形成する工程において、スパッタリング法を用い、酸素ガスを含む雰囲気にて導電膜 120a、120b を形成することで、導電膜 120a、120b の被形成面となる、絶縁膜 116 に酸素または過剰酸素を添加する。なお、絶縁膜 116 に酸素または過剰酸素を添加する際に、絶縁膜 116 の下方に位置する絶縁膜 114、及び酸化物半導体膜 108 にも酸素または過剰酸素が添加される場合がある。

20

【0341】

<酸化物導電体>

次に、酸化物導電体について説明する。導電膜 120a、120b を形成する工程において、導電膜 120a、120b は、絶縁膜 114、116 から酸素の放出を抑制する保護膜として機能する。また、導電膜 120a、120b は、絶縁膜 118 を形成する工程の前においては、半導体としての機能を有し、絶縁膜 118 を形成する工程の後においては、導電膜 120a、120b は、導電体としての機能を有する。

【0342】

導電膜 120a、120b を導電体として機能させるためには、導電膜 120a、120b に酸素欠損を形成し、該酸素欠損に絶縁膜 118 から水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、導電膜 120a、120b は、導電性が高くなり導電体化する。導電体化された導電膜 120a、120b を、それぞれ酸化物導電体ということができる。一般に、酸化物半導体は、エネルギーギャップが大きいので、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、酸化物導電体は、ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

30

【0343】

<半導体装置の構成要素>

以下に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0344】

なお、以下の材料については、実施の形態 3 で説明する材料と同様の材料を用いることができる。

40

【0345】

実施の形態 3 で説明する基板 102 に用いることができる材料を基板 102 に用いることができる。また、実施の形態 3 で説明する絶縁膜 106、107 に用いることができる材料を絶縁膜 106、107 に用いることができる。

【0346】

また、実施の形態 3 で説明するゲート電極、ソース電極、及びドレイン電極として機能する導電膜に用いることができる材料を、第 1 のゲート電極、ソース電極、及びドレイン電極として機能する導電膜に用いることができる。

50

【0347】

《酸化物半導体膜》

酸化物半導体膜108としては、先に示す材料を用いることができる。

【0348】

酸化物半導体膜108bがIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In > M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 2 : 1 : 3$ 、 $In : M : Zn = 3 : 1 : 2$ 、 $In : M : Zn = 4 : 2 : 4$ 、1等が挙げられる。

【0349】

また、酸化物半導体膜108cがIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In \leq M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1$ 、2、 $In : M : Zn = 1 : 3 : 2$ 、 $In : M : Zn = 1 : 3 : 4$ 、 $In : M : Zn = 1 : 3 : 6$ 、等が挙げられる。

【0350】

また、酸化物半導体膜108b及び酸化物半導体膜108cがIn-M-Zn酸化物の場合、スパッタリングターゲットとしては、多結晶のIn-M-Zn酸化物を含むターゲットを用いると好ましい。多結晶のIn-M-Zn酸化物を含むターゲットを用いることで、結晶性を有する酸化物半導体膜108b及び酸化物半導体膜108cを形成しやすくなる。なお、成膜される酸化物半導体膜108b及び酸化物半導体膜108cの原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、酸化物半導体膜108bのスパッタリングターゲットとして、原子数比が $In : Ga : Zn = 4 : 2 : 4$ 、1を用いる場合、成膜される酸化物半導体膜108bの原子数比は、 $In : Ga : Zn = 4 : 2 : 3$ 近傍となる場合がある。

【0351】

また、酸化物半導体膜108は、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ100のオフ電流を低減することができる。とくに、酸化物半導体膜108bには、エネルギーギャップが2eV以上、好ましくは2eV以上3.0eV以下の酸化物半導体膜を用い、酸化物半導体膜108cには、エネルギーギャップが2.5eV以上3.5eV以下の酸化物半導体膜を用いると、好適である。また、酸化物半導体膜108bよりも酸化物半導体膜108cのエネルギーギャップが大きい方が好ましい。

【0352】

また、酸化物半導体膜108b、及び酸化物半導体膜108cの厚さは、それぞれ3nm以上200nm以下、好ましくは3nm以上100nm以下、さらに好ましくは3nm以上50nm以下とする。

【0353】

また、酸化物半導体膜108cとしては、キャリア密度の低い酸化物半導体膜を用いる。例えば、第2の酸化物半導体膜108cは、キャリア密度が 1×10^{17} 個/cm³以下、好ましくは 1×10^{15} 個/cm³以下、さらに好ましくは 1×10^{13} 個/cm³以下、より好ましくは 1×10^{11} 個/cm³以下とする。

【0354】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体膜108b、及び酸化物半導体膜108cのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距

10

20

30

40

50

離、密度等を適切なものとするのが好ましい。

【0355】

なお、酸化物半導体膜108b、及び酸化物半導体膜108cとしては、それぞれ不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長Lが $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が1Vから10Vの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{A}$ 以下という特性を得ることができる。

10

【0356】

したがって、上記高純度真性、または実質的に高純度真性の酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとすることができる。なお、酸化物半導体膜のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

20

【0357】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子（または酸素が脱離した部分）に酸素欠損を形成する。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜108は水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜108において、SIMS分析により得られる水素濃度を、 $2 \times 10^{20} \text{atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{19} \text{atoms/cm}^3$ 以下、 $5 \times 10^{18} \text{atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{atoms/cm}^3$ 以下とする。

30

【0358】

また、酸化物半導体膜108bは、酸化物半導体膜108cよりも水素濃度が少ない領域を有すると好ましい。酸化物半導体膜108bの方が、酸化物半導体膜108cよりも水素濃度が少ない領域を有することにより、信頼性の高い半導体装置とすることができる。

40

【0359】

また、酸化物半導体膜108bにおいて、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜108bにおいて酸素欠損が増加し、n型化してしまう。このため、酸化物半導体膜108bにおけるシリコンや炭素の濃度と、酸化物半導体膜108bとの界面近傍のシリコンや炭素の濃度（SIMS分析により得られる濃度）を、 $2 \times 10^{18} \text{atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{atoms/cm}^3$ 以下とする。

。

【0360】

また、酸化物半導体膜108bにおいて、SIMS分析により得られるアルカリ金属また

50

はアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜 108b のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0361】

また、酸化物半導体膜 108b に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n 型化しやすい。この結果、窒素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、SIMS 分析により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

10

【0362】

また、酸化物半導体膜 108b、及び酸化物半導体膜 108c は、それぞれ非単結晶構造でもよい。非単結晶構造は、例えば、後述する C A A C - O S (C A x i s A l i g n e d C r y s t a l l i n e O x i d e S e m i c o n d u c t o r)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、C A A C - O S は最も欠陥準位密度が低い。

【0363】

《第 2 のゲート絶縁膜として機能する絶縁膜》

絶縁膜 114、116 は、トランジスタ 100 の第 2 のゲート絶縁膜として機能する。また、絶縁膜 114、116 は、酸化物半導体膜 108 に酸素を供給する機能を有する。すなわち、絶縁膜 114、116 は、酸素を有する。また、絶縁膜 114 は、酸素を透過することのできる絶縁膜である。なお、絶縁膜 114 は、後に形成する絶縁膜 116 を形成する際の、酸化物半導体膜 108 へのダメージ緩和膜としても機能する。

20

【0364】

例えば、実施の形態 3 で説明する絶縁膜 114、116 を絶縁膜 114、116 に用いることができる。

【0365】

《導電膜として機能する酸化物半導体膜、及び第 2 のゲート電極として機能する酸化物半導体膜》

30

先に記載の酸化物半導体膜 108 と同様の材料を、導電膜として機能する導電膜 120a、及び第 2 のゲート電極として機能する導電膜 120b に用いることができる。

【0366】

すなわち、導電膜として機能する導電膜 120a、及び第 2 のゲート電極として機能する導電膜 120b は、酸化物半導体膜 108 (酸化物半導体膜 108b 及び酸化物半導体膜 108c) に含まれる金属元素を有する。例えば、第 2 のゲート電極として機能する導電膜 120b と、酸化物半導体膜 108 (酸化物半導体膜 108b 及び酸化物半導体膜 108c) と、が同一の金属元素を有する構成とすることで、製造コストを抑制することが可能となる。

【0367】

40

例えば、導電膜として機能する導電膜 120a、及び第 2 のゲート電極として機能する導電膜 120b としては、In-M-Zn 酸化物の場合、In-M-Zn 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $\text{In} \geq \text{M}$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $\text{In} : \text{M} : \text{Zn} = 2 : 1 : 3$ 、 $\text{In} : \text{M} : \text{Zn} = 3 : 1 : 2$ 、 $\text{In} : \text{M} : \text{Zn} = 4 : 2 : 4$ 、1 等が挙げられる。

【0368】

また、導電膜として機能する導電膜 120a、及び第 2 のゲート電極として機能する導電膜 120b の構造としては、単層構造または 2 層以上の積層構造とすることができる。なお、導電膜 120a、120b が積層構造の場合においては、上記のスパッタリングター

50

ゲットの組成に限定されない。

【0369】

《トランジスタの保護絶縁膜として機能する絶縁膜》

絶縁膜118は、トランジスタ100の保護絶縁膜として機能する。

【0370】

絶縁膜118は、水素及び窒素のいずれか一方または双方を有する。または、絶縁膜118は、窒素及びシリコンを有する。また、絶縁膜118は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜118を設けることで、酸化物半導体膜108からの酸素の外部への拡散と、絶縁膜114、116に含まれる酸素の外部への拡散と、外部から酸化物半導体膜108への水素、水等の入り込みを防ぐことができる。

10

【0371】

また、絶縁膜118は、導電膜として機能する導電膜120a、及び第2のゲート電極として機能する導電膜120bに、水素及び窒素のいずれか一方または双方を供給する機能を有する。特に絶縁膜118としては、水素を含み、当該水素を導電膜120a、120bに供給する機能を有すると好ましい。絶縁膜118から導電膜120a、120bに水素が供給されることで、導電膜120a、120bは、導電体としての機能を有する。

【0372】

絶縁膜118としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。

20

【0373】

なお、上記記載の、導電膜、絶縁膜、酸化物半導体膜などの様々な膜は、スパッタリング法やPECVD法により形成することができるが、他の方法、例えば、熱CVD (Chemical Vapor Deposition) 法により形成してもよい。熱CVD法の例としてMOCVD (Metal Organic Chemical Vapor Deposition) 法やALD (Atomic Layer Deposition) 法を用いても良い。

【0374】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

30

【0375】

熱CVD法は、原料ガスと酸化剤を同時にチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0376】

また、ALD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスが順次チャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ（高速バルブとも呼ぶ）を切り替えて2種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後に不活性ガス（アルゴン、或いは窒素など）などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の層を成膜し、後から導入される第2の原料ガスと反応して、第2の層が第1の層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

40

50

【0377】

MO CVD法やALD法などの熱CVD法は、上記実施形態の導電膜、絶縁膜、酸化物半導体膜、金属酸化膜などの様々な膜を形成することができ、例えば、In-Ga-ZnO膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジメチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $\text{In}(\text{CH}_3)_3$ である。また、トリメチルガリウムの化学式は、 $\text{Ga}(\text{CH}_3)_3$ である。また、ジメチル亜鉛の化学式は、 $\text{Zn}(\text{CH}_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（化学式 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛（化学式 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）を用いることもできる。

【0378】

例えば、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム（TDMAH）などのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

【0379】

例えば、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウム（TMA）など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $\text{Al}(\text{CH}_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオナート）などがある。

【0380】

例えば、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0381】

例えば、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次繰り返し導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスを順次繰り返し導入してタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

【0382】

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えばIn-Ga-ZnO膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを順次繰り返し導入してIn-O層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスを順次繰り返し導入してGa-O層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ ガスと O_3 ガスを順次繰り返し導入してZn-O層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜてIn-Ga-O層やIn-Zn-O層、Ga-Zn-O層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えてAr等の不活性ガスでバブリングして得られた H_2O ガスを用いても良いが、Hを含まない O_3 ガスを用いる方が好ましい。また、 $\text{In}(\text{CH}_3)_3$ ガスに変えて、 $\text{In}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Ga}(\text{CH}_3)_3$ ガスにかえて、 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Zn}(\text{CH}_3)_2$ ガスを用いても良い。

【0383】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0384】

（実施の形態5）

本実施の形態では、本発明の一態様の情報処理装置の構成について、図13乃至図16を

10

20

30

40

50

参照しながら説明する。

【0385】

図13(A)は、情報処理装置200の構成を説明するブロック図である。図13(B)は、情報処理装置200の外観の一例を説明する投影図である。

【0386】

図14(A)は、表示部230の構成を説明するブロック図である。図14(B)は、表示部230Bの構成説明するブロック図である。図14(C)は、画素232(i, j)の構成説明する回路図である。

【0387】

<情報処理装置の構成例>

本実施の形態で説明する情報処理装置200は、演算装置210と入出力装置220と、を有する(図13(A)参照)。

【0388】

演算装置210は、位置情報P1を供給され、画像情報Vおよび制御情報を供給する機能を備える。

【0389】

入出力装置220は、位置情報P1を供給する機能を備え、画像情報Vおよび制御情報を供給される。

【0390】

入出力装置220は、画像情報Vを表示する表示部230および位置情報P1を供給する入力部240を備える。なお、タッチパネルは表示部230および入力部240を備える。

【0391】

また、表示部230は、表示素子と、表示素子を駆動する画素回路と、を備える。

【0392】

入力部240は、ポインタの位置を検知して、検知された位置に基づく位置情報P1を供給する機能を備える。

【0393】

演算装置210は、位置情報P1に基づいてポインタの移動速度等を決定する機能を備える。

【0394】

演算装置210は、画像情報Vのコントラストまたは明るさを移動速度等に基づいて決定する機能を備える。

【0395】

これにより、画像情報の表示位置を移動する際に使用者の目に与える負担を軽減することができ、使用者の目にやさしい表示をすることができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0396】

<構成>

本発明の一態様は、演算装置210または入出力装置220を備える。

【0397】

《演算装置210》

演算装置210は、演算部211および記憶部212を備える。また、伝送路214および入出力インターフェース215を備える(図13(A)参照)。

【0398】

《演算部211》

演算部211は、例えばプログラムを実行する機能を備える。

【0399】

例えば、実施の形態6で説明するCPUを演算部211に用いることができる。これにより、消費電力を低減することができる。

10

20

30

40

50

【0400】

《記憶部212》

記憶部212は、例えば演算部211が実行するプログラム、初期情報、設定情報または画像等を記憶する機能を有する。

【0401】

具体的には、ハードディスク、フラッシュメモリまたは酸化物半導体を含むトランジスタを用いたメモリ等を記憶部212に用いることができる。

【0402】

《入出力インターフェース215、伝送路214》

入出力インターフェース215は端子または配線を備え、情報を供給し、情報を供給される機能を備える。例えば、伝送路214と電氣的に接続することができる。また、入出力装置220と電氣的に接続することができる。

10

【0403】

伝送路214は配線を備え、情報を供給し、情報を供給される機能を備える。例えば、入出力インターフェース215と電氣的に接続することができる。また、演算部211、記憶部212または入出力インターフェース215と電氣的に接続することができる。

【0404】

《入出力装置220》

入出力装置220は、表示部230、入力部240、検知部250または通信部290を備える。例えば、実施の形態1で説明するタッチパネルを入出力装置220に用いることができる。

20

【0405】

《表示部230》

表示部230は、表示領域231と、駆動回路GDと、駆動回路SDと、を有する（図14（A）参照）。

【0406】

表示領域231は、単数または複数の画素232（ i, j ）と、行方向に配設される画素232（ i, j ）と電氣的に接続される走査線G（ i ）と、行方向と交差する列方向に配設される画素232（ i, j ）と電氣的に接続される信号線S（ j ）と、を備える。なお、 i は1以上 m 以下の整数であり、 j は1以上 n 以下の整数であり、 m および n は1以上の整数である。

30

【0407】

なお、画素232（ i, j ）は、走査線G（ i ）、信号線S（ j ）および配線VCOMと電氣的に接続される（図14（C）参照）。

【0408】

また、表示部230は、複数の駆動回路を有することができる。例えば、表示部230Bは、駆動回路GDAおよび駆動回路GDBを有することができる（図14（B）参照）。

【0409】

《駆動回路GD》

駆動回路GDは、制御情報に基づいて選択信号を供給する機能を有する。

40

【0410】

一例を挙げれば、制御情報に基づいて、30Hz以上、好ましくは60Hz以上の頻度で一の走査線に選択信号を供給する機能を備える。これにより、動画像をなめらかに表示することができる。

【0411】

例えば、制御情報に基づいて、30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で一の走査線に選択信号を供給する機能を備える。これにより、フリッカーが抑制された状態で静止画像を表示することができる。

【0412】

また、例えば、複数の駆動回路を備える場合、駆動回路GDAが選択信号を供給する頻度

50

と、駆動回路 G D B が選択信号を供給する頻度を、異ならせることができる。具体的には、動画像を滑らかに表示する領域に、静止画像をフリッカーが抑制された状態で表示する領域より高い頻度で選択信号を供給することができる。

【0413】

《駆動回路 S D》

駆動回路 S D は、画像情報 V に基づいて画像信号を供給する機能を有する。

【0414】

《画素 2 3 2 (i , j) 》

画素 2 3 2 (i , j) は、表示素子 2 3 5 L C を備える。また、表示素子 2 3 5 L C を駆動する画素回路を備える (図 1 4 (C) 参照) 。

【0415】

《表示素子 2 3 5 L C 》

例えば、光の透過を制御する機能を備える表示素子を、表示素子 2 3 5 L C に用いることができる。具体的には、偏光板および液晶素子またはシャッター方式の M E M S 表示素子等を表示素子 2 3 5 L C に用いることができる。

【0416】

例えば、I P S (I n - P l a n e - S w i t c h i n g) モード、F F S (F r i n g e F i e l d S w i t c h i n g) モードなどの駆動方法を用いて駆動することができる液晶素子を表示素子に用いることができる。

【0417】

また、M V A (M u l t i - D o m a i n V e r t i c a l A l i g n m e n t) モード、E V A (E l e c t r i c a l l y t i l t e d V e r t i c a l A l i g n m e n t) モード、P V A (P a t t e r n e d V e r t i c a l A l i g n m e n t) モード、C P A (C o n t i n u o u s P i n w h e e l A l i g n m e n t) モード、A S V (A d v a n c e d S u p e r - V i e w) モード、P S A (P o l y m e r S u s t a i n e d A l i g n m e n t) モード、U V ² A (U l t r a V i o l e t i n d u c e d M u l t i - d o m a i n V e r t i c a l A l i g n m e n t) モード、F P A (F i e l d i n d u c e d P h o t o - r e a c t i v e A l i g n m e n t) モード、T B A (T r a n s v e r s e B e n d A l i g n m e n t) モード、S F R (S u p e r - F a s t R e s p o n c e) モードなどの駆動方法を用いて駆動することができる液晶素子を表示素子に用いることができる。

【0418】

または、T N (T w i s t e d N e m a t i c) モード、F L C (F e r r o e l e c t r i c L i q u i d C r y s t a l) モード、A F L C (A n t i F e r r o e l e c t r i c L i q u i d C r y s t a l) モード、A S M (A x i a l l y S y m m e t r i c a l i g n e d M i c r o - c e l l) モード、O C B (O p t i c a l l y C o m p e n s a t e d B i r e f r i n g e n c e) モードなどの駆動方法を用いて駆動することができる液晶素子を表示素子に用いることができる。

【0419】

液晶素子は、液晶材料を含む層と、液晶材料の配向を制御する電界を印加することができるように配設された電極と、を有する。例えば、液晶材料を含む層の厚さ方向 (縦方向ともいう) と交差する方向の電界を、液晶材料の配向を制御する電界に用いることができる。

【0420】

例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶または反強誘電性液晶等を、液晶材料を含む層に用いることができる。また、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す液晶を、液晶材料を含む層に用いることができる。または、ブルー相を示す液晶を、液晶材料を含む層に用いることができる。

【0421】

《画素回路》

表示素子に応じた回路を画素回路に用いることができる。

【0422】

例えば、走査線 $G(i)$ 、信号線 $S(j)$ 、および配線 $VCOM$ と電氣的に接続され、表示素子 $235LC$ を駆動する機能を備える画素回路について説明する（図14(C)参照）。

【0423】

スイッチおよび容量素子等を画素回路に用いることができる。また、例えば、トランジスタ、ダイオード、抵抗素子、容量素子またはインダクタなどを用いることができる。

10

【0424】

例えば、単数または複数のトランジスタをスイッチに用いることができる。または、並列に接続された複数のトランジスタ、直列に接続された複数のトランジスタ、直列と並列が組み合わせられて接続された複数のトランジスタを、一のスイッチに用いることができる。

【0425】

例えば、第1の表示素子 $235LC$ の一の電極と、第1の電極と重なる領域を備える導電膜とを用いて、容量素子を形成してもよい。

【0426】

例えば、画素回路は、ゲート電極が走査線 $G(i)$ と電氣的に接続され、第1の電極が信号線 $S(j)$ と電氣的に接続され、スイッチ SW として機能するトランジスタを有する。また、一の電極がトランジスタの第2の電極に電氣的に接続され、他の電極が配線 $VCOM$ と電氣的に接続される表示素子 $235LC$ を有する。また、第1の電極がトランジスタの第2の電極に電氣的に接続され、第2の電極が配線 $VCOM$ と電氣的に接続される容量素子 C を有する。

20

【0427】

《トランジスタ》

例えば、同一の工程で形成することができる半導体膜を、駆動回路および画素回路のトランジスタに用いることができる。

【0428】

例えば、ボトムゲート型のトランジスタまたはトップゲート型のトランジスタなどを用いることができる。

30

【0429】

ところで、例えば、アモルファスシリコンを半導体に用いるボトムゲート型のトランジスタの製造ラインは、酸化物半導体を半導体に用いるボトムゲート型のトランジスタの製造ラインに容易に改造できる。また、例えばポリシリコンを半導体に用いるトップゲート型の製造ラインは、酸化物半導体を半導体に用いるトップゲート型のトランジスタの製造ラインに容易に改造できる。

【0430】

例えば、4族の元素を含む半導体を用いるトランジスタを利用することができる。具体的には、シリコンを含む半導体を半導体膜に用いることができる。例えば、単結晶シリコン、ポリシリコン、微結晶シリコンまたはアモルファスシリコンなどを半導体膜に用いたトランジスタを用いることができる。

40

【0431】

なお、半導体にポリシリコンを用いるトランジスタの作製に要する温度は、半導体に単結晶シリコンを用いるトランジスタに比べて低い。

【0432】

また、ポリシリコンを半導体に用いるトランジスタの電界効果移動度は、アモルファスシリコンを半導体に用いるトランジスタに比べて高い。これにより、画素の開口率を向上することができる。また、極めて高い精細度で設けられた画素と、ゲート駆動回路およびソース駆動回路を同一の基板上に形成することができる。その結果、電子機器を構成する部

50

品数を低減することができる。

【0433】

また、ポリシリコンを半導体に用いるトランジスタの信頼性は、アモルファスシリコンを半導体に用いるトランジスタに比べて優れる。

【0434】

例えば、酸化物半導体を用いるトランジスタを利用することができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

【0435】

一例を挙げれば、オフ状態におけるリーク電流が、半導体膜にアモルファスシリコンを用いたトランジスタより小さいトランジスタを用いることができる。具体的には、半導体膜に酸化物半導体を用いたトランジスタを用いることができる。

10

【0436】

これにより、画素回路が画像信号を保持することができる時間を、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路が保持することができる時間より長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、駆動に伴う消費電力を低減することができる。

【0437】

また、例えば、化合物半導体を用いるトランジスタを利用することができる。具体的には、ガリウムヒ素を含む半導体を半導体膜に用いることができる。

20

【0438】

例えば、有機半導体を用いるトランジスタを利用することができる。具体的には、ポリアセン類またはグラフェンを含む有機半導体を半導体膜に用いることができる。

【0439】

《入力部240》

さまざまなヒューマンインターフェイス等を入力部240に用いることができる（図13（A）参照）。

【0440】

例えば、キーボード、マウス、タッチセンサ、マイクまたはカメラ等を入力部240に用いることができる。なお、表示部230に重なる領域を備えるタッチセンサを用いることができる。表示部230と表示部230に重なる領域を備えるタッチセンサを備える入出力装置を、タッチパネルとすることができる。

30

【0441】

例えば、使用者は、タッチパネルに触れた指をポインタに用いて様々なジェスチャー（タップ、ドラッグ、スワイプまたはピンチイン等）をすることができる。

【0442】

例えば、演算装置210は、タッチパネルに接触する指の位置または軌跡等の情報を解析し、解析結果が所定の条件を満たすとき、特定のジェスチャーが供給されたとすることができる。これにより、使用者は、所定のジェスチャーにあらかじめ関連付けられた所定の操作命令を、当該ジェスチャーを用いて供給できる。

40

【0443】

一例を挙げれば、使用者は、画像情報の表示位置を変更する「スクロール命令」を、タッチパネルに沿ってタッチパネルに接触する指を移動するジェスチャーを用いて供給できる。

【0444】

《検知部250》

検知部250は、周囲の状態を検知して情報P2を取得する機能を備える。

【0445】

50

例えば、カメラ、加速度センサ、方位センサ、圧力センサ、温度センサ。湿度センサ、照度センサまたはGPS (Global positioning System) 信号受信回路等を、検知部250に用いることができる。

【0446】

《通信部290》

通信部290は、ネットワークに情報を供給し、ネットワークから情報を取得する機能を備える。

【0447】

《プログラム》

図15および図16を参照しながら、本発明の一態様を、本発明の一態様のプログラムを用いて説明する。

10

【0448】

図15(A)は、本発明の一態様のプログラムの主の処理を説明するフローチャートであり、図15(B)は、割り込み処理を説明するフローチャートである。

【0449】

図16は、表示部230に画像情報を表示する方法を説明する模式図である。

【0450】

本発明の一態様のプログラムは、下記のステップを有するプログラムである(図15(A)参照)。

【0451】

20

第1のステップにおいて、設定を初期化する。(図15(A)(S1)参照)

【0452】

一例を挙げれば、所定の画像情報と第2のモードを初期設定に用いることができる。

【0453】

例えば、静止画像を所定の画像情報に用いることができる。または、選択信号を30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で供給するモードを第2のモードに用いることができる。

【0454】

第2のステップにおいて、割り込み処理を許可する(図15(A)(S2)参照)。なお、割り込み処理が許可された演算装置は、主の処理と並行して割り込み処理を行うことができる。割り込み処理から主の処理に復帰した演算装置は、割り込み処理をして得た結果を主の処理に反映することができる。

30

【0455】

なお、カウンタの値が初期値であるとき、演算装置に割り込み処理をさせ、割り込み処理から復帰する際に、カウンタを初期値以外の値としてもよい。これにより、プログラムを起動した後に常に割り込み処理をさせることができる。

【0456】

第3のステップにおいて、第1のステップまたは割り込み処理において選択された、所定のモードで画像情報を表示する(図15(A)(S3)参照)。

【0457】

40

一例を挙げれば、初期設定に基づいて、第2のモードで所定の画像情報を表示する。

【0458】

具体的には、30Hz未満、好ましくは1Hz未満より好ましくは一分に一回未満の頻度で一の走査線に選択信号を供給するモードを用いて、所定の画像情報を表示する。

【0459】

例えば、時刻T1に選択信号を供給し、表示部230に第1の画像情報PIC1を表示する(図16参照)。また、例えば1秒後の時刻T2に選択信号を供給し所定の画像情報を表示する。

【0460】

または、割り込み処理において所定のイベントが供給されない場合において、第2のモー

50

ドで一の画像情報を表示する。

【0461】

例えば、時刻 T 5 に選択信号を供給し、表示部 230 に第 4 の画像情報 P I C 4 を表示する。また、例えば 1 秒後の時刻 T 6 に選択信号を供給し同一の画像情報を表示する。なお、時刻 T 5 から時刻 T 6 までの期間は、時刻 T 1 から時刻 T 2 までの期間と同じにすることができる。

【0462】

一例を挙げれば、割り込み処理において、所定のイベントが供給された場合、第 1 のモードで所定の画像情報を表示する。

【0463】

具体的には、割り込み処理において、「ページめくり命令」と関連付けられたイベントが供給された場合、30Hz 以上、好ましくは 60Hz 以上の頻度で一の走査線に選択信号を供給するモードを用いて、表示されている一の画像情報から他の画像情報に表示を切り替える。

【0464】

または、割り込み処理において、「スクロール命令」と関連付けられたイベントが供給された場合、30Hz 以上、好ましくは 60Hz 以上の頻度で一の走査線に選択信号を供給するモードを用いて、表示されていた第 1 の画像情報 P I C 1 の一部およびそれに連続する部分を含む第 2 の画像情報 P I C 2 を表示する。

【0465】

これにより、例えば「ページめくり命令」に伴って画像が徐々に切り替わる動画像を滑らかに表示することができる。または、「スクロール命令」に伴って画像が徐々に移動する動画像を滑らかに表示することができる。

【0466】

具体的には、「スクロール命令」と関連付けられたイベントが供給された後の時刻 T 3 に選択信号を供給し、表示位置等が変更された第 2 の画像情報 P I C 2 を表示する（図 16 参照）。また、時刻 T 4 に選択信号を供給し、さらに表示位置等が変更された第 3 の画像情報 P I C 3 を表示する。なお、時刻 T 2 から時刻 T 3 までの期間、時刻 T 3 から時刻 T 4 までの期間および時刻 T 4 から時刻 T 5 までの期間は、時刻 T 1 から時刻 T 2 までの期間より短い。

【0467】

第 4 のステップにおいて、終了命令が供給された場合は第 5 のステップに進み、終了命令が供給されなかった場合は第 3 のステップに進むように選択する（図 15（A）（S4）参照）。

【0468】

なお、例えば、割り込み処理において、終了命令を供給することができる。

【0469】

第 5 のステップにおいて、終了する（図 15（A）（S5）参照）。

【0470】

割り込み処理は以下の第 6 のステップ乃至第 9 のステップを備える（図 15（B）参照）。

【0471】

第 6 のステップにおいて、所定の期間の間に所定のイベントが供給された場合は、第 7 のステップに進み、所定のイベントが供給されなかった場合は、第 8 のステップに進むように決定する（図 15（B）（S6）参照）。

【0472】

例えば、所定の期間に所定のイベントが供給されたか否かを条件に用いることができる。具体的には、5 秒以下、1 秒以下または 0.5 秒以下好ましくは 0.1 秒以下であって 0 秒より長い期間を所定の期間とすることができる。

【0473】

10

20

30

40

50

また、例えば終了命令を関連付けたイベントを所定のイベントに含めることができる。

【0474】

第7のステップにおいて、モードを変更する。具体的には、第1のモードを選択していた場合は、第2のモードを選択し、第2のモードを選択していた場合は、第1のモードを選択する（図15（B）（S7）参照）。

【0475】

第8のステップにおいて、割り込み処理を終了する（図15（B）（S8）参照）。

【0476】

《所定のイベント》

様々な命令に様々なイベントを関連付けることができる。

10

【0477】

例えば、表示されている一の画像情報から他の画像情報に表示を切り替える「ページめくり命令」、一の画像情報の表示されている一部分の表示位置を移動して、一部分に連続する他の部分を表示する「スクロール命令」などがある。

【0478】

例えば、マウス等のポインティング装置を用いて供給する、「クリック」や「ドラッグ」等のイベント、指等をポインタに用いてタッチパネルに供給する、「タップ」、「ドラッグ」または「スワイプ」等のイベントを用いることができる。

【0479】

例えば、ポインタが指し示すスライドバーの位置、スワイプの速度、ドラッグの速度等を用いて、所定のイベントに関連付けられた命令の引数を与えることができる。

20

【0480】

具体的には、「ページめくり命令」を実行する際に用いるページをめくる速度などを決定する引数や、「スクロール命令」を実行する際に用いる表示位置を移動する速度などを決定する引数を与えることができる。

【0481】

また、例えば、ページをめくる速度または／およびスクロール速度に応じて、表示の明るさ、コントラストまたは色味を変化してもよい。

【0482】

具体的には、ページをめくる速度または／およびスクロール速度が所定の速度より速い場合に、速度と同期して表示の明るさが暗くなるように表示してもよい。

30

【0483】

または、ページをめくる速度または／およびスクロール速度が所定の速度より速い場合に、速度と同期してコントラストが低下するように表示してもよい。

【0484】

例えば、表示されている画像を目で追いかける速度を、所定の速度に用いることができる。

【0485】

また、画像情報に含まれる明るい階調の領域を暗い階調に近づけてコントラストを低下する方法を用いることができる。

40

【0486】

また、画像情報に含まれる暗い階調の領域を明るい階調に近づけてコントラストを低下する方法を用いることができる。

【0487】

具体的には、ページをめくる速度または／およびスクロール速度が所定の速度より速い場合に、速度と同期して黄色味が強くなるように表示してもよい。または、青みが弱くなるように表示してもよい。

【0488】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

50

【0489】

(実施の形態6)

本実施の形態では、電力が供給されない状況でも記憶内容の保持が可能で、かつ、書き込み回数にも制限が無い半導体装置（記憶装置）、およびそれを含むCPUについて説明する。本実施の形態で説明するCPUは、例えば、実施の形態5で説明する情報処理装置に用いる事が出来る。

【0490】

<記憶装置>

電力が供給されない状況でも記憶内容の保持が可能で、かつ、書き込み回数にも制限が無い半導体装置（記憶装置）の一例を図17に示す。なお、図17（B）は図17（A）を回路図で表したものである。

10

【0491】

図17（A）及び（B）に示す半導体装置は、第1の半導体材料を用いたトランジスタ3200と第2の半導体材料を用いたトランジスタ3300、および容量素子3400を有している。

【0492】

第1の半導体材料と第2の半導体材料は異なるエネルギーギャップを持つ材料とすることが好ましい。例えば、第1の半導体材料を酸化物半導体以外の半導体材料（シリコン（歪シリコン含む）、ゲルマニウム、シリコンゲルマニウム、炭化シリコン、ガリウムヒ素、アルミニウムガリウムヒ素、インジウムリン、窒化ガリウム、有機半導体など）とし、第2の半導体材料を酸化物半導体とすることができる。酸化物半導体以外の材料として単結晶シリコンなどを用いたトランジスタは、高速動作が容易である。一方で、酸化物半導体を用いたトランジスタは、オフ電流が低い。

20

【0493】

トランジスタ3300は、酸化物半導体を有する半導体層にチャネルが形成されるトランジスタである。トランジスタ3300は、オフ電流が小さいため、これを用いることにより長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作を必要としない、或いは、リフレッシュ動作の頻度が極めて少ない半導体記憶装置とすることが可能となるため、消費電力を十分に低減することができる。

【0494】

図17（B）において、第1の配線3001はトランジスタ3200のソース電極と電氣的に接続され、第2の配線3002はトランジスタ3200のドレイン電極と電氣的に接続されている。また、第3の配線3003はトランジスタ3300のソース電極およびドレイン電極の一方と電氣的に接続され、第4の配線3004はトランジスタ3300のゲート電極と電氣的に接続されている。そして、トランジスタ3200のゲート電極、およびトランジスタ3300のソース電極およびドレイン電極の他方は、容量素子3400の電極の一方と電氣的に接続され、第5の配線3005は容量素子3400の電極の他方と電氣的に接続されている。

30

【0495】

図17（A）に示す半導体装置では、トランジスタ3200のゲート電極の電位が保持可能という特徴を活かすことで、次のように、情報の書き込み、保持、読み出しが可能である。

40

【0496】

情報の書き込みおよび保持について説明する。まず、第4の配線3004の電位を、トランジスタ3300がオン状態となる電位にして、トランジスタ3300をオン状態とする。これにより、第3の配線3003の電位が、トランジスタ3200のゲート電極、および容量素子3400に与えられる。すなわち、トランジスタ3200のゲートには、所定の電荷が与えられる（書き込み）。ここでは、異なる二つの電位レベルを与える電荷（以下Lowレベル電荷、Highレベル電荷という）のいずれかが与えられるものとする。その後、第4の配線3004の電位を、トランジスタ3300がオフ状態となる電位にし

50

て、トランジスタ 3300 をオフ状態とすることにより、トランジスタ 3200 のゲートに与えられた電荷が保持される（保持）。

【0497】

トランジスタ 3300 のオフ電流は極めて小さいため、トランジスタ 3200 のゲートの電荷は長時間にわたって保持される。

【0498】

次に情報の読み出しについて説明する。第 1 の配線 3001 に所定の電位（定電位）を与えた状態で、第 5 の配線 3005 に適切な電位（読み出し電位）を与えると、トランジスタ 3200 のゲートに保持された電荷量に応じて、第 2 の配線 3002 は異なる電位をとる。一般に、トランジスタ 3200 を n チャンネル型とすると、トランジスタ 3200 のゲート電極に High レベル電荷が与えられている場合の見かけのしきい値 V_{th_H} は、トランジスタ 3200 のゲート電極に Low レベル電荷が与えられている場合の見かけのしきい値 V_{th_L} より低くなるためである。ここで、見かけのしきい値電圧とは、トランジスタ 3200 を「オン状態」とするために必要な第 5 の配線 3005 の電位をいうものとする。したがって、第 5 の配線 3005 の電位を V_{th_H} と V_{th_L} の間の電位 V_0 とすることにより、トランジスタ 3200 のゲートに与えられた電荷を判別できる。例えば、書き込みにおいて、High レベル電荷が与えられていた場合には、第 5 の配線 3005 の電位が $V_0 (> V_{th_H})$ となれば、トランジスタ 3200 は「オン状態」となる。Low レベル電荷が与えられていた場合には、第 5 の配線 3005 の電位が $V_0 (< V_{th_L})$ となっても、トランジスタ 3200 は「オフ状態」のままである。このため、第 2 の配線 3002 の電位を判別することで、保持されている情報を読み出すことができる。

【0499】

なお、メモリセルをアレイ状に配置して用いる場合、所望のメモリセルの情報のみを読み出せることが必要になる。例えば、このように情報を読み出さないメモリセルにおいては、ゲート電極に与えられている電位にかかわらずトランジスタ 3200 が「オフ状態」となるような電位、つまり、 V_{th_H} より小さい電位を第 5 の配線 3005 に与えることで所望のメモリセルの情報のみを読み出せる構造とすればよい。または、情報を読み出さないメモリセルにおいては、ゲート電極に与えられている電位にかかわらず、トランジスタ 3200 が「オン状態」となるような電位、つまり、 V_{th_L} より大きい電位を第 5 の配線 3005 に与えることで所望のメモリセルの情報のみを読み出せる構成とすればよい。

【0500】

図 17 (C) に示す半導体装置は、トランジスタ 3200 を設けていない点で図 17 (A) と相違している。この場合も上記と同様の動作により情報の書き込みおよび保持動作が可能である。

【0501】

次に、図 17 (C) に示す半導体装置の情報の読み出しについて説明する。トランジスタ 3300 がオン状態となると、浮遊状態である第 3 の配線 3003 と容量素子 3400 とが導通し、第 3 の配線 3003 と容量素子 3400 の間で電荷が再分配される。その結果、第 3 の配線 3003 の電位が変化する。第 3 の配線 3003 の電位の変化量は、容量素子 3400 の電極の一方の電位（または容量素子 3400 に蓄積された電荷）によって、異なる値をとる。

【0502】

例えば、容量素子 3400 の電極の一方の電位を V 、容量素子 3400 の容量を C 、第 3 の配線 3003 が有する容量成分を C_B 、電荷が再分配される前の第 3 の配線 3003 の電位を V_{B0} とすると、電荷が再分配された後の第 3 の配線 3003 の電位は、 $(C_B \times V_{B0} + C \times V) / (C_B + C)$ となる。従って、メモリセルの状態として、容量素子 3400 の電極の一方の電位が V_1 と V_0 ($V_1 > V_0$) の 2 状態をとるとすると、電位 V_1 を保持している場合の第 3 の配線 3003 の電位 ($= (C_B \times V_{B0} + C \times V_1) / ($

10

20

30

40

50

$CB + C$)) は、電位 V_0 を保持している場合の第 3 の配線 3003 の電位 ($= (CB \times VB_0 + C \times V_0) / (CB + C)$) よりも高くなることがわかる。

【0503】

そして、第 3 の配線 3003 の電位を所定の電位と比較することで、情報を読み出すことができる。

【0504】

この場合、メモリセルを駆動させるための駆動回路に上記第 1 の半導体材料が適用されたトランジスタを用い、トランジスタ 3300 として第 2 の半導体材料が適用されたトランジスタを駆動回路上に積層して設ける構成とすればよい。

【0505】

本実施の形態に示す半導体装置では、チャンネル形成領域に酸化物半導体を用いたオフ電流の極めて小さいトランジスタを適用することで、極めて長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作が不要となるか、または、リフレッシュ動作の頻度を極めて低くすることが可能となるため、消費電力を十分に低減することができる。また、電力の供給がない場合（ただし、電位は固定されていることが望ましい）であっても、長期にわたって記憶内容を保持することが可能である。

【0506】

また、本実施の形態に示す半導体装置では、情報の書き込みに高い電圧を必要とせず、素子の劣化の問題もない。例えば、従来の不揮発性メモリのように、フローティングゲートへの電子の注入や、フローティングゲートからの電子の引き抜きを行う必要がないため、ゲート絶縁膜の劣化といった問題が全く生じない。すなわち、本実施の形態に示す半導体装置では、従来の不揮発性メモリで問題となっている書き換え可能回数に制限はなく、信頼性が飛躍的に向上する。さらに、トランジスタのオン状態、オフ状態によって、情報の書き込みが行われるため、高速な動作も容易に実現しうる。

【0507】

なお、上記の記憶装置は、例えば、CPU (Central Processing Unit) の他に、DSP (Digital Signal Processor)、カスタム LSI、PLD (Programmable Logic Device) 等の LSI、RF-ID (Radio Frequency Identification) にも応用可能である。

【0508】

<CPU>

以下で、上記の記憶装置を含む CPU について説明する。

【0509】

図 18 は、上記の記憶装置を含む CPU の一例の構成を示すブロック図である。

【0510】

図 18 に示す CPU は、基板 1190 上に、ALU 1191 (ALU: Arithmetic logic unit、演算回路)、ALU コントローラ 1192、インストラクションデコーダ 1193、インタラプトコントローラ 1194、タイミングコントローラ 1195、レジスタ 1196、レジスタコントローラ 1197、バスインターフェース 1198 (Bus I/F)、書き換え可能な ROM 1199、及び ROM インターフェース 1189 (ROM I/F) を有している。基板 1190 は、半導体基板、SOI 基板、ガラス基板などを用いる。ROM 1199 及び ROM インターフェース 1189 は、別チップに設けてもよい。もちろん、図 18 に示す CPU は、その構成を簡略化して示した一例にすぎず、実際の CPU はその用途によって多種多様な構成を有している。例えば、図 18 に示す CPU または演算回路を含む構成を一つのコアとし、当該コアを複数含み、それぞれのコアが並列で動作するような構成としてもよい。また、CPU が内部演算回路やデータバスで扱えるビット数は、例えば 8 ビット、16 ビット、32 ビット、64 ビットなどとすることができる。

【0511】

バスインターフェース 1198 を介して CPU に入力された命令は、インストラクションデコーダ 1193 に入力され、デコードされた後、ALU コントローラ 1192、インタラプトコントローラ 1194、レジスタコントローラ 1197、タイミングコントローラ 1195 に入力される。

【0512】

ALU コントローラ 1192、インタラプトコントローラ 1194、レジスタコントローラ 1197、タイミングコントローラ 1195 は、デコードされた命令に基づき、各種制御を行なう。具体的に ALU コントローラ 1192 は、ALU 1191 の動作を制御するための信号を生成する。また、インタラプトコントローラ 1194 は、CPU のプログラム実行中に、外部の入出力装置や、周辺回路からの割り込み要求を、その優先度やマスク状態から判断し、処理する。レジスタコントローラ 1197 は、レジスタ 1196 のアドレスを生成し、CPU の状態に応じてレジスタ 1196 の読み出しや書き込みを行なう。

10

【0513】

また、タイミングコントローラ 1195 は、ALU 1191、ALU コントローラ 1192、インストラクションデコーダ 1193、インタラプトコントローラ 1194、及びレジスタコントローラ 1197 の動作のタイミングを制御する信号を生成する。例えばタイミングコントローラ 1195 は、基準クロック信号を元に、内部クロック信号を生成する内部クロック生成部を備えており、内部クロック信号を上記各種回路に供給する。

【0514】

図 18 に示す CPU では、レジスタ 1196 に、メモリセルが設けられている。

20

【0515】

図 18 に示す CPU において、レジスタコントローラ 1197 は、ALU 1191 からの指示に従い、レジスタ 1196 における保持動作の選択を行う。すなわち、レジスタ 1196 が有するメモリセルにおいて、フリップフロップによるデータの保持を行うか、容量素子によるデータの保持を行うかを、選択する。フリップフロップによるデータの保持が選択されている場合、レジスタ 1196 内のメモリセルへの、電源電圧の供給が行われる。容量素子におけるデータの保持が選択されている場合、容量素子へのデータの書き換えが行われ、レジスタ 1196 内のメモリセルへの電源電圧の供給を停止することができる。

【0516】

図 19 は、レジスタ 1196 として用いることのできる記憶素子の回路図の一例である。記憶素子 1200 は、電源遮断で記憶データが揮発する回路 1201 と、電源遮断で記憶データが揮発しない回路 1202 と、スイッチ 1203 と、スイッチ 1204 と、論理素子 1206 と、容量素子 1207 と、選択機能を有する回路 1220 と、を有する。回路 1202 は、容量素子 1208 と、トランジスタ 1209 と、トランジスタ 1210 と、を有する。なお、記憶素子 1200 は、必要に応じて、ダイオード、抵抗素子、インダクタなどのその他の素子をさらに有していても良い。

30

【0517】

ここで、回路 1202 には、上述した記憶装置を用いることができる。記憶素子 1200 への電源電圧の供給が停止した際、回路 1202 のトランジスタ 1209 のゲートには接地電位 (0 V)、またはトランジスタ 1209 がオフする電位が入力され続ける構成とする。例えば、トランジスタ 1209 のゲートが抵抗等の負荷を介して接地される構成とする。

40

【0518】

スイッチ 1203 は、一導電型 (例えば、n チャネル型) のトランジスタ 1213 を用いて構成され、スイッチ 1204 は、一導電型とは逆の導電型 (例えば、p チャネル型) のトランジスタ 1214 を用いて構成した例を示す。ここで、スイッチ 1203 の第 1 の端子はトランジスタ 1213 のソースとドレインの一方に対応し、スイッチ 1203 の第 2 の端子はトランジスタ 1213 のソースとドレインの他方に対応し、スイッチ 1203 はトランジスタ 1213 のゲートに入力される制御信号 RD によって、第 1 の端子と第 2 の

50

端子の間の導通または非導通（つまり、トランジスタ1213のオン状態またはオフ状態）が選択される。スイッチ1204の第1の端子はトランジスタ1214のソースとドレインの一方に対応し、スイッチ1204の第2の端子はトランジスタ1214のソースとドレインの他方に対応し、スイッチ1204はトランジスタ1214のゲートに入力される制御信号RDによって、第1の端子と第2の端子の間の導通または非導通（つまり、トランジスタ1214のオン状態またはオフ状態）が選択される。

【0519】

トランジスタ1209のソースとドレインの一方は、容量素子1208の一对の電極のうちの一方、及びトランジスタ1210のゲートと電氣的に接続される。ここで、接続部分をノードM2とする。トランジスタ1210のソースとドレインの一方は、低電源電位を供給することのできる配線（例えばGND線）に電氣的に接続され、他方は、スイッチ1203の第1の端子（トランジスタ1213のソースとドレインの一方）と電氣的に接続される。スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）はスイッチ1204の第1の端子（トランジスタ1214のソースとドレインの一方）と電氣的に接続される。スイッチ1204の第2の端子（トランジスタ1214のソースとドレインの他方）は電源電位VDDを供給することのできる配線と電氣的に接続される。スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）と、スイッチ1204の第1の端子（トランジスタ1214のソースとドレインの一方）と、論理素子1206の入力端子と、容量素子1207の一对の電極のうちの一方と、は電氣的に接続される。ここで、接続部分をノードM1とする。容量素子1207の一对の電極のうちの他方は、一定の電位が入力される構成とすることができる。例えば、低電源電位（GND等）または高電源電位（VDD等）が入力される構成とすることができる。容量素子1207の一对の電極のうちの他方は、低電源電位を供給することのできる配線（例えばGND線）と電氣的に接続される。容量素子1208の一对の電極のうちの他方は、一定の電位が入力される構成とすることができる。例えば、低電源電位（GND等）または高電源電位（VDD等）が入力される構成とすることができる。容量素子1208の一对の電極のうちの他方は、低電源電位を供給することのできる配線（例えばGND線）と電氣的に接続される。

【0520】

なお、容量素子1207及び容量素子1208は、トランジスタや配線の寄生容量等を積極的に利用することによって省略することも可能である。

【0521】

トランジスタ1209の第1ゲート（第1のゲート電極）には、制御信号WEが入力される。スイッチ1203及びスイッチ1204は、制御信号WEとは異なる制御信号RDによって第1の端子と第2の端子の間の導通状態または非導通状態を選択され、一方のスイッチの第1の端子と第2の端子の間が導通状態のとき他方のスイッチの第1の端子と第2の端子の間は非導通状態となる。

【0522】

トランジスタ1209のソースとドレインの他方には、回路1201に保持されたデータに対応する信号が入力される。図19では、回路1201から出力された信号が、トランジスタ1209のソースとドレインの他方に入力される例を示した。スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）から出力される信号は、論理素子1206によってその論理値が反転された反転信号となり、回路1220を介して回路1201に入力される。

【0523】

なお、図19では、スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）から出力される信号は、論理素子1206及び回路1220を介して回路1201に入力する例を示したがこれに限定されない。スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）から出力される信号が、論理値を反転させられることなく、回路1201に入力されてもよい。例えば、回路1201内に、入

力端子から入力された信号の論理値が反転した信号が保持されるノードが存在する場合に、スイッチ1203の第2の端子（トランジスタ1213のソースとドレインの他方）から出力される信号を当該ノードに入力することができる。

【0524】

また、図19において、記憶素子1200に用いられるトランジスタのうち、トランジスタ1209以外のトランジスタは、酸化物半導体以外の半導体でなる層または基板1190にチャンネルが形成されるトランジスタとすることができる。例えば、シリコン層またはシリコン基板にチャンネルが形成されるトランジスタとすることができる。また、記憶素子1200に用いられるトランジスタ全てを、チャンネルが酸化物半導体膜で形成されるトランジスタとすることもできる。または、記憶素子1200は、トランジスタ1209以外にも、チャンネルが酸化物半導体膜で形成されるトランジスタを含んでいてもよく、残りのトランジスタは酸化物半導体以外の半導体でなる層または基板1190にチャンネルが形成されるトランジスタとすることもできる。

10

【0525】

図19における回路1201には、例えばフリップフロップ回路を用いることができる。また、論理素子1206としては、例えばインバータやクロックドインバータ等を用いることができる。

【0526】

本実施の形態に示す半導体装置では、記憶素子1200に電源電圧が供給されない間は、回路1201に記憶されていたデータを、回路1202に設けられた容量素子1208によって保持することができる。

20

【0527】

また、酸化物半導体膜にチャンネルが形成されるトランジスタはオフ電流が極めて小さい。例えば、酸化物半導体膜にチャンネルが形成されるトランジスタのオフ電流は、結晶性を有するシリコンにチャンネルが形成されるトランジスタのオフ電流に比べて著しく低い。そのため、酸化物半導体膜にチャンネルが形成されるトランジスタをトランジスタ1209として用いることによって、記憶素子1200に電源電圧が供給されない間も容量素子1208に保持された信号は長期間にわたり保たれる。こうして、記憶素子1200は電源電圧の供給が停止した間も記憶内容（データ）を保持することが可能である。

【0528】

30

また、スイッチ1203及びスイッチ1204を設けることによって、プリチャージ動作を行うことを特徴とする記憶素子であるため、電源電圧供給再開後に、回路1201が元のデータを保持しなおすまでの時間を短くすることができる。

【0529】

また、回路1202において、容量素子1208によって保持された信号はトランジスタ1210のゲートに入力される。そのため、記憶素子1200への電源電圧の供給が再開された後、容量素子1208によって保持された信号を、トランジスタ1210の状態（オン状態、またはオフ状態）に変換して、回路1202から読み出すことができる。それ故、容量素子1208に保持された信号に対応する電位が多少変動していても、元の信号を正確に読み出すことが可能である。

40

【0530】

このような記憶素子1200を、プロセッサが有するレジスタやキャッシュメモリなどの記憶装置に用いることで、電源電圧の供給停止による記憶装置内のデータの消失を防ぐことができる。また、電源電圧の供給を再開した後、短時間で電源供給停止前の状態に復帰することができる。よって、プロセッサ全体、もしくはプロセッサを構成する一つ、または複数の論理回路において、短い時間でも電源停止を行うことができるため、消費電力を抑えることができる。

【0531】

なお、本実施の形態では、記憶素子1200をCPUに用いる例として説明したが、記憶素子1200は、DSP（Digital Signal Processor）、カス

50

タム L S I、P L D (P r o g r a m m a b l e L o g i c D e v i c e) 等の L S I、R F - I D (R a d i o F r e q u e n c y I d e n t i f i c a t i o n) にも応用可能である。

【0532】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0533】

(実施の形態7)

本実施の形態では、本発明の一態様の表示装置を有する表示モジュール及び電子機器について、図20を用いて説明を行う。

10

【0534】

図20(A)乃至図20(G)は、電子機器を示す図である。これらの電子機器は、筐体5000、表示部5001、スピーカ5003、LEDランプ5004、操作キー5005(電源スイッチ、又は操作スイッチを含む)、接続端子5006、センサ5007(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、マイクロフォン5008、等を有することができる。

【0535】

図20(A)はモバイルコンピュータであり、上述したものの他に、スイッチ5009、赤外線ポート5010、等を有することができる。図20(B)は記録媒体を備えた携帯型の画像再生装置(たとえば、DVD再生装置)であり、上述したものの他に、第2表示部5002、記録媒体読込部5011、等を有することができる。図20(C)はゴーグル型ディスプレイであり、上述したものの他に、第2表示部5002、支持部5012、イヤホン5013、等を有することができる。図20(D)は携帯型遊技機であり、上述したものの他に、記録媒体読込部5011、等を有することができる。図20(E)はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ5014、シャッターボタン5015、受像部5016、等を有することができる。図20(F)は携帯型遊技機であり、上述したものの他に、第2表示部5002、記録媒体読込部5011、等を有することができる。図20(G)は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器5017、等を有することができる。

20

30

【0536】

図20(A)乃至図20(G)に示す電子機器は、様々な機能を有することができる。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体(外部又はカメラに内蔵)に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図20(A)乃至図20(G)に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

40

【0537】

図20(H)は、スマートウォッチであり、筐体7302、表示パネル7304、操作ボタン7311、7312、接続端子7313、バンド7321、留め金7322、等を有

50

する。

【0538】

ベゼル部分を兼ねる筐体7302に搭載された表示パネル7304は、非矩形状の表示領域を有している。なお、表示パネル7304としては、矩形状の表示領域としてもよい。表示パネル7304は、時刻を表すアイコン7305、その他のアイコン7306等を表示することができる。

【0539】

なお、図20(H)に示すスマートウォッチは、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付又は時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信又は受信を行う機能、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能、等を有することができる。

10

【0540】

また、筐体7302の内部に、スピーカ、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン等を有することができる。なお、スマートウォッチは、発光素子をその表示パネル7304に用いることにより作製することができる。

20

【0541】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0542】

（実施の形態8）

本実施の形態では、本発明の一態様の情報処理装置の構成について、図21を参照しながら説明する。

【0543】

図21は本発明の一態様の情報処理装置200Bの構成を説明する図である。図21(A)は本発明の一態様の情報処理装置200Bの構成を説明するブロック図であり、図21(B)は操作されている情報処理装置200Bの状態を説明する模式図である。

30

【0544】

<情報処理装置の構成例>

本実施の形態で説明する情報処理装置200Bは、位置情報P1を供給され、画像情報Vを供給する演算装置210と、位置情報P1を供給し、画像情報Vを供給される入出力装置220と、を有する（図21(A)参照）。

【0545】

そして、入出力装置220は、画像情報Vを表示する表示部230および位置情報P1を供給する入力部240を備える。

【0546】

また、入力部240は、表示部230と重なる領域に近接するポインタ19の位置を検知する機能を備え、検知したポインタ19の位置に基づいて位置情報P1を決定する機能を備える（図21(B)参照）。

40

【0547】

また、演算装置210は、位置情報P1に基づいて第1の領域11を決定する機能を備え、輝度が第1の領域11において他の領域より抑制された画像情報Vを生成する機能を備える。

【0548】

また、演算装置210は、第1の領域11を位置情報P1に基づいて円形状に決定する。

【0549】

50

本実施の形態で説明する情報処理装置 200B は、ポインタ 19 の位置情報 P1 を供給する機能を備える入力部 240 と、ポインタ 19 の位置情報 P1 に基づいて第 1 の領域 11 を決定し、輝度が第 1 の領域 11 において抑制された画像情報 V を生成する演算装置 210 と、画像情報 V を表示する表示部 230 と、を含んで構成される。これにより、ポインタが近接する領域に、輝度が抑制された画像を表示することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0550】

例えば、情報処理装置 200B を教育、デジタルサイネージまたはスマートテレビジョンシステム等に用いる場合、離れた場所からよく見えるように、表示部 230 に近接して操作する者にとっては明るすぎる輝度で、表示をする場合がある。

10

【0551】

ポインタ 19 を用いて情報処理装置 200B を操作する者は、ポインタが指し示す部分を注視する。よって、その領域に他の領域より輝度が抑制された画像を表示することにより、操作者が感じる眩しさを軽減することができる。また、操作者は快適に操作することができる。

【0552】

なお、ポインタが指し示す部分の近傍は、情報処理装置 200B と情報処理装置 200B を観る者の間に立つ操作者の姿の陰に隠される場合がある。これにより、情報処理装置 200B を観る者が覚える違和感を軽減することができる。

20

【0553】

また、情報処理装置 200B は、検知部 250 を有する。

【0554】

以下に、情報処理装置 200B を構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

【0555】

例えば入力部 240 が重ねられた表示部 230 は、入力部 240 であるとともに表示部 230 でもある。

【0556】

《構成例》

情報処理装置 200B は、演算装置 210、入出力装置 220、表示部 230、検知部 250 または入力部 240 を有する。

30

【0557】

《演算装置 210》

演算装置 210 は、演算部 211 および記憶部 212 を備える。また、伝送路 214 および入出力インターフェース 215 を備える。

【0558】

《演算部 211》

演算部 211 は、例えばプログラムを実行する機能を備える。

【0559】

《記憶部 212》

記憶部 212 は、例えば演算部 211 が実行するプログラム、初期情報、設定情報または画像等を記憶する機能を有する。

40

【0560】

具体的には、ハードディスク、フラッシュメモリまたは酸化物半導体を含むトランジスタ等を用いることができる。

【0561】

《プログラム》

例えば、位置情報 P1 を取得する第 1 のステップと、位置情報 P1 に基づいて、第 1 の領域 11 を決定する第 2 のステップと、他の領域より第 1 の領域 11 において輝度が抑制さ

50

れた画像情報 V を生成する第 3 のステップと、を有するプログラムを用いることができる。

【0562】

また、演算装置 210 は、第 1 の領域 11 を位置情報 P1 に基づいて円形状に決定する。例えば、位置情報 P1 を含む半径 60 cm 以下好ましくは 30 cm 以下 5 cm 以上の範囲を第 1 の領域 11 に決定する。

【0563】

なお、第 1 の領域に表示する画像の輝度の最大値を、他の領域に表示する画像の輝度の最大値の 90 % 以下好ましくは 80 % 以下 10 % 以上に抑制する。または、第 1 の領域に表示する画像の輝度の平均を、他の領域に表示する画像の輝度の平均値の 90 % 以下好ましくは 80 % 以下 10 % 以上に抑制する。

10

【0564】

本実施の形態で説明するプログラムを実行する情報処理装置 200B は、位置情報 P1 に基づいて第 1 の領域 11 において他の領域より輝度が抑制された画像情報 V を生成することができる。その結果、利便性または信頼性に優れた新規なプログラムを提供することができる。

【0565】

《入出力インターフェース 215、伝送路 214》

入出力インターフェース 215 は端子または配線を備え、情報を供給し、供給される機能を備える。例えば、伝送路 214 と電氣的に接続することができる。また、入出力装置 220 と電氣的に接続することができる。

20

【0566】

伝送路 214 は配線を備え、情報を供給し、供給される機能を備える。例えば、入出力インターフェース 215 と電氣的に接続することができる。また、演算部 211、記憶部 212 または入出力インターフェース 215 と電氣的に接続することができる。

【0567】

《入出力装置 220》

入出力装置 220 は、表示部 230 または入力部 240 を備える。

【0568】

例えば、表示部 230 と、表示部 230 と重なる領域を備える入力部 240 と、を備える。タッチパネル等を入出力装置 220 に用いることができる。具体的には、実施の形態 1 で説明するタッチパネルを入出力装置 220 に用いることができる。

30

【0569】

《表示部 230》

表示部 230 は表示パネルを備える。

【0570】

例えば、マトリクス状に配置された表示素子を備える表示パネルを用いることができる。

【0571】

また、行方向に配設される表示素子と電氣的に接続される選択線と、行方向と交差する列方向に配設される表示素子と電氣的に接続される信号線と、を備える表示パネルを用いることができる。

40

【0572】

また、表示素子をパッシブマトリクス法またはアクティブマトリクス法を用いて駆動する表示パネルを用いることができる。

【0573】

具体的には、有機エレクトロルミネッセンス素子、電気泳動方式や電子粉流体（登録商標）方式やエレクトロウェットティング方式などを、表示素子（電子インクともいう）に用いることができる。

【0574】

また、シャッター方式の MEMS 表示素子、光干渉方式の MEMS 表示素子、液晶素子な

50

どを表示素子に用いることができる。

【0575】

《入力部240》

入力部240は入力パネルを備える。

【0576】

例えば、入力パネルは近接センサを備え、近接センサは近接するポインタを検知する機能を備える。なお、指やスタイラスペン等をポインタに用いることができる。

【0577】

発光ダイオード等の発光素子、金属片またはコイル等を、スタイラスペンに用いることができる。

10

【0578】

例えば、静電容量型の近接センサ、電磁誘導型の近接センサ、赤外線検知型の近接センサ、光電変換素子を用いた近接センサ等を近接センサに用いることができる。

【0579】

静電容量型の近接センサは導電膜を備え、大気より大きい誘電率を備えるものの導電膜に対する近接を、検知する機能を備える。例えば、入力パネルの互いに異なる領域に複数の導電膜を配設し、ポインタに用いられる指等が近接する領域を、導電膜に寄生する容量の変化に基づいて特定し、位置情報を決定できる。

【0580】

また、電磁誘導型の近接センサは、金属片やコイル等の検知回路に対する近接を検知する機能を備える。例えば、入力パネルの互いに異なる領域に複数の発振回路を配設し、ポインタに用いるスタイラスペン等に配設された金属片やコイル等が近接する領域を、発振回路の回路定数の変化に基づいて特定し、位置情報を決定できる。

20

【0581】

例えば、光検知型の近接センサは、発光素子の近接を、検知する機能を備える。例えば、入力パネルの互いに異なる領域に複数の光電変換素子を配設し、ポインタに用いるスタイラスペン等に配設された発光素子が近接する領域を、光電変換素子の起電力の変化に基づいて特定し、位置情報を決定できる。

【0582】

《検知部250》

例えば、環境の明るさを検知する照度センサや人感センサ等を検知部250に用いることができる。

30

【0583】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0584】

（実施の形態9）

本実施の形態では、本発明の一態様の情報処理装置の構成について、図22を参照しながら説明する。

【0585】

図22は本発明の一態様の情報処理装置200Cの構成を説明する図である。図22（A）は本発明の一態様の情報処理装置200Cの構成を説明するブロック図であり、図22（B）は操作されている情報処理装置200Cの状態を説明する模式図である。

40

【0586】

＜情報処理装置の構成例＞

本実施の形態で説明する情報処理装置200Cは、情報P2を供給され、画像情報Vを供給する演算装置210と、情報P2を供給し、画像情報Vを供給される入出力装置220と、を有する（図22（A）参照）。

【0587】

そして、入出力装置220は、画像情報Vを表示する表示部230および情報P2を供給

50

する検知部 250 を備える。

【0588】

検知部 250 は、表示部 230 と重なる領域 20 を監視する機能を備え、領域 20 の進入された部分に基づいて情報 P2 を決定する機能を備える（図 22（B）参照）。

【0589】

演算装置 210 は、情報 P2 に基づいて第 1 の領域 11B を決定する機能を備え、輝度が第 1 の領域 11B において他の領域より抑制された画像情報 V を生成する機能を備える。また、演算装置 210 は、進入された部分の一部と重なるように第 1 の領域 11B を決定する。

【0590】

本実施の形態で説明する情報処理装置 200C は、表示部 230 と、表示部 230 に重なる領域 20 に進入するものの情報 P2 を供給する機能を備える検知部 250 と、情報 P2 に基づいて第 1 の領域 11B を決定し、輝度が第 1 の領域 11B において抑制された画像情報 V を生成する演算装置 210 と、を含んで構成される。これにより、例えば表示部と重なる領域に操作者が進入してきた際に、操作者と重なる表示部に、輝度が抑制された画像を表示することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0591】

例えば、ポインタ等を用いて情報処理装置 200C を操作することができる領域、表示部 230 から表示をする側に向けて 1.5m 以内好ましくは 1m 以内 0m 以上の領域を、表示部 230 に重なる領域 20 ということができる（図 22（B）参照）。

【0592】

また、情報処理装置 200C は、入力部 240 を有する。

【0593】

以下に、情報処理装置 200C を構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

【0594】

例えば入力部 240 が重ねられた表示部 230 は、入力部 240 であるとともに表示部 230 でもある。

【0595】

《構成例》

情報処理装置 200C は、演算装置 210、入出力装置 220、表示部 230、入力部 240 または検知部 250 を有する。

【0596】

なお、情報処理装置 200C は、表示部 230 に重なる領域 20 に進入するものの情報 P2 を供給する機能を備える検知部 250 を備える点と、情報 P2 に基づいて第 1 の領域 11B を決定し、輝度が第 1 の領域 11B において抑制された画像情報 V を生成する演算装置 210 を備える点とが、実施の形態 8 において図 21 を参照しながら説明する情報処理装置 200B と異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

【0597】

《検知部 250》

検知部 250 は、表示部 230 と重なる領域 20 を監視し、位置情報を決定する機能を備える。例えば、図 22（B）に示すように表示部 230 の一方の面に向き合う領域 20 を監視する機能を備える。なお、情報 P2 は監視している領域 20 の進入された部分の位置を代表する情報である。

【0598】

具体的には、人感センサまたはカメラ等を検知部 250 に用いることができる。例えば、単数または複数の人感センサまたはカメラを用いることができる。

10

20

30

40

50

【0599】

人感センサを用いる場合、検知部250は、人感センサが検知する信号に基づいて情報P2を決定する機能を備える。例えば、検知した人影の重心等を情報P2に用いることができる。

【0600】

カメラを用いる場合、検知部250は、カメラが撮影する画像に基づいて情報P2を決定する機能を備える。例えば、検知した人影の頭部の重心等を情報P2に用いることができる。

【0601】

なお、演算装置210を用いて情報P2を決定することもできる。演算装置を用いて情報P2を決定する場合は、検知部250は検知した信号または撮影した画像を演算装置210に供給する。

【0602】

《演算装置210》

演算装置210は、情報P2に基づいて第1の領域11Bを決定し、輝度が第1の領域11Bにおいて抑制された画像情報Vを生成する機能を備える。また、演算装置210は、進入された部分の一部と重なるように第1の領域11Bを決定する。

【0603】

例えば、情報処理装置200Cの操作者が進入した領域20の一部と第1の領域11Bが、表示部230を閲覧する者から観て重なって見えるように、第1の領域11Bを決定する。これにより、第1の領域11Bが、表示部230の操作者の陰に配置されるため、第1の領域11Bに輝度が抑制された画像が表示された際に表示部230を閲覧する者が覚える違和感を、軽減することができる。

【0604】

例えば、図22(B)に示すように第1の領域11Bを情報処理装置200Cの操作者の陰影状に決定する。例えば、複数のカメラを用いて撮影された多視点映像から3次元的な形状モデルを生成し、表示部230にモデルを投影し、陰影状の領域を決定する。

【0605】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0606】

(実施の形態10)

本実施の形態では、本発明の一態様の情報処理装置の構成について、図23を参照しながら説明する。

【0607】

図23は本発明の一態様の情報処理装置200Dの構成を説明する図である。図23(A)は本発明の一態様の情報処理装置200Dの構成を説明するブロック図であり、図23(B)は操作されている情報処理装置200Dの状態を説明する模式図である。

【0608】

<情報処理装置の構成例>

本実施の形態で説明する情報処理装置200Dは、追跡情報P3を供給され、画像情報Vを供給する演算装置210と、追跡情報P3を供給し、画像情報Vを供給される入出力装置220と、を有する。

【0609】

そして、入出力装置220は、画像情報を表示する表示部230および追跡情報を供給する検知部250Dを備える。

【0610】

検知部250Dは、表示部230に対する距離DSおよび表示部230に対する方向DRを含む追跡情報P3を決定する機能を備える。

【0611】

演算装置 210 は、追跡情報 P3 に基づいて円形状に第 1 の領域 11C を決定する機能を備え、演算装置 210 は、輝度が第 1 の領域 11C において他の領域より抑制された画像情報 V を生成する機能を備える。

【0612】

本実施の形態で説明する情報処理装置 200D は、表示部 230 と、距離 DS および方向 DR を含む追跡情報 P3 を供給する機能を備える検知部 250D と、追跡情報 P3 に基づいて第 1 の領域 11C を決定し、輝度が第 1 の領域 11C において抑制された画像情報 V を生成する演算装置 210 と、を含んで構成される。これにより、例えば表示部と重なる領域に操作者が進入してきた際に、操作者と重なる表示部に、輝度が抑制された画像を表示することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

10

【0613】

例えば、情報処理装置 200D を教育、デジタルサイネージまたはスマートテレビジョンシステムに用いる場合、離れた場所からよく見えるように、表示部 230 に近接して操作する者にとっては明るすぎる輝度で、表示をする場合がある。

【0614】

情報処理装置 200D を操作する者が注視する部分に、輝度が他の領域より抑制された画像を表示することにより、操作者が感じる眩しさを軽減し、快適に操作することができる。

【0615】

例えば、操作する者の視線を追跡することにより、操作者が注視する部分を特定し、輝度が抑制された画像を表示することができる。

20

【0616】

また、情報処理装置 200D は、入力部 240 を有する。

【0617】

以下に、情報処理装置 200D を構成する個々の要素について説明する。なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。

【0618】

例えば、入力部 240 が重ねられた表示部 230 は、入力部 240 であるとともに表示部 230 でもある。

30

【0619】

《構成例》

情報処理装置 200D は、演算装置 210、入出力装置 220、表示部 230、入力部 240 または検知部 250D を有する。

【0620】

なお、情報処理装置 200D は、表示部 230 に対する距離 DS および表示部 230 に対する方向 DR を含む追跡情報 P3 を決定する機能を備える検知部 250D を備える点と、追跡情報 P3 に基づいて円形状に第 1 の領域 11C を決定し、輝度が第 1 の領域 11C において抑制された画像情報 V を生成する演算装置 210 を備える点とが、実施の形態 8 において図 21 を参照しながら説明する情報処理装置 200B と異なる。ここでは異なる構成について詳細に説明し、同様の構成を用いることができる部分は、上記の説明を援用する。

40

【0621】

《検知部 250D》

検知部 250D は、表示部 230 に対する距離 DS および表示部 230 に対する方向 DR を含む追跡情報 P3 を決定する機能を備える。

【0622】

例えば、情報処理装置 200D の操作者が視線を追跡するように身に付けたヘッドトラッキング装置を、検知部 250D に用いることができる（図 23（B）参照）。これにより

50

、表示部 230 に対する検知部 250D からの距離 DS および表示部 230 に対する検知部 250D からの方向 DR 向を含む追跡情報 P3 を決定することができる。

【0623】

具体的には、ジャイロセンサまたは眼鏡等に配設されたカメラを検知部 250D に用いることができる。

【0624】

入力部 240 は、表示部 230 と重なる領域に近接するポインタ 19 の位置情報 P1 を検知する機能を備える。

【0625】

演算装置 210 は、位置情報 P1 に基づいて第 2 の領域 11D を決定する機能を備え、輝度が第 1 の領域 11C および第 2 の領域 11D において他の領域より抑制された画像情報 V を生成する機能を備える。

10

【0626】

本実施の形態で説明する情報処理装置 200D は、ポインタ 19 の位置情報 P1 を供給する機能を備える入力部 240 と、位置情報 P1 に基づいて第 2 の領域 11D を決定し、輝度が第 1 の領域 11C および第 2 の領域 11D において抑制された画像情報 V を生成する演算装置 210 と、画像情報 V を表示する表示部 230 と、を含んで構成される。これにより、ポインタが近接する領域に、輝度が抑制された画像を表示することができる。その結果、利便性または信頼性に優れた新規な情報処理装置を提供することができる。

【0627】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

20

【0628】

例えば、本明細書等において、X と Y とが接続されている、と明示的に記載されている場合は、X と Y とが電氣的に接続されている場合と、X と Y とが機能的に接続されている場合と、X と Y とが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

【0629】

ここで、X、Y は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

30

【0630】

X と Y とが直接的に接続されている場合の一例としては、X と Y との電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、X と Y との間に接続されていない場合であり、X と Y との電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）を介さずに、X と Y とが、接続されている場合である。

【0631】

X と Y とが電氣的に接続されている場合の一例としては、X と Y との電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、X と Y との間に 1 個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、X と Y とが電氣的に接続されている場合は、X と Y とが直接的に接続されている場合を含むものとする。

40

【0632】

X と Y とが機能的に接続されている場合の一例としては、X と Y との機能的な接続を可能

50

とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフト回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

10

【0633】

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とが、本明細書等を開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等を開示されているものとする。

【0634】

20

なお、例えば、トランジスタのソース（又は第1の端子など）が、Z1を介して（又は介さず）、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2を介して（又は介さず）、Yと電氣的に接続されている場合や、トランジスタのソース（又は第1の端子など）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合では、以下のように表現することが出来る。

【0635】

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

30

40

【0636】

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の

50

接続経路は、Z 2 を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第 1 の端子など）は、少なくとも第 1 の接続経路によって、Z 1 を介して、X と電氣的に接続され、前記第 1 の接続経路は、第 2 の接続経路を有しておらず、前記第 2 の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第 2 の端子など）は、少なくとも第 3 の接続経路によって、Z 2 を介して、Y と電氣的に接続され、前記第 3 の接続経路は、前記第 2 の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第 1 の端子など）は、少なくとも第 1 の電氣的パスによって、Z 1 を介して、X と電氣的に接続され、前記第 1 の電氣的パスは、第 2 の電氣的パスを有しておらず、前記第 2 の電氣的パスは、トランジスタのソース（又は第 1 の端子など）からトランジスタのドレイン（又は第 2 の端子など）への電氣的パスであり、トランジスタのドレイン（又は第 2 の端子など）は、少なくとも第 3 の電氣的パスによって、Z 2 を介して、Y と電氣的に接続され、前記第 3 の電氣的パスは、第 4 の電氣的パスを有しておらず、前記第 4 の電氣的パスは、トランジスタのドレイン（又は第 2 の端子など）からトランジスタのソース（又は第 1 の端子など）への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第 1 の端子など）と、ドレイン（又は第 2 の端子など）とを、区別して、技術的範囲を決定することができる。

【0637】

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z 1、Z 2 は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

【0638】

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1 つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

【符号の説明】

【0639】

A F 1 配向膜
 A F 2 配向膜
 C 容量素子
 C 1 導電膜
 C 1 D 導電膜
 C 2 導電膜
 C 2 B 導電膜
 C 2 C 導電膜
 C 2 D 導電膜
 D C 検知回路
 F P C フレキシブルプリント基板
 O S C 発振回路
 G D 駆動回路
 G D A 駆動回路
 G D B 駆動回路
 S D 駆動回路
 S W スイッチ
 M 1 ノード
 M 2 ノード

10

20

30

40

50

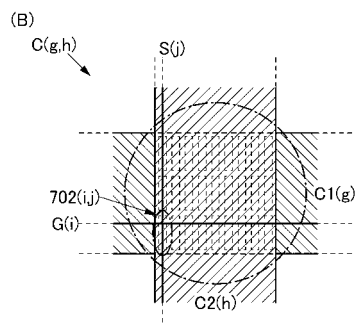
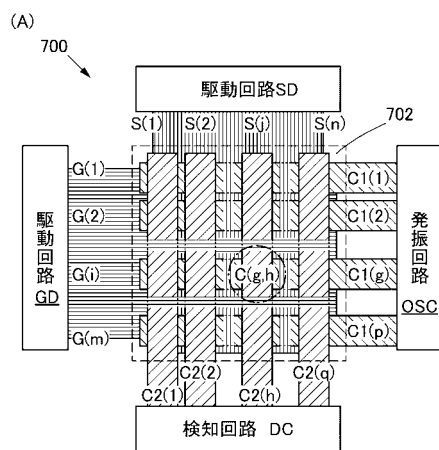
MA	トランジスタ	
MC	トランジスタ	
MD	トランジスタ	
ME	トランジスタ	
MDB	トランジスタ	
MDC	トランジスタ	
MDE	トランジスタ	
P1	位置情報	
P2	情報	
P3	追跡情報	10
R1	期間	
R2	期間	
R3	期間	
R4	垂直帰線期間	
T1	時刻	
T2	時刻	
T3	時刻	
T4	時刻	
T5	時刻	
T6	時刻	20
PIC1	画像情報	
PIC2	画像情報	
PIC3	画像情報	
PIC4	画像情報	
V	画像情報	
VCOM	配線	
11	領域	
11B	領域	
11C	領域	
11D	領域	30
19	ポインタ	
20	領域	
100	トランジスタ	
102	基板	
104	導電膜	
106	絶縁膜	
107	絶縁膜	
108	酸化物半導体膜	
108a	酸化物半導体膜	
108b	酸化物半導体膜	40
108c	酸化物半導体膜	
112a	導電膜	
112b	導電膜	
114	絶縁膜	
116	絶縁膜	
118	絶縁膜	
120a	導電膜	
120b	導電膜	
150	トランジスタ	
200	情報処理装置	50

2 0 0 B	情報処理装置	
2 0 0 C	情報処理装置	
2 0 0 D	情報処理装置	
2 1 0	演算装置	
2 1 1	演算部	
2 1 2	記憶部	
2 1 4	伝送路	
2 1 5	入出力インターフェース	
2 2 0	入出力装置	
2 3 0	表示部	10
2 3 0 B	表示部	
2 3 1	表示領域	
2 3 2	画素	
2 3 5 L C	表示素子	
2 4 0	入力部	
2 5 0	検知部	
2 5 0 D	検知部	
2 9 0	通信部	
7 0 0	タッチパネル	
7 0 0 B	タッチパネル	20
7 0 0 C	タッチパネル	
7 0 0 D	タッチパネル	
7 0 0 E	タッチパネル	
7 0 1	絶縁膜	
7 0 1 C	絶縁膜	
7 0 2	画素	
7 0 4	導電膜	
7 0 4 S	導電膜	
7 0 6	絶縁膜	
7 1 0	基材	30
7 1 0 P	光学フィルム	
7 1 1	配線	
7 1 2 A	導電膜	
7 1 2 B	導電膜	
7 1 8	半導体膜	
7 1 8 A	領域	
7 1 8 B	領域	
7 1 8 C	領域	
7 1 9	端子	
7 2 1 A	絶縁膜	40
7 2 1 B	絶縁膜	
7 2 4	導電膜	
7 2 4 B	導電膜	
7 2 8	絶縁膜	
7 2 8 A	絶縁膜	
7 2 8 B	絶縁膜	
7 3 0	封止材	
7 5 0	表示素子	
7 5 1	導電膜	
7 5 3	層	50

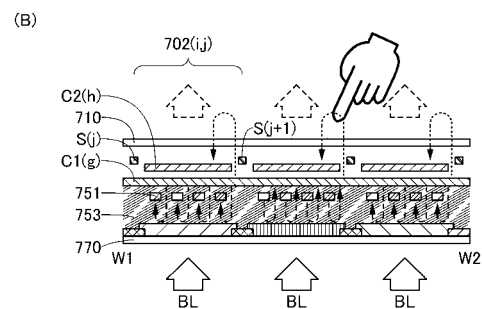
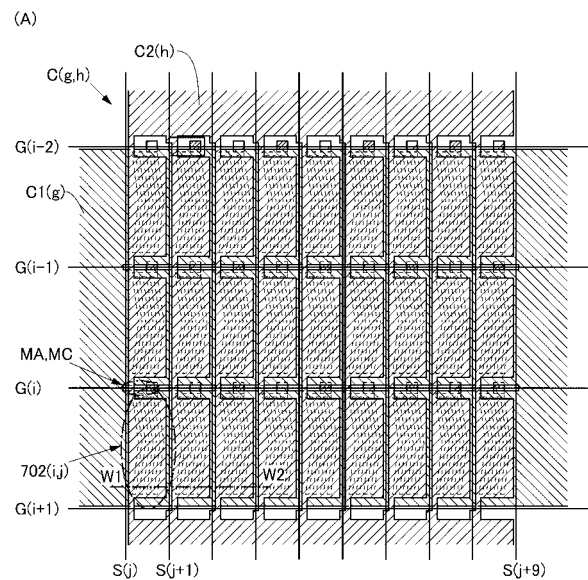
7 7 0	基 材	
7 7 0 P	光 学 フ ィ ル ム	
7 7 1	絶 縁 膜	
1 1 8 9	R O M イ ン タ ー フ ェ ー ス	
1 1 9 0	基 板	
1 1 9 1	A L U	
1 1 9 2	A L U コ ン ト ロ ー ラ	
1 1 9 3	イ ン ス ト ラ ク シ ョ ン デ コ ー ダ	
1 1 9 4	イ ン タ ラ プ ト コ ン ト ロ ー ラ	
1 1 9 5	タ イ ミ ン グ コ ン ト ロ ー ラ	10
1 1 9 6	レ ジ ス タ	
1 1 9 7	レ ジ ス タ コ ン ト ロ ー ラ	
1 1 9 8	バ ス イ ン タ ー フ ェ ー ス	
1 1 9 9	R O M	
1 2 0 0	記 憶 素 子	
1 2 0 1	回 路	
1 2 0 2	回 路	
1 2 0 3	ス イ ッ チ	
1 2 0 4	ス イ ッ チ	
1 2 0 6	論 理 素 子	20
1 2 0 7	容 量 素 子	
1 2 0 8	容 量 素 子	
1 2 0 9	ト ラ ン ジ ス タ	
1 2 1 0	ト ラ ン ジ ス タ	
1 2 1 3	ト ラ ン ジ ス タ	
1 2 1 4	ト ラ ン ジ ス タ	
1 2 2 0	回 路	
3 0 0 1	配 線	
3 0 0 2	配 線	
3 0 0 3	配 線	30
3 0 0 4	配 線	
3 0 0 5	配 線	
3 2 0 0	ト ラ ン ジ ス タ	
3 3 0 0	ト ラ ン ジ ス タ	
3 4 0 0	容 量 素 子	
5 0 0 0	筐 体	
5 0 0 1	表 示 部	
5 0 0 2	表 示 部	
5 0 0 3	ス ピ ー カ	
5 0 0 4	L E D ラ ン プ	40
5 0 0 5	操 作 キ ー	
5 0 0 6	接 続 端 子	
5 0 0 7	セ ン サ	
5 0 0 8	マ イ ク ロ フ ォ ン	
5 0 0 9	ス イ ッ チ	
5 0 1 0	赤 外 線 ポ ー ト	
5 0 1 1	記 録 媒 体 読 込 部	
5 0 1 2	支 持 部	
5 0 1 3	イ ヤ ホ ン	
5 0 1 4	ア ン テ ナ	50

5015	シャッターボタン
5016	受像部
5017	充電器
7302	筐体
7304	表示パネル
7305	アイコン
7306	アイコン
7311	操作ボタン
7312	操作ボタン
7313	接続端子
7321	バンド
7322	留め金

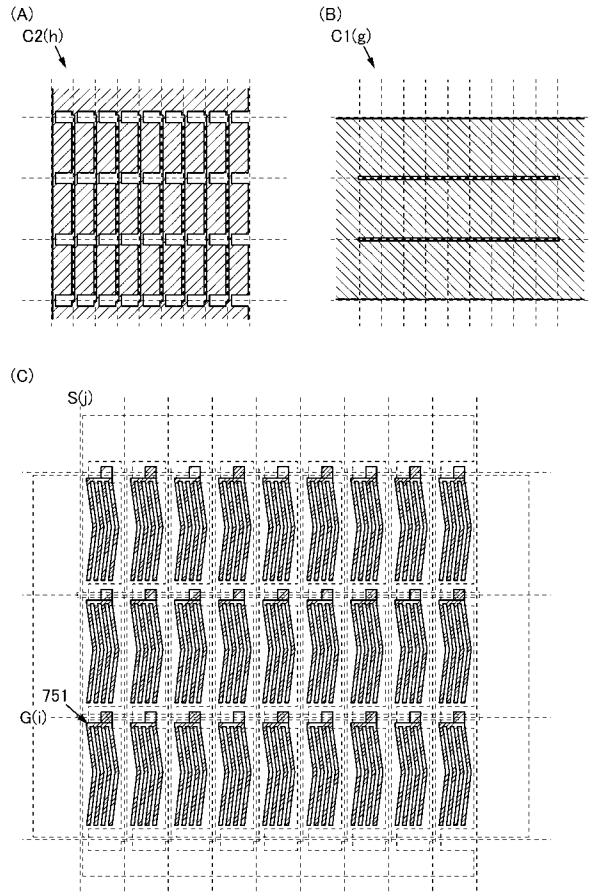
【図 1】



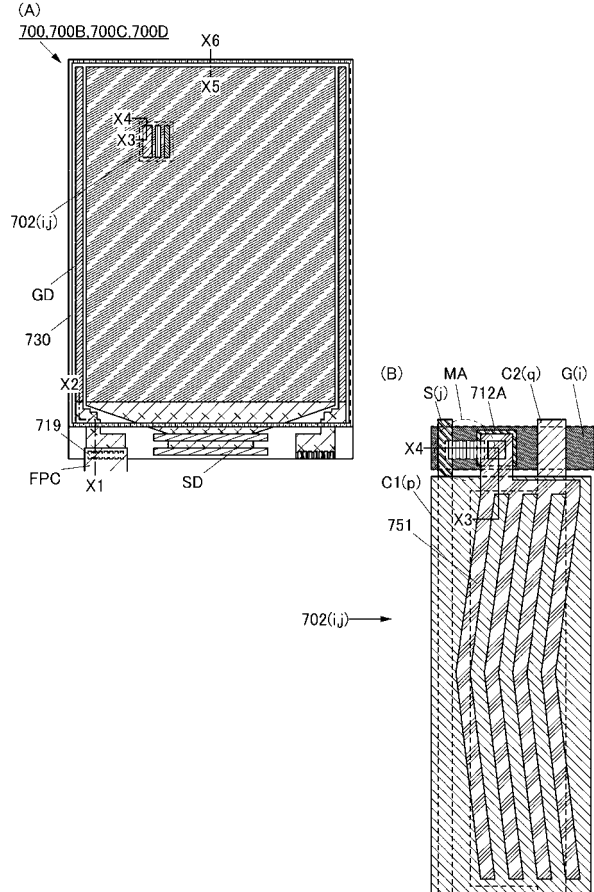
【図 2】



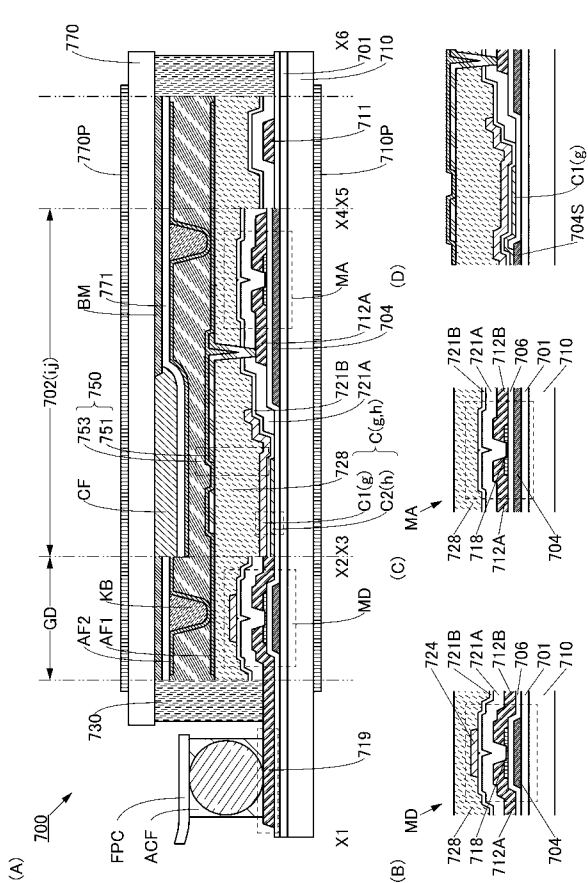
【図 3】



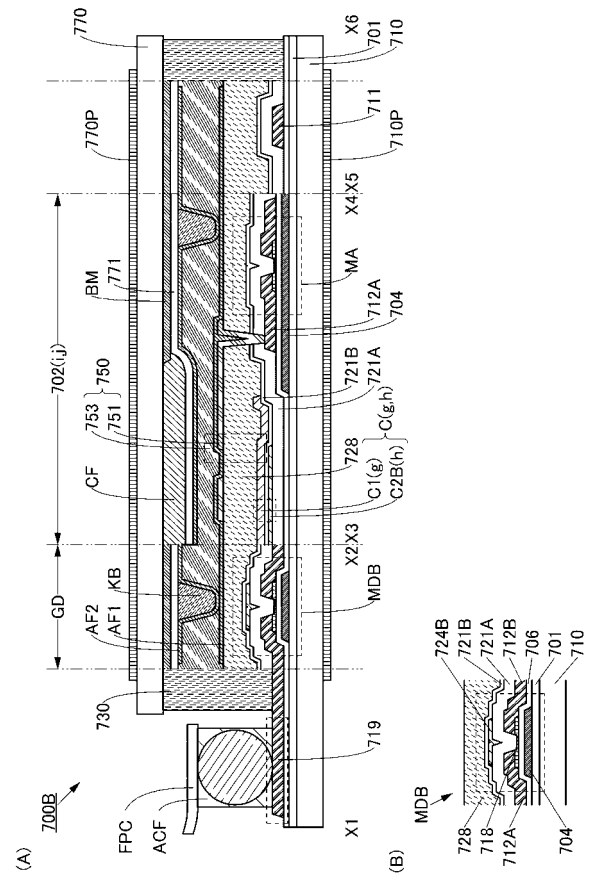
【図 4】



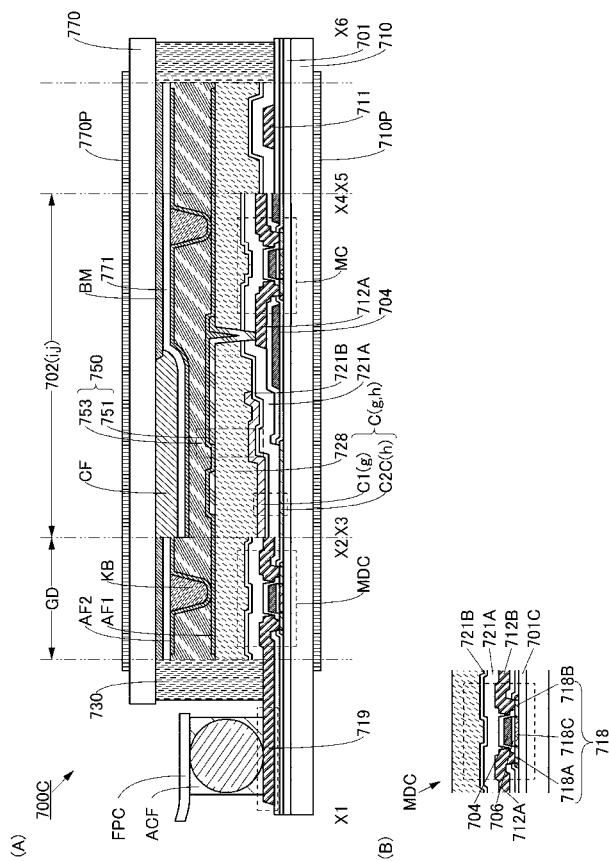
【図 5】



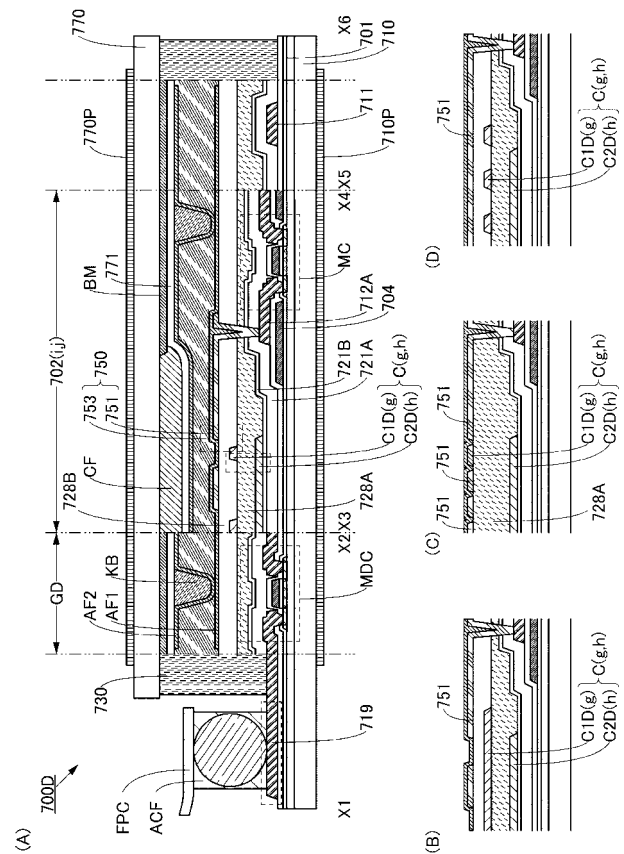
【図 6】



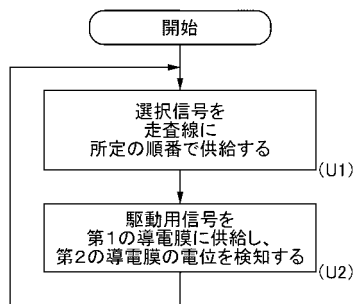
【図 7】



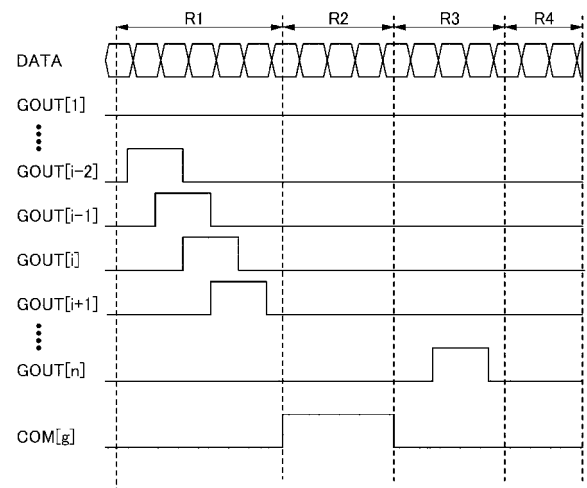
【図 8】



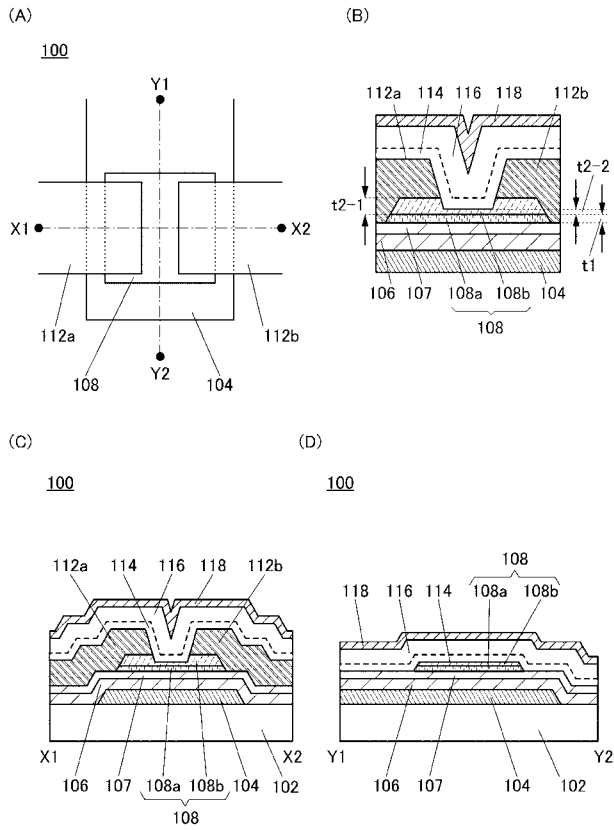
【図 9】



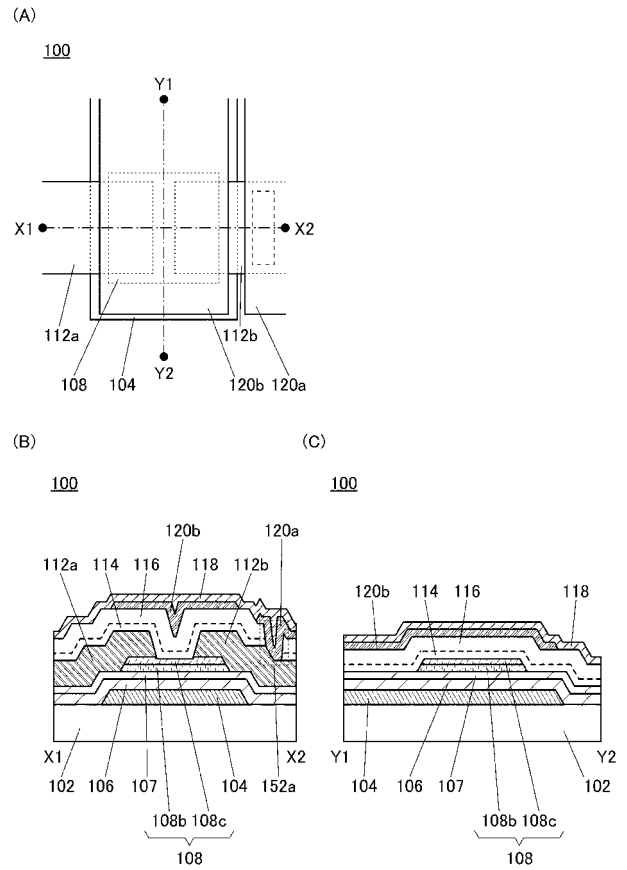
【図 10】



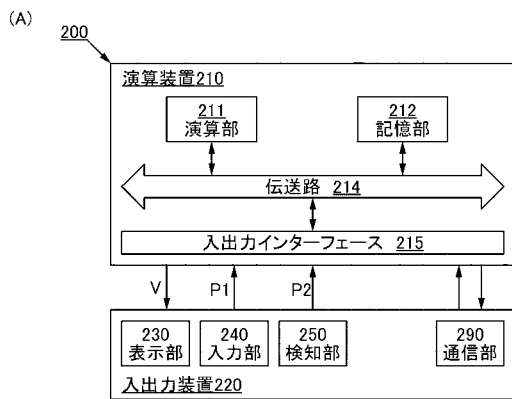
【図 1 1】



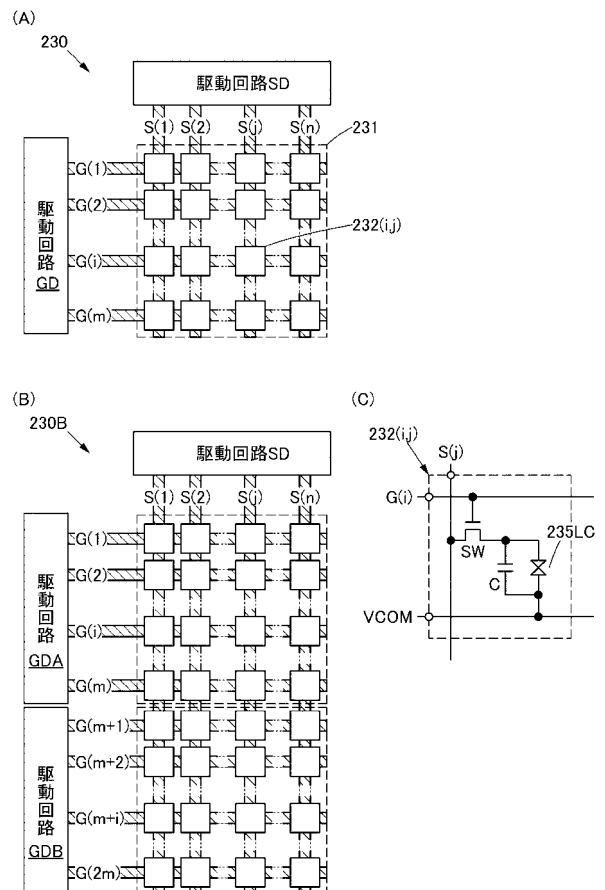
【図 1 2】



【図 1 3】

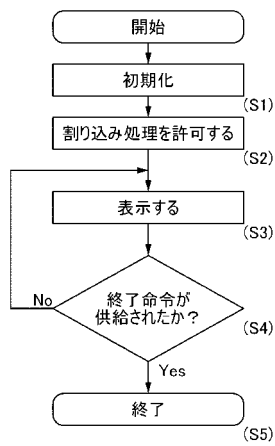


【図 1 4】

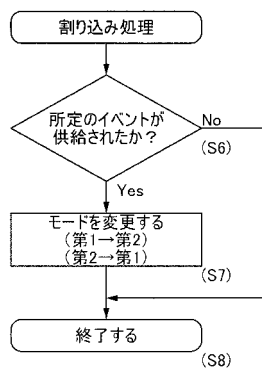


【図 15】

(A)

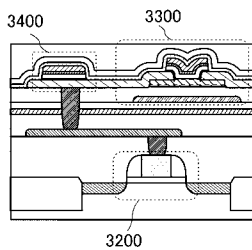


(B)

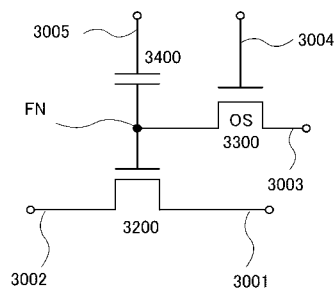


【図 17】

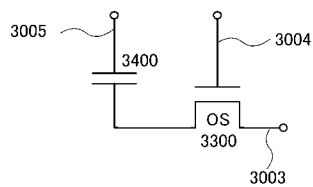
(A)



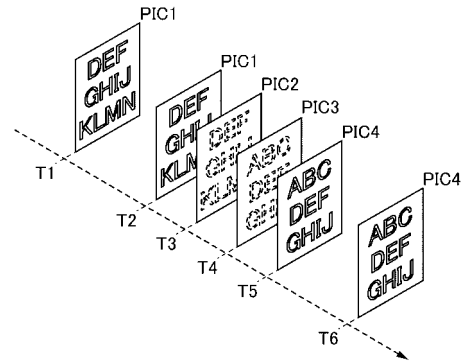
(B)



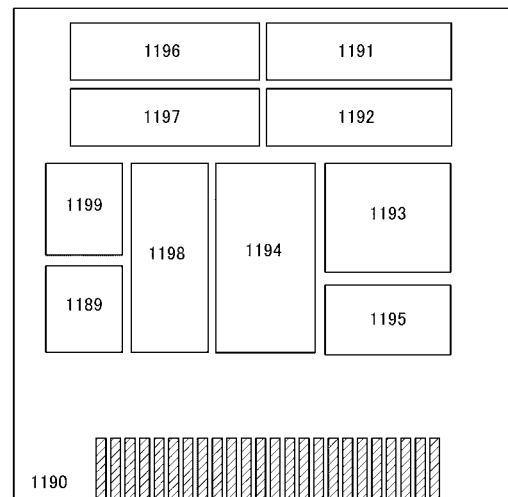
(C)



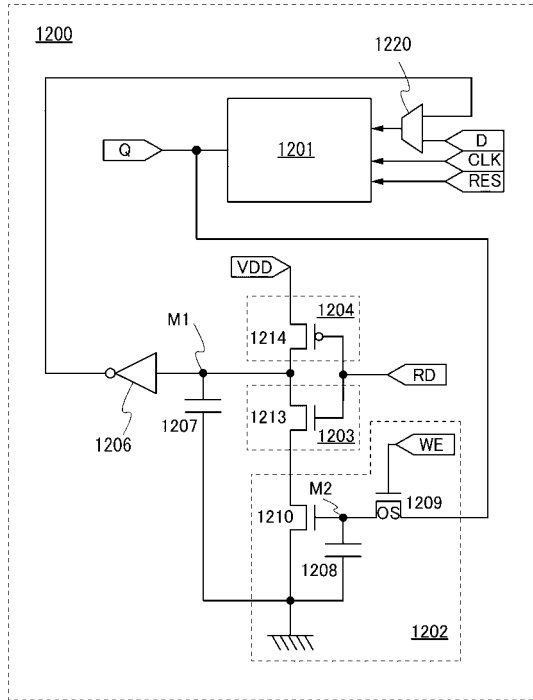
【図 16】



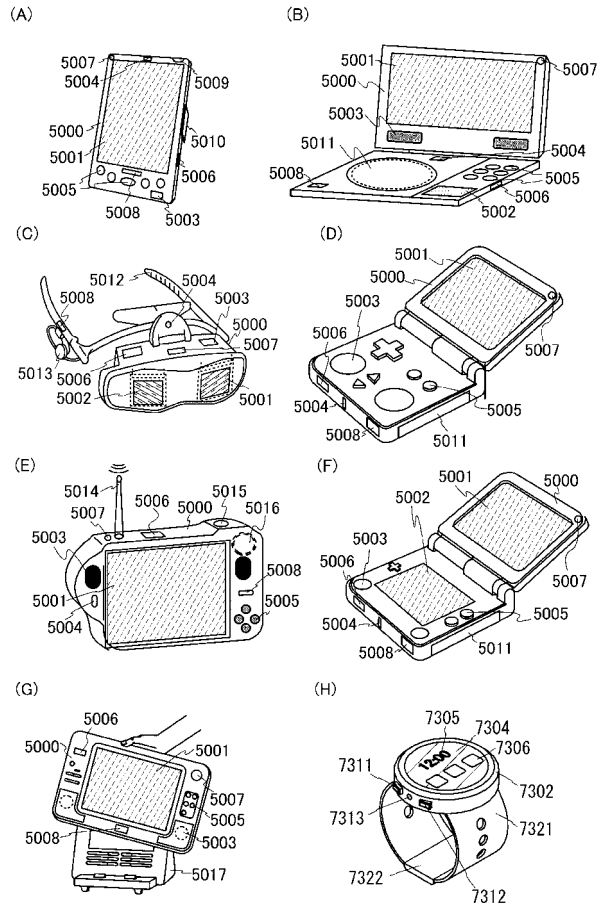
【図 18】



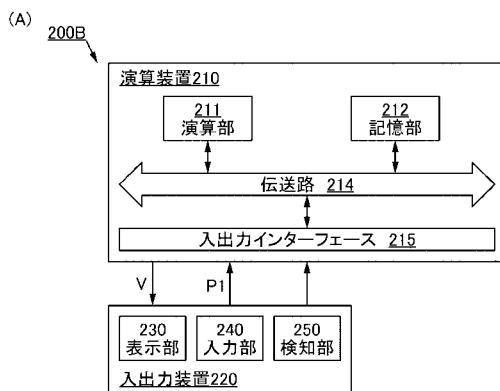
【図 19】



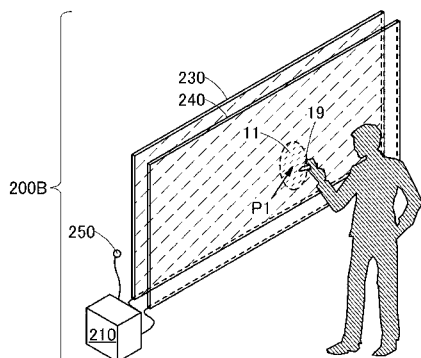
【図 20】



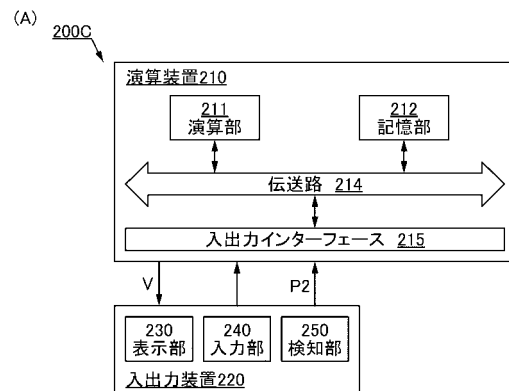
【図 21】



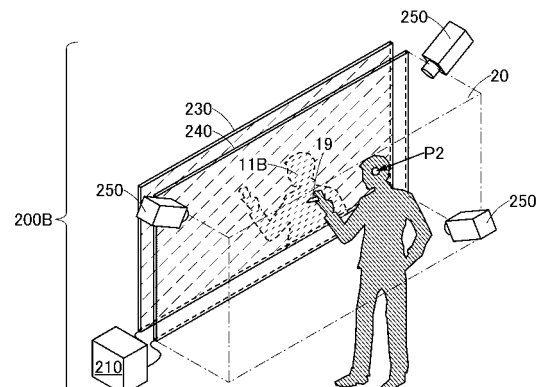
(B)



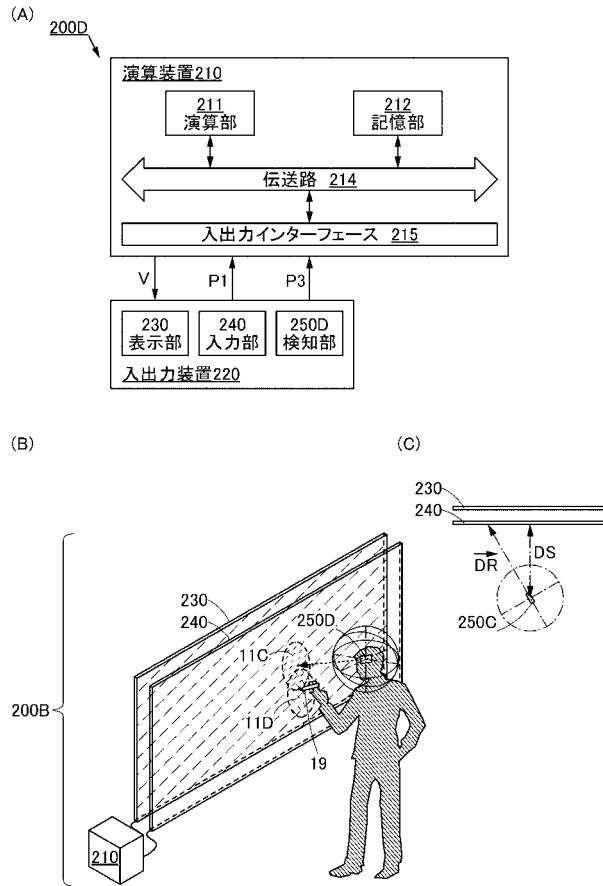
【図 22】



(B)



【図 2 3】



【図 2 4】

