



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/22 (2006.01) H05B 33/10 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월23일 10-0647325 2006년11월10일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0033199 2005년04월21일 2005년04월21일	(65) 공개번호 (43) 공개일자	10-2006-0110701 2006년10월25일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자           삼성전자주식회사  
                              경기도 수원시 영통구 매탄동 416

(72) 발명자             이호년  
                              경기 성남시 분당구 서현동 효자촌현대아파트 103-1204

                              강성기  
                              경기 성남시 분당구 금곡동 코오롱 하늘채 A동 1305호

                              오태식  
                              경기 수원시 팔달구 인계동 1122-10 삼호파크타워 1803호

                              기인서  
                              경기 성남시 분당구 수내동 푸른마을벽산아파트 201-1902

                              이성의  
                              경기 성남시 분당구 분당동 셋별마을라이프아파트 103-405

                              김정우  
                              경기 용인시 기흥읍 구갈리 우림아파트 202호

(74) 대리인             리엔특특허법인  
                              이해영

심사관 : 손희수

전체 청구항 수 : 총 16 항

(54) 저면발광형 유기발광소자

(57) 요약

저면발광형 유기발광소자 및 그 제조방법이 개시된다. 본 발명에 따른 유기발광소자는, 투명 기관; 상기 기관 상면에 차례로 적층된 투명 전극과 유기발광층 및 픽셀 전극을 포함하는 유기발광다이오드; 상기 유기발광다이오드를 덮는 평탄화막; 및 상기 평탄화막의 상층에 배치된 유기박막트랜지스터를 이용하여 상기 유기발광다이오드를 구동하는 픽셀 회로;를 포함한다.

대표도

도 3

특허청구의 범위

청구항 1.

투명 기판;

상기 기판 상면에 차례로 적층된 투명 전극과 유기발광층 및 픽셀 전극을 포함하는 유기발광다이오드;

상기 유기발광다이오드를 덮는 평탄화막; 및

상기 평탄화막의 상측에 배치된 유기박막트랜지스터를 이용하여 상기 유기발광다이오드를 구동하는 픽셀 회로;를 포함하는 저면발광형 유기발광소자.

청구항 2.

제1항에 있어서,

상기 유기박막트랜지스터는, 그 드레인 전극이 상기 평탄화막을 관통하는 비아 홀에 도전성 물질이 충전된 층간 접속부에 의해 상기 유기발광다이오드의 픽셀 전극과 연결된 것을 특징으로 하는 유기발광소자.

청구항 3.

제1항에 있어서,

상기 픽셀 전극은 금속 전극인 것을 특징으로 하는 유기발광소자.

청구항 4.

제1항에 있어서,

상기 유기발광다이오드는,

상기 투명 전극 상에 수직하게 설치되어 발광 영역을 구획하는 बैं크부를 구비하고, 상기 유기발광층 및 픽셀 전극은 상기 बैं크부 내에 적층된 것을 특징으로 하는 유기발광소자.

청구항 5.

제1항에 있어서,

상기 픽셀회로는 적어도 일부가 상기 유기발광다이오드의 발광 영역 상측에 중첩되게 배치되는 것을 특징으로 하는 유기발광소자.

## 청구항 6.

제1항에 있어서,

상기 유기발광다이오드의 투명 전극은 상기 하부 기관 전면에 대하여 일체로 형성된 것을 특징으로 하는 유기발광소자.

## 청구항 7.

제1항에 있어서,

상기 픽셀회로의 상면을 덮어 외기와의 접촉을 차단하는 보호막을 더 포함하는 것을 특징으로 하는 유기발광소자.

## 청구항 8.

투명 기관 상면에 투명 전극과 유기발광층 및 픽셀 전극을 차례로 적층하여 유기발광다이오드를 형성하는 단계;

상기 유기발광다이오드를 덮는 평탄화막을 형성하는 단계;

상기 평탄화막 상면에 게이트전극을 형성하고 그 위에 게이트 절연층을 덮은 후, 상기 유기발광다이오드의 픽셀 전극에 도달할 때까지 일측을 식각하여 비아 홀을 형성하는 단계;

소스 전극과 드레인 전극을 형성하되 상기 드레인 전극이 상기 비아 홀을 통해 상기 픽셀 전극과 연결되도록 하는 단계; 및

상기 소스 전극과 드레인 전극 사이에 유기 반도체부를 형성하는 단계;를 포함하는 저면발광형 유기발광소자의 제조방법.

## 청구항 9.

투명 기관 상면에 투명 전극과 유기발광층 및 픽셀 전극을 차례로 적층하여 유기발광다이오드를 형성하는 단계;

상기 유기발광다이오드를 덮는 평탄화막을 형성하는 단계;

상기 유기발광다이오드의 픽셀 전극에 도달할 때까지 평탄화막의 일측을 식각하여 비아 홀을 형성하는 단계;

상기 평탄화막 상면에 소스 전극과 드레인 전극을 형성하되 상기 드레인 전극이 상기 비아 홀을 통해 상기 픽셀 전극과 연결되도록 하는 단계;

상기 소스 전극과 드레인 전극 사이에 유기 반도체부를 형성하는 단계; 및

상기 소스 전극, 드레인 전극 및 유기 반도체부 상부에 게이트 절연막을 형성하고 그 위에 게이트 전극을 형성하는 단계;를 포함하는 저면발광형 유기발광소자의 제조방법.

## 청구항 10.

제8항 또는 제9항에 있어서,

상기 유기발광다이오드를 형성하는 단계는,

상기 기관 상면 전체에 투명 전극층을 형성하는 단계;

상기 투명 전극층 상면에 발광 영역을 구획하는 बैं크부를 형성하는 단계;

상기 बैं크부 내부의 상기 투명 전극층 상면에 유기발광층을 형성하는 단계; 및

상기 유기발광층 상면에 픽셀 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 11.

제8항 또는 제9항에 있어서,

상기 비아 홀을 형성하는 단계는 식각법에 의한 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 12.

제8항 또는 9항에 있어서,

레이저를 이용하여 비아홀을 형성하는 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 13.

제8항 또는 제9항에 있어서,

상기 픽셀 전극, 게이트 전극, 소스 전극 및 드레인 전극을 형성하는 각 단계는 금속 잉크를 이용하여 잉크젯 프린트법으로 패터닝하고 큐어링(curing)하여 형성하는 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 14.

제8항 또는 제9항에 있어서,

상기 유기 반도체부를 형성하는 단계는 유기 반도체 물질을 잉크젯 프린트법으로 패터닝하고 큐어링하여 형성하는 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 15.

제8항 또는 제9항에 있어서,

상기 유기 반도체부를 형성하는 단계의 공정 온도는 상기 유기발광다이오드를 형성하는 단계의 공정 온도보다 낮은 것을 특징으로 하는 유기발광소자의 제조방법.

### 청구항 16.

투명 기판;

상기 기판 상면에 차례로 적층된 투명 전극과 유기발광층 및 픽셀 전극을 포함하는 유기발광다이오드;

상기 유기발광다이오드를 덮는 평탄화막; 및

상기 평탄화막의 상층에 배치되고, 그 드레인 전극이 상기 평탄화막을 관통하는 비아 홀을 통해 상기 유기발광다이오드의 픽셀 전극과 연결된 유기박막트랜지스터를 구비하며, 상기 유기발광다이오드를 구동하는 픽셀 회로를 포함하는 액티브 매트릭스형 유기발광표시장치.

명세서

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 유기발광다이오드(OLED)를 이용한 유기발광소자에 관한 것으로, 더 상세하게는 각 픽셀마다 유기 박막 트랜지스터를 이용하여 상기 유기발광다이오드를 구동하는 픽셀 회로를 구비하는 액티브 매트릭스 구동 방식의 유기발광소자에 관한 것이다.

일반적으로 유기발광다이오드(OLED: Organic Light Emitting Diode)란 저분자 또는 고분자의 유기물 박막에서 음극과 양극을 통하여 주입된 전자(electron)와 정공(hole)이 재결합(recombination)하며 여기자(exciton)을 형성하고, 형성된 여기자의 에너지에 의해 특정한 파장의 빛이 발생하는, 이른바 유기 전계발광(Organic electroluminescence) 현상을 이용한 발광소자를 말한다.

이러한 유기발광다이오드를 이용한 표시장치는 그 구동방식에 따라 패시브 매트릭스(passive matrix) 타입과 액티브 매트릭스(active matrix) 타입으로 나눌 수 있다. 이 중 액티브 매트릭스 타입의 유기발광소자는 매트릭스 형태로 배열된 각 픽셀 마다 이를 구동하는 픽셀 회로를 구비한다. 상기 픽셀 회로는 박막트랜지스터(TFT: Thin-Film Transister)에 의해 스위칭 되고, 픽셀 관련 정보를 저장한다. 이러한 액티브 매트릭스 타입은 패시브 매트릭스 타입에 비해 유기발광다이오드를 더 빠른 속도로 구동할 수 있기 때문에 대비(contrast)특성이 우수하고, 화면 깜빡임이 적으며, 반응시간 특성도 우수한 장점을 갖는다.

도1은 종래의 액티브 매트릭스형 유기발광소자의 예를 개략적으로 도시한 단면도이다. 구조에 관한 이해를 돕기 위해 스위칭 TFT와 OLED를 포함하는 단위 픽셀의 단면을 도시한 것이다. 상기 예에 따르면, 기판(10)의 상면 일측에는 TFT(20) 구조가 구비되고, 타측에는 OLED(30) 구조가 구비되어 있다. 미국특허 US 6,784,032호 개시된 유기발광소자 등이 이에 속하는 것으로서, 상기 TFT(20) 구조는 게이트 전극(21), 게이트 절연층(22), 소스 전극(24), 드레인 전극(23), 및 반도체부(25)를 가지고, 상기 OLED(30) 구조는 상기 드레인 전극(23)과 연결된 픽셀 전극(31), 발광 영역을 구획하는 बैं크부(32), 상기 발광 영역 내에 차례로 적층된 유기발광층(33) 및 투명 전극(34)을 갖는다.

상기 예에 따른 유기발광소자는 구조가 단순하고 제조가 용이한 반면, 단위 픽셀 면적대 상기 발광 영역이 차지하는 면적의 비, 즉 개구율(aperture ratio)이 낮다는 단점이 있다.

도2는 종래의 상면발광형 유기발광소자의 예를 개략적으로 도시한 단면도이다. 상기 도1과 마찬가지로 구조에 관한 이해를 돕기 위해 스위칭 TFT와 OLED를 포함하는 단위 픽셀의 단면을 도시한 것이다. 제2예에 따르면, 기판(10) 상에 박막트랜지스터(20) 구조가 구비되고, 그 위의 중첩되는 영역에 유기발광다이오드(30) 구조가 구비되어 있다. 미국특허 US 6,538,390호에 개시된 유기발광소자 등이 이에 속하는 것으로서, 상기 TFT(20) 구조와 상기 OLED(30)의 사이에는 평탄화막(41)이 구비되고 상기 TFT(20)의 드레인 전극(23)은 층간 접속부(29)를 통해 상기 OLED(30)의 픽셀 전극(31)과 연결된다.

상기 예에 따른 유기발광소자는 구조적으로 픽셀의 대부분을 발광 영역으로 사용할 수 있어 개구율이 높은 반면, OLED(30)가 외기와 가깝게 배치되므로 물과 수증기 및 산소와의 접촉에 취약해지는 단점이 있다.

또한 상기 상면발광형 유기발광표시장치에서 TFT(20)구조로 유기 박막 트랜지스터(OTFT)를 사용하는 경우, 통상적으로 OLED(30)의 공정 온도가 OTFT 공정 온도보다 높음으로 인해 OLED(30) 공정시 이미 형성된 OTFT의 열화를 일으킬 수 있다는 문제점이 존재한다.

**발명이 이루고자 하는 기술적 과제**

본 발명은 기판 상면에 유기발광다이오드를 구비하고 그 위에 적어도 일부가 중첩되게 배치된 유기박막트랜지스터를 포함하는 픽셀회로를 구비하여 높은 개구율을 가짐과 동시에 외기로 인한 유기발광다이오드의 열화를 감소시키는 구조를 가지는 저면 발광형 유기발광소자를 제공하는 데 그 목적이 있다.

또한 본 발명은 상대적으로 높은 공정 온도를 수반하는 유기발광다이오드를 기판상에 먼저 형성하고, 그 위에 상대적으로 낮은 공정 온도를 수반하는 유기박막트랜지스터를 형성함으로써 제조공정 상에서 발생하는 디바이스의 열화를 방지할 수 있는 구조의 저면발광형 유기발광소자를 제공하는 데 그 목적이 있다.

**발명의 구성**

본 발명에 따른 저면발광형 유기발광소자는,

투명 기판;

상기 기판 상면에 차례로 적층된 투명 전극과 유기발광층 및 픽셀 전극을 포함하는 유기발광다이오드(이하, OLED로 약칭한다);

상기 유기발광다이오드를 덮는 평탄화막; 및

상기 평탄화막의 상측에 배치된 유기박막트랜지스터(이하, OTFT로 약칭한다)를 이용하여 상기 유기발광다이오드를 구동하는 픽셀 회로;를 포함한다.

아울러, 본 발명에 따른 저면발광형 유기발광소자의 제조방법은,

투명 기판 상면에 투명 전극과 유기발광층 및 픽셀 전극을 차례로 적층하여 유기발광다이오드를 형성하는 단계;

상기 유기발광다이오드를 덮는 평탄화막을 형성하는 단계;

상기 평탄화막 상면에 게이트전극을 형성하고 그 위에 게이트 절연층을 덮은 후, 상기 유기발광다이오드의 픽셀 전극에 도달할 때까지 일측을 식각하여 비아 홀을 형성하는 단계;

소스 전극과 드레인 전극을 형성하되 상기 드레인 전극이 상기 비아 홀을 통해 상기 픽셀 전극과 연결되도록 하는 단계; 및

상기 소스 전극과 드레인 전극 사이에 유기 반도체부를 형성하는 단계;를 포함한다.

이하, 첨부된 도면을 참조하면서 본 발명의 실시예를 통해 본 발명의 특징 및 장점을 상세하게 설명한다. 동일한 도면부호는 동일한 부재 또는 부분을 의미한다.

도3은 본 발명에 따른 저면발광형 유기발광소자의 실시예를 개략적으로 도시한 단면도이다. 구조에 관한 이해를 돕기 위해 스위칭 OTFT와 OLED를 포함하는 단위 픽셀의 단면을 도시한 것이다.

본 실시예에 따른 유기발광소자는, 투명 기판(100)과 상기 투명 기판(100) 상면에 구비된 OLED(300) 구조 및 이를 덮는 평탄화면 위에 구비된 OTFT(200) 구조를 가지고, 상기 투명 기판(100) 측으로 취광되는 것을 특징으로 한다. 상기 투명 기판(100)은 투명한 유리기판 또는 플라스틱 기판일 수 있다.

상기 투명 기판(100) 상측에는 하향 발광의 OLED(300) 구조가 구비된다. 즉, 상기 기판(100) 상면에 투명 전극(340)이 구비되고, 그 위에 격막 형태로 설치되어 픽셀의 발광 영역을 구획하는 बैं크부(320)가 구비된다. 상기 बैं크부(320) 내의 발광 영역에는 유기발광층(330) 및 픽셀 전극(310)이 적층된 형태로 구비된다. 여기서 상기 투명 전극(340)은 투광성과 도전성을 동시에 가지는 것으로서, 예를 들면 ITO(Indium-Tin Oxide)로 형성된 것이 바람직하다. 또한 상기 투명 전극(340)은 상기 기판(100) 상면 전체에 걸쳐 형성된 공통 전극일 수 있다. 상기 픽셀 전극(310)은 상기 유기발광층(330)에서 발광되는 빛에 대하여 반사율이 높은 금속 전극인 것이 바람직하다.

상기 유기발광층(330)은 적어도 하나의 발광층(EML: Emitting Layer)을 포함하는 것으로서, 단층 구조로 한정되는 것이 아니라 서로 대향하는 두 전극 사이에 전자수송층(ETL), 정공수송층(HTL), 정공주입층(HIL) 등을 선택적으로 더 포함하여 유기발광효율을 증대시킨 다층 구조를 포함하는 개념이다. 예를 들어, 상기 유기발광층(330)이 전자수송층, 발광층 및 정공수송층의 적층 구조로 이루어진 경우(미도시), 음극인 상기 투명 전극(340)과 발광층 사이에 전자수송층을 구비하고, 양극인 상기 픽셀 전극(310)과 상기 발광층 사이에 정공수송층을 구비할 수 있다. 여기서 발광층(EML)을 비롯하여 다른 층들은 종래에 알려진 재료들 중 어떤 것으로도 형성될 수 있으며, 따라서 재료의 선택에 의해 본 발명의 기술적 범위가 한정되지 않는다.

상기 OLED(300) 구조는 절연성의 평탄화막(410)으로 덮여 있고, 상기 평탄화막(410) 위에는 OTFT(200) 구조가 구비된다. 상기 OTFT(200) 구조는 게이트 전극(210)과 게이트 절연층(220), 소스 전극(240)과 드레인 전극(230) 및 유기반도체부(250)를 가지며, 그 구조는 종래의 일반적인 OTFT 구조를 따를 수 있다. 다만, 상기 평탄화막(410) 및 게이트 절연층(220)의 일측에는 이들을 관통하여 상기 OTFT(200)의 드레인 전극(230)과 상기 OLED(300)의 픽셀 전극(310)을 전기적으로 연결하는 층간 접속부(290)가 구비된다.

상기 OTFT(200) 구조는 그 전부 또는 일부가 상기 OLED(300) 구조의 발광 영역에 평면적으로 중첩되도록 구비된다. 따라서 본 실시예에 따른 유기발광소자는 상기 बैं크부(320)를 제외한 전체 면이 발광 영역으로서 매우 높은 개구율을 가질 수 있다.

또한, 본 실시예에 따른 유기발광소자는 그 상면, 즉 상기 OTFT(200) 구조의 상면에 보호막(400)을 구비할 수 있다. 이는 외기에 포함된 수분 및 산소로부터 유기 재료들을 보호하는 역할을 수행한다.

본 발명에 따른 OLED 구조는 기판(100)쪽으로 유기발광층(330)이 형성되고, 상부 보호막쪽으로 유기발광층(330)에 비하여 상대적으로 수분 및 산소에 덜 취약한 유기반도체부(250)가 형성됨으로 인해 종래의 상면발광형 OLED 구조에 대비하여 수분과 산소에 의한 디바이스 열화 문제를 감소시킬 수 있는 장점이 있다.

이상에서 상기 OLED(300) 구조의 상부에는 상기 OTFT(200) 구조를 포함하는 픽셀 회로가 설치되어 상기 OLED(300)을 구동한다. 픽셀 회로는 일반적으로 상기 드라이브 OTFT 뿐만 아니라 스위칭 OTFT 및 스토리지 커패시터 구조 등 다른 요소들과 이들을 연결하는 라인 패턴을 포함하여 구성된다.

도4a 내지 도4e는 본 발명에 따른 유기발광소자를 제조하는 각 공정을 도시한 공정도이다.

먼저, 도4a에 도시된 바와 같이 투명 기판(100)을 마련하고, 그 상면에 투명 전극(340)을 형성한다. ITO를 진공 증착하거나 스퍼터링(sputtering)하여 형성하는 것이 일반적이나, 소재나 적층 방법에 대한 특별한 제한은 없다. 이때, 상기 투명 기판(100)의 상면 전체에 대하여 일정한 두께로 증착하는 것이 바람직하다. 투명 전극(340)은 이처럼 ITO 단층 막으로 형성될 수 있을 뿐만 아니라, 일함수를 맞추어 주기 위해 극히 얇은 금속막과 함께 다층 막으로 형성될 수도 있다.

다음으로, 도4b에 도시된 바와 같이, 단위 픽셀 영역의 테두리 부분에 수직 격막 형태로 बैं크부(320)를 형성하여 OLED의 발광 영역을 구획한 후, 그 안쪽에 유기발광층(330) 및 픽셀 전극(310)을 차례로 형성한다. 유기발광층(330)은 전술한 바와 같이 적어도 하나의 발광층(EML)을 갖는 단층 또는 다층 구조로 형성될 수 있으며, 그 형성 방법은 종래에 알려진 방법을 따를 수 있다. 예를 들면, 상기 투명 전극(340) 표면을 플라즈마 표면처리한 후 잉크젯(ink-jet) 프린트법을 이용하여 유기발광층(330) 재료를 도포하고 로(furnace) 내에서 또는 열판(hot plate) 상에서 큐어링(curing)하여 형성할 수 있다. 픽셀 전극(310)은 일 예로서 금속 잉크를 잉크젯 프린트법으로 도포하고 큐어링하여 형성할 수 있다. 이로써 투명 기판(100) 상에 하향 발광의 유기발광다이오드 즉, OLED 구조가 완성된다.

다음으로, 상기 OLED 구조 위에 평탄화막(410)을 형성한다. 평탄화막은 유기 절연 재료를 스핀코팅(spin coating)법으로 형성될 수 있다. 평탄화막(410)으로 상면을 편평하게 한 후, 그 위에 적어도 하나의 OTFT를 포함하는 픽셀 회로를 형성한다. 일반적으로 액티브 매트릭스형 유기발광소자의 픽셀회로에는 스위칭 OTFT와 드라이브 OTFT, 스토리지 커패시터(storage capacitor) 및 이들을 연결하는 라인 패턴 등을 포함하나, 커패시터나 라인 패턴 등을 형성하는 과정은 OTFT의 게이트, 소스 및 드레인 전극을 형성하는 과정과 동시에 이루어질 수 있으므로 여기서는 OTFT 구조의 형성 과정을 중심으로 설명하기로 한다.

도4c에 도시된 바와 같이, 상기 평탄화막(410) 위에 게이트 전극(210)을 형성하고 게이트 절연층(220)을 덮은 후, 상기 게이트 절연층(220)과 평탄화막(410)의 일측을 관통하여 상기 픽셀 전극(310)까지 도달하는 비아 홀(via hole)(290)을 형

성한다. 일 예로서, 식각 법으로 비아 홀(290')을 형성하는 경우, 상기 게이트 절연층(220) 상면에 레지스트막을 형성하고 포토리소그래피법으로 비아 홀이 형성될 영역을 패터닝한 뒤 건식식각(dry etching) 혹은 습식식각(wet etching)을 이용하여 식각하고, 상기 레지스트막을 제거한다. 또한, 레이저 (laser) 빔(beam)을 이용하여 원하는 위치의 게이트 절연막을 제거하는 방법으로 비아홀을 형성할 수도 있다.

다음으로, 도4d에 도시된 바와 같이 OTFT 구조의 소스 전극(240)과 드레인 전극(230)을 형성한다. 이때, 드레인 전극(230) 형성과 동시에 또는 선행하여 상기 비아 홀(290')을 도전성 재료로 충전함으로써 층간 접속부(290)을 형성한다. 소스, 드레인 전극(240,230)의 패터닝 방법으로는 금속 잉크를 이용한 잉크젯 프린트법이 바람직하다. 또한, 상기 전극들의 패터닝에 앞서 상기 게이트 절연층(220) 위에 표면 제어층(surface control layer)을 형성하고 표면 에너지 패터닝하는 과정을 더 포함할 수 있다. 다음, 상기 소스 전극(240)과 드레인 전극(230) 사이에는 유기반도체부(250)를 형성한다. 이 과정 역시 플라즈마 표면 처리 후 잉크젯 프린트법으로 수행될 수 있다. 잉크젯 프린트법에 의한 패터닝 후에는 큐어링 과정이 수반된다.

상기 유기반도체부(250)의 큐어링 공정 온도는, 선행 공정인 OLED 구조의 형성 과정 중, 유기발광층(330)의 큐어링 공정 온도보다 낮은 것이 바람직하다. 큐어링 공정 온도는 도포된 유기 물질의 종류에 따라서 달라지는 것이나, 일반적으로 유기반도체 물질이 상대적으로 낮은 온도에서 큐어링될 수 있기 때문에 선행 공정을 통해 미리 완성된 OLED 구조가 변형 또는 변질되는 것을 방지할 수 있다.

전술한 제조방법에서, 전극 등의 패터닝 과정은 잉크젯 프린트법을 따르는 것으로 설명하였으나 이는 상대적으로 정밀도가 낮은 대면적 표시장치 제조에 유리한 방법이고, 높은 정밀도가 요구되는 소형, 고해상도의 표시장치 제조 시에는 포토리소그래피법을 포함하는 식각 공정을 따르는 것이 유리할 수 있다.

완성된 OTFT 구조 위에는 보호막(400)을 형성하여 외기에 포함된 수분, 산소 등으로부터 표시장치의 내부 구조를 보호하도록 할 수 있다. 다만, OTFT 구조는 OLED에 비해 수분 및 산소에 덜 취약하므로, 상기 보호막(400)은 OLED 구조가 상부에 배치된 종래의 표시장치(도2 참조)의 보호막(40)에 비해 더 얇게 형성될 수 있다.

이상에서 사용된 유기발광소자라는 용어는 유기발광다이오드(OLED)와 유기박막트랜지스터(OTFT)를 구비하여 상기 유기발광다이오드를 구동하는 구동회로를 포함하는 모든 장치(device)를 가리키는 것이다.

이상에서 본 발명에 따른 바람직한 실시예가 설명되었으나, 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서, 본 발명의 보호범위는 첨부된 특허청구범위에 의해서 정해져야 할 것이다.

### 발명의 효과

따라서, 본 발명에 따른 저면발광형 유기발광소자는 높은 개구율을 가짐과 동시에, 물과 수증기 및 산소에 대하여 상대적으로 덜 취약한 유기박막트랜지스터가 유기발광다이오드를 보호하는 장벽 역할을 수행하도록 하는 효과가 있다.

또한 본 발명에 따른 저면발광형 유기발광소자의 제조방법은 공정 온도의 측면에서 공정의 안정성을 향상시키는 효과가 있다.

### 도면의 간단한 설명

도1은 종래의 액티브 매트릭스형 유기발광소자의 예를 개략적으로 도시한 단면도이다.

도2는 종래의 상면발광형 유기발광소자의 예를 개략적으로 도시한 단면도이다.

도3은 본 발명에 따른 저면발광형 유기발광소자의 실시예를 개략적으로 도시한 단면도이다.

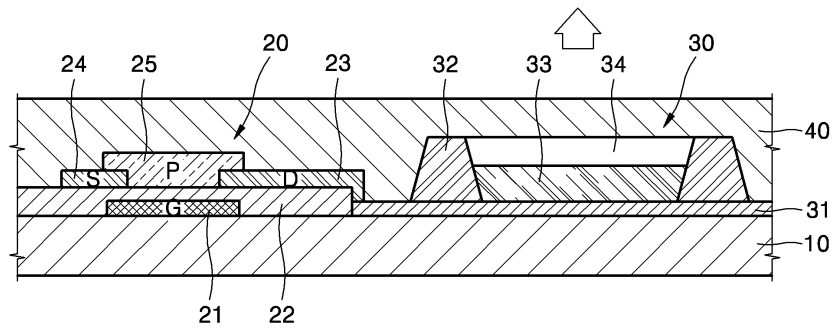
도4a 내지 도4e는 본 발명에 따른 유기발광소자를 제조하는 각 공정을 도시한 공정도이다.

\*도면의 주요 부분에 대한 부호의 설명\*

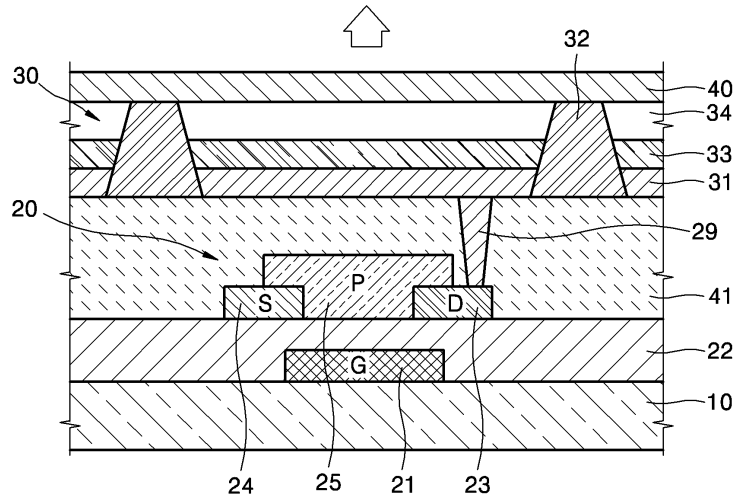
- 100: 투명 기판 210: 게이트 전극
- 220: 게이트 절연층 230: 드레인 전극
- 240: 소스 전극 250: 유기 반도체부
- 290: 층간 접속부 310: 픽셀 전극
- 320: बैं크부 330: 유기발광층
- 340: 투명 전극 410: 평탄화막

도면

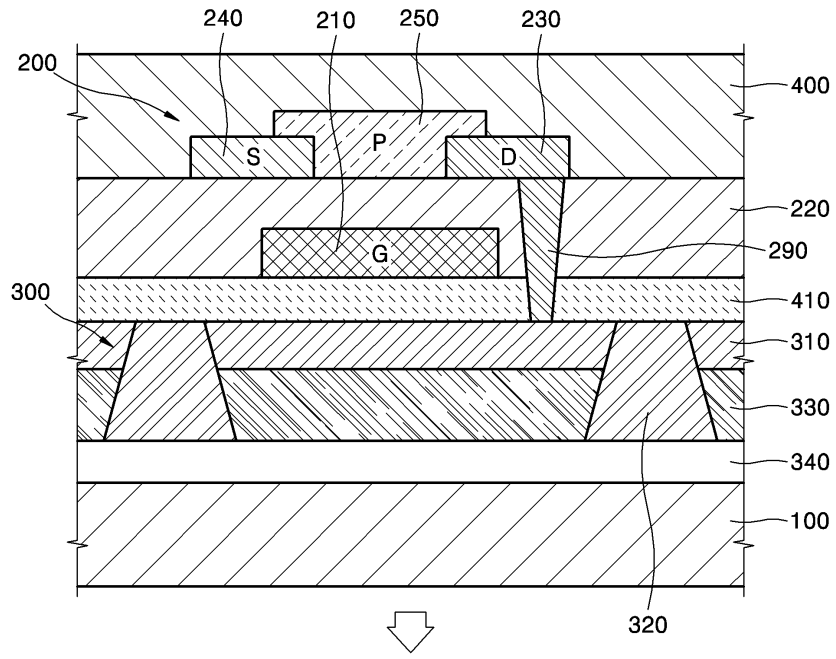
도면1



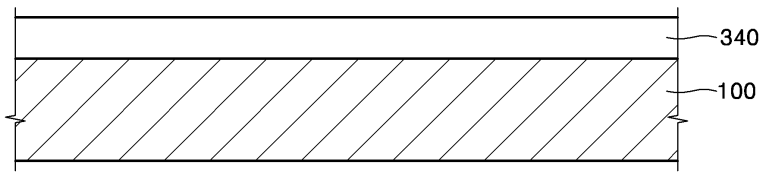
도면2



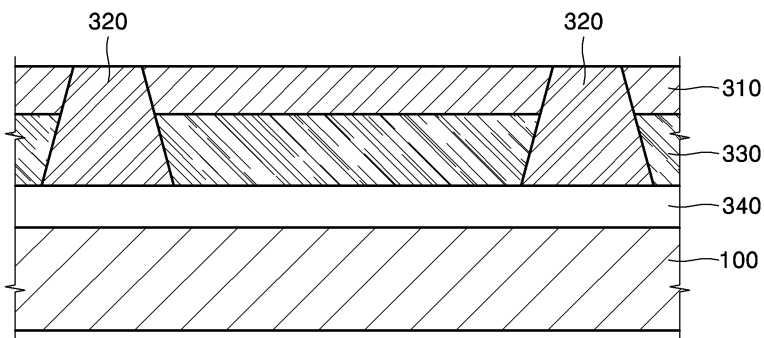
도면3



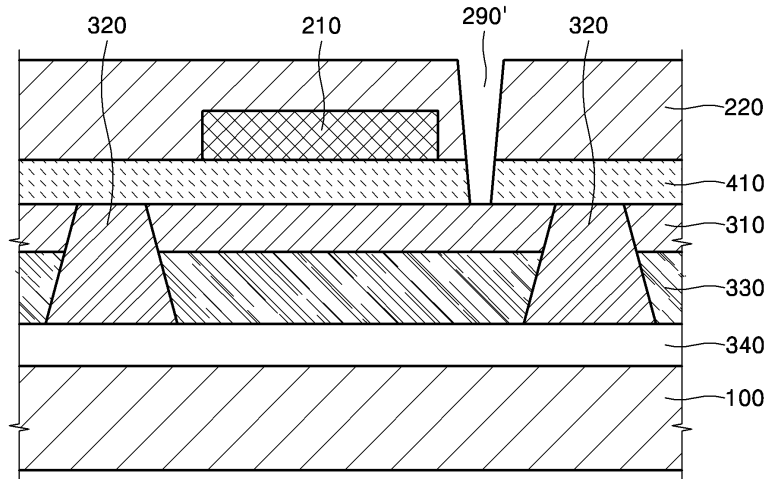
도면4a



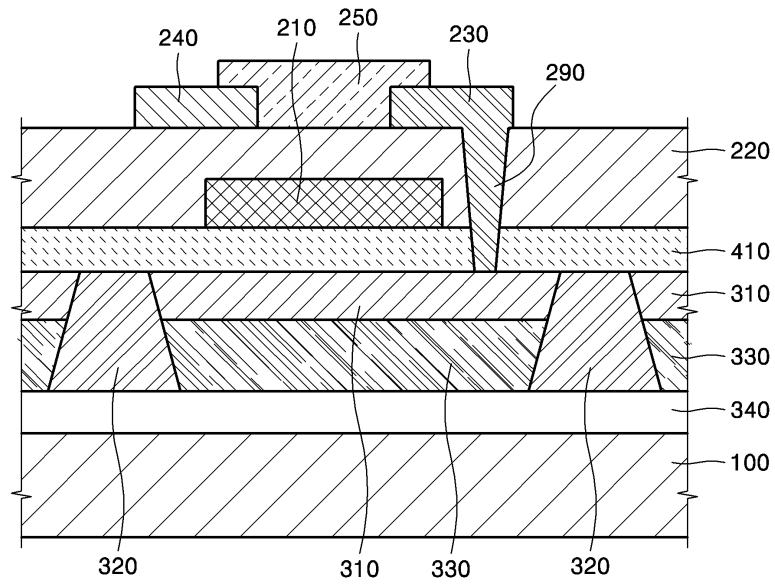
도면4b



도면4c



도면4d



도면4e

