

(19) 대한민국특허청(KR)  
(12) 특허공보(B1)

(51) Int. Cl.<sup>4</sup>  
H02P 7/62

(45) 공고일자 1989년09월06일  
(11) 공고번호 89-003304

(21) 출원번호	특1983-0005362	(65) 공개번호	특1984-0007642
(22) 출원일자	1983년11월11일	(43) 공개일자	1984년12월08일
(30) 우선권주장	80-450319 1982년12월16일 미국(US)		
(71) 출원인	내쇼날 애러노틱스 앤드 스페이스 어드미니스트레이션 에스.네일 호 스텔 미합중국, 워싱턴 디어, 씨이.20546, 나사 헤드쿼터즈		
(72) 발명자	프랭크 조셉 놀라 미합중국, 앨러바마 35802, 헨츠빌, 웨스트베리 드라이브 117		
(74) 대리인	목돈상, 목영동		

**심사관 : 윤병삼 (책자공보 제1635호)**

**(54) 유기 기전력 감지수단이 구비된 삼상역률제어장치**

**요약**

내용 없음.

**대표도**

**도1**

**명세서**

[발명의 명칭]

유기 기전력 감지수단이 구비된 삼상역률제어장치

[도면의 간단한 설명]

제1도는 본 발명의 유기 기전력 감지회로를 사용한 역률 제어장치를 부분적으로 도시한 회로의 블록 다이어그램.

제2(a)도-제(i)도는 제1도의 장치의 작동을 설명하기 위한 파형도.

[발명의 상세한 설명]

본 발명은 장치의 성능을 개선하는데 이용되는 유기 기전력 감지 기능을 갖는 역률형 전동기 제어장치에 관한 것이다.

본 출원인 명의로된 "교류 유도전동기용 역률 제어장치"라는 표제의 미국 특허 제 4,052,648호에는 전동기의 작동역률이 감소되고 전동기에 입력되는 실효전압이 제어 역률신호와 작동 역률간의 편차 함수로서 제어되는 유도 전동기의 전력감소 장치가 기재되어 있다. 동출원인의 1981년 2월 17일자로 출원한 "삼상 역률 제어 장치"라는 표제의 한국특허출원 제 489/81호(특허 제 17787호)에는 삼상유도 전동기에 특히 적합한 역률형 제어장치가 기술되어 있다. 또한, 동출원일이 1982년 8월 12일자로 출원한 "감소전압 시동기가 구비된 전동기 역률 제어장치"라는 표제의 한국 특허 출원 제 3618/82호(특허 제 24723호)에는 역률제어장치의 전동기를 "유연하게(soft)"시동시키는 시동회로가 기술되어 있다. 비록 이들 장치들이 경부하 전동기에서 에너지 소모를 상당히 감소시키는 역할을 할지라도, 상이한 전동기들간의 많은 변화로 인하여 가능한 최대의 절약이 항상 실현될 는 없는 문제점이 있었다.

본 발명은 에너지가 더욱 절약되고 부하의 급격한 변화에 대한 응답속도가 더욱 신속하며 전동기의 유연한 시동특성을 더 향상시킨 개선된 역률 제어장치(PFC)를 목적으로 하는 것이다. 이하 더 상세히 설명되듯이, 본 발명은 그 가장 광범위한 의미에 있어서 전동기의 유기 기전력을 감지하고 그로부터 전동기의 작동을 제어하는데 사용되는 피이드백 신호를 유도하는 것을 포함한다. 이 같이 개선된 결과를 얻는데 필요한 회로는 전반적으로 삼상 PFC 대한 가격의 1%및 단상 PFC에 대한 가격의 3% 미만이다.

본 발명의 바람직한 실시예에 의하면, 본 발명은 전동기와 직렬 연결되는 전자 스위칭 수단(예컨대, 다이리스터), 전동기 전류 및 전압을 감지하고, 그 전류와 전압간의 위상차에 비례하는 출력을 공급하기위한 위상 검출기 수단, 역률 제어신호를 발생하는 제어 신호 발생수단, 및 전자 스위칭 수단의

스위칭 상태를 제어하기위해 위상 검출기 수단의 출력 및 역을 제어신호에 응답하는 제어수단을 포함하는 형태의 교류 유도 전동기용 역을 제어장치에 사용되고, 일반적으로 전자스위칭 수단이 오프(off)상태인 각 반 사이클의 시간 간격동안 전동기에 의해 감지된 유기 기전력에 따라, 전자 스위칭 수단의 스위칭을 제어하기위해 사용될 피이드백 신호를 만들어내기 위한 수단과를 포함한다.

상기 감지수단은 전동기의 부하에 의해 야기되는 전동기 전압파형에서 극성의 반전을 바람직하게 감지하고 스위칭 수단의 "오프"기간중에 발생된 유기 기전력이 스위칭 수단의 "온(on)"기간중에 발생된 전압에 반대극성으로 되는 각 반 사이클의 간격동안을 제외하고 출력이 저지 되는 고이득 연산 증폭기를 포함한다.

상상 전동기와 함께 사용되기에 적합한 바람직한 실시예에 있어서, 감지수단은 전자 스위칭 회로의 스위칭을 제어하기위해 선전압단자와 전자 스위칭 회로사이에 연결되는 구형파 전압성형회로, 전자 스위칭 회로의 제어하에서 전동기에 비례하는 전압을 중성 전압으로 증폭 및 선택적으로 반전시키기 위해 전자스위칭 회로를 통해 전동기의 중성 전압단자에 연결되는 고이득 연산 증폭기 및 연산 증폭기의 출력이 제1극성으로 될 때 그 출력을 저지하기 위한 다이오드 수단을 포함한다.

전자 스위칭 회로는 제어 전극이 구형파 성형회로의 출력단에 연결되는 제1 및 제2트랜지스터를 포함하며, 그 트랜지스터들 각각은 연산 증폭기의 한 입력단에 병렬로 연결되는 것이 바람직하다. 상기 다이오드 수단을 연산증폭기의 출력단에 연결된 다이오드를 포함하는 것이 바람직하다. 이 실시예에서, 역을 제어장치는 상기 언급한 세개의 위상 검출기 수단을 이용하며 이들 위상 검출기 수단의 출력단들은 가산 접합점에 연결된다. 감지수단은 또한 연산 증폭기의 전압출력을 저장하고 연산 증폭기의 출력 저지에 응답하는 대응 전압을 방전하기 위하여 이 가산 접합점에 연결되는 커패시터 수단을 포함한다. 이 커패시터 수단은 커패시터, 커패시터를 충전함에 있어서 그 커패시터를 보조하기 위한 플로우어(follower)를 포함한다.

상기 전동기의 시동 특성을 개선하기 위해 전동회로수단을 포함하는 역을 제어장치와 함께 사용되는 본 발명의 또 하나의 특징에 의하면, 전동기의 시간에 대한 속도의 비례성을 개선하는 방식으로 시동회로수단의 출력에 영향을 주도록 감지수단의 출력단이 시동회로수단에 연결된다. 시동회로수단은 시간에 대한 전동기의 속도를 제어하기위해 램프 전압을 발생하도록 위상각 피이드백 회로를 포함하는 것이 바람직하며 감지수단의 출력은 램프전압과 가산된다. 감지수단은 한 극성의 출력신호를 저지하기 위해 상기 연산 증폭기의 출력단에 연결되는 다이오드와 전동기의 시동에 응답하여 충전되고 전동기가 제속도에 다달을때 방전되며 다이오드를 통해 상기 연산 증폭기의 출력단에 연결되는 커패시터를 포함한다.

전자 스위칭 수단이 예컨대 다이리스터를 포함하는 또 한가지 실시예에서, 감지수단은 그 다이리스터의 양단에 연결되어 그 양단의 전압을 감지한다. 이 실시예에서, 감지수단은 제 1 연산 증폭기와 제 2 연산 증폭기를 포함하며, 여기서, 제1연산증폭기의 입력단들은 상기 다이리스터 양단에 연결시키고 제 2 연산증폭기는 제1연산증폭기의 출력을 정류시킨다.

또 다른 실시예에서, 감지수단은 연산증폭기를 포함하며, 그의 입력단들이 제각기 반대 극성의 다이오드를 거쳐 전동기와 전자 스위칭 수단간의 접합점에 연결된다.

제1도에서, 상상 전동기(10)는 단자(A,B,C)로부터 대표적으로 220(또는 440)볼트, 60사이클의 교류 전압을 공급하는 상상 전력선에서 트라이액 소자(110,112,111)를 통해 전력을 공급받는다. 전류는 각기 전동기(10)의 입력단과 직렬로 연결된 저항(20,22,24)에 의해 분포된 전류 샘플링 변압기(26,28,30)에 의하여 샘플 되어진다. 변압기(26,28,30)는 이들 저항들 중 하나의 양단에 각각 연결되고(도시된 바와같이 1차권선을 통하여), 하나의 2차단자는 접지되며, 나머지 2차 단자(X,Y또는 Z)는 위상이 상이한 전류신호 출력을 공급한다. 단자(X)는 A상, 단자(Z)는 B상, 그리고 단자(Y)는 C상과 결합된다.

역률신호, 즉 상상 입력 각각의 전류-저압 위상차에 비례하는 신호는 위상 검출기들(122, 124, 126)에 의하여 개별적으로 얻어진다. 위상 검출기(122)는 단자(X)로부터 A상 전류를 나타내는 전류응답 신호 샘플을, 그리고 변압기(38)로부터 A-B상 전압을 나타내는 전압신호를 받아서, 단자(142)에 제 1 위상 검출 출력을 공급한다. 위상 검출기(124)는 단자(Z)로부터 B상 전류를 나타내는 샘플을, 그리고 변압기(42)로부터 B-C전압 샘플을 받아서 단자(142)에 제 2 위상 검출 출력을 공급한다. 위상 검출기(126)는 단자(Y)로부터 C상 전류 신호샘플을, 그리고 변압기(44)로부터 C-A상 전압 샘플을 받아서 단자(142)에 제 3 위상 검출 신호를 공급한다. 저항(130)(132) 및 커패시터(134)는 한국 특허출원 제489/81호에 설명된 바와같이 입력신호를 위상 천이시키는데 사용된다.

위상 검출기들(122, 124, 126)은 서로 동일하며 상기 특허출원에 기술된 형태로 될 수 있다.

위상 검출기들(12, 124, 126)의 출력은 단자(142)에서 가산되고, 신호 조절 회로(150)가 마련되어 신호의 직류 특성이 다이리스터 트리서 회로와 양립되면서도 50헬츠정도까지의 적절한 주파수 응답을 갖도록 만들어지는 단자(142)에서 발생된 제어신호로 신호를 조절한다.

제어신호를 전위차계(70)로 부터 저항(68)을 통해 공급되는 역률제어 신호와 함께 연산 증폭기(151)의 반전 입력단으로 인가된다. 전위차계(70)는 음(-)으로 바이어스되어 위상 검출기의 출력단에 나타나는 양(+)의 신호에 대하여 편차 또는 감산 신호를 공급한다. 신호 조절은 한국 특허출원 제 489/81호에 기술된 바와 같이 리드-래그 소자들(lead-lag components)(152, 154, 156, 158, 160, 162)을 포함한 역 피이드 백 회로에 의해 이루어진다.

다이리스터(트라이액) 트리거 신호는 연산 증폭기(151)의 제어신호출력과 램프 발생기(116, 118, 120)에 의하여 공급되는 램프 신호와를 비교함으로써 나타난다. 각 상으로부터의 120헬츠 램프 신호는 제각기 변압기(38, 42, 44)로부터의 A-B, B-C 및 C-A상 전압에 응답하여 종래의 램프 발생기(116, 118, 120)에 의하여 나타난다. 이들 발생기의 램프출력은 연산증폭기(151)로부터의 제어신호와 함께 개별적으로 종래의 비교기(90, 92, 94)에 인가된다. 작동중에, 비교기는 제어신호의 레벨의 램프

신호의 전단과 교차할때 출력펄스를 공급한다. 이 펄스는 다이리스터를 트리거한다.

다이리스터의 전류 "턴 온(turn on)"기간의 실제적인 제어는 비교기(90,92,94)의 출력에 응답하여 고주파 신호를 통과시키는 게이트(96,98,100)에 의하여 이루어진다. 게이트(96,98,100)는 전자 스위치이며 고주파 발전기(102)로부터 변압기(104,106,108)의 일차권선을 통해 다이리스터로 고주파신호(예컨대, 10킬로헬츠)를 게이트하는 작용을 한다. 저항(110)과 다이오드(112)는 유도성 전압을, 사용된 반도체 회로와 조화되는 안전한 레벨로 억제하기위하여 각 변압기의 일차권선 양단에 직렬로 연결된다. 변압기(104,106,108)의 이차권선을 트라이액 소자(110,112,111)의 게이트와 캐소우드 사이에 연결된다. 트라이액의 턴온 기간은 예컨대 비교기(90,92,94)의 펄스 출력기간에 뒤따른다. 저항(113)과 커패시터(114)는 트라이액 스위치의 작동을 안정시키기 위하여 트라이액 스위치 각각의 전력 단자 양단에 직렬로 연결된다.

지금까지 설명한 회로는 한국 특허출원 제 489/81호에 기술된 회로와 일치하며 비교하기 쉽도록 사용된 참조부호는 상기 특허의 제5도에서 사용된 참조부호들과 전반적으로 일치시켰다. 그외에도, 한국 특허출원 제3618/82호에 기술된 것과 일치하는 더욱 감소된 전압 시동기 회로가 사용되며 참조부호는 상기 특허출원의 제1도에 사용된 것들과 일치시켰다. 이 후자 특허출원에 설명되었듯이, 전동기(10)가 시동회로가 작동하기 전에 턴"온"이 되지 않도록 하기 위하여, 전시동 기간중에 정상"가동"제어 신호의 인가를 방지하기 위한 회로가 마련된다. 이것은 PNP트랜지스터(158)를 저항(68)과 또 하나의 저항(69)사이의 전위차계(70)양단에 콜렉터-에미터 연결함에 의하여 이루어진다. 트랜지스터(158)이 턴"온"될때, 전위차계(70)는 실제로 단락된다.

트랜지스터(158)는 트랜지스터(158)의 베이스에 연결된 저항(160)을 통하여 연산 증폭기(162)로부터 제어된다. 연산 증폭기(162)의 음(-)바이어스를 비반전(+)입력단에 인가하므로써 이루어진다. 비반전(+)입력단에 인가되는 바이어스는 저항(164)(166)으로 형성된 전압 분할기에 의해 분할된 15볼트 전원의 미리정해진 퍼센트로 되는 고정된 바이어스이다.

처음에 연산 증폭기(162)의 반전(-)입력단에 인가되는 전압은"0"으로서, 시동 램프 발생기를 형성하는 또 하나의 연산 증폭기(182)의 초기 출력이며, 이 같은 상태에서, 전위는 연산 증폭기(182)의 비반전(+)입력단에서 더욱 크다. 전위차계(168)는 저항(170)을 통하여 단자(172)에 초기 시동 레벨의 음(-)신호를 공급하며, 단자(172)에서 이 신호는 저항(176)을 통한 연산 증폭기(182)로부터의 음(-)으로되는 시동 램프 신호에 가산된다.

NPN트랜지스터(178)는 단자(172)와 접지사이에 이미터-콜렉터 연결되며, 시동 사이클스가 완료된 후에 시동 신호로부터 저지효과를 차단하기 위한 수단이 제공된다. 트랜지스터(178)는 저항(180)을 통한 연산 증폭기(162)로부터의 출력에 의해 제어되며, 연산 증폭기(162)로부터의 음(-)출력에 의해 시동 사이클스 중 초기에 "오프"로 유지된다.

커패시터(184)는 연산 증폭기(182)의 출력단으로 부터 반전(-)입력단에 연결되어 적분기를 형성한다. +15볼트 단자와 접지사이에 연결된 전위차계(186)로부터 선정된 양(+)바이어스가 얻어진다. 이 바이어스는 입력정황(192)을 통하여 연산 증폭기(182)의 반전(-)입력단에 공급된다. 그 결과, 상기 회로에 전압이 인가됨에 따라 연산 증폭기(182)의 출력단에는 이 바이어스와 커패시터(184) 및 입력 저항(192)의 시정수에 의해 결정되는 선정된 속도로 음(-)램프 다운되는(ramp down) 기본적으로 "0"으로 전압이 처음으로 나타나서 바람직한 속도의 전도기 "턴 온"신호를 얻는다. 연산 증폭기(182)의 출력단에서 음(-)으로 되는 신호를 저항(176)을 통하여 단자(172)로 공급되고 그곳에서 저항(170)을 통하여 공급되는 전위차계(168)로부터의 전압에 가산된다. 그 다음에 이 신호는 저항(183)을 통하여 단자(142)에 인가되고 그곳에서 작동 역률신호(또는 전류 저압 위상각)와 가산되며 연산 증폭기(151)에 인가되어 대체로 5-30초의 기간에 걸쳐서 점차적으로 실패 전동기 전압을 전전압까지 상승시키게 되는 증가되는 (음(-)으로)제어신호로 된다. 제어신호에 의한 다이리스터의 실제적인 작동제어는 한국특허출원 제 3618/82호에 더 상세히 기술되어 있다.

이 경우, 연산 증폭기(182)의 출력은 또한 연산 증폭기(162)의 반전(-)입력단에도 인가되고, 그 출력이 연산 증폭기(162)의 비반전(+) 입력단에 인가된 레벨을 넘는 레벨까지 상승할때 연산증폭기(162)의 출력은 음(-)상태로부터 양(+)상태로 전환된다. 이 변화된 상태가 스위칭 전위로서 트랜지스터(178,158)로 공급되어 트랜지스터(178)를 "턴 온"하고 트랜지스터(158)를 "턴 오프"한다. 그 결과 트랜지스터(178)는 어떠한 시동신호라도 단자(172)에서 나타는 것을 방지하고 트랜지스터(158)는 전위차계(70)의 출력을 차단하지 않아서 전동기(10)의 "가동"을 위한 정상적인 역률제어를 복귀한다.

제2(a)도-제2(i)도에 도시한 파형을 보면, 전동기 단자로부터 위상 제어된 전동기의 중성점으로 나타나는 전압파형이 제2(b)도에 도시되어 있는 반면에 전류는 제2(a)도에 도시된다. 다이리스터가 오프되고 전류가 흐르지 않는 도면 부호(1)(2)로 표시된 기간중에, 전동기 저압은 "0"이 아니고 한정된 값을 가지는 것을 알 수 있다. 다이리스터(트라이액)가 오프인때 전동기 단자 양단에 나타나는 전압은 회전자에 흐르는 전류에 의하여 고정자 권선에 유기되는 역 기전력이다. 농형 회전자의 L/R 시정수는 고정자의 시정수보다 훨씬 크며, 대체로 0.1 또는 0.2초이다. 그러므로, 고정자 전류가 지점(3)(4)에서 흐르는 것이 중지한다고 할지라도, 회전자에는 간격(1)(2)동안 고정자에 전압을 유기시키는 전류가 아직 흐른다.

이 유기된 전압의 진폭은 두가지 요인, 즉, 속도와 전류가 흐르는 것을 중지하는 지점에 따라 크게 좌우된다. 유기된 역 기전력은 속도의 함수이므로, 전동기가 속도를 늦추려는 경향으로 인해 유기된 전압의 진폭을 감소시키게된다. 더욱이, 트라이액이 그 주기내에서 곧 턴 오프된다면, 그때 유기된 고정자 전류로 인해 회전자에서 더 작은 전류가 유기되게하고, 따라서 간격(1)(2)동안 더 작은 전압이 유기되게 한다.

전술한 출원에서는 전류와 전압간의 위상각이 전동기에 부하가 걸릴때 어떻게 감소되는지를 설명한 것이다. 역률제어장치로 제어된 전동기가 위상복귀되어 최대에너지 절약을 성취한다면, 이 장치는 부하의 커다란 급격한 변화에 순간적으로 대응하는 능력을 잃는다. 장치가 부하의 커다란 급격한 변

화에 대응하기 위해서는 어느정도의 절약이 희생되어야 한다.

위상 제어된 전동기에 급격히 부하가 걸리고 그 장치가 응답하기에 충분히 빠르지 않다면, 그때 두 가지 문제점이 발생한다. 첫째로, 위상각이 감소하는데, 이것은 곧 트라이액이 턴 오프되어 제2(a)도에서 좌측으로 이동하는 지점(3)(4)으로 표시된 전류 종지점이 된다는 것을 의미한다. 전술한 바와같이, 이것으로 인해 유기된 전압이 감소되게 한다. 둘째로, 전동기 속도는 늦어지는데, 이것은 또한 유기 전압이 감소되게 하는 결과가 된다. 따라서, 부하의 급격한 변화로 인해 유기 전압에 순간적이고 상당한 변화를 일으킨다. 이러한 전압을 감지하고, 감지된 전압을 제어장치로 보냄으로써, 이 장치는 위상이 더뎌어질 수 있어서 절약을 증가시키거나 부하의 급격한 변화에 그래도 응답하여 전동기의 실속을 방지한다. 일반적으로, 이것이 본 발명의 기본 목적인 것이다.

제2(c)도는 보면, 위상 제어된 공전 삼상 전동기의 중성 전압에 대한 대표적인 위상 파형이 도시되어 있다. 다이리스터의 오프기간중 유기기전력은 다이리스스가 각 반 사이클내에서 "온"일때의 전압에 실제로 반대 극성으로 된다는 것을 알 수 있다. 이것은 다른 두 위상으로부터 중성전압에 대한 위상이 가산되어 이같은 경우에, 이 장치가 그 부하에 응답하여 위상이 앞선 후에, 그 극성 반전은 제2(d)도에 도시한 바와같이 일어나지 않는다. 공전하는 전동기에 급격히 부하가 걸린다면, 극성 반전된 전압은 제2(c)도에 점선으로 표시된 바와같이 증가한다.

제1도의 장치에 부가된 회로는 이러한 극성 반전된 전압만을 검출하고 이 전압을 에너지 절약 및 응답속도를 개선하기 위하여 사용하도록 대비한 것이다. 따라서, 제1도를 다시보면, 연산 증폭기(A1)는 한국 특허 출원 제 489/81호에 설명된 위상 검출기에 사용된 전압 구형차 성형회로(+)이다. 점(a)에 표시된 전압은 중성 전압에 대한 전동기 전압이다. 이러한 전압이 마디(b)에서 (R1)(R2)에 의하여 적절한 레벨로 강하된다. 연산 증폭기(A1)의 출력단을 저항(R12)을 통하여 제 1 트랜지스터(Q1)의 베이스에 그리고 저항(R13)을 통하여 제 2 트랜지스터(Q2)의 베이스에 접속된다. 제2(f)도에 도시된 바와같이, 연산 증폭기(A1)의 출력이 양(+)일때, 제어 트랜지스터(Q1)는 온되어서 어떠한 신호라도 제 2 연산 증폭기 (A2)의 음(-)입력단에 안가되는 것을 방지한다. 연산 증폭기(A1)의 출력이 음(-)일때, 트랜지스터(Q2)가 온이되어 신호가 연산 증폭기(A2)의 양(+)입력단에 인가되는 것을 방지 한다. 저항(R3,R4,R5,R6,R7)의 값들은 연산 증폭기(A2)의 이득이 그 양(+) 및 음(-) 단자 모두의 입력들에 대하여 동일하게 되도록 선정된다. 연산 증폭기(A1)의 출력이 양(+)일때, 증폭기(A2)는 점(b)에서의 전압을 양(+)이득으로 증폭한다. 증폭기(A1)의 출력이 음(-)일때, 증폭기(A2)는 점(b)에서의 전압을 반전시키고 이 전압을 음(-)이득을 증폭하여서 제2(e)도에 도시된 전파 정류 전압으로 된다. 연산 증폭기(A2)의 출력이 음(-)으로 되는 유일한 경우는 전술한 바와같이 유기 기전력이 반대 극성으로 되는 각 반 사이클내의 그 기간중이다. 이러한 것이 검출되어야 할 사항이다.

증폭기(A2)의 양(+)출력은 단지 음(-)출력만을 통과시키는 다이오드(D1)에 의해 저지된다. 급격한 부하가 걸린 경우 이 음(-)전압은 제2(e)도에 점선으로 표시된 바와같이 순간적으로 증가한다.

이러한 음(-) 피이크(peak)는 공전하는 전동기에서 거의 "0"값이므로, 상당한 이득이 증폭기(A2)에 포함될 수 있어서 부하의 급격한 변화로 생기는 유기 기전력의 증가는 또한 증폭될 수 있어서 그것의 효율을 증가시킨다는 것을 알 수 있다. 이것이 본 발명의 중요한 목적인 것이다.

증폭기(A2)로부터의 음(-) 펄스는 다이오드(D1)로 통과되고, 증폭기(A2)의 출력단에 저항이 없으므로 커패시터(C1)에 피이크값까지 순간적으로 충전된다. 또 하나의 연산 증폭기(A3)가 전압 플로우어로서 접속되어 커패시터(C1)에 고압력 임피던스를 공급하여 커패시터(C1)이 각 반 사이클 사이에서 충전을 유지할 수 있게 하여서 맥동을 제거한다. 증폭기(A3)의 출력은 커패시터(C3)와 저항(R9)(R10)의 병렬 조합을 통하여 증폭기 입력단자(142)로 공급된다.

이와같은 배치로서, 급격한 부하는 유기 기전력 회로에 의해 순간적으로 감지되고 조절되어 역률 제어장치로 공급되는 신호가 만들어져서 역률제어장치가 부하에 응답하게 한다. 일단 역률제어장치가 부하에 응답하여 위상이 앞서게 되면, 전동기 전압은 제2(d)도에 표시된 형태로 될 것이다.

이같은 상황하에서, 어떠한 전압도 커패시터(C1)에 인가되지 않고, 커패시터(C1)은 즉시 그것의 충전신호를 병렬 연결된 저항(R8)으로 흘러보내기 시작한다. 이러한 상황이 발생되면, 충전신호는 부하 총격계수에 대해, 커패시터(C1)가 다음에 급격히 인가되는 부하에 응답하여 충전될 수 있는 레벨까지 급속히 줄어든다. 커패시터(C1)와 저항(R8)에 의해 이루어진 RC회로의 시정수는 전형적으로 역률제어장치와 전동기 제어장치에 관련된 주파수에 비해 높은 수 초이다.

유기 기전력 감지회로는 한 방향으로 신속하게 작동하므로 신속히 증가하고 천천히 감소됨, 그 회로로부터의 출력신호는 그 장치의 안정성에 영향을 미치지 않고 큰 이득으로 역률제어장치 제어 시스템에 공급될 수 있다. 큰 이득은 성능을 개선하는데 있어서 유기 기전력의 실효성을 증가시키며, 전술한 바와같이, 이것은 본 발명의 주요한 목적인 것이다. 이러한 이득은 커패시터(C3)와 저항(R10)에 의하여 결정되는 한편 저항(R9)커패시터(C3)에서 충전신호를 방출하는 역할을 한다.

그러므로, 지금까지 설명된 회로는 급격한 부하에 대한 응답속도를 개선하는 한편 본 장치가 에너지를 더욱 절약하도록 위상이 더욱 늦추어질 수 있게 한다. 유기 기전력은 또한 제1도의 PFC시스템에 사용되어 전동기의 완만한 시동 특성을 개선한다. 이상적으로 완만한 시동은 속도가 시간에 비례하여 증가하는 것이다. 진술한 완만한 시동회로로써 위상각 피이드백은 시스템의 안정화를 위하여 사용된다. 전동기 속도가 증가함에 따라 위상각은 감소하므로, 이것으로 인해 인가되는 전압이 증가되고 다시 속도가 시간에 따라 더 큰 속도로(비례적인 아니라)증가된다. 이같은 방법이 대부분의 용도에 충분하지만, 본 장치는 유기 기전력 신호를 피이드백하고 이 신호를 완만한 시동램프 전압과 가산함으로써 더 개선될 수 있다. 이 같은 목적으로, 증폭기(A2)의 출력단으로부터 다이오드(D2), 커패시터(C3) 및 저항(R11)을 통하여 상술된 연산 증폭기(182)의 램프 출력단으로 접속이 이루어진다.

본 발명의 이같은 목적을 더 상세히 살펴보면, 전동기가 정지상태에서 위상 제어 전압이 인가될때, 전동기 전압파형은 제2(g)도에 도시된 값에 단계적으로 접근한다. 그러므로, 증폭기(A2)에의해 발생된 펄스는 실속속에 크게 시작되어 전동기의 정격속도에서 "0"으로 줄어든다. 다이오드(D2)는 연산

증폭기(A2)의 양(+)출력을 저지한다. 따라서, 커패시터(C3)에는 전동기가 처음 시동될때 대전압까지 충전되고, 이 전압은 전동기가 제속도에 이름에 따라 감소한다. 이 전압이 연산 증폭기(182)에 의해 만들어진 시동램프와 가산되어서 초기에 대시동 전압이 제어된다. 이 제어 전압은 속도가 증가함에 따라 감소한다. 이 같은 작동으로 인해 인가된 전동기 전압이 감소되게하고 전술한 위상각에 의하여 야기된 인가 전압의 증가에 반작용을 하며, 상기 위상각은 속도에 따라 감소한다. 따라서 시간에 대해 더 비례적인 속도 특성이 얻어진다.

결합된 "완만한 시동"회로의 전체 작동을 다시 살펴보면, 본 시스템의 초기 턴 온 시에 적분기(182)의 출력은 "0"볼트이다. 비교기(162)의 출력은 그 음(-)입력단에 나타나는 "0"볼트와 저항(166)(164)에 의해 형성된 저항 강하를 통하여 그 양(+)입력단에 임가되는 음(-)전압에 의해서 완전히 음(-)으로 된다. 이 같은 조절하에서, NPN 트랜지스터(178)는 베이스 전압이 음(-)이 되어 그 전압은 통과할 수 있으므로 "오프"될 것이다. PNP트랜지스터(158)는 베이스 전압이 음(-)이므로 "온"될 것이다. 이것은 전위차계(70)로 부터의 또는 본 발명의 유기 기전력 피이드백 회로의 연산 증폭기(A2)의 출력단으로부터의 또는 가산 단자(142)에 있는 연산 증폭기(151)의 입력단으로부터의 어떠한 전압도 억제한다.

초기 턴온시에, 그리고 커패시터(78) 및 저항(76)의 시정수에 의해 결정되는 대체적으로 20밀리초의 지속기간 동안, 적분기(151)의 출력은 음(-)으로 구동되어 다이리스터의 너무 빠른 점화를 방지한다. 동시에, 두 전압, 즉, 전위차계(168)로부터의 저항(170)을 통한 전압과 저항(R11)을 통한 유기 기전력 신호가 가산점(142)으로 공급된다. 이들 신호는 전동기를 천천히 시동하는 초기 시동 전류를 제어한다. 이들 전압 모두는 음(-)인 것에 유의해야한다. 상이한 부하에 필요한 시동전류의 양은 전위차계(168)에 의해 변화될 수 있다. 또한, 초기 턴온시에 적분 연산 증폭기(182)는 적분, 즉 그것의 출력전압 증가를 음(-)으로 시작한다. 이 출력이 다른 두 전압과 가산되고 전동기 속도가 증가함에 따라 전동기 전류를 증가시킨다. 본 발명의 유기 기전력이 다른 두 전압과 가산되고 전동기 속도가 증가함에 따라 전동기 전류를 증가시킨다. 본 발명의 유기 기전력 회로로부터의 전압이 감소하고 전동기 속도가 시간에따라 더 비례적으로 증가하게하는 것은 이 같은 속도로 증가중이다. 커패시터(184)와 저항(192) 및 전위차계(186)로부터의 전압에 의해 결정되는 적분 연산 증폭기(182)의 출력은 대체적으로 초당 1볼트 증가하고 전동기는 5-10초가 지나면 전속도로된다.

전동기가 최종속도에 이룬후에, 연산 증폭기(182)로 부터의 전압은 연산 증폭기(162)의 양(+)입력단에서의 전압을 초과하여서 연산 증폭기(162)를 완전히 양(+)으로 전환시킨다. 이 작동으로해서 가산 접합점(142)으로부터의 모든 시동전압을 억제하는 트랜지스터(178)를 턴"온"한다. 그 작동으로해서 또한 전위차계(70)로 부터의 제어와 본 발명의 유기 기전력 전압이 실효성이 있도록 트랜지스터(158)를 턴"오프"한다.

유기 기전력을 감지하기위한 다른 실시예에서, 다이리스터 양단의 전압이 감지된다. 다이리스터 전압은 선전압에서 전동기 전압을 빼것과 같고 따라서 유기 기전력이 다이리스터 전압에서 나타나기 때문에 이같은 변형이 가능한 것이다.

위상제어 전동기의 대표적인 다이리스터 전압이 제2(h)도에 도시된다. 간격(1) ) (2)에서의 진폭은 장치가 부하의 증가에 응답하여 위상이 앞설때 감소하고, 부하가 제어될때 장치가 위상이 뒤짐에 따라 감소한다. 전동기가 실속하고 있을때 유기 기전력은 "0"이므로, 다이리스터 전압은 최대로 전동기가 제속도에 이름에따라 감소한다. 따라서, 이 전압은 전술한 바와같이 완만한 시동을 개선하는데 사용된다. 급격이 인가된 부하가 전동기의 속도를 늦추는 경향이 있다면, 트라이액 양단의 전압은 순간적으로 상승하며 전술한 바와같이 역률제어 장치가 응답하게하는데 사용된다.

다이리스터 양단의 전압이 성능을 개선하는데 사용되도록 감지되는 방법은 상상뿐만 아니라 단상 작동에도 적용될 수 있음을 알아야 한다. 입력단이 다이리스터의 양단에 접속되는 하나의 연산 증폭기(도시되지않음)가 다이리스터의 전압을 얻어내는데 사용될 수 있으며 제2(h)도에 도시된 바와같은 출력을 발생할 것이다. 이 출력은 또 하나의 연산 증폭기(도시되지않음)에 의하여 전파정류되어서 제1도의 다이오드(D1)(D2)의 음극(-)으로 공급되는 제2(i)도에 도시된 출력을 발생한다. 기본적인 작동은 상술한 바와같다.

입력단이 반대극성의 다이오드들을 통하여 전동기 및 다이리스터 사이의 접합점에 접속되는 연산 증폭기 형태의 회로도 또한 당산 전동기에서 유기 기전력을 얻어내기 위하여 제공될 수 있다. 이같은 연산 증폭기의 출력은 정류될후에 제2(i)도에 도시된 것과 유사하게 될 것이며 전술한 바와같이 성능을 개선하는데 사용될 것이다. 한 구체적인 실시예로서, 이러한 출력은 미합중국 특허 제 4,052,648호의 장치에 사용되는 적분기의 입력단으로 공급될 것이다.

## (57) 청구의 범위

### 청구항 1

전동기(10)와 직렬 접속되는 전자 스위칭 수단(110,111,112), 전동기 전류 및 전압을 감지하고 그 전동기 전압과 전류사이의 위상차에 비례하는 출력을 공급하는 위상 검출기 수단(122,124,126), 역률제어신호를 발생하는 제어신호 발생수단(170) 및 상기 스위칭 수단의 스위칭 상태를 제어하기 위해 상기 위상 검출기 수단의 출력과 상기 역률제어신호에 응답하는 제어수단(150)을 포함하는 형태의 교류 유도 전동기(10)용 역률 제어장치에 있어서, 상기 전자 스위칭 수단(110,111,112)이 오프상태인 시간 간격동안 전동기(10)에 의해 발생된 유기 기전력을 감지하고 그 유기 기전력에 따라서 상기 전자 스위칭 수단(110,111,112)의 스위칭을 제어하는 피이드백 신호를 발생하는 수단(A1,Q1,Q2,A2,D1,A3)을 포함하는 역률제어장치.

### 청구항 2

제 1 항에 있어서, 상기 감지수단이 전동기(10)의 부하에 의해 야기되는 전동기 전압파형의 극성반

전을 감지하는 수단(D1) 을포함하는 역률제어장치.

### 청구항 3

제 2 항에 있어서, 상기 극성반전 감지수단(D1)은 스위칭 수단의 오프기간중에 유기 기전력이 스위칭 수단(110,111,112)의 "온"기간중의 전압에 반대 극성으로 되는 각 반 싸이클내의 간격동안을 제외하고 출력이 저지되는 고이득 연산 증폭기(A2)를 포함하는 역률제어장치.

### 청구항 4

제 1 항에 있어서, 상기 전동기(10)는 상상 전동기이고, 상기 감지수단은 선 전압단자와 전자스위칭 회로(Q1,Q2)사이에 접속되는 구형파 전압성형 회로(A1)와, 전동기(10)에 비례하는 전압을 상기 전자 스위칭 회로의 제어하에 중성 전압으로 증폭하고 선택적으로 반전시키도록 상기 전자스위칭 회로(Q1,Q2)를 통하여 전동기의 중성 전압단자에 접속되는 고이득 연산 증폭기(A2)와, 상기 출력이 제 1 극성일때 상기 연산 증폭기의 그 출력을 저지하기위한 다이오드 수단(D1)을 포함하는 역률제어장치.

### 청구항 5

제 4 항에 있어서, 상기 전자 스위칭회로(110,111,112)는 제어전극들이 구형파 전압 성형회로(A1)의 출력단에 연결되는 제1 및 제2트랜지스터(Q1,Q2)를 포함하고, 그 트랜지스터들 각각은 상기 연산 증폭기(A2)의 한 입력단과 병렬 접속되며, 상기 다이오드 수단은 상기 연산 증폭기(A2)의 출력단에 접속되는 다이오드(D1)를 포함하는 역률제어장치.

### 청구항 6

제 4 항에 있어서, 3개의 상기 위상 검출기수단(122,124,126)을 포함하며, 그 위상 검출기 수단의 출력단은 가산교차점(142)에 연결됨과 아울러 상기 연산 증폭기(A2)의 출력의 저지에 응답하여 방출하는 수단(C1)에 연결된 역률제어장치.

### 청구항 7

제 6 항에 있어서, 상기 저장 수단은 커패시터(C1)와 그 커패시터가 전하를 유지하는데 보조하는 전압 플로우어(A3)를 포함하는 역률제어장치.

### 청구항 8

제 4 항에 있어서, 상기 전동기의 시동 특성을 개선하도록 시동회로 수단(162,182)을 포함하고, 상기 감지수단은 그 출력이 시동회로수단의 출력에 가산되어 전동기의 속도대 시간 특성의 선형성을 개선하도록 시동회로 수단(162,182)에 연결된 역률제어장치.

### 청구항 9

제 8 항에 있어서, 상기 시동회로 수단은 시간에 대한 전동기 속도를 제어하기 위하여 램프전압을 발생하는 위상각 피이드백 회로(182)를 포함하고, 상기 감지수단의 출력이 상기 램프 전압과 가산되도록된 역률제어장치.

### 청구항 10

제 9 항에 있어서, 상기 감지수단이, 한 극성의 출력신호를 저지하도록 상기 연산 증폭기(A2)의 출력단에 접속되는 다이오드(D2)와, 전동기의 시동에 응답하여 충전되고 전동기가 제속도에 이를때 방전되며 상기 연산 증폭기의 출력단에 접속되는 커패시터(C3)를 포함하는 역률제어장치.

### 청구항 11

제 1 항에 있어서, 스위칭 수단은 다이리스터를 포함하고 상기 감지수단은 그 다이리스터 양단에 접속되어 그 양단의 전압을 감지하는 역률제어장치.

### 청구항 12

제11항에 있어서, 상기 감지수단은 입력단들이 상기 다이리스터 양단에 접속되는 제1연산 증폭기와 제2연산 증폭기를 포함하는 역률제어장치.

### 청구항 13

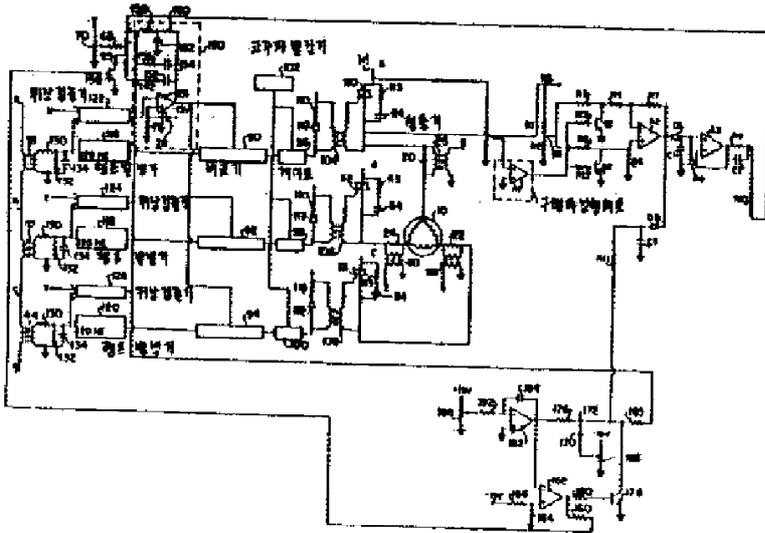
제 1 항에 있어서, 상기 감지수단은 입력단들이 각기 반대 극성의 다이오드를 통해 전동기와 전자스위칭 수단사이의 접합점에 연결되는 연산 증폭기를 포함하는 역률제어장치.

### 청구항 14

제 1 항에 있어서, 상기 감지수단의 출력단을 상기 전동기의 시동을 제어하는 회로수단에 접속시키는 수단을 포함하는 역률제어장치.

**도면**

도면1



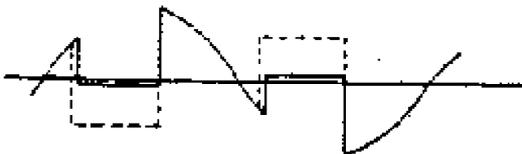
도면2a



도면2b



도면2c



도면2d



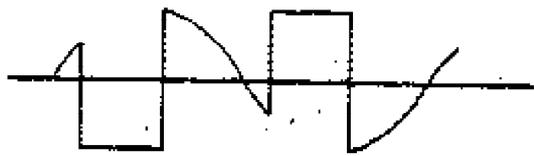
도면2e



도면2f



도면2g



도면2h



도면2i

