

(19)



POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(11)

(43)

(51) Int. Cl.⁴
G 05 B 7/02
G 06 F 13/00

[21] (PV 9653-86.0)

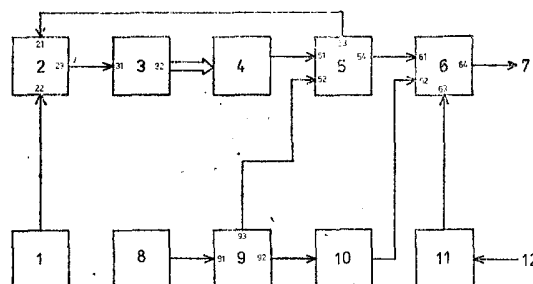
(40) Zveřejněno 15 07 88

[45] Vydáno 15 05 89

STANISLAV MILAN ing., MATUŠŮ ZDENĚK ing., LIBEREC

1

2



Vynález se týká obvodu kontroly chodu mikropočítače, uvedení mikroprocesoru do definovaného stavu po kolizi vyvolané například rušením nebo výpadkem napájení, ve vazbě na signalizaci poruchového stavu při déle trvajícím výpadku funkce.

Většina používaných způsobů kontroly chodu mikropočítače a jeho uvedení do definovaného stavu se vyznačuje buď složitým a drahým obvodovým řešením, nebo nekontroluje výpadek funkce komplexně, nebo signalizuje poruchu ihned při náhodném výpadku funkce, i když je již v době zásahu obsluhy chod mikropočítače obnoven, nebo signalizuje poruchu i po zapnutí zařízení a vyžaduje ihned zásah obsluhy, nebo nezaručuje definovaný stav při výpadku napájení, což vadí zvláště při spolupráci se zálohovanými paměťmi, atd.

Výše uvedené nedostatky odstraňuje zapojení podle vynálezu, kde výstup generátoru hodinového kmitočtu je připojen na vstup děličky kmitočtu, jejíž druhý výstup je spojen s hodinovým vstupem čítače a první výstup se vstupem obvodu kontroly hodinového kmitočtu, jehož výstup je spojen s nastavovacím vstupem klopného obvodu, přičemž hodinový vstup klopného obvodu je spojen s druhým výstupem čítače, výstup klopného obvodu se svorkou signálu porucha a nulovací vstup s výstupem zpožděného detektoru náběhu napájecího napětí, jehož vstup je spojen se svorkou signálu zpětného nastavení, a dále je první výstup čítače spojen s prvním vstupem detektoru náběhu napájecího napětí, jehož druhý vstup je spojen s detektorem poklesu napájecího napětí a jehož výstup je připojen na vstup RESET mikroprocesoru, který má výstupní bránu připojenou na vstup dekodéru, jehož jeden výstup je spojen s nulovacím vstupem čítače.

Výhodou vynálezu je komplexní kontrola činnosti mikropočítače, zamezení nežádoucí signalizace poruchy při přechodných stavech, uvedení mikroprocesoru do definovaného stavu při náhodných výpadech a možnost výstupním poruchovým signálem ovládat, popřípadě odpojovat připojená zařízení.

Na připojení výkresu je blokové schéma obvodového řešení.

Vstup RESET 31 mikroprocesoru 3 je spojen s výstupem 23 detektoru náběhu napájecího napětí 2, jehož první vstup 21 je spojen s prvním výstupem 53 čítače 5 a druhý vstup 22 je spojen s detektorem poklesu napájecího napětí 1. Výstupní brána 32 mikroprocesoru 3 je spojena se vstupem dekodéru 4, jehož výstup je spojen s nulovacím vstupem 51 čítače 5. Výstup generátoru kmitočtu 8 je spojen se vstupem 91 děličky kmitočtu 9, jejíž druhý výstup 93 je spojen s hodinovým vstupem 52 čítače 5 a první výstup 92 je spojen se vstupem obvodu kontroly hodinového kmitočtu 10. Výstup tohoto obvodu je spojen s nastavovacím vstupem 62 klopného obvodu 6. Hodinový vstup 61

klopného obvodu 6 je spojen s výstupem 54 čítače 5 a nulovací vstup 63 je spojen s výstupem zpožděného detektoru náběhu napájecího napětí 11, jehož vstup je spojen se svorkou signálu zpětného nastavení 12. Výstup 64 klopného obvodu 6 je spojen se svorkou signálu porucha 7.

Na výstupní bránu 32 mikroprocesoru 3 připojen dekodér 4. Mikroprocesor 3 v průběhu chodu jednotlivými bloky programu vytváří kontrolní slovo, které po průchodu předepsanými bloky programu cyklicky vydává na bránu 32. Dekodér 4 potlačuje možnost vzniku chyby náhodnou změnou některého bitu kontrolního slova. Toto kontrolní slovo po dekódování cyklicky ovládá nulovací vstup 51 čítače 5, do jehož hodinového vstupu 52 je zaveden vydělený hodinový kmitočet z druhého výstupu 93 děličky kmitočtu 9. První výstup 53 čítače 5 je volen tak, že při cyklickém nulování čítače 5 signálem na jeho vstupu 51 není výstup 53 aktivován. Přestane-li mikroprocesor 3 vydávat například v důsledku poruchy kontrolní slovo, stane se výstup 53 čítače 5 aktivní, překlopí prostřednictvím prvního vstupu 21 detektor náběhu napájecího napětí 2 do výchozí polohy a výstup detektoru 23 uvede mikroprocesor 3 vstupem RESET 31 do výchozího stavu. Protože čítač 5 čítá dále, přestane být opět jeho výstup 53 aktivní, odblokuje se vstup RESET 31 mikroprocesoru 3 a program se opět rozbíhá. Běží-li správně, pak je čítač 5 snulován vydaným kontrolním slovem dříve, než se výstup 53 čítače 5 stane opět aktivním. Nedojde-li k obnovení funkce, je mikroprocesor 3 periodicky uváděn do výchozího stavu. Po n pokusech, daných volbou druhého výstupu 54 čítače 5, je aktivován výstup 54 a překlopen přes hodinový vstup 61 klopný obvod 6, takže na jeho výstupu 64 i na svorce 7 se objeví signál porucha.

Protože při poruše generátoru hodinového kmitočtu 8 nebo děličky 9 by nemohl být poruchový signál generován, je na první výstup 92 děličky 9 připojen obvod kontroly hodinového kmitočtu 10, který při výpadku hodinového kmitočtu aktivuje nastavovací vstup 62 klopného obvodu 6 a tím i jeho výstup 64, takže na svorce 7 se objeví signál porucha.

Při poklesu napájecího napětí systému podle obr. pod hodnotu pro bezporuchový provoz se aktivuje výstup detektoru poklesu napájecího napětí, překlopí se prostřednictvím druhého vstupu 22 detektor 2 do výchozí polohy, mikroprocesor 3 se uvede do výchozího stavu a popsáním mechanismem je aktivován výstup 64 klopného obvodu 6. Volíme-li jako aktivní stav tohoto výstupu hodnotu logické nuly, je na svorce signálu porucha 7 aktivní stav i při výpadku napájecího napětí systému, což umožňuje tímto signálem například zařízení, napájená z jiných zdrojů ovládat. Aby nebyl výstup 64

klopného obvodu 6 aktivován při zapnutí napájecího napětí systému, je zpožděným detektorem náběhu napájecího napětí 11 aktivován nulovací vstup 63 klopného obvodu 6 tak, aby výstup 64 nebyl aktivován do doby rozběhu programu a cyklického nulování čítače 5. Po této době přestane být výstup detektoru 11 aktivní a je povolena aktivace výstupu 64 klopného obvodu 6 jeho vstupy 61 nebo 62.

Protože klopný obvod 6 tvoří vlastně paměť signálu porucha, je možné signálem zpětného nastavení přivedeným na svorku 12 aktivovat výstup detektoru 11 a tím vymazat z klopného obvodu 6 informaci o pře-

dešlém poruchovém stavu. Pokud však tento stav nadále trvá, je výstup 64 klopného obvodu 6 opět vstupy 61 nebo 62 aktivován.

Předpokladem správné činnosti obvodu je nadřazení nulovacího vstupu 63 klopného obvodu 6 vstupu nastavovacímu 62, což je u běžných klopných obvodů typu D vesměs splněno, nebo doplnění klopného obvodu 6 přídatnou logikou.

Vynález lze prakticky využít v zařízeních řízených mikropočítači, je-li vyžadována spolehlivá funkce a kontrola chodu mikropočítače s ohledem na připojená zařízení a jejich stavy.

PŘEDMĚT VYNÁLEZU

Obvod kontroly chodu mikropočítače vyznačený tím, že výstup generátoru hodinového kmitočtu (8) je připojen na vstup (91) děličky kmitočtu (9), jejíž druhý výstup (93) je spojen s hodinovým vstupem (52) čítače (5) a první výstup (92) se vstupem obvodu (10) kontroly hodinového kmitočtu, jehož výstup je spojen s nastavovacím vstupem (62) klopného obvodu (6), přičemž hodinový vstup (61) klopného obvodu (6) je spojen s druhým výstupem (54) čítače (5), výstup (64) klopného obvodu (6) se svorkou (7) signálu porucha a nulovací vstup (63)

s výstupem zpožděného detektoru náběhu napájecího napětí (11), jehož vstup je spojen se svorkou (12) signálu zpětného nastavení, a dále je první výstup (53) čítače (5) spojen s prvním vstupem (21) detektoru (2) náběhu napájecího napětí, jehož druhý vstup (22) je spojen s výstupem detektoru (1) poklesu napájecího napětí, zatímco výstup (23) je připojen na vstup (31) RESET mikroprocesoru (3), který má výstupní bránu (32) připojenou na vstup dekodéru (4), jehož jeden výstup je spojen s nulovacím vstupem (51) čítače (5).

