

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2013년 10월 17일 (17.10.2013)



(10) 국제공개번호
WO 2013/154355 A1

- (51) 국제특허분류:
H01L 51/42 (2006.01) H01L 51/48 (2006.01)
- (21) 국제출원번호: PCT/KR2013/003009
- (22) 국제출원일: 2013년 4월 10일 (10.04.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2012-0037584 2012년 4월 10일 (10.04.2012) KR
10-2013-0039340 2013년 4월 10일 (10.04.2013) KR
- (71) 출원인: 포항공과대학교 산학협력단 (POSTECH ACADEMY-INDUSTRY FOUNDATION) [KR/KR]; 790-784 경상북도 포항시 남구 효자동 산 31번지, Gyeongsangbuk-do (KR).
- (72) 발명자: 이태우 (LEE, Tae Woo); 790-751 경상북도 포항시 남구 지곡동 교수아파트 9-1303, Gyeongsangbuk-do (KR). 김영훈 (KIM, Young Hoon); 306-806 대전시 대덕구 범 2동 200-8번지, Daejeon (KR).
- (74) 대리인: 특허법인이상 (E-SANG PATENT & TRADE-MARK LAW FIRM); 137-890 서울시 서초구 양재동 82-2 우도빌딩 3층, Seoul (KR).

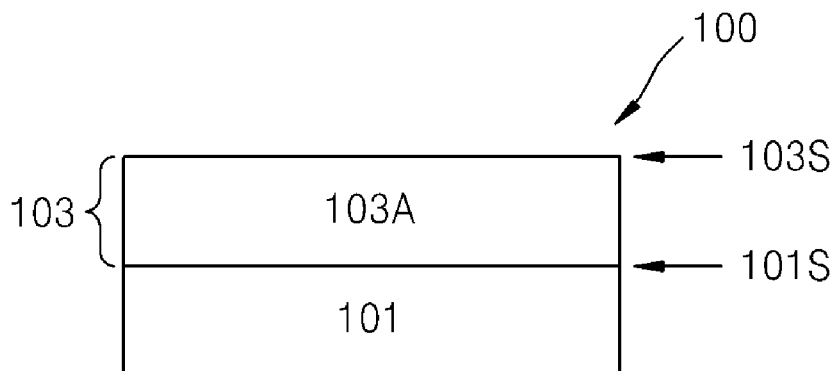
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

- 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: INTEGRATED CONDUCTIVE SUBSTRATE, AND ELECTRONIC DEVICE EMPLOYING SAME

(54) 발명의 명칭: 일체형 전도성 기판 및 이를 채용한 전자 소자



(57) Abstract: Provided are an integrated conductive substrate and an electronic device employing same. The integrated conductive substrate comprises: a metal layer, a first surface of which has a first surface roughness value and which is made of a nonferrous metal; and a semiconductor layer which is formed on the first surface, a second surface of which has a second surface roughness value, and which contains a semiconductor material. The semiconductor layer includes a semiconductor planarization layer formed by a solution process using the semiconductor material and/or a precursor of the semiconductor material so as to planarize the first surface of the metal layer. The second surface roughness value is lower than the first surface roughness value. The integrated conductive substrate serves both as a substrate and as an electrode.

(57) 요약서: 제 1 표면 거칠기 값을 갖는 제 1 표면을 갖고, 비철계 금속으로 이루어진, 금속층 및 상기 제 1 표면 상에 형성되고, 제 2 표면 거칠기 값을 갖는 제 2 표면을 갖고, 반도체 물질을 포함한 반도체층을 포함하고, 상기 반도체층은, 상기 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나를 이용한 용액 공정에 의하여 형성되어 상기 금속층의 제 1 표면을 평탄화시키는 반도체성 평탄화층을 포함하고, 상기 제 2 표면 거칠기 값이 제 1 표면 거칠기 값보다 작고, 기판과 전극의 역할을 동시에 하는, 일체형 전도성 기판 및 이를 채용한 전자 소자가 제공된다.



WO 2013/154355 A1

명세서

발명의 명칭: 일체형 전도성 기판 및 이를 채용한 전자 소자 기술분야

- [1] 일체형 전도성 기판 및 이를 채용한 전자 소자에 관한 것이다.

배경기술

- [2] 유기 발광 소자(organic light emitting diode, OLED)는 자발광형 소자로서 시야각이 넓고 콘트라스트가 우수할 뿐만 아니라, 응답시간이 빠르며, 휘도, 구동전압 및 응답속도 특성이 우수하고 다색화가 가능하다는 장점을 가지고 있다.
- [3] 일반적인 유기 발광 소자는 투명 기판, 애노드 및 캐소드와 상기 애노드 및 캐소드 사이에 개재된 유기층을 포함할 수 있다. 상기 유기층은, 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층 등을 포함할 수 있다. 상기 애노드로부터 주입된 정공은 정공수송층을 경유하여 발광층으로 이동하고, 캐소드로부터 주입된 전자는 전자수송층을 경유하여 발광층으로 이동한다. 상기 정공 및 전자와 같은 캐리어들은 발광층 영역에서 재결합하여 엑시톤(exiton)을 생성하는데, 이 엑시톤이 여기 상태에서 기저상태로 변하면서 광이 생성된다.
- [4] OLED연구 초기단계에서는 주로 간단한 소자구조를 진공공정을 통한 저분자물질을 증착하여 제작한 저분자 OLED (Small Molecule OLED) 위주로 연구가 되었으나, 2000년대 들어서는 플렉시블 유기전자소자 (Flexible organic electronics)의 구현이 가능하며 스핀코팅 (Spin-coating), 잉크젯 프린팅 (Ink-jet Printing) 및 Roll-to-Roll (R2R) 코팅 방식의 값싸고 대량생산이 가능한 용액공정으로 고분자 LED (Polymer Light-Emitting Diodes: PLED) 소자를 구현하려는 연구들이 활발히 진행되고 있다.
- [5] 고효율, 장수명의 유기 발광 소자(OLED)나 고분자 발광 소자(PLED)를 구현하기 위해서 주로 여러 개의 층(multi-layered)으로 이루어진 소자들에 대한 연구들이 보고되고 있다. 그러나 여러 개의 층을 적용할수록 공정의 단가를 높이는 단점이 있어 상용화를 고려하였을 때에는 추가적인 전하수송층을 사용하지 않고 단순화된 OLED 소자를 구현하는 연구가 매우 중요한 이슈라 할 수 있다. 또한 단순화되면서도 공기 중에서 안정적인 용액 공정 PLED를 구현하는 연구를 비롯하여 봉지 공정 (Encapsulation)이 필요하지 않은 소자 구조 및 인쇄방식을 소자에 적용하는 것이 대량 생산을 위한 롤투롤(R2R) 공정의 적용을 앞당기는 의미 있는 연구가 될 것이다. 이를 구현 하기 위한 한가지 방법으로 산화물 반도체를 전자수송층으로 사용하고 최상부에 공기중에 안정된 전 극을 형성하는 역구조 PLED를 개발하는 것이 중요하게 부각되었다.
- [6] 전 세계적으로 신재생에너지에 대한 관심이 고조되고 있는 현 시점에서, 미래

에너지로써의 가능성과 다양한 장점을 지닌 유기 태양 전지(organic photovoltaic cells: OPV)가 주목 받고 있다. 상기 유기 태양 전지는, 실리콘을 이용한 무기 태양 전지에 비하여, 박막화 및 저비용 제조가 가능하여, 향후 각종 플렉서블 소자에 다양하게 적용될 수 있다는 장점을 가질 수 있다.

- [7] 통상적인 유기 태양 전지는, 양극, 정공 추출층, 광활성층 및 음극을 포함할 수 있다. 상기 유기 태양 전지에 조사된 광은 상기 광활성층에서 전자 및 정공으로 분리되어, 정공은 정공 추출층을 경유하여 양극을 통하여 추출되고, 전자는 음극을 통하여 추출될 수 있다.
- [8] 고효율, 장수명 및 소자구조의 단순화 등의 이슈들을 해결하기 위하여 TiO₂, ZrO₂, ZnO 등의 금속 산화물 (Metal Oxide)를 사용한 역구조 고분자 PLED (inverted PLED) 및 유기 태양 전지 (OPV) 연구들이 공기중에서 안정되면서 R2R공정에 적용될 수 있는 가장 대표적인 방안으로 대두되고 있다.
- [9] 역구조 소자는 일반적인 OLED 및 OPV 소자 구조에서 인듐 주석 산화물 (ITO)과 같은 투명전극으로부터 정공이 주입되는 것과는 대조적으로 투명전극 (예, ITO혹은 FTO)로부터 전자가 주입되어 음극 (cathode) 역할을 하며 양극(anode)은 Au, Ag 등의 금속을 주로 사용할 수 있다.
- [10] 역구조 소자의 이러한 구조로 인해 일반적인 OLED 및 OPV소자에서 사용하는 반응성 높은 전자 주입 전극 (즉, 음극) 인 Ca, Ba 및 Li 등의 금속을 사용하지 않을 수 있으며, 양극과 음극 모두 일함수(Work-function)가 높아 공기나 수분에 반응성이 없는 물질들을 사용할 수 있다는 장점이 있다. 역구조 PLED 및 OPV 소자의 전자주입층으로 유기물들을 사용할 수도 있지만 특히 금속 산화물이 대체로 가시광선 영역에서의 투명도 (Transparency)가 좋고 전하 수송 (Charge Transport) 능력이 좋으며 공기 중에서도 안정하여 이러한 용액 공정으로 형성되는 금속 산화물을 역구조 소자에 응용하려는 연구들이 많이 진행되고 있다.
- [11] 그러나, 종래의 유리 기판위에 올려져 있는 전극인 ITO 및 FTO와 같은 산화물 전극은 구부리거나 휘게 되면 박막에 균열이 발생하여 더 이상 전극으로서의 역할을 하지 못하게 된다. 또한 기판도 200°C 이상의 고온 공정에서 금속 산화물을 증착 하는 공정에서 견뎌야 하기 때문에 기존에 유리 기판으로 사용하였으나 유연하지 못하는 문제점이 있다. 따라서 기계적 강도가 우수하여 구부릴 수 있으며 200°C 이상에서 고온 공정에도 잘 견딜 수 있는 기판과 전극을 필요로 하게 된다. 이러한 기판으로 금속 호일을 사용할 수 있으나 선행 기술에서는 금속 호일을 사용하는 경우 절연성 평탄화층을 형성한 후에 전극을 다시 증착하는 방식으로 소자를 구현하거나, 금속호일 상부에 다시 평탄화와 반사전도막 역할을 하는 금속을 증착하는 등의 복잡한 구조를 갖는 소자가 제시되어 있다.

발명의 상세한 설명

기술적 과제

- [12] 기판과 전극의 역할을 동시에 하는 일체형 전도성 기판 및 이를 채용한 전자 소자를 제공하는 것이다.

과제 해결 수단

- [13] 일 구현예에 따르면, 제1표면 거칠기(Root Mean Square Roughness: Rq) 값을 갖는 제1표면을 갖고, 비철계 금속으로 이루어진, 금속층; 및 상기 제1표면 상에 형성되고, 제2표면 거칠기 값을 갖는 제2표면을 갖고, 반도체 물질을 포함한 반도체층;을 포함하고,
- [14] 상기 반도체층은, 상기 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나를 이용한 용액 공정에 의하여 형성되어 상기 금속층의 제1표면을 평탄화시키는 반도체성 평탄화층을 포함하고,
- [15] 상기 제2표면 거칠기 값은 상기 제1표면 거칠기 값보다 작고,
- [16] 기판과 전극의 역할을 동시에 하는, 일체형 전도성 기판이 제공된다.
- [17] 상기 일체형 전도성 기판 중 상기 제1표면 거칠기 값은 10nm 이상이고, 상기 제2표면 거칠기 값이 10nm 미만일 수 있다.
- [18] 상기 비철계 금속은 구리, 알루미늄, 금, 백금, 팔라듐, 은, 니켈, 납, 니오븀, 아연 및 주석 중에서 선택된 1종 이상의 금속을 포함할 수 있다.
- [19] 상기 반도체층에 포함된 반도체 물질은 TiO_x (x 는 1 내지 3의 실수임), 산화인듐(In_2O_3), 산화주석(SnO_2), 산화아연(ZnO), 산화아연주석(Zinc Tin Oxide), 산화갈륨(Ga_2O_3), 산화텅스텐(WO_3), 산화알루미늄, 산화티타늄, 산화바나듐(V_2O_5 , VO_2 , V_4O_7 and V_5O_9 , V_2O_3) 산화몰리브덴(MoO_3 or MoO_x), 산화구리(Copper(II) Oxide: CuO), 산화니켈(NiO), 산화구리알루미늄(CopperAluminiumOxide: CAO , CuAlO_2), 산화아연로듐(ZincRhodiumOxide: ZRO , ZnRh_2O_4), 산화철, 산화크롬, 산화비스무스, IGZO(indium-Gallium Zinc Oxide), 및 ZrO_2 중에서 선택된 적어도 하나를 포함할 수 있다.
- [20] 다른 구현예에 따르면,
- [21] 제1표면 거칠기(Rq) 값을 갖는 제1표면을 갖고, 비철계 금속으로 이루어진, 금속층을 준비하는 단계; 및 상기 금속층의 제1표면 상에, 제2표면 거칠기 값을 갖는 제2표면을 갖고, 반도체 물질을 포함한 반도체층을 형성하는 단계;를 포함하고,
- [22] 상기 반도체층 형성 단계는,
- [23] 상기 금속층의 제1표면 상에, 상기 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나와 용매를 포함한 제1혼합물을 제공한 후 상기 용매를 제거하여, 상기 금속층의 제1표면을 평탄화시키는 반도체성 평탄화층을 형성하는 공정을 포함하고,
- [24] 상기 제2표면 거칠기 값이 상기 제1표면 거칠기 값보다 작은,

- [25] 일체형 전도성 기관의 제조 방법이 제공된다.
- [26] 또 다른 구현예에 따르면, 상기 일체형 전도성 기관을 채용한 전자 소자가 제공된다.
- [27] 상기 전자 소자 중, 상기 일체형 전도성 기관은, i) 기관과 음극의 역할을 동시에 하거나, ii) 기관과 양극의 역할을 동시에 할 수 있다.
- [28] 상기 전자 소자 중, 일체형 전도성 기관의 금속층 하면은 외기와 접촉할 수 있다.
- [29] 상기 전자 소자 중, 상기 일체형 전도성 기관의 반도체층 상부에는 화소 정의막이 패터닝되어 있을 수 있다.
- [30] 상기 전자 소자는,
- [31] 상기 일체형 전도성 기관;
- [32] 상기 일체형 전도성 기관의 반도체층에 대향된 투명 양극; 및
- [33] 상기 일체형 전도성 기관의 반도체층과 상기 투명 양극 사이에 개재된 발광층;
- [34] 을 포함하고, 상기 일체형 전도성 기관은 기관과 음극의 역할을 동시에 하는, 유연 역구조 유기 발광 소자(flexible inverted organic light emitting diode)일 수 있다.
- [35] 또는, 상기 전자 소자는,
- [36] 상기 일체형 전도성 기관;
- [37] 상기 일체형 전도성 기관의 반도체층에 대향된 투명 양극; 및
- [38] 상기 일체형 전도성 기관의 반도체층과 상기 투명 양극 사이에 개재된 광활성층;
- [39] 을 포함하고, 상기 일체형 전도성 기관은 기관과 음극의 역할을 동시에 하는, 유연 역구조 유기 태양 전지(flexible inverted organic photovoltaic cells)일 수 있다.

발명의 효과

- [40] 기관과 전극의 역할을 동시에 하는 일체형 전도성 기관은 우수한 기계적 강도, 표면 평탄화도 및 전도도를 가지므로, 공기 중에서 안정한 전자 소자(예를 들면, 유기 발광 소자 및 유기 태양 전지)에 유용하게 사용될 수 있다. 또한, 상기 일체형 전도성 기관은 유연 특성을 가지면서도 저비용 대량 생산이 가능하다.

도면의 간단한 설명

- [41] 도 1은 상기 일체형 전도성 기관의 일 구현예를 개략적으로 나타낸 도면이다.
- [42] 도 2는 상기 일체형 전도성 기관의 다른 구현예를 개략적으로 나타낸 도면이다.
- [43] 도 3은 상기 일체형 전도성 기관의 또 다른 구현예를 개략적으로 나타낸 도면이다.
- [44] 도 4는 상기 유기 발광 소자의 일 구현예를 개략적으로 나타낸 도면이다.
- [45] 도 5는 상기 유기 태양 전지의 일 구현예를 개략적으로 나타낸 도면이다.

발명의 실시를 위한 최선의 형태

- [46] 이하, 첨부된 도면들을 참조하여 본 발명의 바람직한 실시예를 상세히

설명하면 다음과 같다.

- [47] 도 1은 일 구현예에 따른 일체형 전도성 기관(100)의 단면을 개략적으로 나타낸 도면이다.
- [48] 상기 일체형 전도성 기관(100)은, i) 금속층(101) 및 ii) 금속층(101)의 제1표면(101S)에 접촉한 반도체성 평탄화층(103A)으로 이루어진 반도체층(103)을 포함한다. 금속층(101)의 제1표면(101S)는 제1표면 거칠기 값을 갖고, 반도체층(103)의 제2표면(103S)는 제2표면 거칠기 값을 갖는다. 상기 제2표면 거칠기 값은 상기 제1표면 거칠기 값보다 작다.
- [49] 상기 금속층(101)은 불투명 금속층이며, 단일층 구조를 갖는다. 상기 금속층(101)은 비철계 금속으로 이루어져 있다.
- [50] 본 명세서 중 “비철계 금속”이란, 금속이되, 철(Fe)을 제외한 금속을 의미한다.
- [51] 상기 금속층(101)은 금속 호일일 수 있다. 따라서, 상기 일체형 전도성 기관(100)은 유연(flexible) 특성을 가질 수 있다.
- [52] 상기 금속층(101)의 비철계 금속은, 구리, 알루미늄, 금, 백금, 팔라듐, 은, 니켈, 납, 니오디움, 아연 및 주석 중에서 선택된 1종 이상의 금속을 포함할 수 있다.
- [53] 예를 들어, 상기 금속층(101)은 1종의 금속으로 이루어진 층이거나, 2종 이상의 서로 다른 금속이 공증착된 층이거나, 2종 이상의 서로 다른 금속의 합금으로 이루어진 층일 수 있다.
- [54] 구체적으로, 상기 금속층(101)은 구리 호일, 니켈 호일, 알루미늄 호일일 수 있으나, 이에 한정되는 것은 아니다.
- [55] 상기 금속층(101)의 두께는 50nm 내지 5mm, 예를 들면, 10 μ m 내지 500 μ m일 수 있다. 상기 금속층(101)의 두께가 상술한 범위를 만족할 경우, 상기 일체형 전도성 기관(100)은 불투명 특성 및 유연 특성을 가질 수 있다.
- [56] 상기 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값은 평균제곱거칠기(Root-Mean-Square Average Roughness: Rq) 값(원자힘현미경(atomic force microscope: AFM)으로 측정함)이다.
- [57] 본 명세서 중 “표면 거칠기 값”은 AFM으로 측정할 수 있는 상기 Rq 값을 의미한다.
- [58] 예를 들어, 상기 금속층(101)이 금속 호일일 경우, 제1표면(101S)의 제1표면 거칠기 값은 10nm 이상일 수 있다.
- [59] 구체적으로, 통상적으로 시판되는 구리 호일은 100 nm 이상의 표면 거칠기 값을 가질 수 있다. 상기 시판 구리 호일 표면에 대하여 기계적 연마(mechanical polishing), 화학기계적연마(chemical mechanical polishing) 또는 전해연마(electro-polishing) 공정을 1회 또는 2회 수행함으로써, 구리 호일의 표면 거칠기 값은 10nm 내지 100nm 범위의 값을 가질 수 있다.
- [60] 상기 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값을 10nm 미만으로 만들기 위해서는 통상적으로 3회 이상의 연마 공정이 필요한데, 이러한 3회

이상의 연마는 고비용 공정이다. 여기서, 비용 절감을 위하여, 예를 들면, 10nm 이상의 제1표면 거칠기 값을 갖는 제1표면(101S)을 갖는 금속층(101) 상에 바로(directly), 유기 발광 소자 또는 유기 태양 전지의 유기층(예를 들면, 전자 주입 계면층, 발광층 또는 전공 주입층 등)을 형성할 경우, 유기 발광 소자 또는 유기 태양 전지의 전기적 단락(electrical short)이 발생하여, 유기 발광 소자 또는 유기 태양 전지의 전기적 특성이 급격히 저하될 수 있다.

- [61] 상술한 바와 같은 문제점을 해결하고자, 본 발명자는, 금속층(101)의 제1표면(101S)의 큰 제1표면 거칠기 값을 감소시킬 수 있으면서도 저비용 공정으로 형성가능하면서 기판이 소자에 바로 적용이 가능하도록 반도체성 평탄화층(103A)을 고안하게 되었다.
- [62] 상기 반도체성 평탄화층(103A)은 반도체 물질 및 반도체 물질의 전구체 중 적어도 하나를 이용한 용액 공정에 의하여 형성되어, 상기 금속층(101)의 제1표면(101S)을 평탄화시킬 수 있다.
- [63] 본 명세서 중 “용액 공정”이란, 흐름성을 갖는 혼합물을 소정의 기판 상에 제공한 후 상온 방치 공정 또는 상온 이상의 온도에서의 열처리 공정에 의하여 상기 혼합물의 흐름성을 제거함으로써 소정의 막을 형성하는 공정을 의미한다.
- [64] 반도체성 평탄화층(103A)은 용액 공정에 의하여 형성되는 것이므로, 반도체성 평탄화층(103A) 즉, 반도체층(103)의 제2표면(103S) 모폴로지는 금속층(101)의 제1표면(101S) 모폴로지를 따르지 않는다. 따라서, 반도체성 평탄화층(103A) 즉, 반도체층(103)의 제2표면(103S)의 제2표면 거칠기 값은 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값보다 작다.
- [65] 예를 들어, 상기 반도체층(103) 제2표면(103S)의 제2표면 거칠기 값은 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값의 약 50% 이하일 수 있다.
- [66] 구체적으로, 상기 반도체성 평탄화층(103A), 즉, 반도체층(103) 제2표면(103S)의 제2표면 거칠기 값은 10nm 미만일 수 있다.
- [67] 따라서, 반도체성 평탄화층(103A) 즉, 반도체층(103) 제2표면(103S)에 유기 발광 소자 또는 유기 태양 전지의 유기층(예를 들면, 전자 주입 계면층, 발광층 또는 정공 주입층)을 바로(directly) 형성하더라도, 전기적 단락(electrical short) 등의 전기적 불량 발생하지 않으므로, 고품위 유기 발광 소자 또는 유기 태양 전지를 구현할 수 있다. 뿐만 아니라, 상기 반도체성 평탄화층(103A)은 저비용 대량 생산에 유리한 용액 공정을 이용하여 형성되는 것이므로, 도 1의 일체형 전도성 기판(100)을 이용함으로써, 유기 발광 소자 또는 유기 태양 전지의 제조 단가를 낮출 수 있다.
- [68] 상기 반도체성 평탄화층(103A)에 포함된 반도체 물질은, TiO_x (x 는 1 내지 3의 실수임), 산화인듐(In_2O_3), 산화주석(SnO_2), 산화아연(ZnO), 산화아연주석(Zinc Tin Oxide), 산화갈륨(Ga_2O_3), 산화텅스텐(WO_3), 산화알루미늄, 산화티타늄, 산화바나듐(V_2O_5 , VO_2 , V_4O_7 and V_5O_9 , V_2O_3) 산화몰리브덴(MoO_3 or

MoOx), 산화구리 (Copper(II) Oxide: CuO), 산화니켈(NiO), 산화구리알루미늄(CopperAluminiumOxide:CAO, CuAlO2), 산화아연로듐 (ZincRhodiumOxide: ZRO, ZnRh2O4), 산화철, 산화크롬, 산화비스무스, IGZO (indium-Gallium Zinc Oxide), 및 ZrO2 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [69] 상기 반도체 물질은 공기나 수분에 반응성이 없는 물질들로 가시광선 영역에서의 투과도 (Transparency)가 우수한 반도체 물질 중에서 선택될 수 있다.
- [70] 상기 반도체 물질의 예로서, TiOx(x는 1 내지 3의 실수임), 산화인듐(In2O3), 산화주석(SnO2), 산화아연(ZnO), 산화아연주석(Zinc Tin Oxide), 산화갈륨(Ga2O3), 산화텅스텐(WO3), 산화알루미늄, 산화티타늄, 산화바나듐(V2O5, VO2, V4O7 and V5O9, V2O3), 산화몰리브덴(MoO3 or MoOx), 산화철, 산화크롬, 산화비스무스, IGZO (indium-Gallium Zinc Oxide), 및 ZrO2 등을 들 수 있는데, 상기 물질은 N-형 반도체 특성을 가지므로 전자 수송 능력이 우수하다. 따라서, 일체형 전도성 기관(100)은 우수한 전자 주입 특성을 가질 수 있다.
- [71] 또는, 상기 반도체 물질의 다른 예로서, 산화니켈(NiO), 산화구리 (Copper(II) Oxide: CuO), 산화구리알루미늄(CopperAluminiumOxide:CAO, CuAlO2), 산화아연로듐 (ZincRhodiumOxide: ZRO, ZnRh2O4) 등을 들 수 있는데, 상기 물질은 P-형 반도체 특성을 가지므로 정공 수송 능력이 우수하다.
- [72] 따라서, 일체형 전도성 기관(100)은 우수한 정공 주입 특성을 가질 수 있다. 또한, N-형 반도체인 산화주석(SnO2), 산화아연(ZnO), 산화아연주석(Zinc Tin Oxide), 산화텅스텐(WO3), 산화바나듐(V2O5, VO2, V4O7 and V5O9, V2O3), 산화몰리브덴(MoO3 or MoOx)의 경우 일함수가 크기 때문에 이를 이용한 일체형 전도성 기관(100)은 정공 주입 전극으로도 활용이 가능하다.
- [73] 상기 반도체층(103)의 두께는 5nm 내지 300nm, 예를 들면 20nm 내지 100nm일 수 있으나, 이에 한정되는 것은 아니다. 상기 반도체층(103)의 두께가 상기 범위를 만족함으로써, 금속층(101)의 제1표면(101S)을 효과적으로 평탄화시키면서 일체형 전도성 기관(100)의 유연 특성을 유지할 수 있다.
- [74] 상기 일체형 전도성 기관(100)은 기관과 전극의 역할을 동시에 한다. 따라서, 상기 일체형 전도성 기관(100)을 유기 발광 소자 또는 유기 태양 전지의 기관 및 전극으로 이용할 경우, 상기 일체형 전도성 기관(100)의 반도체층(103) 상부에는 유기 발광 소자 및 유기 태양 전지의 유기층(예를 들면, 전자 주입 계면층, 발광층 또는 정공 주입층)이 바로(directly) 형성될 수 있다.
- [75] 한편, 상기 일체형 전도성 기관(100)을 전자 소자에 채용할 경우, 상기 일체형 전도성 기관(100) 중 금속층(101) 하면, 즉, 금속층(101) 중 제1표면(101S)의 반대측면은 외기와 접촉한다.
- [76] 따라서, 상기 일체형 전도성 기관(100)은, 유리 기관 상에 형성되어 전극만의 역할을 하고 기관의 역할을 수행할 수 없는 금속층 및 전도성 산화물과는 구별되는 것이며, 기관으로서 금속 호일 등을 사용하고, 상기 금속 호일 상부에

절연성 평탄화층(혹은 절연성 버퍼층)을 형성한 다음, 상기 절연성 평탄화층 상부에 전극이 형성되어 있는 다층 구조와도 구별되는 것이다.

- [77] 상기 일체형 전도성 기관(100)의 제조 방법의 일 구현예는 하기와 같다.
- [78] 먼저, 금속층(101)을 준비한다. 상기 금속층(101)으로는, 최소한의 비용이 요구되는 연마 공정(예를 들면, 1회 또는 2회의 연마 공정)으로 표면 처리된 시판 금속 호일(예를 들면, 구리 호일)을 이용할 수 있다.
- [79] 이어서, 상기 금속층(101)의 제1표면(101S) 상에, 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나와 용매를 포함한 제1혼합물을 제공한 후 상기 용매를 제거하여 상기 금속층(101)의 제1표면(101S)을 평탄화시키는 반도체성 평탄화층(103A) 즉, 반도체층(103)을 형성한다.
- [80] 상기 반도체 물질의 구체예는 상술한 바를 참조한다.
- [81] 상기 제1혼합물이 반도체 물질을 포함할 경우, 예를 들면, 반도체 물질의 나노 입자를 포함할 수 있다. 상기 나노 입자의 평균 입경은 1nm 내지 100nm일 수 있다.
- [82] 상기 제1혼합물이 반도체 물질의 전구체를 포함할 경우, 상기 반도체 물질의 전구체는 제1혼합물 중 용매 제거 공정(예를 들면, 열처리 공정) 중 반도체 물질로 전환될 수 있는 임의의 물질 중에서 선택될 수 있다.
- [83] 예를 들어, 상기 반도체 물질의 전구체는 졸-겔 전구체일 수 있다.
- [84] 상기 제1혼합물이 반도체 물질의 졸-겔 전구체를 포함하고 상기 반도체 물질이 금속 산화물일 경우, 상기 졸-겔 전구체는, 상기 금속 산화물 자체 또는 상기 금속 산화물의 금속을 포함한 염(예를 들면, 금속 할로젠화물, 금속 황산염, 금속 과염소산염 등) 중에서 선택될 수 있다.
- [85] 예를 들어, 상기 반도체성 평탄화층(103A)이 ZnO를 포함할 경우, 상기 제1혼합물은 ZnO 전구체로서, 아연 산화물, 황산 아연, 불화 아연, 염화 아연, 브롬화 아연, 요오드화 아연, 과염소산 아연, 수산화아연(Zn(OH)_2), 아세트산아연($\text{Zn(CH}_3\text{COO)}_2$), 아세트산아연수화물($\text{Zn(CH}_3\text{(COO)}_2 \cdot n\text{H}_2\text{O)}$), 디에틸아연($\text{Zn(CH}_3\text{CH}_2)_2$), 질산 아연($\text{Zn(NO}_3)_2$), 질산아연수화물($\text{Zn(NO}_3)_2 \cdot n\text{H}_2\text{O}$), 탄산아연 ($\text{Zn(CO}_3\text{)}$), 아연아세틸아세토네이트($\text{Zn(CH}_3\text{COCHCOCH}_3)_2$), 및 아연아세틸아세토네이트수화물($\text{Zn(CH}_3\text{COCHCOCH}_3)_2 \cdot n\text{H}_2\text{O}$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [86] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화인듐을 포함할 경우, 상기 제1혼합물은 산화인듐 전구체로서, 질산인듐수화물($\text{In(NO}_3)_3 \cdot n\text{H}_2\text{O}$), 아세트산인듐($\text{In(CH}_3\text{COO)}_2$), 아세트산인듐수화물($\text{In(CH}_3\text{(COO)}_2 \cdot n\text{H}_2\text{O)}$), 염화인듐(InCl , InCl_2 , InCl_3), 질산인듐($\text{In(NO}_3)_3$), 질산인듐수화물($\text{In(NO}_3)_3 \cdot n\text{H}_2\text{O}$), 인듐아세틸아세토네이트($\text{In(CH}_3\text{COCHCOCH}_3)_2$) 및 인듐아세틸아세토네이트수화물($\text{In(CH}_3\text{COCHCOCH}_3)_2 \cdot n\text{H}_2\text{O}$) 중 적어도

하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [87] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화주석을 포함할 경우, 상기 제1혼합물은 산화주석 전구체로서, 아세트산주석($\text{Sn}(\text{CH}_3\text{COO})_2$), 아세트산주석수화물($\text{Sn}(\text{CH}_3(\text{COO})_2 \cdot n\text{H}_2\text{O})$), 염화주석(SnCl_2 , SnCl_4), 염화주석수화물($\text{SnCl}_n \cdot n\text{H}_2\text{O}$), 주석아세틸아세토네이트($\text{Sn}(\text{CH}_3\text{COCHCOCH}_3)_2$) 및 주석아세틸아세토네이트수화물($\text{Sn}(\text{CH}_3\text{COCHCOCH}_3)_2 \cdot n\text{H}_2\text{O}$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [88] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화갈륨을 포함할 경우, 상기 제1혼합물은 산화갈륨 전구체로서, 질산갈륨($\text{Ga}(\text{NO}_3)_3$), 질산갈륨수화물($\text{Ga}(\text{NO}_3)_3 \cdot n\text{H}_2\text{O}$), 갈륨아세틸아세토네이트($\text{Ga}(\text{CH}_3\text{COCHCOCH}_3)_3$), 갈륨아세틸아세토네이트수화물($\text{Ga}(\text{CH}_3\text{COCHCOCH}_3)_3 \cdot n\text{H}_2\text{O}$) 및 염화갈륨(Ga_2Cl_4 , GaCl_3) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [89] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화텅스텐을 포함할 경우, 상기 제1혼합물은 산화텅스텐 전구체로서, 탄화텅스텐(WC), 텅스텐산분말(H_2WO_4), 염화텅스텐(WCl_4 , WCl_6), 텅스텐아이소프로폭사이드($\text{W}(\text{OCH}(\text{CH}_3)_2)_6$), 텅스텐나트륨(Na_2WO_4), 텅스텐나트륨수화물($\text{Na}_2\text{WO}_4 \cdot n\text{H}_2\text{O}$), 텅스텐산암모늄($(\text{NH}_4)_6\text{H}_2\text{W}_{12}\text{O}_{40}$), 텅스텐산암모늄수화물($(\text{NH}_4)_6\text{H}_2\text{W}_{12}\text{O}_{40} \cdot n\text{H}_2\text{O}$) 및 텅스텐에톡사이드($\text{W}(\text{OC}_2\text{H}_5)_6$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [90] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화알루미늄을 포함할 경우, 상기 제1혼합물은 산화알루미늄 전구체로서, 염화알루미늄(AlCl_3), 질산알루미늄($\text{Al}(\text{NO}_3)_3$), 질산알루미늄수화물($\text{Al}(\text{NO}_3)_3 \cdot n\text{H}_2\text{O}$) 및 알루미늄부톡사이드($\text{Al}(\text{C}_2\text{H}_5\text{CH}(\text{CH}_3)\text{O})_3$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [91] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화티타늄을 포함할 경우, 상기 제1혼합물은 산화티타늄 전구체로서, 티타늄아이소프로폭사이드($\text{Ti}(\text{OCH}(\text{CH}_3)_2)_4$), 염화티타늄(TiCl_4), 티타늄에톡사이드($\text{Ti}(\text{OC}_2\text{H}_5)_4$) 및 티타늄부톡사이드($\text{Ti}(\text{OC}_4\text{H}_9)_4$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [92] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화바나듐을 포함할 경우, 상기 제1혼합물은 산화바나듐 전구체로서, 바나듐아이소프로폭사이드($\text{VO}(\text{OC}_3\text{H}_7)_3$), 바나듐산암모늄(NH_4VO_3), 바나듐아세틸아세토네이트($\text{V}(\text{CH}_3\text{COCHCOCH}_3)_3$) 및 바나듐아세틸아세토네이트수화물($\text{V}(\text{CH}_3\text{COCHCOCH}_3)_3 \cdot n\text{H}_2\text{O}$) 중에서 선택된

적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [93] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화몰리브데늄을 포함할 경우, 상기 제1혼합물은 산화몰리브데늄 전구체로서, 몰리브데늄아이소프로폭사이드($\text{Mo}(\text{OC}_3\text{H}_7)_5$), 염화몰리브데늄아이소프로폭사이드($\text{MoCl}_3(\text{OC}_3\text{H}_7)_2$), 몰리브데늄산암모늄($(\text{NH}_4)_2\text{MoO}_4$) 및 몰리브데늄산암모늄수화물($(\text{NH}_4)_2\text{MoO}_4 \cdot n\text{H}_2\text{O}$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [94] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화구리를 포함할 경우, 상기 제1혼합물은 산화구리 전구체로서, 염화구리(CuCl , CuCl_2), 염화구리수화물($\text{CuCl}_2 \cdot n\text{H}_2\text{O}$), 아세트산구리($\text{Cu}(\text{CO}_2\text{CH}_3)$, $\text{Cu}(\text{CO}_2\text{CH}_3)_2$), 아세트산구리수화물($\text{Cu}(\text{CO}_2\text{CH}_3)_2 \cdot n\text{H}_2\text{O}$), 구리아세틸아세토네이트($\text{Cu}(\text{C}_5\text{H}_7\text{O}_2)_2$), 질산구리($\text{Cu}(\text{NO}_3)_2$), 질산구리수화물($\text{Cu}(\text{NO}_3)_2 \cdot n\text{H}_2\text{O}$), 브롬화구리(CuBr , CuBr_2), 구리탄산염($\text{CuCO}_3 \cdot \text{Cu}(\text{OH})_2$), 황화구리(Cu_2S , CuS), 구리프탈로시아닌($\text{C}_{32}\text{H}_{16}\text{N}_8\text{Cu}$), 구리트리플로로아세테이트($\text{Cu}(\text{CO}_2\text{CF}_3)_2$), 구리아이소부티레이트($\text{C}_8\text{H}_{14}\text{CuO}_4$), 구리에틸아세토아세테이트($\text{C}_{12}\text{H}_{18}\text{CuO}_6$), 구리2-에틸헥사노에이트($[\text{CH}_3(\text{CH}_2)_3\text{CH}(\text{C}_2\text{H}_5)\text{CO}_2]_2\text{Cu}$), 불화구리(CuF_2), 포름산구리수화물($(\text{HCO}_2)_2\text{Cu} \cdot n\text{H}_2\text{O}$), 구리글루코네이트($\text{C}_{12}\text{H}_{22}\text{CuO}_{14}$), 구리헥사플로로아세틸아세토네이트($\text{Cu}(\text{C}_5\text{HF}_6\text{O}_2)_2$), 구리헥사플로로아세틸아세토네이트수화물($\text{Cu}(\text{C}_5\text{HF}_6\text{O}_2)_2 \cdot n\text{H}_2\text{O}$), 구리메톡사이드($\text{Cu}(\text{OCH}_3)_2$), 구리네오데카노에이트($\text{C}_{10}\text{H}_{19}\text{O}_2\text{Cu}$), 과염소산구리수화물($\text{Cu}(\text{ClO}_4)_2 \cdot 6\text{H}_2\text{O}$), 황산구리(CuSO_4), 황산구리수화물($\text{CuSO}_4 \cdot n\text{H}_2\text{O}$), 주석산구리수화물($[\text{-CH}(\text{OH})\text{CO}_2]_2\text{Cu} \cdot n\text{H}_2\text{O}$), 구리트리플로로아세틸아세토네이트($\text{Cu}(\text{C}_5\text{H}_4\text{F}_3\text{O}_2)_2$), 구리트리플로로메탄설폰에이트($(\text{CF}_3\text{SO}_3)_2\text{Cu}$) 및 테트라아민구리황산염수화물($\text{Cu}(\text{NH}_3)_4\text{SO}_4 \cdot \text{H}_2\text{O}$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [95] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화니켈을 포함할 경우, 상기 제1혼합물은 산화니켈 전구체로서, 염화니켈(NiCl_2), 염화니켈수화물($\text{NiCl}_2 \cdot n\text{H}_2\text{O}$), 아세트산니켈수화물($\text{Ni}(\text{OCOCH}_3)_2 \cdot 4\text{H}_2\text{O}$), 질산니켈수화물($\text{Ni}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$), 니켈아세틸아세토네이트($\text{Ni}(\text{C}_5\text{H}_7\text{O}_2)_2$), 수산화니켈($\text{Ni}(\text{OH})_2$), 니켈프탈로시아닌($\text{C}_{32}\text{H}_{16}\text{N}_8\text{Ni}$) 및 니켈탄산염수화물($\text{NiCO}_3 \cdot 2\text{Ni}(\text{OH})_2 \cdot n\text{H}_2\text{O}$) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [96] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화철을 포함할 경우, 상기 제1혼합물은 산화철 전구체로서, 아세트산철($\text{Fe}(\text{CO}_2\text{CH}_3)_2$), 염화철(FeCl_2 ,

FeCl₃), 염화철수화물(FeCl₃·nH₂O), 철아세틸아세토네이트(Fe(C₅H₇O₂)₃), 질산철수화물(Fe(NO₃)₃·9H₂O), 철프탈로시아닌(C₃₂H₁₆FeN₈) 및 철옥살레이트수화물(Fe(C₂O₄)·nH₂O, Fe₂(C₂O₄)₃·6H₂O) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [97] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화크롬을 포함할 경우, 상기 제1혼합물은 산화크롬 전구체로서, 염화크롬(CrCl₂, CrCl₃), 염화크롬수화물(CrCl₃·nH₂O), 크롬카바이드(Cr₃C₂), 크롬아세틸아세토네이트(Cr(C₅H₇O₂)₃), 질산크롬수화물(Cr(NO₃)₃·nH₂O), 수산화크롬아세트산(CH₃CO₂)₇Cr₃(OH)₂ 및 크롬아세트산수화물([(CH₃CO₂)₂Cr·H₂O]₂) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [98] 또 다른 예로서, 상기 반도체성 평탄화층(103A)이 산화비스무스를 포함할 경우, 상기 제1혼합물은 산화비스무스 전구체로서, 염화비스무스(BiCl₃), 질산비스무스수화물(Bi(NO₃)₃·nH₂O), 비스무스아세트산((CH₃CO₂)₃Bi) 및 비스무스카보네이트((BiO)₂CO₃) 중에서 선택된 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [99] 상기 제1혼합물 중 용매는 반도체 물질 및/또는 반도체 물질의 전구체와 혼화성이 있으면서, 열처리 공정 등에 의하여 제거가 용이한 임의의 용매 중에서 선택될 수 있다.
- [100] 상기 제1혼합물 중 용매로는 극성 용매 및 비극성 용매를 모두 사용할 수 있다. 예를 들어, 상기 극성용매의 예로서, 알코올류, 케톤류 등을 들 수 있고, 상기 비극성 용매로서 방향족 탄화수소, 지환족 탄화수소, 지방족 탄화수소계 유기용매를 들 수 있다. 상기 제1혼합물 중 용매는, 에탄올, 디메틸포름아미드, 에탄올, 메탄올, 프로판올, 부탄올, 이소프로판올, 메틸에틸케톤, 프로필렌글리콜 (모노)메틸에테르(PGM), 이소프로필셀룰로오즈(IPC), 메틸셀로솔브(MC), 에틸렌 카보네이트(EC), 메틸셀로솔브, 에틸셀로솔브로, 2-메톡시 에탄올 및 에탄올 아민 중에서 선택된 1종 이상일 수 있으나, 이에 한정되는 것은 아니다.
- [101] 예를 들어, ZnO로 이루어진 반도체성 평탄화층(103A)을 형성할 경우, 금속층(101)의 제1표면(101S)에 제공되는 제1혼합물은, 반도체 물질의 전구체로서 Zinc acetate dehydrate를 포함하고 용매로서 2-methoxy ethanol과 ethanol amine의 조합을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [102] 상기 제1혼합물을 금속층(101)의 제1표면(101S) 상에 제공하는 방법은 공지의 코팅법, 예를 들면, 스핀코팅법, 캐스트법, Langmuir-Blodgett (LB)법, 스프레이 코팅법, 딥코팅법, 그래비아 코팅법, 리버스 오프셋 코팅법, 스크린 프린팅법, 슬롯-다이 코팅법 및 노즐프린팅법, 건식 전사 프린팅법(dry transfer printing) 중에서 선택될 수 있으나, 이에 한정되는 것은 아니다.
- [103] 상기 금속층(101)의 제1표면(101S) 상에 제공된 제1혼합물 중 용매를 제거하기

위하여 열처리 공정을 사용할 수 있는데, 상기 열처리 조건은 선택된 용매의 종류 및 함량에 따라 상이할 것이나, 통상적으로 100°C 내지 350°C 및 0.1 시간 내지 1시간의 범위 내에서 선택될 수 있다.

[104] 도 2는 다른 구현예에 따른 일체형 전도성 기관(200)의 단면을 개략적으로 나타낸 도면이다.

[105] 도 2의 일체형 전도성 기관(200)은 금속층(201) 및 반도체층(203)을 포함하되, 반도체층(203)은 용액 공정에 의하여 형성된 반도체성 평탄화층(203A) 및 증착법에 의하여 형성된 중간층(203B)을 포함한다. 반도체성 평탄화층(203A)은 금속층(201)의 제1표면(201S)과 접촉하고, 중간층(203B)은 반도체성 평탄화층(203A)의 상부에 형성되어 있다.

[106] 도 2의 금속층(201)에 대한 설명은 도 1의 금속층(101)에 대한 설명을 참조한다. 도 2의 금속층(201)의 제1표면(201S)의 제1표면 거칠기 값은 도 1의 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값과 마찬가지로, 10nm 이상일 수 있다.

[107] 도 2의 반도체성 평탄화층(203A)에 대한 설명은 도 1의 반도체성 평탄화층(103A)에 대한 설명을 참조한다. 상기 반도체성 평탄화층(203A)은 용액 공정에 의하여 형성되므로, 반도체성 평탄화층(203A)의 표면(203S') 모폴로지는 금속층(201)의 제1표면(201S) 모폴로지를 따르지 않는다. 따라서, 반도체성 평탄화층(203A)의 표면(203S')은 금속층(201)의 제1표면(201S)보다 작은 표면 거칠기 값을 가질 수 있다. 예를 들어, 상기 반도체성 평탄화층(203A) 표면(203S')의 표면 거칠기 값은 10nm 미만일 수 있다.

[108] 상기 반도체성 평탄화층(203A) 상부에는 증착법에 의하여 형성된 중간층(203B)이 구비되어 있다. 상기 중간층(203B)은 도 2의 일체형 전도성 기관(200)의 전도도 및 전하 주입 특성을 증가시키는 역할을 할 수 있다.

[109] 상기 중간층(203B)의 형성 조건은, 증착되는 화합물 등에 따라 상이할 것이나, 예를 들면, 25 내지 1500°C의 증착 온도 범위, 10-10 내지 10⁻³torr의 진공도 범위, 0.01 내지 100Å/sec의 증착 속도 범위 내에서 선택될 수 있다.

[110] 상기 중간층(203B)의 두께는 5nm 내지 200nm, 예를 들면, 20nm 내지 50nm일 수 있으나, 이에 한정되는 것은 아니다. 상기 중간층(203B)의 두께가 상술한 바와 같은 범위를 만족할 경우, 전자 주입과 수송이 용이하여 구동 전압이 실질적으로 상승하지 않으면서도 유연 특성을 유지하는 유연 역구조 유기 발광 소자를 구현할 수 있다.

[111] 상기 중간층(203B)은 반도체 물질을 포함할 수 있다. 상기 중간층(203B)에 포함될 수 있는 반도체 물질의 구체예는 도 1의 반도체성 평탄화층(103A), 즉, 반도체층(103)에 포함될 수 있는 반도체 물질의 구체예를 참조한다.

[112] 상기 반도체성 평탄화층(203A)에 포함된 반도체 물질과 상기 중간층(203B)에 포함된 반도체 물질은 서로 동일하거나 상이할 수 있다. 일 구현예에 따르면, 상기 반도체성 평탄화층(203A)에 포함된 반도체 물질과 상기 중간층(203B)에

포함된 반도체 물질은 서로 동일하거나 상이할 수 있으나, 이에 한정되는 것은 아니다.

- [113] 상기 중간층(203B)을 증착법을 이용하여 형성하더라도, 중간층(203B) 하부의 반도체성 평탄화층(203A) 표면(203S')은 상술한 바와 같은 이유로 작은 표면 거칠기 값을 가지므로, 중간층(203B)의 표면, 즉, 반도체층(203) 제2표면(203S)의 제2표면 거칠기 값은 반도체성 평탄화층(203A)의 표면(203S')이 갖는 수준의 표면 거칠기 값을 가질 수 있다.
- [114] 예를 들어, 도 2의 반도체층(203) 제2표면(203S)의 제2표면 거칠기 값은 10nm 미만일 수 있다. 따라서, 상기 반도체층(203) 제2표면(203S)에 유기 발광 소자 또는 유기 태양 전지의 유기층(예를 들어, 전자 주입 계면층, 발광층 또는 정공 주입층 등)을 바로(directly) 형성하더라도, 전기적 단락(electrical short) 등의 전기적 불량 발생이 발생하지 않으므로, 상기 일체형 전도성 기판(200)을 이용함으로써, 고품위 유기 발광 소자 또는 유기 태양 전지를 구현할 수 있다.
- [115] 도 2의 반도체층(203)의 두께 범위는 도 1의 반도체층(103)의 두께 범위를 참조한다.
- [116] 도 3은 다른 구현예에 따른 일체형 전도성 기판(300)의 단면을 개략적으로 나타낸 도면이다.
- [117] 도 3의 일체형 전도성 기판(300)은 금속층(301) 및 반도체층(303)을 포함하되, 상기 반도체층(303)은, 증착법에 의하여 형성된 중간층(303B) 및 용액 공정에 의하여 형성된 반도체성 평탄화층(303A)을 포함한다. 상기 중간층(303B)은 금속층(301)과 반도체성 평탄화층(303A) 사이에 개재되어 있다.
- [118] 도 3의 금속층(301)에 대한 설명은 도 1의 금속층(301)에 대한 설명을 참조한다. 도 3의 금속층(301)의 제1표면(301S)의 제1표면 거칠기 값은 도 1의 금속층(101)의 제1표면(101S)의 제1표면 거칠기 값과 마찬가지로, 10nm 이상일 수 있다.
- [119] 도 3의 중간층(303B)에 대한 설명은 도 2의 중간층(203B)에 대한 설명을 참조한다. 다만, 도 3의 중간층(303B)의 표면(303S') 모폴로지는, 도 2의 중간층(203B) 표면(203S)과는 달리, 하부의 금속층(301)의 제1표면(301S) 모폴로지를 따르므로, 중간층(303B) 표면(303S')의 표면 거칠기 값은 예를 들면, 10nm 이상일 수 있다.
- [120] 도 3의 반도체성 평탄화층(303A)에 대한 설명은 도 1의 반도체성 평탄화층(103A)에 대한 설명을 참조한다. 상기 반도체성 평탄화층(303A)은 용액 공정에 의하여 형성되므로, 반도체성 평탄화층(303A)의 표면(303S) 모폴로지는 중간층(303B)의 표면(303S') 모폴로지를 따르지 않는다. 따라서, 반도체성 평탄화층(303A)의 표면, 즉, 반도체층(303)의 제2표면(303S)의 제2표면 거칠기 값은 금속층(301)의 제1표면(301S)의 제1표면 거칠기 값보다 작다. 예를 들어, 상기 반도체성 평탄화층(303A)의 표면, 즉, 반도체층(303)의 제2표면(303S)의 제2표면 거칠기 값은 10nm 미만일 수 있다.

- [121] 따라서, 상기 반도체층(303) 제2표면(303S)에 유기 발광 소자 또는 유기 태양 전지의 유기층(예를 들면, 전자 주입 계면층, 발광층 또는 정공 주입층)을 바로(directly) 형성하더라도, 전기적 단락(electrical short) 등의 전기적 불량 발생하지 않으므로, 상기 일체형 전도성 기판(300)을 이용함으로써, 고품위 전자 소자(예를 들면, 유기 발광 소자 또는 유기 태양 전지)를 구현할 수 있다.
- [122] 따라서, 상술한 바와 같은 일체형 전도성 기판(100, 200, 300)을 채용한 전자 소자가 제공된다.
- [123] 상기 전자 소자는 유기 발광 소자 또는 유기 태양 전지일 수 있다.
- [124] 상기 유기 발광 소자 및 유기 태양 전지의 유기층은 일체형 전도성 기판(100, 200, 300) 중 반도체층(103, 203, 303) 상부에 형성되고, 일체형 전도성 기판(100, 200, 300) 중 금속층(101, 201, 301) 하면은 외기와 접촉될 수 있다. 이로부터, 상기 일체형 전도성 기판(100, 200, 300)이 전극과 기판의 역할을 동시에 수행함이 명확하다.
- [125] 상기 일체형 전도성 기판(100, 200, 300) 중 반도체층(103, 203, 303)의 제2표면(303S) 상에는에는 화소 정의막이 패터닝될 수 있다.
- [126] 화소 정의막은 실제의 화소 혹은 픽셀 영역을 정의해 주는 역할을 할 수 있다. 또한, 일체형 전도성 기판(100, 200, 300)의 대향 전극의 형성 후 소자 구동을 위해서는 화소 이외의 영역에 전기 배선용 전극이 추가로 형성될 수 있는데, 상기 화소 정의막은 상기 전기 배선용 전극 형성 위치를 제공한다. 일체형 전도성 기판(100, 200, 300)과 대향 전극 사이에 절연성 화소 정의막을 형성하지 않을 경우, 일체형 전도성 기판(100, 200, 300) 및 대향 전극을 통한 전하 공급시, 측정용 혹은 구동용 프로브(probe)의 미세한 압력에 의해서도 누설 전류(leakage current) 혹은 전기적 단락(electrical short)이 발생할 수 있다.
- [127] 상기 화소 정의막은 절연성 고분자 및 절연성 세라믹 재료 등과 같은 임의의 절연 물질을 이용하여 형성할 수 있다.
- [128] 상기 절연성 고분자 재료로는 이중결합(double bond), 삼중결합(triple bond)을 포함하여 (- 공액 구조(conjugated structure)를 가지고 있지 않는 재료가 가능하다. 예를 들어, polystyrene, 가교된 epoxy, 가교된 polydimethylsiloxane, polyethylene, photoresist polymer, poly(methyl meta acrylate)(PMMA), poly(4-vinyl phenol)(PVP), poly(melamine-co-formaldehyde), styrene-butadiene rubber, polyurethane, parylene, perylene 및 이의 유도체 중 1종 이상을 사용할 수 있다.
- [129] 상기 화소 정의막은 상기 절연성 고분자 외에, 개시제, 촉매, 가교제, 첨가제 등을 더 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [130] 절연성 고분자 재료를 포함한 화소 정의막의 두께는 100nm 내지 100 μ m일 수 있으며, 진공증착법, 스핀코팅법, 캐스트법, Langmuir-Blodgett (LB)법, 스프레이 코팅법, 딥코팅법, 그래비어 코팅법, 리버스 오프셋 코팅법, 스크린 프린팅법, 슬롯-다이 코팅법 및 노즐프린팅법, 건식 전사 프린팅법(dry transfer printing)등에 의해서 형성이 가능하다.

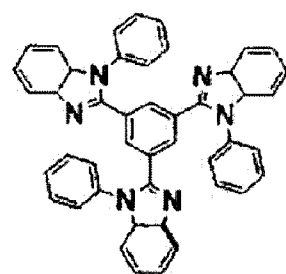
- [131] 상기 절연성 세라믹 재료의 구체예는 SiO , SiO_2 , SiN_x , Al_2O_3 및 HfO_2 등과 같은 무기물 또는 졸-겔 세라믹 전구체(예를 들면, tetramethoxysilane (TMOS) 및/또는 tetraethyl-orthosilicate (TEOS)와 같은 금속 알콕사이드)로부터 유래된 물질을 포함하나, 이에 한정되는 것은 아니다.
- [132] 절연성 세라믹 재료를 포함한 화소 정의막의 두께는, 50 nm 내지 $100\mu\text{m}$ 일 수 있으며, 열증착, E-beam 증착, atomic-layer deposition (ALD) 등을 통하여 형성이 가능하다.
- [133] 도 4는 일 구현예에 따른 유연 역구조 유기 발광 소자(1)의 단면을 개략적으로 도시한 단면이다.
- [134] 상기 유연 역구조 유기 발광 소자(1)는 기관 및 음극의 역할을 동시에 하는 일체형 전도성 기관(100), 상기 일체형 전도성 기관(100)에 대향되어 있는 투명 양극(15) 및 상기 일체형 전도성 기관(100)과 상기 투명 양극(15) 사이에 개재된 발광층(13)을 포함한다. 상기 일체형 전도성 기관(100)과 상기 발광층(13) 사이에는 전자 주입 계면층(12)이 개재되어 있다. 상기 전자 주입 계면층(12)은 일체형 전도성 기관(100)의 반도체성 평탄화층(103A) 즉, 반도체층(103)의 제2표면(103S)와 접촉한다. 상기 발광층(13)과 상기 투명 양극(15) 사이에는 정공 주입층(14)이 개재되어 있다. 또한, 상기 투명 양극(15) 상부에는 광학 조절층(16)이 배치되어 있다.
- [135] 상기 유연 역구조 유기 발광 소자(1)의 일체형 전도성 기관(100) 중 금속층(101) 하면은 외기와 접촉한다.
- [136] 따라서, 상기 유연 역구조 유기 발광 소자(1)는 기관과 음극의 역할을 동시에 하는 일체형 전도성 기관(100), 전자 주입 계면층(12), 발광층(13), 정공 주입층(14), 투명 양극(15) 및 광학 조절층(16)이 차례로 적층된 구조를 갖는다.
- [137] 상기 일체형 전도성 기관(100)에 대한 설명은 도 1에 대한 설명을 참조한다.
- [138] 도 1에는 미도시하였으나, 일체형 전도성 기관(100)의 반도체층(103) 상에는 화소별로 패터닝된 화소 정의막을 형성할 수 있다.
- [139] 일체형 전도성 기관(100)의 반도체층(103A) 상에는 발광층(13)으로의 전자 주입을 촉진시키는 전자 주입 계면층(12)이 형성되어 있다.
- [140] 상기 전자 주입 계면층(12)은 금속 카보네이트, 금속 아자이드, 금속 플루라이드(metal fluoride), 이온-함유 자기 조립 물질(self-assembled material) 및 쌍극자 모멘트가 0이 아닌 자기 조립 물질 중 적어도 1종 이상을 포함할 수 있다.
- [141] 상기 전자 주입 계면층(electron-injection interfacial layer)(12) 형성 방법은 상기 도 1 내지 3의 반도체층(103, 203, 303)의 형성 방법을 참조한다.
- [142] 상기 금속 카보네이트는 Li_2CO_3 , Na_2CO_3 , K_2CO_3 , Rb_2CO_3 , Cs_2CO_3 , MgCO_3 , CaCO_3 및 BaCO_3 중에서 선택된 1종 이상을 포함할 수 있다.
- [143] 상기 금속 아자이드는 CsN_3 , Li_3N 및 NaN_3 중에서 선택된 1종 이상을 포함할 수 있다.
- [144] 상기 금속 플루라이드는 LiF , NaF , KF , SrF_2 , CeF_3 , RbF , CsF , MgF_2 , CaF_2 , LaF_3 ,

ThF₄, BeF₂ 및 BaF₂ 중에서 선택된 1종 이상을 포함할 수 있다.

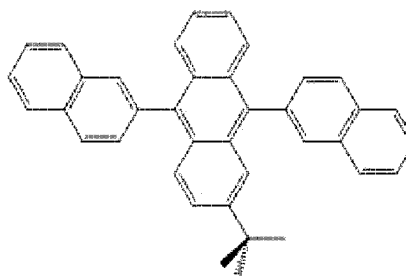
- [145] 상기 이온-함유 자기 조립 물질(self-assembled material) 및 쌍극자 모멘트가 0이 아닌 자기 조립 물질의 예로는, -OH, -NH₂, -COOH (예: *n*-alkanoic acids($C_nH_{2n} + 1COOH$), docosanoic acid ((CH₃(CH₂)₂₀-COOH))) or -SH 그룹으로 끝나는 단분자 재료 (예: Alkanethiol), -SiCl₃ 말단 그룹으로 끝나는 alkylchlorosilanes, alkylalkoxysilanes, alkylaminosilanes 등의 organo silicon 재료, di-*n*-alkyl sulfide, di-*n*-alkyl disulfides, thiophenols, mercaptopyridines, mercaptoanilines, thiophenes, cysteines, xanthates, thiocarbaminates, thiocarbamates, thioureas, mercaptoimidazoles, and alkaneselenols를 포함하여 Abraham Ulman, Chem. Rev. **1996**, 96, 1533-1554 논문에서 언급된 모든 재료를 들 수 있으나, 이에 한정되는 것은 아니다.
- [146] 상기 전자 주입 계면층(12)의 두께는 1nm 내지 10nm, 예를 들면, 3nm 내지 7nm일 수 있으나, 이에 한정되는 것은 아니다. 상기 전자 주입 계면층(12)의 두께가 상술한 바와 같은 범위를 만족할 경우, 일체형 전도성 기관(100) 중 반도체층(103)의 일함수(Work-function) 변화를 통해 전자 주입 장벽을 낮춰 구동 전압이 낮아지고, 정공이 반도체층(103)으로 주입되는 것이 방지되어, 발광층(13)에서의 전자-정공의 재결합이 증가하게 된다. 그 결과, 유기 발광 소자(1)의 발광 효율이 증가될 수 있다.
- [147] 상기 전자 주입 계면층(12) 상부에는 발광층(13)이 형성되어 있다.
- [148] 상기 발광층(13) 재료로는 임의의 저분자 발광 재료 및/또는 고분자 발광 재료를 사용할 수 있다.
- [149] 상기 발광층(13)은, 진공증착법, 스핀코팅법, 캐스트법, Langmuir-Blodgett (LB)법, 스프레이 코팅법, 딥코팅법, 그래비아 코팅법, 리버스 오프셋 코팅법, 스크린 프린팅법, 슬롯-다이 코팅법 및 노즐프린팅법 등과 같은 공지된 다양한 방법 중에서 임의로 선택된 방법에 따라 형성될 수 있다. 이 때, 진공 증착법을 선택할 경우, 증착 조건은 목적 화합물, 목적으로 하는 층의 구조 및 열적 특성 등에 따라 다르지만, 예를 들면, 100 내지 500°C의 증착 온도 범위, 10-10 내지 10-3torr의 진공도 범위, 0.01 내지 100Å/sec의 증착 속도 범위 내에서 선택될 수 있다. 한편, 스핀코팅법을 선택할 경우, 코팅 조건은 목적 화합물, 목적하는 층의 구조 및 열적 특성에 따라 상이하지만, 2000rpm 내지 5000rpm의 코팅 속도 범위, 80°C 내지 200°C의 열처리 온도(코팅 후 용매 제거를 위한 열처리 온도) 범위 내에서 선택될 수 있다.
- [150] 상기 발광층(13)은 단일 발광 재료로 이루어지거나, 호스트 및 도펀트를 포함할 수도 있다.
- [151] 상기 호스트의 예로는 Alq₃, CBP(4,4'-N,N'-디카바졸-비페닐), 9,10-디(나프탈렌-2-일)안트라센(ADN), TCTA, TAPC, TPBI(1,3,5-트리스(N-페닐벤즈이미다졸-2-일)벤젠(1,3,5-tris(N-phenylbenzimidazole-2-yl)benzene)), TBADN(3-tert-부틸-9,10-디(나프탈렌-2-일) 안트라센), E3(하기 화학식 참조), BeBq₂(하기 화학식 참조) 또는 이들의 혼합물 등을 사용할 수

있으나, 이에 한정되는 것은 아니다.

[152]



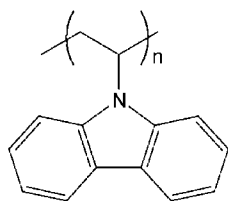
TPBI



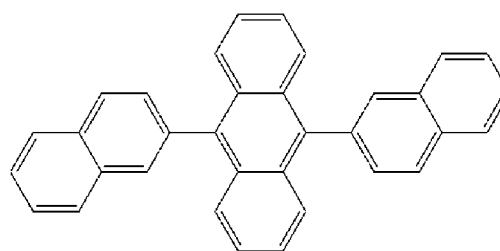
TBADN



E3

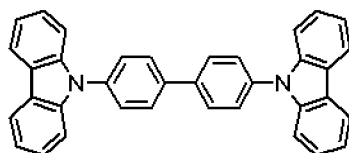


PVK

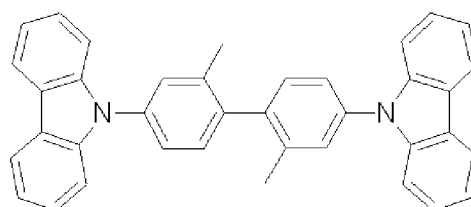


ADN

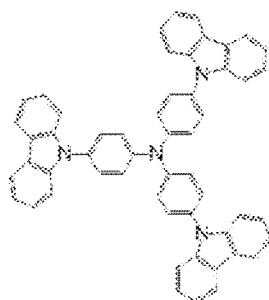
[153]



CBP



dmCBP

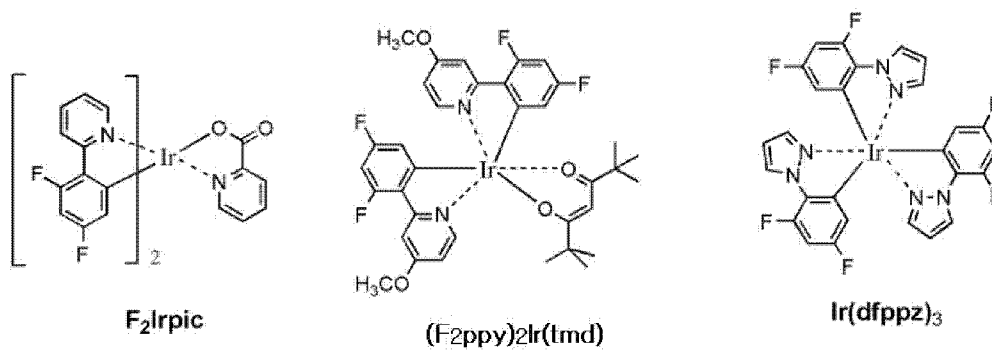


TCTA

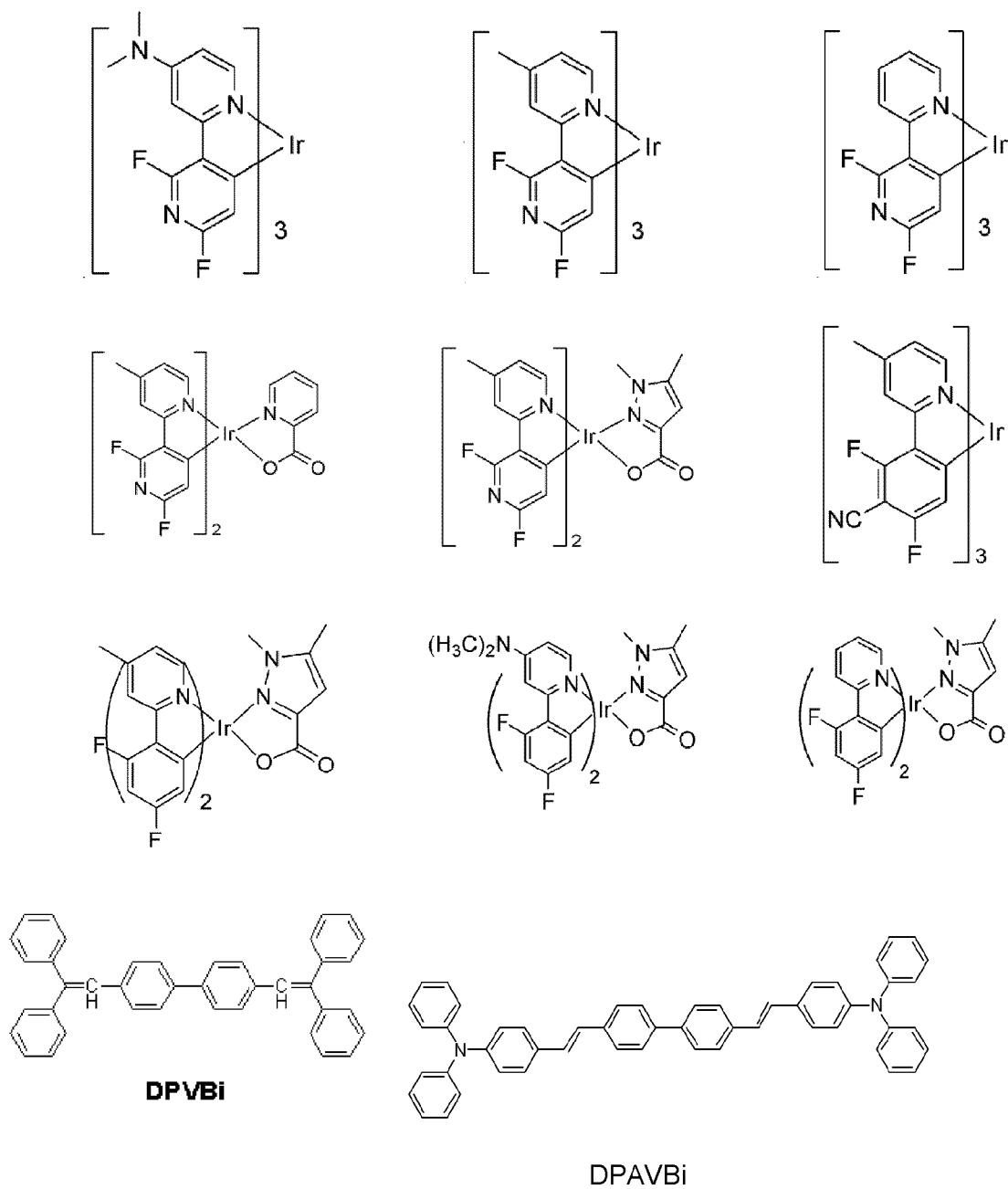
[154] 상기 도펀트 중 청색 도펀트로서는 하기 화합물들 사용할 수 있으나, 이에

한정되는 것은 아니다.

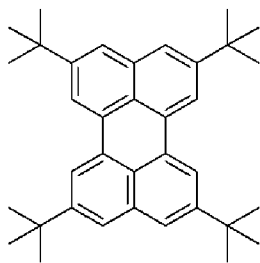
[155]



[156]



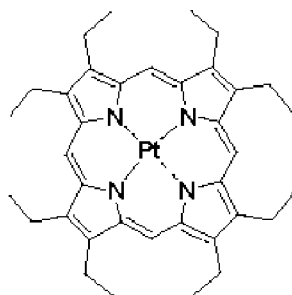
[157]



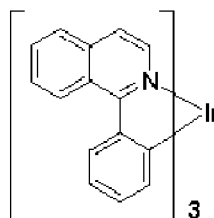
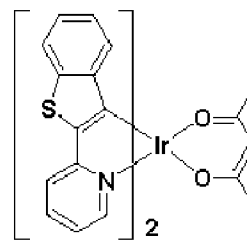
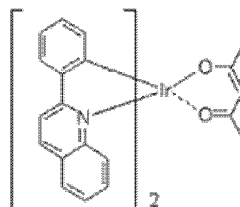
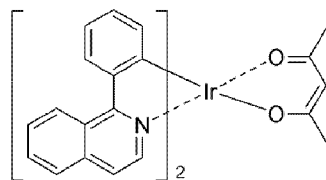
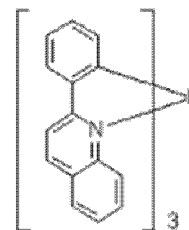
TBPe

[158] 상기 도펀트 중 적색 도펀트로서는 하기 화합물들 사용할 수 있으나, 이에 한정되는 것은 아니다. 또는, 상기 적색 도펀트로서, 후술한 DCM 또는 DCJTb를 사용할 수도 있다.

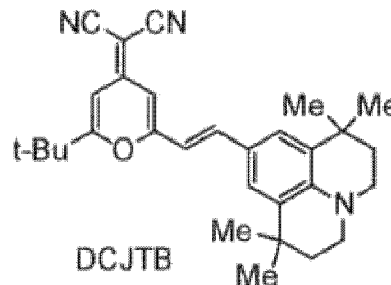
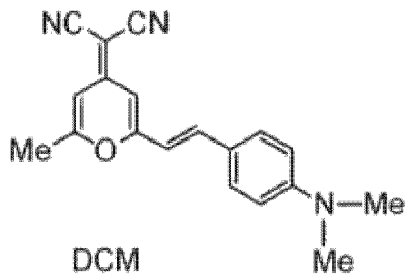
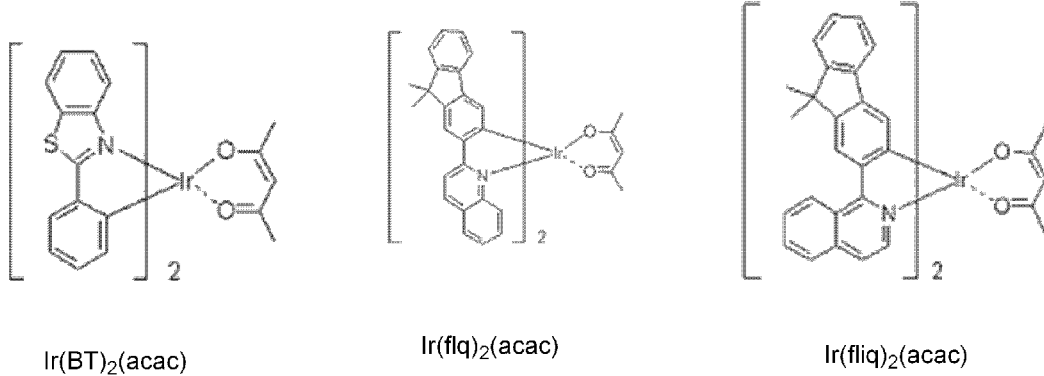
[159]



PtOEP

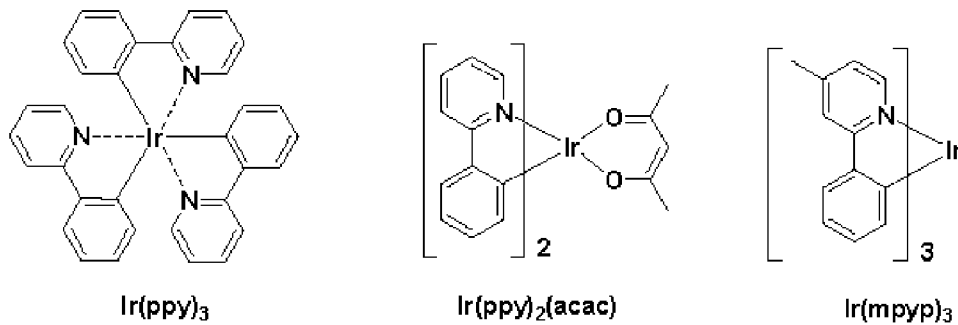
Ir(piq)₃Btp₂Ir(acac)Ir(pq)₂(acac)Ir(2-phq)₃

[160]

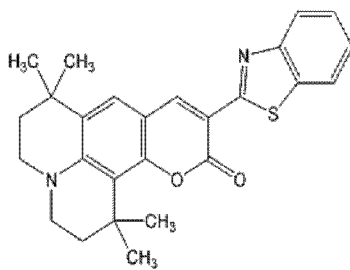


[161] 상기 도펀트 중 녹색 도펀트로서는 하기 화합물들 사용할 수 있으나, 이에 한정되는 것은 아니다. 또는 녹색 도펀트로서, 하기 C545T를 사용할 수 있다.

[162]



[163]



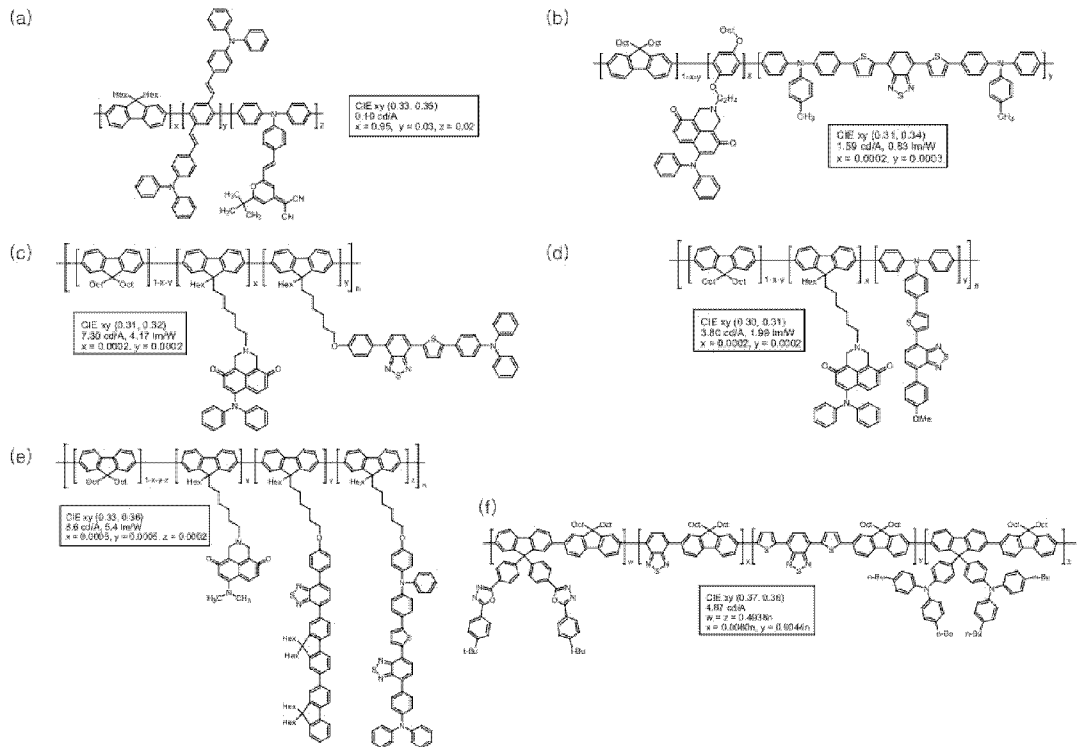
C545T

[164] 한편 상기 발광층(13)은 공액고분자(conjugated polymer)인 폴리플루오렌(polyfluorene), 폴리스파이로플루오렌(polyspirofluorene), 폴리(파라-페닐렌비닐렌)(poly(p-phenylene vinylene)), 폴리(파라-페닐렌)(poly(p-phenylene)), 폴리티오펜(polythiophene), 폴리카바졸(polycarbazole)의 유도체 혹은 공중합체 일 수 있다. 발광층은 형광과

인광을 모두 포함할 수 있다. 또한 비공액 고분자(non-conjugated polymer)에 형광 및 인광 발색 관능기가 붙어 있는 (grafted) 고분자가 가능하다. 예를 들어 하기 화학식 100, 101, 102 및 103에 도시되어 있는 화학식 중 하나로 표시되는 고분자를 포함할 수 있으나, 이에 한정되는 것은 아니다.

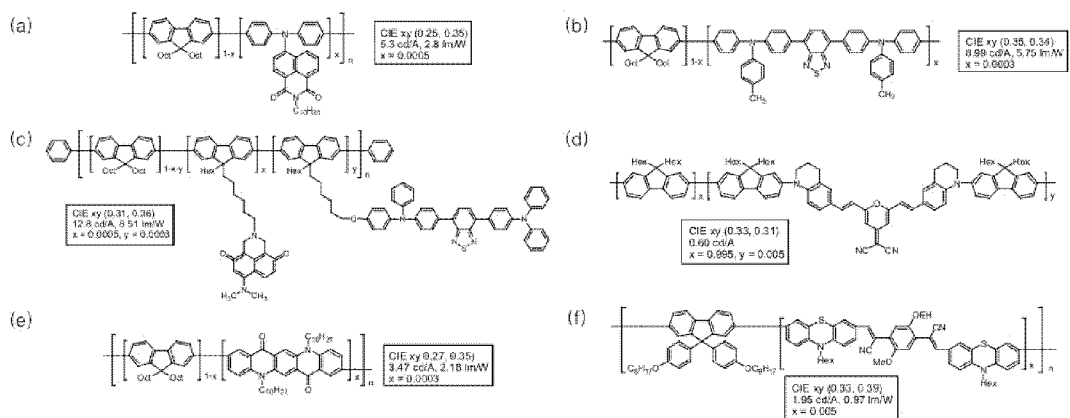
[165] <화학식 100>

[166]



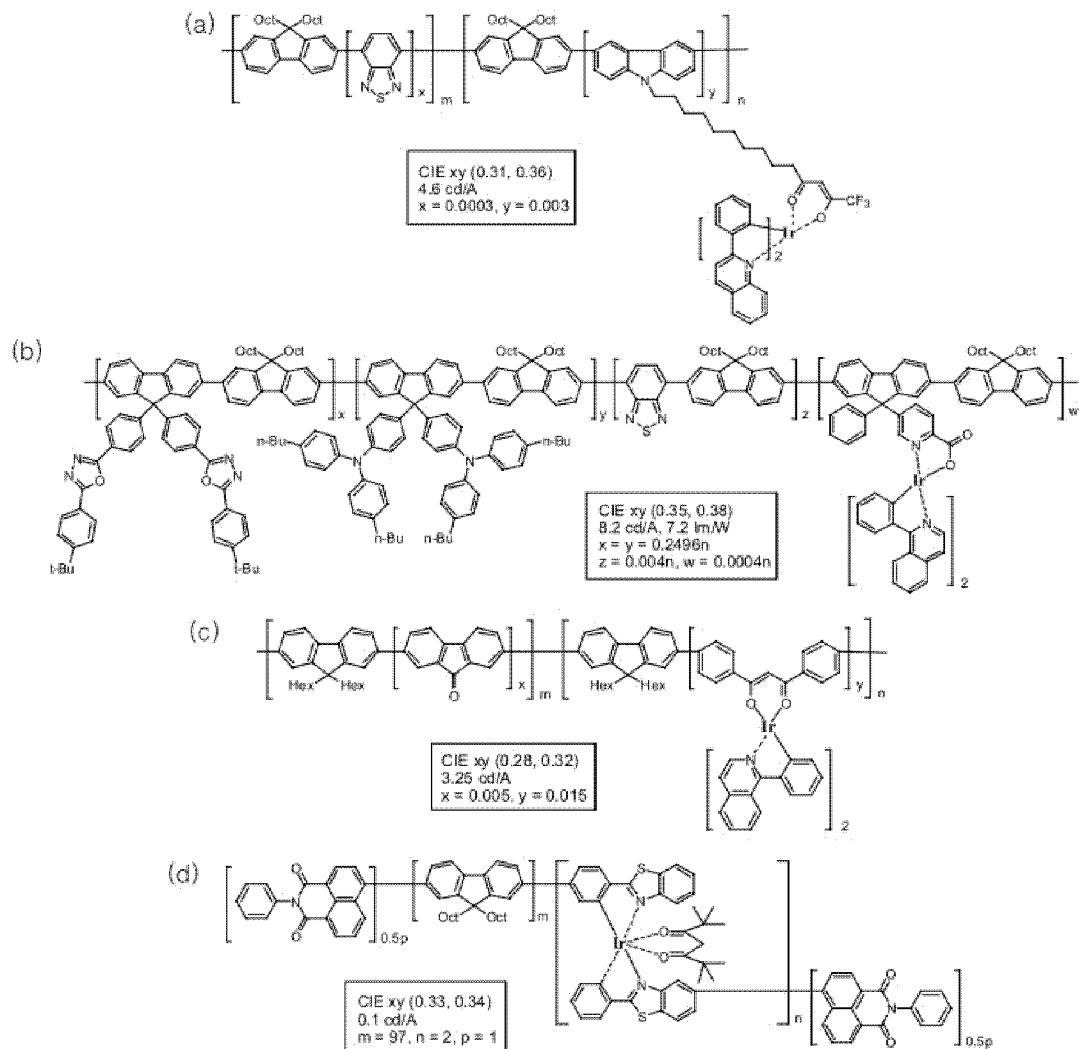
[167] <화학식 101>

[168]



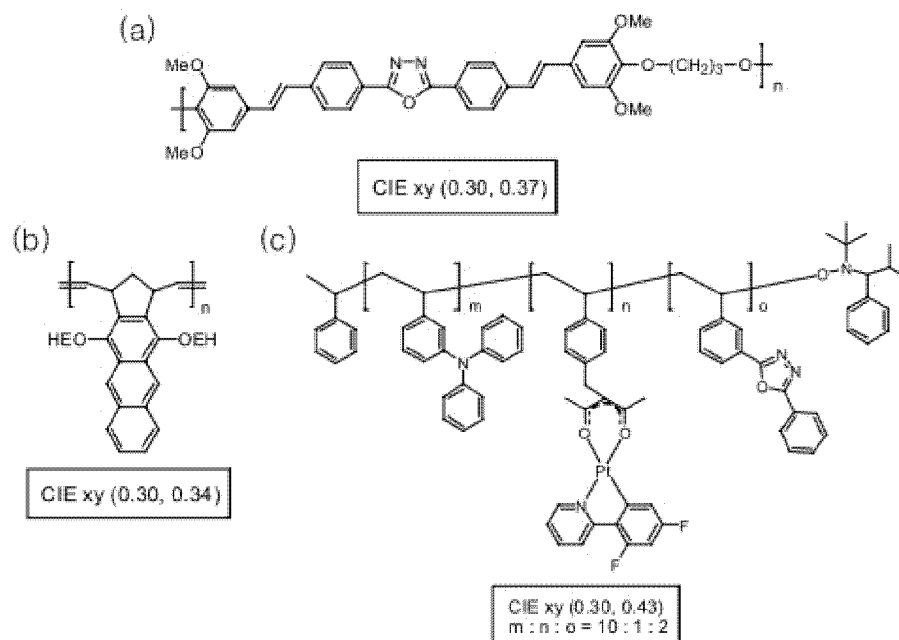
[169] <화학식 102>

[170]



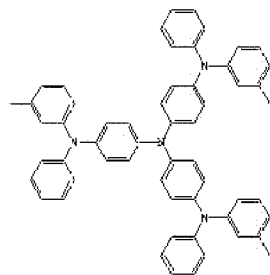
[171] <화학식 103>

[172]

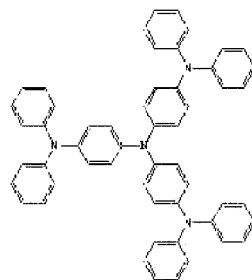


- [173] 또한 상기 발광층(13)은 여러 고분자 및 저분자 물질의 혼합물 혹은 블렌드일 수 있다. 이를 통하여 청색, 녹색, 적색, 백색 등을 포함하여 다양한 색을 낼 수 있다.
- [174] 상기 발광층(13)의 두께는 약 $50\text{\AA}$ 내지 약 $15000\text{\AA}$, 예를 들면 약 $200\text{\AA}$ 내지 약 $1000\text{\AA}$ 일 수 있다. 상기 발광층(13)의 두께가 전술한 바와 같은 범위를 만족할 경우, 실질적인 고효율과 높은 발광 휘도 특성을 나타낼 수 있다.
- [175] 상기 발광층(13) 상부에는 정공 주입층(14)이 형성되어 있다.
- [176] 상기 정공 주입층(14)은 공지의 정공 주입성 물질을 포함할 수 있다. 예를 들어, 상기 정공 주입층(14)은 금속 산화물 및 정공 주입성 유기물 중 1종 이상을 포함할 수 있다.
- [177] 상기 정공 주입층(14)이 금속 산화물을 포함할 경우, 상기 금속 산화물은, MoO_3 , WO_3 및 V_2O_5 중에서 선택된 1종 이상의 금속 산화물을 포함할 수 있다. 상기 정공 주입층(14)이 금속 산화물로 이루어질 경우, 상기 정공 주입층(14)의 형성 방법은 상기 전자 주입층(11)의 형성 방법을 참조한다.
- [178] 상기 정공 주입층(14)이 정공 주입성 유기물을 포함할 경우, 상기 정공 주입층(14)의 형성 방법은 상기 발광층(13)의 형성 방법을 참조할 수 있다.
- [179] 상기 정공 주입성 유기물의 비제한적인 예로서, Fullerene(C_{60}), HAT-CN, F16CuPC, CuPC, m-MTDATA [4,4',4"-tris (3-methylphenylphenylamino) triphenylamine], NPB(N,N'-디(1-나프틸)-N,N'-디페닐벤지딘(N,N'-di(1-naphthyl)-N,N'-diphenylbenzidine)), TDATA, 2T-NATA, Pani/DBSA (Polyaniline/Dodecylbenzenesulfonic acid:폴리아닐린/도데실벤젠술포산), PEDOT/PSS(Poly(3,4-ethylenedioxythiophene)/Poly(4-styrenesulfonate):폴리(3,4-에틸렌디옥시티오펜)/폴리(4-스티렌술포네이트)), Pani/CSA (Polyaniline/Camphor sulfonicacid:폴리아닐린/캄퍼술포산) 또는 PANI/PSS (Polyaniline)/Poly(4-styrenesulfonate):폴리아닐린/폴리(4-스티렌술포네이트))등을 이용할 수 있으나, 이에 한정되는 것은 아니다.

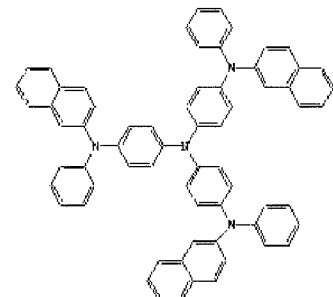
[180]



m-MTDATA



TDATA



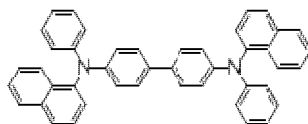
2T-NATA

- [181] 예를 들어, 상기 정공 주입층(14)은 상기 정공 주입성 유기물 매트릭스에 상기 금속 산화물이 도핑된 층일 수 있다. 이 때, 도핑 농도는 정공 주입층(14) 총 중량

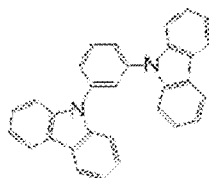
기준으로 0.1wt% 내지 80wt%일 수 있다.

- [182] 상기 정공 주입층(14)의 두께는 10Å 내지 10000Å, 예를 들면, 100Å 내지 1000Å일 수 있다. 상기 정공 주입층(14)의 두께가 상술한 바와 같은 범위를 만족할 경우, 구동 전압 상승없이 유연 특성을 갖는 유연 역구조 유기 발광 소자를 구현할 수 있다.
- [183] 한편, 도 1에는 미도시하였으나, 발광층(13)과 정공 주입층(14) 사이에는 정공 수송층이 추가로 개재될 수 있다.
- [184] 상기 정공 수송층은 공지의 정공 수송 물질을 포함할 수 있다. 예를 들어, 상기 정공 수송층에 포함될 수 있는 정공 수송 물질의 비제한적인 예로서,
 1,3-비스(카바졸-9-일)벤젠 (1,3-bis(carbazol-9-yl)benzene: MCP),
 1,3,5-트리스(카바졸-9-일)벤젠 (1,3,5-tris(carbazol-9-yl)benzene : TCP),
 4,4',4"-트리스(카바졸-9-일)트리페닐아민 (4,4',4"-tris(carbazol-9-yl)triphenylamine : TCTA), 4,4'-비스(카바졸-9-일)비페닐 (4,4'-bis(carbazol-9-yl)biphenyl: CBP),
 N,N'-비스(나프탈렌-1-일)-N,N'-비스(페닐)벤지딘
 (N,N'-bis(naphthalen-1-yl)-N,N'-bis(phenyl)-benzidine : NPB),
 N,N'-비스(나프탈렌-2-일)-N,N'-비스(페닐)-벤지딘
 (N,N'-bis(naphthalen-2-yl)-N,N'-bis(phenyl)-benzidine : β -NPB),
 N,N'-비스(나프탈렌-1-일)-N,N'-비스(페닐)-2,2'-디메틸벤지딘
 (N,N'-bis(naphthalen-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine : α -NPD),
- [185] 디-[4-(N,N-디톨일-아미노)-페닐]시클로헥산
 (Di-[4-(N,N-ditolyl-amino)-phenyl]cyclohexane : TAPC),
 N,N,N',N'-테트라-나프탈렌-2-일-벤지딘
 (N,N,N',N'-tetra-naphthalen-2-yl-benzidine : β -TNB) 및
 N4,N4,N4',N4'-tetra(biphenyl-4-yl)biphenyl-4,4'-diamine(TPD15),
 poly(9,9-dioctylfluorene-co-bis-N,N'-(4-butylphenyl)-bis-N,N'-phenyl-1,4-phenylene diamine) (PFB), poly(9,9'-dioctylfluorene-co-N-(4-butylphenyl)diphenylamine)(TFB),
 poly(9,9'-dioctylfluorene-co-bis-N,N'-(4-butylphenyl)-bis-N,N'-phenylbenzidine)(BF B),
 poly(9,9-dioctylfluorene-co-bis-N,N'-(4-methoxyphenyl)-bis-N,N'-phenyl-1,4-phenylene diamine)(PFMO) 등을 들 수 있으며 이에 한정되는 것은 아니다.

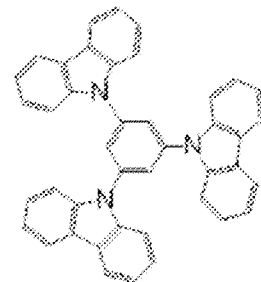
[186]



<NPB>

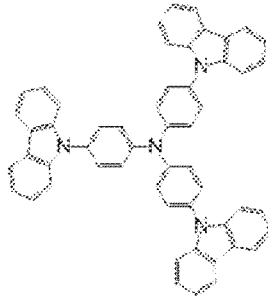


<MCP>

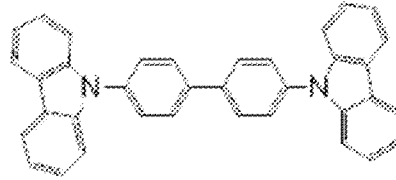


<TCP>

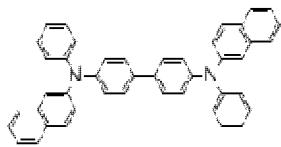
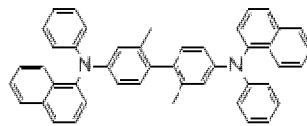
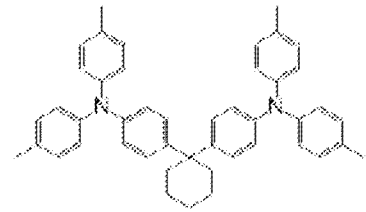
[187]



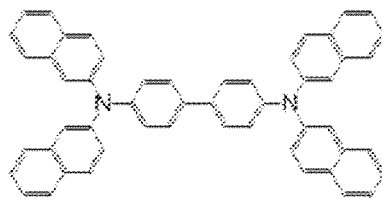
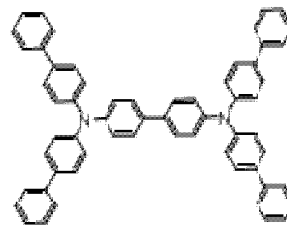
<TCTA>



<CBP>

< β -NPB >< α -NPD>

<TAPC>

< β -TNB >

<TPD15>

- [188] 상기 정공 수송층 중, 예를 들면, TCTA의 경우, 정공 수송 역할 외에도, 발광층(13)으로부터 엑시톤이 확산되는 것을 방지하는 역할도 수행할 수 있다.
- [189] 상기 정공 수송층의 두께는 5nm 내지 100nm, 예를 들면, 10nm 내지 60nm일 수 있다. 상기 정공 수송층의 두께가 상술한 바와 같은 범위를 만족할 경우, 고효율과 고휘도를 나타내는 고품위 유연 역구조 유기 발광 소자를 구현할 수 있다.
- [190] 상기 정공 주입층(14) 상부에는 투명 양극(15)이 형성되어 있다.
- [191] 상기 투명 양극(15)은 발광층(13)에서 생성된 광이 투명 양극(15)을 통하여 외부 환경으로 추출되므로, 우수한 전도도 및 투과도를 갖는 것이 바람직하다.
- [192] 상기 투명 양극(15)은 예를 들면, Ag, Al, Au, Mg, Mg/Ag 이중층, Mg/Au 이중층, Ca/Al의 이중층, Li/Al 이중층, Mg: Ag의 합금, Mg:Al의 합금, Mg: Au의 합금, Ca: Al의 합금, Li: Al의 합금 및 금속 산화물(예를 들면, MoO₃, WO₃ 및 V₂O₅) 중 적어도 1종 이상을 포함할 수 있다.

- [193] 상기 투명 양극(15)은 적어도 하나의 물질로 이루어진 층인 단층 구조를 갖거나, 2 이상의 서로 다른 물질로 이루어진 다층 구조를 가질 수 있다.
- [194] 예를 들어, 투명 양극(15)은 $\text{MoO}_3 / \text{Ag} / \text{MoO}_3$ 가 차례로 적층된 3층 구조 또는 Ag / MoO_3 가 차례로 적층된 2층 구조를 가질 수 있으나, 이에 한정되는 것은 아니다.
- [195] 상기 투명 양극(15)의 두께는 5nm 내지 500nm, 예를 들면, 10nm 내지 60nm일 수 있다. 상기 투명 양극(15)의 두께가 상술한 바와 같은 범위를 만족할 경우, 유연 역구조 유기 발광 소자(1)의 발광층(13)에서 생성된 광이 투명 양극(15)을 통하여 효과적인 추출될 수 있다.
- [196] 상기 투명 양극(15) 상부에는 광학 조절층(optical matching layer)(16)이 형성되어 있다.
- [197] 상기 광학 조절층(16)은, 보강 간섭의 원리에 의하여, 투명 양극(15)을 통하여 외부 환경으로 추출되는 광의 효율(즉, 외부 효율)을 향상시키는 역할을 할 수 있다.
- [198] 상기 광학 조절층(16)은 공지의 물질을 포함할 수 있는데, 예를 들면, MoO_3 , WO_3 및 V_2O_5 중에서 선택된 금속 산화물을 포함하는 무기층이거나, 1.5~2.0의 굴절율을 갖는 물질로 이루어진 유기층으로 이루어질 수 있으며, 바람직하게는 Alq_3 및 Bebq_2 중에서 선택된 유기물을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [199] 이상, 상기 유연 역구조 유기 발광 소자를 도 4를 참조하여 설명하였으나, 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다.
- [200] 예를 들어, 도 4의 일체형 전도성 기관(100)은 도 2의 일체형 전도성 기관(200) 또는 도 3의 일체형 전도성 기관(300)으로 대체될 수 있다. 또한, 도 4의 유기 발광 소자(1) 중 광학 조절층(16)이 생략되거나, 정공 주입층(14)과 발광층(13) 사이에 정공 수송층이 개재되거나, 전자 주입 계면층(12)이 생략되거나, 정공 주입층(14)이 생략될 수 있는 등, 다양한 변형예가 가능하다.
- [201] 도 5는 일 구현예에 따른 유연 역구조 유기 태양전지 소자(2)의 단면을 개략적으로 도시한 단면이다.
- [202] 상기 유연 역구조 유기 태양 전지(2)는 기관 및 음극의 역할을 동시에 하는 일체형 전도성 기관(100), 상기 일체형 전도성 기관(100)의 반도체성 평탄화층(103A) 즉, 반도체층(103)에 대향되어 있는 투명 양극(25) 및 상기 일체형 전도성 기관(100)과 상기 투명 양극(25) 사이에 개재된 광활성층(23)을 포함한다. 상기 일체형 전도성 기관(100)과 상기 광활성층(23) 사이에는 전자 추출 계면층(22)이 개재되어 있고, 상기 광활성층(23)과 상기 투명 양극(25) 사이에는 정공 추출층(24)이 개재되어 있다. 또한, 상기 투명 양극(25) 상부에는 광학 조절층(26)이 배치되어 있다.
- [203] 상기 유연 역구조 유기 태양 전지(2)의 일체형 전도성 기관(100) 중 금속층(101)

하면은 외기와 접촉한다.

[204] 도 5의 일체형 전도성 기관(100)에 대한 설명은 도 1에 대한 설명을 참조한다.

[205] 도 5 중 전자 추출 계면층(22)에 대한 설명은 도 4의 전자 주입 계면층(12)에 대한 설명을 참조하고, 정공 추출층(25)에 대한 설명은 도 4의 정공 주입층(15)에 대한 설명을 참조하고, 광학 조절층(26)에 대한 설명은 도 4의 광학 조절층(16)에 대한 설명을 참조한다.

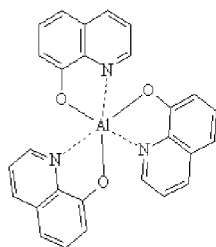
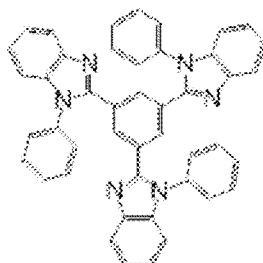
[206] 상기 광활성층(23)은 조사된 광으로부터 정공과 전자를 분리시킬 수 있는 물질을 포함할 수 있다. 예를 들어, 상기 광활성층(23)은 전자 공여체 및 정공 수용체를 포함할 수 있다. 상기 광활성층(23)은 상기 전자 공여체 및 정공 수용체를 포함한 단일층이거나, 상기 전자 공여체를 포함한 층 및 상기 정공 수용체를 포함한 층을 포함한 복층(multiple layers)일 수 있는 등, 다양한 구조를 가질 수 있다.

[207] 상기 전자 공여체는 π -전자를 포함하는 p-형 전도성 고분자 물질을 포함할 수 있다. 상기 전자 공여체의 예로는, P3HT(폴리(3-헥실티오펜), 폴리실록산 카르바졸, 폴리아닐린, 폴리에틸렌 옥사이드, (폴리(1-메톡시-4-(0-디스퍼스레드1)-2,5-페닐렌-비닐렌), MEH-PPV(폴리-[2-메톡시-5-(2'-에톡시헥실옥시)-1,4-페닐렌 비닐렌]: poly-[2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylene vinylene]), MDMO-PPV(폴리[2-메톡시-5-3(3',7'-디메틸옥틸옥시)-1,4-페닐렌 비닐렌]: poly[2-methoxy-5-3(3',7'-dimethyloctyloxy)-1-4-phenylene vinylene]), PFDTBT(폴리(2,7-(9,9-디옥틸)-플루오렌-alt-5,5-(4',7'-디-2-티에닐-2',1',3'-벤조티아디아졸): poly((2,7-(9,9-dioctyl)-fluorene)-alt-5,5-(4',7'-di-2-thienyl-2',1',3'-benzothiadiazole)), PCPDTBT(폴리[N'-0'-헵타데카닐-2,7-카바졸-alt-5,5-(4',7'-디-2-티에닐-2',1',3'-벤조티아졸), 폴리인돌, 폴리카르바졸, 폴리피리디아진, 폴리이소티아나프탈렌, 폴리페닐렌 설파이드, 폴리비닐피리딘, 폴리티오펜, 폴리플루오렌, 폴리피리딘, CuPc(Copper Phthalocyanine), SubPc (subphthalocyanine), ClAlPc(Chloro-aluminum phthalocyanine), TAPC 이들의 유도체 등을 들 수 있으나, 이에 한정되는 것은 아니다. 상기 전자 공여체의 구체에 중 2 이상의 조합(블렌드, 공중합체 등을 모두 포함함)의 사용도 물론 가능하다.

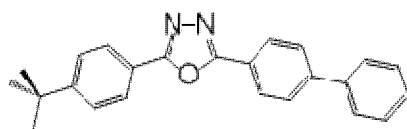
[208] 상기 정공 수용체로는, 전자 친화도가 큰 풀러렌(예를 들면, C60, C70, C74, C76, C78, C82, C84, C720, C860 등); 풀러렌 유도체(예를 들면, PCBM([6,6]-phenyl-C61 butyric acid methyl ester), C71-PCBM, C84-PCBM, bis-PCBM 등); 페릴렌(perylene); CdS, CdTe, CdSe, ZnO 등과 같은 나노 결정을 포함한 무기 반도체; 탄소나노튜브, 탄소나노로드 그래핀 양자점 (graphene quantum dot), 탄소 양자점 (carbon quantum dot), PBI(폴리벤지이미다졸), PTCBI(3,4,9,10 perylenetetracarboxylic bisbenzimidazole) 또는 이들의 혼합물을 사용할 수 있으나, 이에 한정되는 것은 아니다.

- [209] 예를 들어, 상기 광활성층(23)은 전자 공여체로서 P3HT와 정공 수용체로서 풀러렌 유도체인 PCBM을 포함한 단일층일 수 있으나, 이에 한정되는 것은 아니다.
- [210] 상기 광활성층(23)에 광 조사되며, 광 여기에 의하여 전자와 정공의 쌍인 엑시톤이 형성되고 이 엑시톤은 전자 공여체와 정공 수용체의 계면에서 전자 공여체와 정공 수용체 간의 전자 친화도의 차이에 의하여 전자와 정공으로 분리된다.
- [211] 이상, 상기 유연 역구조 유기 태양 전지를 도 5를 참조하여 설명하였으나, 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다.
- [212] 예를 들어, 도 5의 일체형 전도성 기판(100)은 도 2의 일체형 전도성 기판(200) 또는 도 3의 일체형 전도성 기판(300)으로 대체될 수 있다. 또한, 도 5의 유기 태양 전지(2) 중 광학 조절층(26)이 생략되거나, 정공 추출층(24)과 광활성층(23) 사이에 정공 수송층이 개재되거나, 전자 추출 계면층(22)이 생략되거나, 정공 추출층(24)이 생략될 수 있는 등, 다양한 변형예가 가능하다.
- [213] 상기 전자 소자를 도 4의 유연 역구조 유기 발광 소자 및 도 5의 유연 역구조 유기 태양 전지를 예로 들어 설명하였으나, 상기 전자 소자가 이에 한정되는 것은 아니다. 예를 들어, 상기 전자 소자는 일체형 전도성 기판(100)의 반도체층(103) 상부에 정공 수송층, 발광층, 전자 수송층, 전자 주입 계면층 및 음극이 차례로 형성된 정구조 (normal structure) 유기 발광 소자로 변형될 수 있거나 정공 수송층, 광활성층, 전자 수송층, 전자 추출 계면층 및 음극이 차례로 형성된 정구조 유기 태양 전지 소자로 변형될 수 있다. 이 때, 일체형 전도성 기판(100)은 기판 및 양극의 역할을 할 수 있다.
- [214] 상기 일체형 전도성 기판(100)이 양극으로 사용될 시에 사용되는 정공 수송층, 광활성층, 발광층, 전자 주입 계면층, 전자 추출 계면층은 앞서 설명된 내용을 참고한다.
- [215] 상기 일체형 전도성 기판(100)이 양극으로 사용될 시에 사용되는 전자 수송층은 진공증착법, 스펀코팅법, 노즐프린팅법, 캐스트법, 그라비아 프린팅법, 슬롯다이코팅법, 스크린프린팅법, LB법 등과 같은 공지된 다양한 방법 중에서 임의로 선택된 방법에 따라 발광층 상부에 형성될 수 있다. 이 때, 증착 조건 및 코팅 조건은 목적 화합물, 목적으로 하는 층의 구조 및 열적 특성 등에 따라 다르지만, 상술한 바와 같은 정공 수송층 형성을 위한 조건과 유사한 범위 내에서 선택된다.
- [216] 상기 전자 수송층 물질로는 공지된 전자 수송 재료를 사용할 수 있다.
- [217] 예를 들어, 상기 전자 수송층은 퀴놀린 유도체, 특히 트리스(8-히드록시퀴놀린)알루미늄 (tris(8-hydroxyquinoline) aluminum : Alq3), 비스(2-메틸-8-퀴놀리놀레이트)-4-(페닐페놀라토)알루미늄 (Bis(2-methyl-8-quinolinolate)-4-(phenylphenolato)aluminium : Balq),,

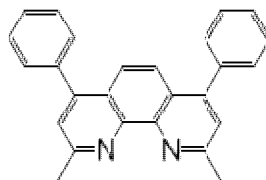
비스(10-히드록시벤조[h]퀴놀리나토)베릴륨 (bis(10-hydroxybenzo[h]quinolinato)-beryllium : Bebq2), 2,9-디메틸-4,7-디페닐-1,10-페난트롤린 (2,9-dimethyl-4,7-diphenyl-1,10-phenanthroline : BCP), 4,7-디페닐-1,10-페난트롤린 (4,7-diphenyl-1,10-phenanthroline : Bphen),
 2,2',2''-(벤젠-1,3,5-트리일)-트리스(1-페닐-1H-벤즈이미다졸)
 ((2,2',2''-(benzene-1,3,5-triyl)- tris(1-phenyl-1H-benzimidazole : TPBI),,
 3-(4-비페닐)-4-(페닐-5-tert-부틸페닐-1,2,4-트리아졸
 (3-(4-biphenyl)-4-phenyl-5-tert-butylphenyl-1,2,4-triazole : TAZ),
 4-(나프탈렌-1-일)-3,5-디페닐-4H-1,2,4-트리아졸
 (4-(naphthalen-1-yl)-3,5-diphenyl-4H-1,2,4-triazole : NTAZ),
 2,9-비스(나프탈렌-2-일)-4,7-디페닐-1,10-페난트롤린
 (2,9-bis(naphthalen-2-yl)-4,7-diphenyl-1,10-phenanthroline : NBphen),
 트리스(2,4,6-트리메틸-3-(피리딘-3-일)페닐)보란
 (Tris(2,4,6-trimethyl-3-(pyridin-3-yl)phenyl)borane : 3TPYMB),
 페닐-디파이레닐포스핀 옥사이드 (Phenyl-dipyrenylphosphine oxide : POPy2),
 3,3',5,5'-테트라[(m-피리딜)-펜-3-일]비페닐
 (3,3',5,5'-tetra[(m-pyridyl)-phen-3-yl]biphenyl : BP4mPy),
 1,3,5-트리[(3-피리딜)-펜-3-일]벤젠 (1,3,5-tri[(3-pyridyl)-phen-3-yl]benzene :
 TmPyPB), 1,3-비스[3,5-디(피리딘-3-일)페닐]벤젠
 (1,3-bis[3,5-di(pyridin-3-yl)phenyl]benzene : BmPyPhB),
 비스(10-히드록시벤조[h]퀴놀리나토)베릴륨
 (Bis(10-hydroxybenzo[h]quinolinato)beryllium : Bepq2), ,
 디페닐비스(4-(피리딘-3-일)페닐)실란 (Diphenylbis(4-(pyridin-3-yl)phenyl)silane :
 DPPS) 및 1,3,5-트리(p-피리드-3-일-페닐)벤젠
 (1,3,5-tri(p-pyrid-3-yl-phenyl)benzene : TpPyPB),
 1,3-비스[2-(2,2'-비피리딘-6-일)-1,3,4-옥사디아조-5-일]벤젠
 (1,3-bis[2-(2,2'-bipyridine-6-yl)-1,3,4-oxadiazole-5-yl]benzene : Bpy-OXD),
 6,6'-비스[5-(비페닐-4-일)-1,3,4-옥사디아조-2-일]-2,2'-비피리딜
 (6,6'-bis[5-(biphenyl-4-yl)-1,3,4-oxadiazole-2-yl]-2,2'-bipyridyl : BP-OXD-Bpy)등을
 포함할 수 있으나, 이에 한정되는 것은 아니다.

<Alq₃>

<TPBI>



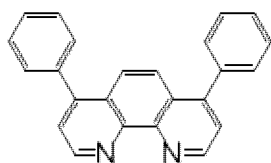
<PBD>



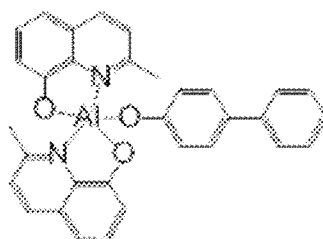
<BCP>

[219]

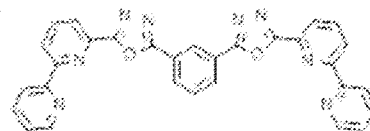
31



<Bphen>



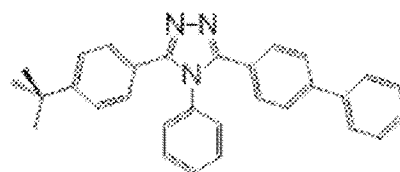
<Balq>



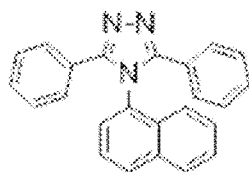
<Bpy-OXD>



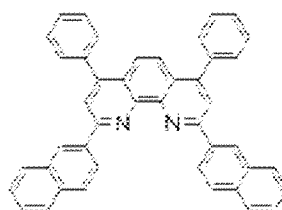
<BP-OXD-Bpy>



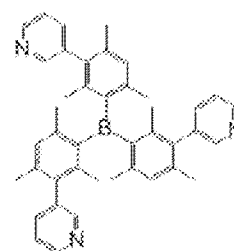
<TAZ>



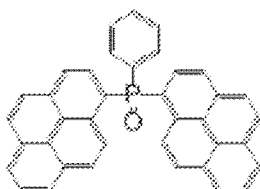
<NTAZ>



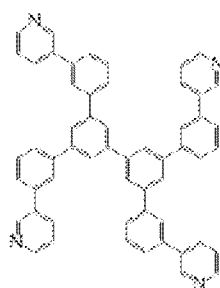
<NBphen>



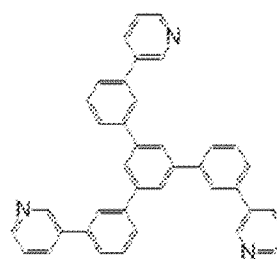
<3TPYMB>



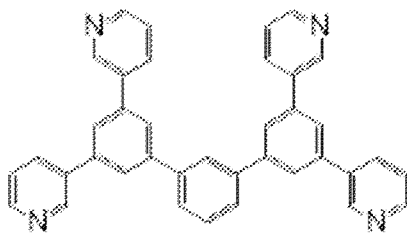
<POPy2>



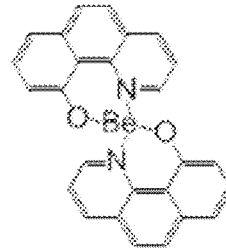
<BP4mPy>



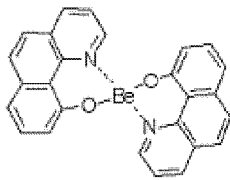
<TmPyPB>



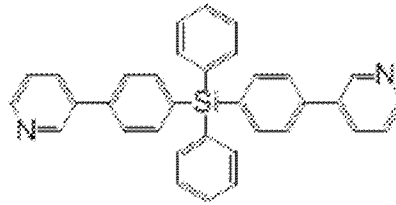
<BmPyPhB>



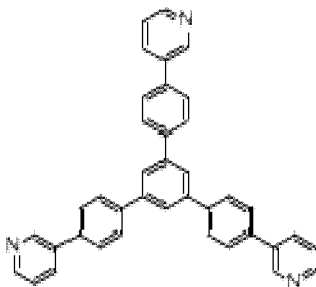
<Bepq2>



<Bebq2>



<DPPS>



<TpPyPB>

- [221] 상기 전자 수송층의 두께는 약 5nm 내지 100nm, 예를 들면, 15nm 내지 60nm일 수 있다. 상기 전자 수송층의 두께가 상술한 바와 같은 범위를 만족할 경우, 구동 전압 상승없이 우수한 전자 수송 특성을 얻을 수 있다.
- [222] 상기 전자 수송층 상부에는, 전자 주입 계면층이 형성될 수 있다. 상기 전자 주입 계면층 형성 재료로는 상기에 설명된 재료를 포함하여 추가적으로 공지의 전자 주입 재료인 NaCl, Li₂O, BaO, Liq(리튬 퀴놀레이트)등이 사용될 수 있으며, 상기 전자 주입 계면층의 증착조건은 사용하는 화합물에 따라 다르지만, 온도 범위가 100내지 1500도의 범위를 취하는 것을 제외하고는 일반적으로 유기 발광층 혹은 정공 수송층의 형성과 거의 동일한 조건범위 중에서 선택된다.
- [223] 상기 전자 주입 계면층의 두께는 약 0.1nm 내지 10nm, 예를 들면, 0.5nm 내지

5nm일 수 있다. 상기 전자 주입 계면층의 두께가 전술한 바와 같은 범위를 만족할 경우, 실질적인 구동 전압 상승없이 만족스러운 정도의 전자 주입 특성을 얻을 수 있다.

- [224] 또한 상기 전자 주입 계면층은, 상기 Alq₃, TAZ, Balq, Beq₂, BCP, TBPI, TmPyPB, TpPyPB 등의 전자수송층 재료에 1% 내지 50%의 함량으로 상기 LiF, NaCl, CsF, NaF, Li₂O, BaO, Cs₂CO₃ 등의 금속유도체를 포함하여, 상기 전자 수송층 재료에 Li, Ca, Cs, Mg 등의 금속이 도핑된 1 nm 내지 100 nm 두께의 층으로 형성할 수도 있다
- [225] 상기 일체형 전도성 기관(100)이 양극으로 사용될 시에 사용되는 투명 음극 재료로는 금속, 합금, 전기전도성 화합물 또는 이들의 조합을 사용할 수 있다. 구체적인 예로서는 리튬(Li), 마그네슘(Mg), 알루미늄(Al), 알루미늄-리튬(Al-Li), 칼슘(Ca), 마그네슘-인듐(Mg-In), 마그네슘-은(Mg-Ag)등을 들 수 있다. 또한 전면 발광 소자를 얻기 위하여 ITO, IZO 등을 사용할 수도 있다.
- [226] 상기 일체형 전도성 기관(100)이 양극으로 사용될 시에 사용되는 투명 음극층은 상기에 설명된 광학 조절층을 상부에 포함할 수 있다.

발명의 실시를 위한 형태

- [227] [실시예]
- [228] 실시예 1
- [229] 일체형 전도성 기관 제작
- [230] Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 215nm인 표면을 갖는 시판 구리 호일을 준비한 후, 1회 전해 연마 처리하여, Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 30nm인 제1표면을 갖는 구리 호일(두께는 100 μ m임)을 금속층으로 준비하였다.
- [231] 이어서, Zinc acetate dehydrate (Signal Aldrich Inc.)을 2-methoxy ethanol과 ethanol amine (96:4의 부피비)의 혼합 용매와 혼합(0.1 g/ml)하여 졸-겔 제1혼합물을 제조한 후, 상기 졸-겔 제1혼합물을 상기 구리 호일의 제1표면 상에 스핀 코팅하고 400°C에서 30분동안 열처리하여 40nm 두께의 ZnO 평탄화층으로 이루어진 반도체층을 형성하여, 구리 호일 금속층 및 ZnO 반도체층(ZnO 평탄화층으로 이루어짐)으로 이루어진 일체형 전도성 기관을 형성하였다.
- [232] 유기 발광 소자의 제작
- [233] 상기 ZnO 반도체층 상에, 마스크를 이용한 증착법에 의하여, SiO₂(Silicon dioxide) 화소 정의막(두께는 350nm임)을 형성한 후, 아세톤과 IPA(isopropanol)에서 각각 20분이상 sonication하여 세정하였다.
- [234] 이 후, 패터닝된 화소 정의막이 형성된 일체형 전도성 기관 중 반도체층 상부에, 2-에톡시에탄올(2-ethoxyethanol) 용매에 Cs₂CO₃(Cesium carbonate)을 5mg/ml의 농도로 용해한 용액을 스핀 코팅하여, 5nm 두께의 Cs₂CO₃ 전자 주입 계면층을 형성하였다.

- [235] 상기 Cs₂CO₃ 전자 주입 계면층 상부에, 열처리 없이, 바로, 톨루엔 용매 중 Super Yellow 발광 물질(0.9wt%의 Poly(para-phenylene vinylene) polymer derivative 용액임, 제품명은 PDY 132임, 시판사는 Merck Corp.임) 용액을 스핀 코팅한 후 80°C에서 20분 동안 열처리하여 185nm 두께의 발광층을 형성하였다.
- [236] 상기 발광층 상부에 MoO₃ (0.3Å/s의 증착 속도)를 진공 증착하여, 5nm 두께의 MoO₃ 정공 주입층을 형성하였다.
- [237] 상기 MoO₃ 정공 주입층 상부에 Ag (0.5Å/s의 증착 속도), 및 MoO₃ (0.3Å/s의 증착 속도)를 차례로 증착하여, Ag(15nm)/ MoO₃(45nm)의 투명 양극을 형성하여 유기 발광 소자를 제작하였다.
- [238] 상기 유기 발광 소자의 구성을 요약하면 하기 표 1과 같다.

[239] 표 1

[Table 1]

역할	재료	두께
투명 양극	Ag/MoO ₃	15nm/45nm
정공 주입층	MoO ₃	5nm
발광층	Super Yellow	185nm
전자 주입 계면층	Cs ₂ CO ₃	5nm
기판 및 음극	ZnO 반도체층(ZnO 평탄화층으로 이루어짐)	40nm
	구리 호일 금속층	0.1mm

- [240]
- [241] 상기 유기 발광 소자의 효율을 Keithley 236 source 측정 기기 및 Minolta CS 2000 스펙트로라디오메터를 이용하여 측정한 결과, 5cd/A의 최대 효율을 가짐을 확인하였다.
- [242]
- [243] **실시예 2**
- [244] **일체형 전도성 기판의 제작**
- [245] Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 215nm인 표면을 갖는 시판 구리 호일을 준비한 후, 1회 전해 연마 처리하여, Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 30nm인 제1표면을 갖는 구리 호일(두께는 100μm임)을 금속층으로 준비하였다.
- [246] 이어서, Zinc acetate dehydrate (Sigmal Aldrich Inc.)을 2-methoxy ethanol과 ethanol amine (96:4의 부피비)의 혼합 용매와 혼합(0.1 g/ml)하여 졸-겔 제1혼합물을 제조한 후, 상기 졸-겔 제1혼합물을 상기 구리 호일의 제1표면 상에 스핀 코팅하고 400°C에서 30분동안 열처리하여 30nm 두께의 ZnO 평탄화층을

형성한 후, 상기 ZnO 평탄화층 상부에 스퍼터 증착법을 이용하여 ZnO를 증착하여 20nm 두께의 ZnO 중간층을 형성함으로써, 구리 호일 금속층 및 ZnO 반도체층(ZnO 평탄화층 및 ZnO 중간층으로 이루어짐)으로 이루어진 일체형 전도성 기판을 형성하였다.

[247] 유기 발광 소자의 제작

[248] 상기 일체형 전도성 기판 상부에 상기 실시예 1과 동일한 방법을 이용하여 유기 발광 소자를 제작하였다.

[249] 상기 유기 발광 소자의 구성을 요약하면 하기 표 2와 같다.

[250] 표 2

[Table 2]

역할	재료		두께
투명 양극	Ag/MoO ₃		15nm/45nm
정공 주입층	MoO ₃		5nm
발광층	Super Yellow		185nm
전자 주입 계면층	Cs ₂ CO ₃		5nm
기판 및 음극	ZnO 반도체층	ZnO 중간층 ²	20nm
		ZnO 평탄화층 ¹	30nm
	구리 호일 금속층		0.1mm

[251]

[252] 1: 용액 공정법을 이용하여 형성됨

[253] 2: 스퍼터 증착법을 이용하여 형성됨

[254] 상기 유기 발광 소자의 효율을 Keithley 236 source 측정 기기 및 Minolta CS 2000 스펙트로라디오메트를 이용하여 측정한 결과, 5.2 cd/A의 최대 효율을 가짐을 확인하였다.

[255]

[256] 실시예 3

[257] 일체형 전도성 기판의 제작

[258] Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 215nm인 표면을 갖는 시판 구리 호일을 준비한 후, 1회 전해 연마 처리하여, Atomic Force Microscopes로 측정한 표면 거칠기(Rq) 값이 30nm인 제1표면을 갖는 구리 호일(두께는 100 μ m임)을 금속층으로 준비하였다.

[259] 이어서, 상기 구리 호일의 제1표면 상에 스퍼터 증착법을 이용하여 ZnO를 증착하여 20nm 두께의 ZnO 중간층을 형성한 후, 상기 ZnO 중간층 상부에 Zinc acetate dehydrate (Sigma Aldrich Inc.)을 2-methoxy ethanol과 ethanol amine (96:4의 부피비)의 혼합 용매와 혼합(0.1 g/ml)하여 제조한 졸-겔 제1혼합물을 스핀

코팅하고 400°C에서 30분동안 열처리하여 30nm 두께의 ZnO 평탄화층을 형성함으로써, 구리 호일 금속층 및 ZnO 반도체층(ZnO 중간층 및 ZnO 평탄화층으로 이루어짐)으로 이루어진 일체형 전도성 기판을 형성하였다.

[260] 유기 발광 소자의 제작

[261] 상기 일체형 전도성 기판 상부에 상기 실시예 1과 동일한 방법을 이용하여 유기 발광 소자를 제작하였다.

[262] 상기 유기 발광 소자의 구성을 요약하면 하기 표 3과 같다.

[263] 표 3

[Table 3]

역할	재료		두께
투명 양극	Ag/MoO ₃		15nm/45nm
정공 주입층	MoO ₃		5nm
발광층	Super Yellow		185nm
전자 주입 계면층	Cs ₂ CO ₃		5nm
기판 및 음극	ZnO 반도체층	ZnO 평탄화층 ⁴	30nm
		ZnO 중간층 ³	20nm
	구리 호일 금속층		0.1mm

[264]

[265] 3: 스퍼터 증착법을 이용하여 형성됨

[266] 4: 용액 공정을 이용하여 형성됨

[267]

[268] 상기 유기 발광 소자의 효율을 Keithley 236 source 측정 기기 및 Minolta CS 2000 스펙트로라디오메트를 이용하여 측정한 결과, 5.1 cd/A의 최대 효율을 가짐을 확인하였다.

[269]

[270] 실시예 4

[271] 발광층 대신,

PCDTBT(Poly[[9-(1-octylnonyl)-9H-carbazole-2,7-diyl]-2,5-thiophenediyl-2,1,3-benzothiadiazole-4,7-diyl-2,5-thiophenediyl])과 PC70BM(Phenyl-C70-butyric acid methyl ester)(1:4의 중량비)를 7mg/1ml의 농도로 60°C에서 12시간 동안 o-dichlorobenzene에 용해시킨 용액을 Cs₂CO₃ 전자 주입 계면층 상부에 1600rpm으로 60초 동안 스핀코팅한 후, 80°C에서 20분 동안 열처리하여, 80nm 두께의 광활성층을 형성하였다는 점을 제외하고는, 실시예 1과 동일한 방법을 이용하여 유기 태양 전지를 제작하였다. 상기 유기 태양 전지의 구성을 요약하면 하기 표 4과 같다.

[272] 표 4

[Table 4]

역할	재료	두께
투명 양극	Ag/MoO ₃	15nm/45nm
정공 추출층	MoO ₃	5nm
광활성층	PCDTBT:PC70BM	80nm
전자 추출 계면층	Cs ₂ CO ₃	5nm
기판 및 음극	ZnO 반도체층(ZnO 평탄화층으로 이루어짐)	40nm
	구리 호일 금속층	0.1mm

[273]

[274] 실시예 4의 유기 태양 전지의 전압-전류 밀도 특성을 평가하여 그 결과를 표 5에 정리하였다. 전압-전류 밀도 특성 평가시, 광원으로는 제논 램프(Xenon lamp)를 사용(상기 제논 램프의 태양 조건(AM1.5)은 표준 태양 전지를 사용하여 보정함)하여, 100mW/cm²의 광을 각각의 유기 태양 전지에 조사하였다.

[275] 한편, 측정된 전압-전류 그래프로부터 계산된 단락 전류(JSC), 개방 전압(VOC), 필 팩터(FF)로부터 광전변환효율(PCE)(%)을 계산하여, 하기 표 5에 정리하였다.

[276] 표 5

[Table 5]

개방 전압(VOC)(V)	단락 전류(JSC)(mA/cm ²)	필 팩터(FF)(%)	광전변환효율(PCE)(%)
0.52	0.85	55	2.43

[277]

[278] 상기 표 5로부터, 실시예 4의 유기 태양 전지는 우수한 광전변환효율을 가짐을 확인할 수 있다.

산업상 이용가능성

[279] 전자 소자용 기판 및 전극의 역할을 하는 일체형 전도성 기판 및 이를 채용한 전자 소자에 이용된다.

청구범위

- [청구항 1] 제1표면 거칠기(Rq) 값을 갖는 제1표면을 갖고, 비철계 금속으로 이루어진, 금속층; 및 상기 제1표면 상에 형성되고, 제2표면 거칠기 값을 갖는 제2표면을 갖고, 반도체 물질을 포함한 반도체층;을 포함하고,
상기 반도체층은, 상기 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나를 이용한 용액 공정에 의하여 형성되어 상기 금속층의 제1표면을 평탄화시키는 반도체성 평탄화층을 포함하고,
상기 제2표면 거칠기 값은 상기 제1표면 거칠기 값보다 작고, 기관과 전극의 역할을 동시에 하는, 일체형 전도성 기관.
- [청구항 2] 제1항에 있어서,
상기 제1표면 거칠기 값이 10nm 이상이고, 상기 제2표면 거칠기 값이 10nm 미만인, 일체형 전도성 기관.
- [청구항 3] 제1항에 있어서,
상기 금속층의 제1표면과 상기 반도체성 평탄화층이 서로 접촉한, 일체형 전도성 기관.
- [청구항 4] 제3항에 있어서,
상기 반도체층이 증착법에 의하여 형성된 중간층을 더 포함하고, 상기 중간층은 상기 반도체성 평탄화층 상부에 위치한, 일체형 전도성 기관.
- [청구항 5] 제1항에 있어서,
상기 반도체층이 증착법에 의하여 형성된 중간층을 더 포함하고, 상기 중간층은 상기 금속층의 제1표면과 상기 반도체성 평탄화층 사이에 위치한, 일체형 전도성 기관.
- [청구항 6] 제1항에 있어서,
상기 비철계 금속이 구리, 알루미늄, 금, 백금, 팔라듐, 은, 니켈, 납, 니오디움, 아연 및 주석 중에서 선택된 1종 이상의 금속을 포함한 일체형 전도성 기관.
- [청구항 7] 제1항에 있어서,
상기 반도체층에 포함된 반도체 물질이 TiO_x (x 는 1 내지 3의 실수임), 산화인듐(In_2O_3), 산화주석(SnO_2), 산화아연(ZnO), 산화아연주석(Zinc Tin Oxide), 산화갈륨(Ga_2O_3), 산화텅스텐(WO_3), 산화알루미늄, 산화티타늄, 산화바나듐(V_2O_5 , VO_2 , V_4O_7 and V_5O_9 , V_2O_3) 산화몰리브덴(MoO_3 or MoO_x), 산화구리 (Copper(II) Oxide: CuO), 산화니켈(NiO), 산화구리알루미늄(CopperAluminiumOxide: CAO, $CuAlO_2$),

- 산화아연로듐 (ZincRhodiumOxide: ZRO, ZnRh_2O_4), 산화철, 산화크롬, 산화비스무스, IGZO (indium-Gallium Zinc Oxide), 및 ZrO_2 중에서 선택된 적어도 하나를 포함한, 일체형 전도성 기판.
- [청구항 8] 제1항에 있어서,
상기 금속층의 두께가 50nm 내지 5mm이고, 상기 반도체층의 두께가 5nm 내지 300nm인, 일체형 전도성 기판.
- [청구항 9] 제1표면 거칠기(R_q) 값을 갖는 제1표면을 갖고, 비철계 금속으로 이루어진, 금속층을 준비하는 단계; 및 상기 금속층의 제1표면 상에, 제2표면 거칠기 값을 갖는 제2표면을 갖고, 반도체 물질을 포함한 반도체층을 형성하는 단계;를 포함하고,
상기 반도체층 형성 단계는,
상기 금속층의 제1표면 상에, 상기 반도체 물질 및 상기 반도체 물질의 전구체 중 적어도 하나와 용매를 포함한 제1혼합물을 제공한 후 상기 용매를 제거하여, 상기 금속층의 제1표면을 평탄화시키는 반도체성 평탄화층을 형성하는 공정을 포함하고,
상기 제2표면 거칠기 값은 상기 제1표면 거칠기 값보다 작고,
일체형 전도성 기판의 제조 방법.
- [청구항 10] 제1항 내지 제8항 중 어느 한 항의 일체형 전도성 기판을 포함한 전자 소자.
- [청구항 11] 제10항에 있어서,
상기 일체형 전도성 기판의 금속층 하면이 외기와 접촉하는, 전자 소자.
- [청구항 12] 제10항에 있어서,
상기 일체형 전도성 기판의 반도체층 상부에 화소 정의막이 패터닝되어 있는, 전자 소자.
- [청구항 13] 제10항에 있어서,
상기 전자 소자가,
제1항 내지 제8항 중 어느 한 항의 일체형 전도성 기판;
상기 일체형 전도성 기판의 반도체층에 대향된 투명 양극; 및
상기 일체형 전도성 기판의 반도체층과 상기 투명 양극 사이에 개재된 발광층;
을 포함하고, 상기 일체형 전도성 기판은 기판과 음극의 역할을 동시에 하는, 유연 역구조 유기 발광 소자(flexible inverted organic light emitting diode)인, 전자 소자.
- [청구항 14] 제10항에 있어서,
상기 전자 소자가,
제1항 내지 제8항 중 어느 한 항의 일체형 전도성 기판;
상기 일체형 전도성 기판의 반도체층에 대향된 투명 양극; 및

상기 일체형 전도성 기관의 반도체층과 상기 투명 양극 사이에
개재된 광활성층;
을 포함하고, 상기 일체형 전도성 기관은 기관과 음극의 역할을
동시에 하는, 유연 역구조 유기 태양 전지(flexible inverted organic
photovoltaic cells)인, 전자 소자.

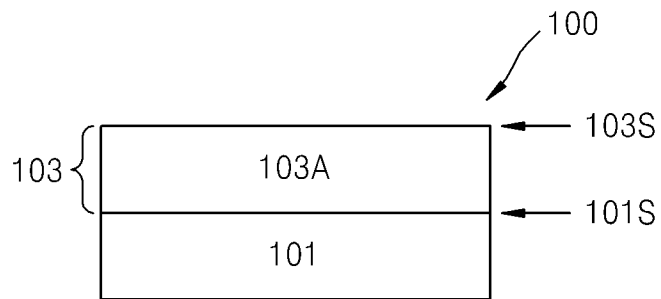
[청구항 15]

제10항에 있어서,
상기 전자 소자가,
제1항 내지 제8항 중 어느 한 항의 일체형 전도성 기관;
상기 일체형 전도성 기관의 반도체층에 대향된 투명 음극; 및
상기 일체형 전도성 기관의 반도체층과 상기 투명 음극 사이에
개재된 발광층;
을 포함하고, 상기 일체형 전도성 기관은 기관과 양극의 역할을
동시에 하는, 유연 정구조 유기 발광 소자(flexible normal-structure
organic light emitting diode)인, 전자 소자.

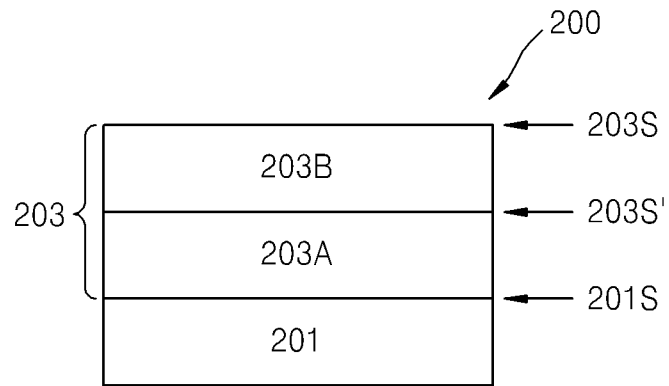
[청구항 16]

제10항에 있어서,
상기 전자 소자가,
제1항 내지 제8항 중 어느 한 항의 일체형 전도성 기관;
상기 일체형 전도성 기관의 반도체층에 대향된 투명 음극; 및
상기 일체형 전도성 기관의 반도체층과 상기 투명 음극 사이에
개재된 광활성층;
을 포함하고, 상기 일체형 전도성 기관은 기관과 양극의 역할을
동시에 하는, 유연 정구조 유기 태양 전지(flexible normal-structure
organic photovoltaic cells)인, 전자 소자.

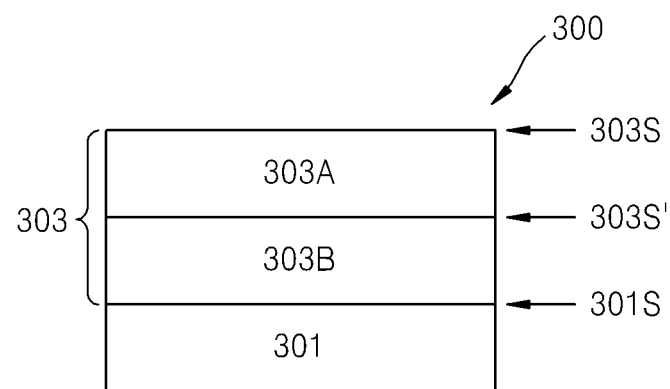
[Fig. 1]



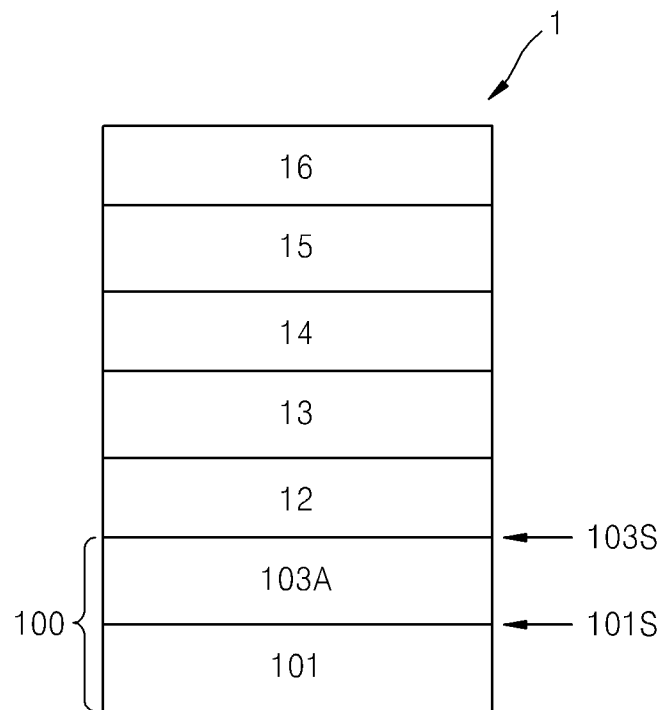
[Fig. 2]



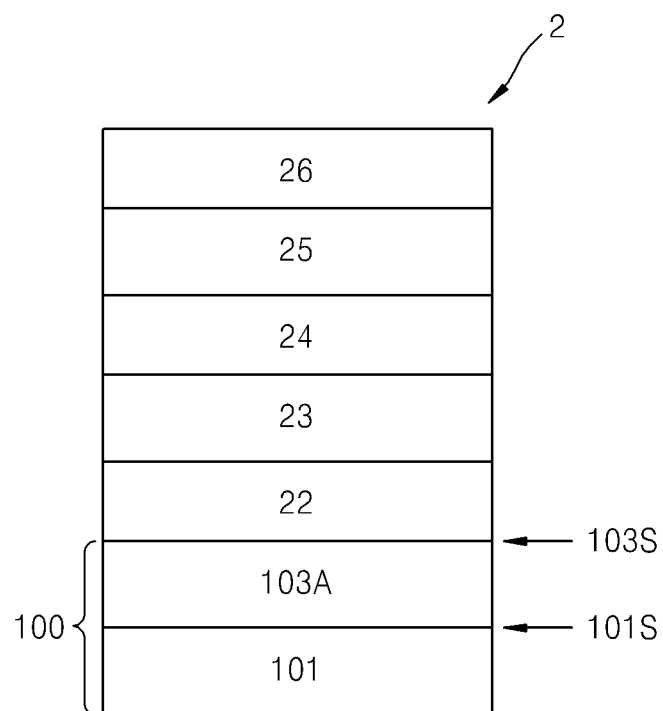
[Fig. 3]



[Fig. 4]



[Fig. 5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/003009**A. CLASSIFICATION OF SUBJECT MATTER****H01L 51/42(2006.01)i, H01L 51/48(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 51/42; C01G 23/04; G02F 1/13357; H01L 31/045; H01L 31/04; H05B 33/26; H01M 14/00; H01L 31/042; H01L 51/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: conductive layer, nonferrous, metal, substrate, semiconductor layer, thin film, roughness, organic photovoltaic cells, organic light emitting device

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2005-0117041 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 14 December 2005	1-3,6-12
Y	See page 3; and figure 1.	4,5,13-16
Y	JP 2008-115055 A (ELECTRIC POWER DEV CO., LTD.) 22 May 2008 See abstract; paragraphs [0015]-[0022]; and figure 1.	4,5
Y	KR 10-0830637 B1 (INDUSTRY-ACADEMIC COOPERATION FOUNDATION, YONSEI UNIVERSITY) 20 May 2008 See abstract; paragraphs [0022]-[0025]; and figure 5.	13-16
A	JP 2006-147280 A (SHINSHU UNIV.) 08 June 2006 See abstract; paragraphs [0060]-[0069]; and figure 1.	1-16
A	JP 2006-164808 A (HITACHI LTD.) 22 June 2006 See abstract; paragraphs [0025]-[0033]; and figure 1.	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

11 JULY 2013 (11.07.2013)

Date of mailing of the international search report

11 JULY 2013 (11.07.2013)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/003009

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2005-0117041 A	14/12/2005	EP 1605479 A2 EP 1605479 A3 JP 04343874 B2 JP 2005-353588 A US 2005-0274412 A1	14/12/2005 09/12/2009 14/10/2009 22/12/2005 15/12/2005
JP 2008-115055 A	22/05/2008	NONE	
KR 10-0830637 B1	20/05/2008	NONE	
JP 2006-147280 A	08/06/2006	JP 03997305 B2	24/10/2007
JP 2006-164808 A	22/06/2006	US 2006-0125387 A1 US 7830086 B2	15/06/2006 09/11/2010

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 51/42(2006.01)i, H01L 51/48(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 51/42; C01G 23/04; G02F 1/13357; H01L 31/045; H01L 31/04; H05B 33/26; H01M 14/00; H01L 31/042; H01L 51/48

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 도전층, 비철, 금속, 기판, 반도체층, 평탄화층, 거칠기, 유기 태양 전지, 유기 발광 소자

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2005-0117041 A (한국전자통신연구원) 2005.12.14 페이지 3; 및 도면 1 참조.	1-3, 6-12
Y		4, 5, 13-16
Y	JP 2008-115055 A (ELECTRIC POWER DEV CO., LTD.) 2008.05.22 요약; 단락 [0015]-[0022]; 및 도면 1 참조.	4, 5
Y	KR 10-0830637 B1 (연세대학교 산학협력단) 2008.05.20 요약; 단락 [0022]-[0025]; 및 도면 5 참조.	13-16
A	JP 2006-147280 A (SHINSHU UNIV.) 2006.06.08 요약; 단락 [0060]-[0069]; 및 도면 1 참조.	1-16
A	JP 2006-164808 A (HITACHI LTD.) 2006.06.22 요약; 단락 [0025]-[0033]; 및 도면 1 참조.	1-16



추가 문헌이 C(계속)에 기재되어 있습니다.



대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2013년 07월 11일 (11.07.2013)

국제조사보고서 발송일

2013년 07월 11일 (11.07.2013)

ISA/KR의 명칭 및 우편주소

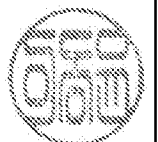
대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

이동운

전화번호 +82-42-481-8734



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2005-0117041 A	2005/12/14	EP 1605479 A2 EP 1605479 A3 JP 04343874 B2 JP 2005-353588 A US 2005-0274412 A1	2005/12/14 2009/12/09 2009/10/14 2005/12/22 2005/12/15
JP 2008-115055 A	2008/05/22	없음	
KR 10-0830637 B1	2008/05/20	없음	
JP 2006-147280 A	2006/06/08	JP 03997305 B2	2007/10/24
JP 2006-164808 A	2006/06/22	US 2006-0125387 A1 US 7830086 B2	2006/06/15 2010/11/09