(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0123375
(43) 공개일자 2018년11월16일

(51) 국제특허분류(Int. Cl.)
H01L 27/15 (2006.01) *H01L 33/42* (2010.01)
(52) CPC특허분류
H01L 27/156 (2013.01)
H01L 33/42 (2013.01)
(21) 출원번호 10-2017-0057509
(22) 출원일자 2017년05월08일
심사청구일자 2017년05월08일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김태근
경기도 성남시 분당구 양현로 88 이매촌동부코오롱아파트 503동 1403호
손경락
서울특별시 노원구 석계로 49 현대아파트 110동 301호
(74) 대리인
특허법인주원

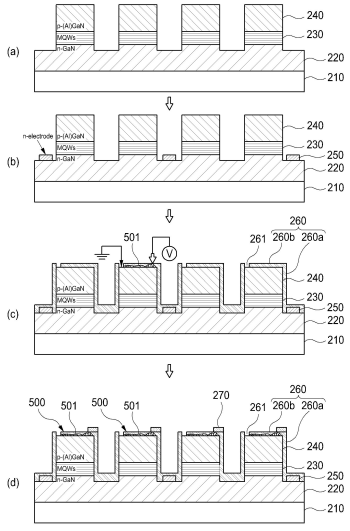
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **마이크로 발광소자 및 그 제조 방법**

(57) 요 약

본 발명은 마이크로 발광소자 및 그 제조 방법을 공개한다. 본 발명은 마이크로 발광소자를 제작할 때, n 전극과 p 전극을 서로 절연시키기 위해서 n 전극과 마이크로 발광소자 위에 형성되는 보호층을 투명한 재질의 저항 변화 물질로 형성하고, p 타입 반도체층의 상부에 형성된 보호층 영역에 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 그 내부에 전도성 필라멘트를 형성함으로써 투명 전극을 형성한다. 따라서, 본 발명은 종래기술에서 투명 전극을 형성하기 위한 마스크 공정을 생략함으로써, 보다 낮은 비용과 높은 생산성으로 마이크로 발광소자를 생산할 수 있다.

대 표 도 - 도2



(52) CPC특허분류
H01L 2933/0016 (2013.01)

명 세 서

청구범위

청구항 1

(a) 기판 위에 제 1 반도체층, 활성층, 및 제 2 반도체층을 순차적으로 형성하는 단계;

(b) 마스크를 이용하여 상기 제 1 반도체층이 드러나도록 상기 제 2 반도체층, 상기 활성층, 및 상기 제 1 반체층을 순차적으로 식각하여, 상기 기판위에 복수의 마이크로 발광소자 셀들을 형성하는 단계;

(c) 마스크를 이용하여 상기 마이크로 발광소자 셀들 사이에 제 1 전극을 서로 나란한 복수의 열로 형성하는 단계;

(d) 상기 기판위에 투명한 재질의 저항 변화 물질을 증착하여, 상기 제 1 전극들 및 상기 복수의 마이크로 발광소자 셀들의 상기 제 2 반도체층 위에 보호층을 형성하고, 상기 제 2 반도체층 위에 형성된 보호층 영역에 각각 전압을 인가하여 내부에 전도성 필라멘트를 형성함으로써, 상기 복수의 마이크로 발광소자 셀들의 상기 제 2 반도체층 위에 투명 전극을 형성하는 단계; 및

(e) 마스크를 이용하여 상기 각 마이크로 발광소자 셀들의 투명전극 위에 제 2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 마이크로 발광소자 제조 방법.

청구항 2

제 1 항에 있어서, 상기 (d) 단계는

마스크를 이용하여, 제 2 반도체층의 일부 영역을 외부로 노출시키는 홀이 형성되도록 상기 보호층을 형성하고,

상기 외부로 노출된 상기 제 2 반도체층의 일부 영역과 상기 제 2 반도체층 위에 형성된 보호층 영역에, 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 전도성 필라멘트를 형성함으로써 투명 전극을 형성하는 것을 특징으로 하는 마이크로 발광소자 제조 방법.

청구항 3

제 2 항에 있어서,

상기 (e) 단계에서, 상기 제 2 전극은 상기 홀 위에 증착 형성되는 것을 특징으로 하는 마이크로 발광소자 제조 방법.

청구항 4

제 1 항에 있어서, 상기 (d) 단계는

한 쌍의 프로브 전극 중 어느 하나를 보호층 상부에 강하게 접촉시켜, 프로브 전극을 상기 제 2 반도체층 위에 형성된 보호층을 관통시켜 상기 제 2 반도체층에 접촉하도록 하고, 나머지 하나의 프로브 전극을 상기 제 2 반도체층 위에 형성된 보호층 영역에 접촉시킨 후, 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 전도성 필라멘트를 형성함으로써 투명 전극을 형성하는 것을 특징으로 하는 마이크로 발광소자 제조 방법.

청구항 5

제 4 항에 있어서,

상기 (e) 단계에서, 상기 제 2 전극은 상기 보호층이 상기 프로브 전극에 의해서 관통되어 상기 제 2 반도체층이 드러난 위치에 형성되는 것을 특징으로 하는 마이크로 발광소자 제조 방법.

청구항 6

기판;

상기 기판위에 형성된 복수의 마이크로 발광소자 셀들;

상기 마이크로 발광소자 셀들 사이에 서로 나란한 복수의 열들로 형성되는 제 1 전극;

상기 제 1 전극 및 상기 복수의 마이크로 발광소자 셀들 위에, 투명한 저항 변화 물질들로 증착 형성되는 보호층;

상기 보호층 중 상기 마이크로 발광소자 셀의 상부에 형성된 영역 내부에 전도성 필라멘트가 형성됨으로써 전도성을 갖도록 변화된 투명 전극; 및

상기 투명 전극 위에 형성된 제 2 전극을 포함하고,

상기 마이크로 발광소자 셀들은 제 1 반도체층, 활성층, 및 제 2 반도체층이 순차적으로 적층되어 형성되고, 상기 마이크로 발광소자 셀들은 상기 제 2 반도체층 및 상기 활성층은 서로 분리되어 있고 상기 제 1 반도체층은 서로 연결되며, 상기 제 1 전극은 상기 마이크로 발광소자 셀들 사이에 외부로 노출된 상기 제 1 반도체층 위에 형성되는 것을 특징으로 하는 마이크로 발광소자.

청구항 7

제 6 항에 있어서,

상기 투명 전극에는 상기 전도성 필라멘트를 형성할 때, 프로브 전극을 상기 제 2 반도체층에 접촉하기 위한 홀이 형성된 것을 특징으로 하는 마이크로 발광소자.

청구항 8

제 7 항에 있어서,

상기 제 2 전극은 상기 홀을 채우면서 상기 투명 전극과 접촉하도록 상기 투명 전극 위에 형성되는 것을 특징으로 하는 마이크로 발광소자.

발명의 설명

기 술 분 야

[0001] 본 발명은 마이크로 발광소자 및 그 제조 방법에 관한 것으로서, 보다 구체적으로는 저항 변화 물질을 투명전극으로 활용한 마이크로 발광소자 및 그 제조 방법에 관한 것이다.

배 경 기 술

[0002] 질화물 기반 LED의 외부양자효율 (EQE)은 주입되어지는 전류밀도가 점차 증가함에 따라 감소되는 현상이 나타나며, 이를 효율 저하 (efficiency droop)라 한다.

[0003] 최근에는 이러한 문제를 해결하기 위해서, 일반적로 사용되어지는 대면적 LED의 연구 보다는, 전류분산효과 및 전류 주입효율이 좋은 100 μm 이하의 픽셀을 가지는 마이크로 LED에 관한 연구가 활발하게 진행되고 있다.

[0004] 마이크로 LED는 효율 저하 문제 해결뿐만 아니라 보다 향상된 전기적, 광학적 특성을 보고하고 있다. 이러한 장점을 기반으로 마이크로 LED는 조명, 디스플레이 (display), 자동차 헤드램프 (Head-lamp) 등의 기존 LED 광원이 사용되어지고 있는 여러 분야에 대체광원으로서 적용이 되어 지고 있다.

[0005] 이때, 마이크로 LED는 적용 목적에 따라서 단위 픽셀 구동방식, 어레이 (array) 구동방식의 두 가지 구동 방식을 가지게 되는데, 그 중 어레이 구동방식의 마이크로 LED의 경우에는 어레이를 구성하는 모든 픽셀을 한 번에 구동시키기 위하여 하나의 p-전극 (p-electrode)을 이용해 모든 픽셀을 연결시켜 준다.

[0006] 일반적으로는 p-전극을 이용하여 모든 픽셀을 연결시켜주는 공정이 진행되기 이전에, 마이크로 LED는 픽셀과 픽셀 사이의 공간에 노출되어 지는 n-GaN, 혹은 n-전극 (n-electrode) 부분과 p-전극 부분이 서로 연결되지 않도록, 필수적으로 n-전극(or n-GaN)과 p-전극의 분리를 위한 보호막 물질 (ex. SiOx, SiNx)을 증착하게 된다.

[0007] 도 1을 참조하여, 기존 어레이 구동방식의 마이크로 LED의 전체 제작 공정을 간략하게 살펴보면, 먼저, 기판위에 n-GaN층, 활성층(MQW), p-GaN층을 형성하고 각 셀을 분리하기 위해서 마스크를 이용하여 MESA etching 공정을 수행한다(도 1의 (a) 참조). 그 후, 마스크를 이용하여 p-GaN층 위에 ITO를 증착하여 투명 전극층을 형성하

고(도 1의 (b) 참조), 마스크를 이용하여 각 셀 사이에 n-전극을 증착 형성한다(도 1의 (c) 참조). n 전극이 형성되면, n 전극과 p 전극 간을 서로 분리하기 위하여, 마스크를 이용하여 각 셀들 사이에 보호막을 증착하여 형성한다(도 1의 (d) 참조). 마지막으로, 마스크를 이용하여 투명 전극 상부에 p-전극을 증착하여 형성한다(도 1의 (e) 참조).

[0008] 이렇게 종래의 마이크로 발광소자 공정은 5번의 마스크 공정을 수행하게 되는데, 반도체 공정에서 마스크 공정은 복잡하고 많은 시간이 소요되는 매우 고비용의 공정이기 때문에, 마스크 공정 횟수가 많아질수록 제품의 가격이 상승하고, 마스크 공정을 감소시킬수록 생산 비용을 절감할 수 있는 효과가 나타난다.

[0009] 따라서, 제품의 생산 비용을 낮추고 생산성을 향상시키기 위해서는 마이크로 LED의 공정과정에서 마스크 공정의 횟수를 줄여야 하지만, 어레이 구동방식의 마이크로 LED의 경우에는 5번의 마스크 공정이 현재까지는 최소한의 공정 횟수로 보고되고 있는 실정이다.

발명의 내용

해결하려는 과제

[0010] 본 발명이 해결하고자 하는 과제는 마스크 공정을 최소화하여 제작 비용을 절감하고 생산성을 향상시킬 수 있는 마이크로 발광소자 및 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0011] 상술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 마이크로 발광소자 제조 방법은, (a) 기판 위에 제 1 반도체층, 활성층, 및 제 2 반도체층을 순차적으로 형성하는 단계; (b) 마스크를 이용하여 상기 제 1 반도체층이 드러나도록 상기 제 2 반도체층, 상기 활성층, 및 상기 제 1 반체층을 순차적으로 식각하여, 상기 기판위에 복수의 마이크로 발광소자 셀들을 형성하는 단계; (c) 마스크를 이용하여 상기 마이크로 발광소자 셀들 사이에 제 1 전극을 서로 나란한 복수의 열로 형성하는 단계; (d) 상기 기판위에 투명한 재질의 저항 변화 물질을 증착하여, 상기 제 1 전극들 및 상기 복수의 마이크로 발광소자 셀들의 상기 제 2 반도체층 위에 보호층을 형성하고, 상기 제 2 반도체층 위에 형성된 보호층 영역에 각각 전압을 인가하여 내부에 전도성 필라멘트를 형성함으로써, 상기 복수의 마이크로 발광소자 셀들의 상기 제 2 반도체층 위에 투명 전극을 형성하는 단계; 및 (e) 마스크를 이용하여 상기 각 마이크로 발광소자 셀들의 투명전극 위에 제 2 전극을 형성하는 단계를 포함한다.

[0012] 또한, 상기 (d) 단계는, 마스크를 이용하여, 제 2 반도체층의 일부 영역을 외부로 노출시키는 홀이 형성되도록 상기 보호층을 형성하고, 상기 외부로 노출된 상기 제 2 반도체층의 일부 영역과 상기 제 2 반도체층 위에 형성된 보호층 영역에, 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 전도성 필라멘트를 형성함으로써 투명 전극을 형성할 수 있다.

[0013] 또한, 상기 (e) 단계에서, 상기 제 2 전극은 상기 홀 위에 증착 형성될 수 있다.

[0014] 또한, 상기 (d) 단계는, 한 쌍의 프로브 전극 중 어느 하나를 보호층 상부에 강하게 접촉시켜, 프로브 전극을 상기 제 2 반도체층 위에 형성된 보호층을 관통시켜 상기 제 2 반도체층에 접촉하도록 하고, 나머지 하나의 프로브 전극을 상기 제 2 반도체층 위에 형성된 보호층 영역에 접촉시킨 후, 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 전도성 필라멘트를 형성함으로써 투명 전극을 형성할 수 있다.

[0015] 또한, 상기 (e) 단계에서, 상기 제 2 전극은 상기 보호층이 상기 프로브 전극에 의해서 관통되어 상기 제 2 반도체층이 드러난 위치에 형성될 수 있다.

[0016] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 마이크로 발광소자는, 기판; 상기 기판 위에 형성된 복수의 마이크로 발광소자 셀들; 상기 마이크로 발광소자 셀들 사이에 서로 나란한 복수의 열들로 형성되는 제 1 전극; 상기 제 1 전극 및 상기 복수의 마이크로 발광소자 셀들 위에, 투명한 저항 변화 물질들로 증착 형성되는 보호층; 상기 보호층 중 상기 마이크로 발광소자 셀의 상부에 형성된 영역 내부에 전도성 필라멘트가 형성됨으로써 전도성을 갖도록 변화된 투명 전극; 및 상기 투명 전극 위에 형성된 제 2 전극을 포함하고, 상기 마이크로 발광소자 셀들은 제 1 반도체층, 활성층, 및 제 2 반도체층이 순차적으로 적층되어 형성되고, 상기 마이크로 발광소자 셀들은 상기 제 2 반도체층 및 상기 활성층은 서로 분리되어 있고 상기 제 1 반도체층은 서로 연결되며, 상기 제 1 전극은 상기 마이크로 발광소자 셀들 사이에 외부로 노출된 상기 제 1 반도체층 위에

형성될 수 있다.

[0017] 또한, 상기 투명 전극에는 상기 전도성 필라멘트를 형성할 때, 프로브 전극을 상기 제 2 반도체층에 접촉하기 위한 홀이 형성될 수 있다.

[0018] 또한, 상기 제 2 전극은 상기 홀을 채우면서 상기 투명 전극과 접촉하도록 상기 투명 전극 위에 형성될 수 있다.

발명의 효과

[0019] 본 발명은 마이크로 발광소자를 제작할 때, n 전극과 p 전극을 서로 절연시키기 위해서 n 전극과 마이크로 발광소자 위에 형성되는 보호층을 투명한 재질의 저항 변화 물질로 형성하고, p 타입 반도체층의 상부에 형성된 보호층 영역에 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 그 내부에 전도성 필라멘트를 형성함으로써 투명 전극을 형성한다.

[0020] 따라서, 본 발명은 종래기술에서 투명 전극을 형성하기 위한 마스크 공정을 생략함으로써, 보다 낮은 비용과 높은 생산성으로 마이크로 발광소자를 생산할 수 있다.

도면의 간단한 설명

[0021] 도 1은 종래 기술에 따른 마이크로 발광소자의 제조 공정을 도시하는 도면이다.

도 2는 본 발명의 바람직한 제 1 실시예에 따른 마이크로 발광소자 제조 공정 및 이로 인해서 생성된 마이크로 발광소자의 구조를 설명하는 도면이다.

도 3은 본 발명의 바람직한 제 2 실시예에 따른 마이크로 발광소자 제조 공정 및 이로 인해서 생성된 마이크로 발광소자의 구조를 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.

[0023] 도 2는 본 발명의 바람직한 제 1 실시예에 따른 마이크로 발광소자 제조 공정 및 이로 인해서 생성된 마이크로 발광소자의 구조를 설명하는 도면이다.

[0024] 도 2를 참조하여 본 발명의 바람직한 제 1 실시예에 따른 마이크로 발광소자 제조 공정을 설명하면, 먼저, 기판(210)위에 제 1 반도체층(220), 활성층(Multi-Quatum Well:MQW)(230), 제 2 반도체층(240)을 순차적으로 증착하여 형성하고, 제 1 마스크를 이용하여 메사(MESA) 에칭 공정을 수행함으로써 기판(210)위에서 복수의 마이크로 발광소자 셀들을 분리한다(도 2의 (a)참조). 이 때, 제 1 반도체층(220)의 표면이 드러나도록 식각을 수행함으로써, 마이크로 발광소자를 구성하는 복수의 마이크로 발광소자 셀들로 분리한다. 따라서, 각 마이크로 발광소자 셀들은 제 1 반도체층(220)은 서로 연결되지만, 활성층(Multi-Quatum Well:MQW)(230) 및 제 2 반도체층(240)은 서로 분리된다. 분리된 마이크로 발광소자 셀들은 가로축 방향과 세로축 방향을 기준으로 볼 때 일렬로 배치되도록 형성된다.

[0025] 본 발명의 바람직한 실시예에서, 제 1 반도체층(220)은 n-GaN층으로, 제 2 반도체층(240)은 p-(Al)GnN층으로 형성하였으나, 발광소자의 사양에 따라서 제 1 반도체층(220) 및 제 2 반도체층(240)은 다른 물질로 형성될 수도 있다.

[0026] 그 후, 제 2 마스크를 이용하여, 식각에 의해서 외부로 노출된 제 1 반도체층(220) 표면의 각 셀들 사이의 공간에, 제 1 반도체층(220)에 대응되는 제 1 전극(250)(n-전극)을 형성한다(도 2의 (b) 참조). 제 1 전극(250)은 복수의 열로 서로 나란하게 형성될 수 있다.

[0027] 그 다음으로, 제 1 반도체층(220), 제 1 전극(250) 및 제 2 반도체층(240) 전체 영역에, 투명한 재질의 저항 변화 물질을 이용하여 보호층(260)을 증착하여 형성한다(도 2의 (c) 참조). 이 때, 제 3 마스크를 이용하여 제 2 반도체층(240) 상부에는 홀(261)이 형성된다.

[0028] 그 후, 본 발명의 바람직한 제 1 실시예서는 전압을 인가하기 위한 한 쌍의 프로브 전극 중 하나를 제 2 반도체층(240) 위에 형성된 홀(261)을 통해서 제 2 반도체층(240)과 접촉시키고, 다른 하나의 프로브 전극을 제 1 반도체층(220) 위에 형성된 보호층(260)에 접촉한 후, 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여, 제 2 반도체층(240) 상부에 투명한 재질의 저항 변화 물질로 형성된 보호층(260) 영역에 전도성 필라멘트

(501)를 형성함으로써, 제 2 반도체층(240) 상부에 투명 전극(500)을 형성한다.

[0029] 저항 변화 물질은 주로 ReRAM(Resistive RAM) 분야에서 이용되는 것으로서, 물질에 고유한 임계치 이상의 전압을 물질에 인가하면, 박막내 결함 구조에 의해서 electro-forming(electric breakdown)이 수행되어 내부에 전류가 흐를 수 있는 전도성 필라멘트(501)가 형성됨으로써, 최초에는 절연체인 물질의 저항 상태가 고저항 상태에서 저저항 상태로 변화되어 전도성을 나타내게 된다. 이 후에는, 저항 변화 물질에 인가된 전압이 제거되어도 전도성 필라멘트(501)는 유지되고, 이러한 전도성 필라멘트(501)를 통해서 전류가 흐르게 되어, 물질의 저항 상태가 저저항 상태로 유지된다.

[0030] 본 발명의 바람직한 실시예에서는 저항 변화 물질로서 투명한 전도성 Oxide 계열의 물질(SiO2, Ga2O3, Al2O3, ZnO 등)을 이용하여 보호층(260)을 형성하였으나, 투명한 재질의 저항 변화 특성을 나타내는 저항 변화 물질이라면 Oxide 계열의 물질 이외의 물질도 적용이 가능하다.

[0031] 다시 도 2의 (c)를 참조하면, 홀(261)을 통해서 노출된 제 2 반도체층(240)과, 제 2 반도체층(240) 상부의 보호층(260)에 프로브를 접촉하여 전압을 인가하면, 도 2의 (c)에 도시된 바와 같이, 제 2 반도체층(240) 상부의 보호층(260) 영역에만 국부적으로 전도성 필라멘트(501)가 형성되고, 전도성 필라멘트(501)를 통해서 전류가 흐를 수 있는 저저항 상태로 저항 상태가 변화된다. 즉, 제 2 반도체층(240) 상부의 보호층 영역(260b)은 국부적으로 전류가 흐를 수 있는 상태로 변화되어 투명 전극(500)으로서 기능을 수행하게 되고, 전도성 필라멘트(501)가 형성되지 않는 나머지 보호층 영역(260a)에는 전도성 필라멘트(501)가 형성되지 않았으므로 전류가 흐를 수 없는 고저항 상태가 유지되어 제 1 전극(n 전극)(250)과 제 2 반도체층(240) 상부의 투명 전극(500)간에는 전기적인 절연 상태가 유지된다.

[0032] 그 후, 도 2의 (d)에 도시된 바와 같이, 제 4 마스크를 이용하여 제 2 반도체층(240) 위에 형성된 투명 전극(500) 위에 제 2 전극(p-전극)(270)을 증착하여 형성함으로써, 마이크로 발광소자를 완성한다. 이 때, 제 2 전극(270)은 투명 전극(500) 위의 임의의 위치에 형성될 수도 있고, 상기 투명 전극(500)에 형성된 홀(261)을 채우면서 투명 전극(500)과 접촉하도록 형성될 수도 있다.

[0033] 도 2의 (d) 에 도시된 바와 같은, 본 발명의 바람직한 제 1 실시예에 따른 마이크로 발광소자의 경우, 제 1 전극(n 전극)(250)과 제 2 전극(p 전극)(270) 사이에 전압을 인가하면, 제 2 전극(270)을 통해서 유입된 전류가 제 2 반도체층(240) 위에 형성된 투명 전극(500)의 전도성 필라멘트(501)를 통해서 제 2 반도체 층으로 주입되고, 제 2 반도체층(240)에 주입된 전류에 의해서 활성층(230)에서 빛이 발생한다. 활성층(230)에서 발생된 빛은 투명 전극(500) 및 투명한 보호층(260)을 통해서 외부로 방출된다.

[0034] 이 때, 제 1 전극(250)과 제 2 반도체층(240) 위에 형성된 투명 전극(500)(및 제 2 전극(270))은 서로 전도성 필라멘트(501)가 형성되지 않은 보호층 영역(260a)에 의해서 절연된다.

[0035] 결론적으로, 본 발명의 바람직한 제 1 실시예는 제 1 전극(250)과 제 2 전극(270)간에 절연을 유지하기 위해서 마이크로 발광소자 전체 표면에 저항 변화 물질로 형성된 보호층(260) 중 제 2 반도체층(240) 위에 형성된 영역(260b)에 전도성 필라멘트(501)를 형성함으로써 해당 보호층 영역(260b)을 투명 전극(500)으로 변환함으로써, 종래의 제 2 반도체층(240) 위에 투명 전극(500)을 형성하기 위한 마스크 공정을 생략할 수 있는 효과가 있고, 그 만큼 마이크로 발광소자의 생산 비용을 절감하는 효과가 나타난다.

[0036] 도 3은 본 발명의 바람직한 제 2 실시예에 따른 마이크로 발광소자 제조 공정 및 이로 인해서 생성된 마이크로 발광소자의 구조를 설명하는 도면이다.

[0037] 도 3을 참조하면, 본 발명의 바람직한 제 2 실시예는, 4단계의 마스크 공정을 적용한 제 1 실시예에 비하여, 마스크 공정 1단계를 추가로 감소시켜 전체 마스크 공정을 3단계로 감소시킴으로써, 종래기술과 비교할 때 전체 마스크 공정을 2단계를 더 감소시키는 효과가 있다.

[0038] 도 3을 참조하여 제 2 실시예를 설명하면, 제 1 실시예와 동일한 방식으로, 기판(210)위에 제 1 반도체층(220), 활성층(MQW)(230), 제 2 반도체층(240)을 순차적으로 증착하여 형성하고, 제 1 마스크를 이용하여 메사 에칭 공정을 수행함으로써 반도체 기판(210)위에서 복수의 마이크로 발광소자 셀들을 분리한다(도 3의 (a)참조). 본 발명의 바람직한 제 2 실시예에서도 제 1 반도체층(220)은 n-GaN층으로, 제 2 반도체층(240)은 p-(Al)GnN층으로 형성하였으나, 발광소자의 사양에 따라서 제 1 반도체층(220) 및 제 2 반도체층(240)은 다른 물질로 형성될 수도 있다.

[0039] 그 후, 제 2 마스크를 이용하여, 기판(210) 표면의 각 셀들 사이의 공간에 표면이 드러난 제 1 반도체층(220)

위에, 제 1 반도체층(220)에 대응되는 제 1 전극(n-전극)(250)을 형성한다(도 3의 (b) 참조).

[0040] 그 다음으로, 제 1 반도체층(220), 제 1 전극(250) 및 제 2 반도체층(240) 전체 영역에, 투명한 재질의 저항 변화 물질을 이용하여 보호층(280)을 증착하여 형성한다(도 3의 (c) 참조). 이 때, 제 2 실시예의 경우에는 제 1 실시예와 달리, 제 2 반도체층(240) 상부에 별도의 홀(261)을 형성하지 않는다. 따라서, 제 2 실시예에의 경우에는 제 1 실시예의 도 2 (c)에 도시된 홀(261)을 형성하기 위한 별도의 마스크를 적용할 필요가 없으므로, 제 1 실시예에 비하여 하나의 마스크 공정을 추가로 생략할 수 있다.

[0041] 한편, 제 2 실시예에서는 제 2 반도체층(240) 위에 투명한 재질의 저항 변화 물질로 형성된 보호층 영역(280b)에 전압을 인가하여 전도성 필라멘트(501)를 형성함으로써 투명 전극(500)을 형성한다. 이 때, 투명 전극(500)을 형성하기 위해서 제 2 실시예는 한 쌍의 프로브 전극을 각각 제 2 반도체층(240) 위의 보호층 영역(280b)에 서로 이격시켜 접촉한 후 전압을 인가하여 보호층 영역(280b) 내부에 국부적으로 전도성 필라멘트(501)를 형성할 수 있다.

[0042] 또한, 제 2 실시예에서, 제 2 반도체층(240) 위의 보호층 영역(280b)에 보다 원활하게 전도성 필라멘트(501)를 형성하기 위해서는, 한 쌍의 프로브 전극 중 어느 하나를 보호층 영역(280b) 상부에 강하게 접촉시켜, 프로브 전극을 보호층 영역(280b)을 관통시켜 제 2 반도체층(240)에 접촉하도록 함으로써, 실질적으로 제 1 실시예에서 보호층 영역(260b)의 일부 영역에 홀(261)을 형성하는 것과 동일한 효과를 나타낼 수도 있다.

[0043] 제 2 반도체층(240) 위의 투명 전극(500)이 형성되면, 도 3의 (d)에 도시된 바와 같이, 제 1 실시예(도 2의 (d))와 동일한 방식으로 제 3 마스크를 이용하여 투명 전극(500) 위에 제 2 전극(p-전극)(270)을 형성한다.

[0044] 이 때, 제 2 전극(270)은 투명 전극(500) 위의 임의의 위치에 형성될 수도 있고, 보호층 영역(280b)이 프로브 전극에 의해서 관통되어 제 2 반도체층(240)이 드러난 위치에 형성될 수도 있다.

[0045] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

부호의 설명

[0046] 210 : 기판

220 : 제 1 반도체층

230 : 활성층

240 : 제 2 반도체층

250 : 제 1 전극

260 : 보호층

261 : 홀

270 : 제 2 전극

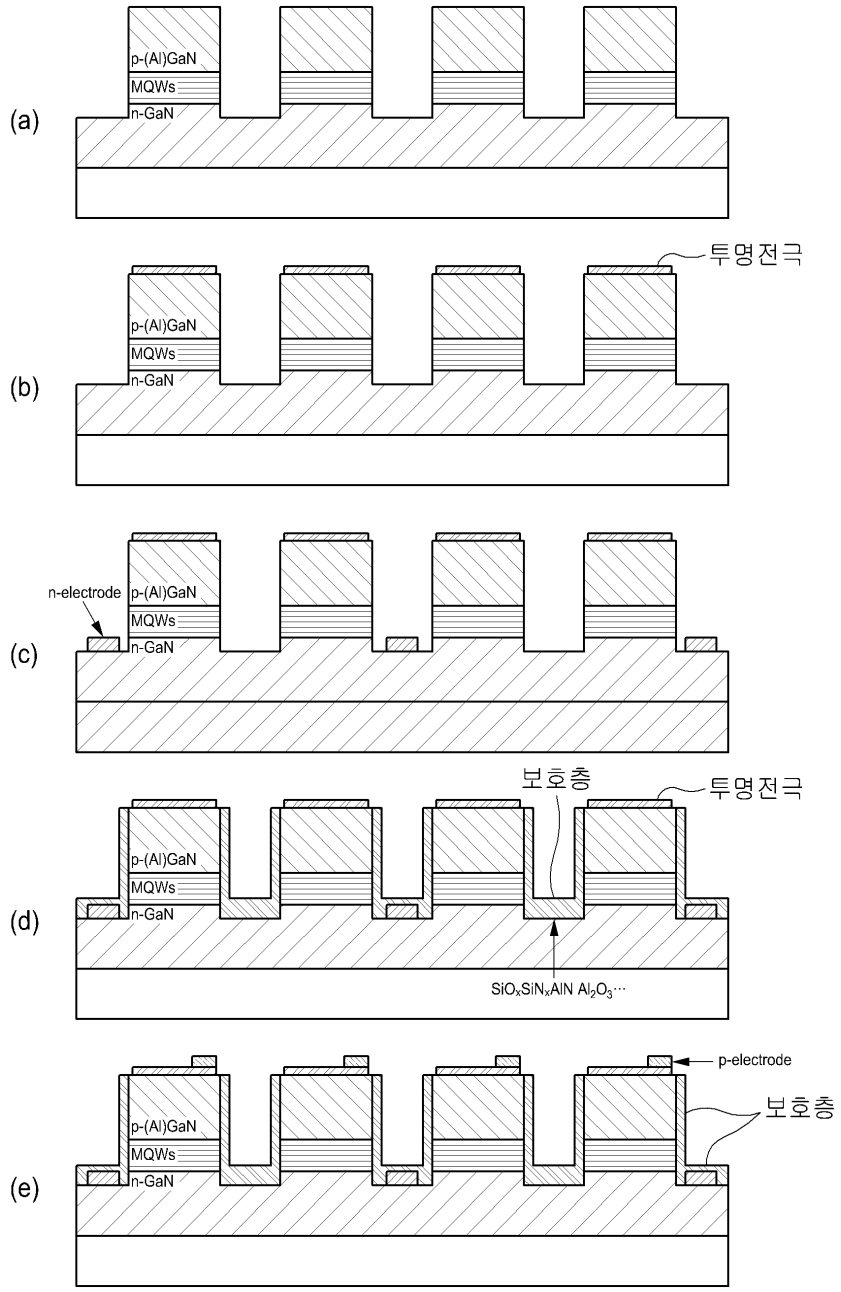
280 : 보호층

500 : 투명 전극

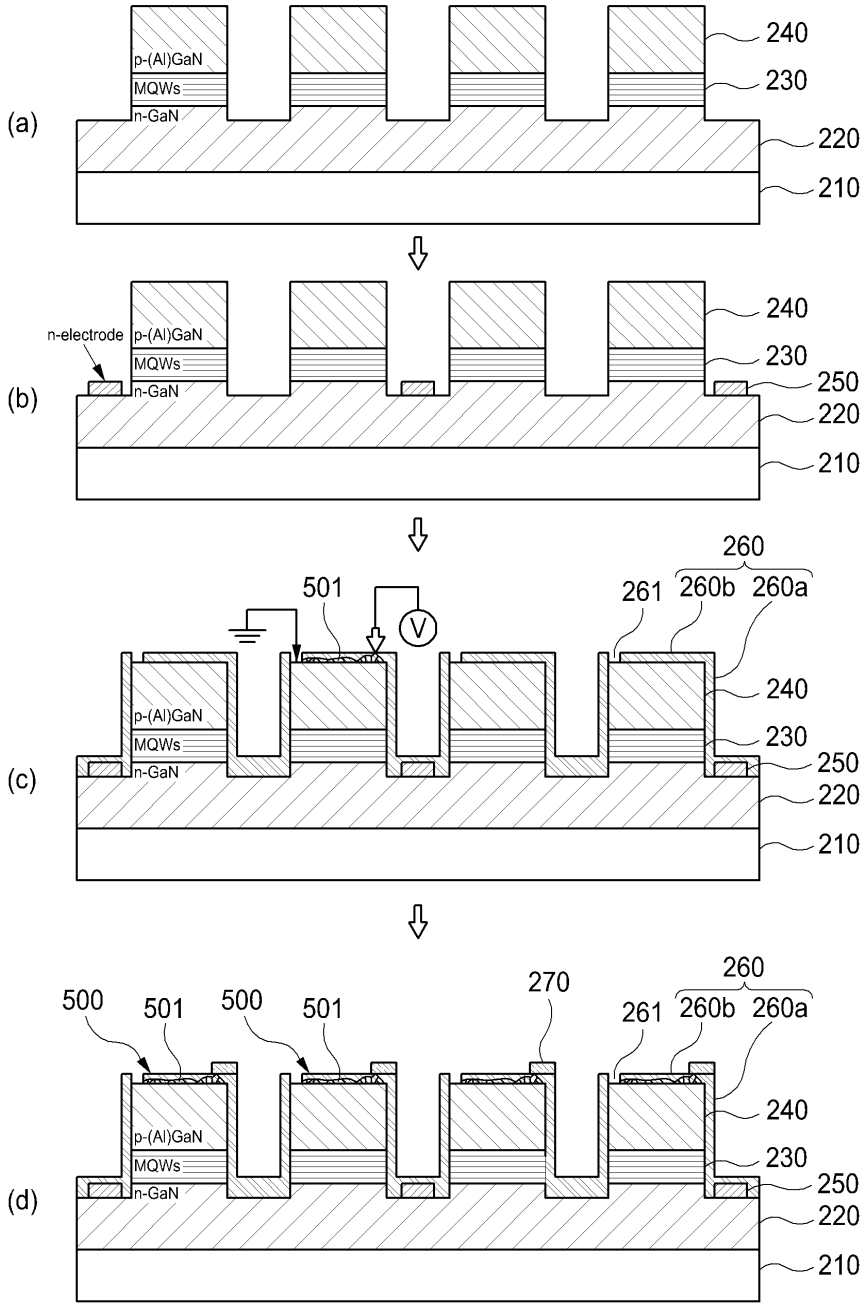
501 : 전도성 필라멘트

도면

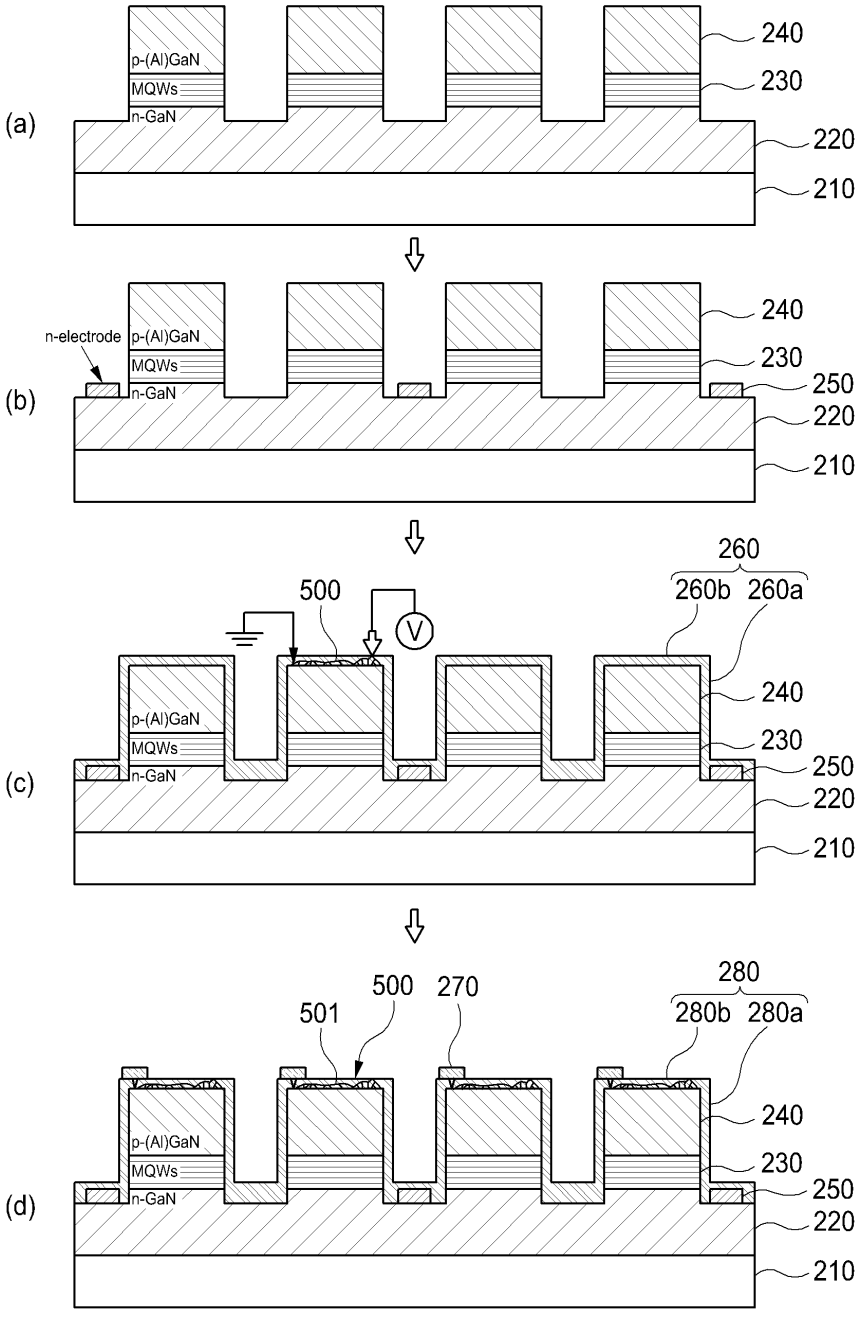
도면1


(a)
p-(Al)GaN
MQWs
n-GaN
(b)
투명전극
p-(Al)GaN
MQWs
n-GaN
(c)
n-electrode
p-(Al)GaN
MQWs
n-GaN
(d)
보호층
투명전극
p-(Al)GaN
MQWs
n-GaN
SiOx SiNx AlN Al2O3 ···
(e)
p-electrode
보호층
p-(Al)GaN
MQWs
n-GaN

도면2


(a)
p-(Al)GaN
MQWs
n-GaN
240
230
220
210
(b)
n-electrode
p-(Al)GaN
MQWs
n-GaN
240
230
250
220
210
(c)
501
V
260
261
260b
260a
p-(Al)GaN
MQWs
n-GaN
240
230
250
220
210
(d)
500
501
500
501
270
260
261
260b
260a
p-(Al)GaN
MQWs
n-GaN
240
230
250
220
210

도면3


(a)
p-(Al)GaN
MQWs
n-GaN
240
230
220
210
(b)
n-electrode
p-(Al)GaN
MQWs
n-GaN
240
230
250
220
210
(c)
500
V
260
260b
260a
240
230
250
220
210
(d)
501
500
270
280
280b
280a
240
230
250
220
210