(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [6]
H04L 5/22

(45) 공고일자 2003년03월26일
(11) 등록번호 10-0365538
(24) 등록일자 2002년12월07일

(21) 출원번호 10-1995-0013000
(22) 출원일자 1995년05월24일

(65) 공개번호 특1995-0035182
(43) 공개일자 1995년12월30일

(30) 우선권주장 94-134940 1994년05월25일 일본(JP)

(73) 특허권자
소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자
가와무라하루미
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
시마히사또
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
다마미즈게이꼬
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내

(74) 대리인
구영창
장수길

심사관 : 정용주

(54) 통신방식

요약

본 발명의 통신 방식은 소정 주기마다 1개 이상 도착하는 데이타 블럭을 도착한 다음 주기에서 통신 개시 신호에 계속되는 패킷에 의해 송신하는 통신 시스템에 있어서, 1 소정 주기 내에 송신 가능한 최대 데이타 블럭수가 정해져 있는 것을 특징으로 한다.

대표도

도 1

명세서

도면의 간단한 설명

제1도는 본 발명에서의 데이타 블럭의 전송예를 도시한 도면.

제2도는 본 발명에서 사이클 스타트 데이타가 누락된 경우의 데이타 블럭의 전송예를 도시한 도면.

제3도는 P1394 시리얼 버스를 이용한 통신 시스템의 일예를 도시한 도면.

제4도는 P1394 시리얼 버스를 이용한 통신 시스템에 있어서의 버스 상의 데이타 구조예를 도시한 도면.

제5도는 P1394 시리얼 버스를 이용한 통신 시스템에 있어서 AV 데이타를 패킷화하여 전송하는 모델을 도시한 도면.

제6도는 제5도에서 사이클 스타트 데이타가 누락된 경우에 데이타 블럭이 누락하는 형태를 도시하는 도면.

제7도는 제5도에서 사이클 스타트 데이타가 누락된 경우에 다음의 통신 사이클에서 데이타 블럭을 송신하는 형태를 도시하는 도면.

제8도는 P1394 시리얼 버스를 이용한 AV 통신 시스템의 일예를 도시한 도면.

제9도는 제8도의 시스템에서의 AV 기기의 개략 구성을 도시한 도면.

제10도는 제8도의 시스템에서의 통신 사이클의 일예를 도시한 도면.

제11도는 P1394 시리얼 버스를 이용한 통신 시스템에 있어서의 노드 ID의 할당 순서를 설명하는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

0 17 : 데이타 블럭 번호

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 비디오 데이타나 오디오 데이타와 같은 리얼 타임 데이타를 예를 들면 IEEE-P1394에 준거한 시리얼 버스(이하 [P1394 시리얼 버스]라고 함)와 같은 통신 제어 버스를 이용하여 전송하는 기술에 관한 것이다.

P1394 시리얼 버스와 같은 통신 제어 버스에 의해 복수의 기기를 접속하고, 이들 기기 간에 디지탈 정보 신호 및 제어 신호를 통신하는 시스템이 고려되고 있다.

제3도에 이와 같은 시스템의 예를 도시한다. 이 시스템은 각각 P1394 시리얼 버스에 접속된 기기 A, B, C를 구비하고 있다. 이들 기기는 예를 들면 디지탈 VTR, 튜너, 모니터 등이다. 각 기기는 각각의 기기의 본질적인 기능 예를 들면 디지탈 VTR이라면 기록 재생부, 모니터라면 표시부, 그 밖에 P1394 시리얼 버스를 통해 신호를 송수신하기 위한 회로를 구비하고 있다.

P1394 시리얼 버스를 공유하고 있는 기기 A C 사이에서의 데이타 전송은 제4도와 같이 소정의 통신 사이클마다 행해진다. 통신 사이클의 관리는 통신 시스템을 관리하는 소정의 기기, 예를 들면 기기 A가 통신 사이클의 개시시인 것을 나타내는 사이클 스타트 데이타를 P1394 버스 상의 다른 기기로 전송함으로써, 그 통신사이클에서의 데이타 전송이 개시된다.

P1394 시리얼 버스 상에서의 시각 정보는 개개의 기기가 갖는 시계 레지스터에 의해 관리된다. 각각의 기기의 시계 레지스터는 자기의 클럭을 카운트함으로써 시각 정보를 생성한다. 이 시각 정보는 125 μsec마다 제4도의 사이클 싱크의 타이밍으로 리세트된다. 그리고, 이 시각 정보는 사이클 스타트 데이타에 부여되어 있는 시각 정보에 의해 수정된다.

1 통신 사이클 중에 전송되는 데이타 형식은 비디오 데이타나 오디오 데이타등의 동기형 데이타 패킷과, 접속 제어 코맨드 등의 비동기형 데이타 패킷의 2종류이다. 그리고, 동기형 데이타 패킷이 비동기형 데이타 패킷보다 먼저 전송된다.

제4도에는 동기형 데이타 패킷만을 도시했다.

이와 같이 구성된 통신 시스템에서 통신 사이클이 이상적으로 125 μsec마다 반복된 경우에는 각 기기의 시계 레지스터가 리세트되는 주기는 사이클 스타트 데이타의 주기와 일치한다. 그러나, 예를 들면 비동기형 데이타 패킷의 전송 시간이 길어진 경우에는 다음의 통신 사이클이 개시하는 타이밍이 지연되므로, 사이클 싱크의 타이밍보다 사이클 스타트 데이타의 타이밍이 지연된다.

이상 설명한 통신 시스템에서, 디지탈 VTR이 출력된 비디오 데이타 및 오디오 데이타(이하 [AV 데이타]라 함)를 다른 디지탈 VTR로 송신하는 경우에 관해 고려한다.

제5도는 AV 데이타를 패킷화하여 전송하는 모델을 도시한다. 디지탈 VTR에서 재생된 AV 데이타는 제5(a)도와 같이 일정 사이즈의 데이타 블럭열로 구성되고, 송신 회로에 도착한다. 상기 블럭화는 디지탈 VTR의 기록 재생부와 송신 회로 사이에 설치된 FIFO를 이용하여 행한다. 송신 회로에 도착한 데이타 블럭은 도착한 순서로 데이타 블럭 번호가 붙여지고, 데이타 블럭 단위로 패킷화되며, 버스로 송출된다. 이 때, 하나 전의 사이클 싱크로부터 현재의 사이클 싱크까지의 사이에 도착한 데이타 블럭을 데이타 블럭 번호의 작은 순서로 패킷화하고 사이클 스타트 데이타의 뒤에서 송출한다.

제5도에서는 데이타 블럭이 거의 50 μsec 간격으로 송신 회로에 도착하므로 정상적으로 통신이 행해지면, 1패킷에서 전송되는 데이타 블럭수는 2 또는 3이다.

또한, 제8도를 참조하면서 이와 같은 통신 시스템의 기타 구체예를 설명한다. 상기 통신 시스템은 AV 기기로서 TV, VTR1, VTR2 및 캠코더(이하 [CAM]이라 함)를 구비하고 있다. 그리고, CAM과 TV 사이, TV와 VTR1 사이 및 VTR1과 VTR2 사이에는 디지탈 AV 신호 및 제어 신호를 혼재시켜 전송할 수 있는 P1394 시리얼 버스로 접속되어 있다. 또, 각 기기는 P1394 시리얼 버스 상의 제어 신호 및 디지탈 AV 신호를 중단하는 기능을 구비하고 있다.

제9도는 제8도의 통신 시스템에서의 AV 기기의 일예인 VTR의 기본 구성을 도시하는 블럭도이다. 상기 VTR은 VTR로서의 기본적인 블럭인 데크부(1)와 튜너부(2), 유저 인터페이스인 조작부(3)와 표시부(4), VTR 전체의 동작 제어, 후술하는 패킷의 작성, 어드레스의 유지 등을 행하는 마이크로컴퓨터(5), P1394 시리얼 버스에 대한 디지탈 인터페이스(이하 [디지탈 I/F]라 함;6) 및 데크부(1), 튜너부(2), 디지탈 I/F(6) 사이의 신호의 전환을 행하는 스위치 박스부(7)를 구비하고 있다.

또한, AV 기기가 TV인 경우에는 데크부(1) 대신에 모니터부와 앰프부가 설치되어 있고, 표시부(4)는 설치되어 있지 않다. 또, CAM의 경우에는 튜너부(2) 대신에 카메라부가 설치되어 있다.

제8도의 통신 시스템에서는 제10도에 도시한 바와 같이, 소정의 통신 사이클 (예, 125 μs)로 통신이 행해진다. 그리고, 디지탈 AV 신호와 같은 데이타 신호를 일정한 데이타 레이트로 연속적으로 통신을 행하는 동기 통신과, 접속 제어 코맨드등의 제어 신호를 필요에 따라 부정기적으로 전송하는 비동기 통신의 양쪽을 행할 수 있다.

통신 사이클의 시작에는 사이클 스타트 패킷 CSP가 있고, 계속해서 동기 통신을 위한 패킷을 송신하는 기간이 설정된다. 동기 통신을 행하는 패킷 각각에 채널 번호 1, 2, 3・・・・N을 붙임으로써, 복수의 동기 통신을 행하는 것이 가능하다.

예를 들면, CAM으로부터 VTR1에 대한 통신에 채널 1이 할당되어 있다고 하면, CAM은 사이클 스타트 패킷 CSP의 직후에 채널 번호 1을 붙인 동기 통신 패킷을 송신하고, VTR1은 버스를 감시하며, 채널 번호 1이 붙은 동기 통신 패킷을 받아들여 통신이 행해진다. 또한, VTR2로부터 TV에 대한 통신에 채널 2를 할당하면 CAM으로부터 VTR1로의 통신과 VTR2로부터 TV로의 통신을 병행하여 행할 수 있다.

그리고, 모든 채널의 동기 통신 패킷의 송신이 종료한 후에, 다음 사이클 스타트 패킷 CSP까지의 기간이 비동기 통신으로 사용된다. 제10도에서는 패킷 A, B가 비동기 통신 패킷이다.

또, P1394 시리얼 버스를 이용한 통신 시스템에서는 각 AV기기를 버스로 접속하면, 그 접속 형태 등에 따라 자동적으로 노드 ID(물리 어드레스)가 할당된다. 제8도의 경우 #0 내지 #3이 노드 ID이다. 다음으로, 제11도를 참조하면서 노드 ID의 할당 순서에 관해 간단히 설명한다.

제11도에서, 루트 노드 A의 하위에 리프 노드 B와 브랜치 노드 C가 접속되고, 브랜치 노드 C의 하위에 리프 노드 D와 리프 노드 E가 접속된 계층 구조로 되어 있다. 다시 말하면, 노드 A가 노드 B 및 C의 모(母)노드이고, 노드 C가 노드 D 및 노드 E의 부모 노드(parent node)이다. 우선, 상기 계층 구조를 결정하는 순서에 관해 설명한다.

노드 A-B 사이, A-C 사이, C-D 사이 및 C-E 사이를 P1394 시리얼 버스의 트위스트 베어 케이블로 접속하면, 1개의 입출력 포트만이 다른 노드와 접속되어 있는 노드는 자신과 접속되어 있는 노드에 대하여 상대가 부모 노드인 것을 전달한다.

제11도의 경우, 노드 B는 노드 A의 포트(1)에 대하여 부모 노드인 것을 전달하고, 노드 D는 노드 C의 포트(2)에 대하여 부모 노드인 것을 전달하며, 노드 E는 노드 C의 포트(3)에 대하여 부모 노드인 것을 전달한다.

이 결과, 노드 A는 포트(1)에 자 노드가 접속되어 있다고 인식하고, 포트(1)로부터 노드 B에 대하여 자 노드인 것을 통지한다. 또, 노드 C는 포트(2)로부터 노드 D에 대하여 자 노드인 것을 통지하고, 포트(3)로부터 노드 E에 대하여 자 노드인 것을 통지한다.

그리고, 복수개의 입출력 포트가 다른 노드와 접속되어 있는 노드는 자신에 대하여 부모 노드인 것을 전달해 온 노드 이외의 노드에 대하여 상대가 부모 노드인 것을 전달한다.

제11도의 경우, 노드 C는 노드 A의 포트(2)에 대하여 노드 A가 부모 노드인 것을 전달하고, 노드 A는 노드 C의 포트(1)에 대하여 노드 C가 부모 노드인 것을 전달한다. 이 때, 노드 A와 노드 C 사이에는 서로 상대 노드가 부모 노드인 것을 전달하게 되므로 먼저 부모 노드인 것이 전달된 노드가 부모 노드이다.

만약, 상대 노드가 부모 노드인 것을 동시에 전달한 경우에는 각각의 노드에서 랜덤하게 설정되어 있는 시간 대기한 후에, 다시 상대 노드가 부모 노드인 것을 전달한다. 제11도는 이와 같이 하여 노드 A가 부모 노드로 된 경우를 도시하고 있다.

또한, 이상의 설명에서는 1개의 입출력 포트만이 다른 노드와 접속되어 있는 노드 B, D, E는 자신과 접속되어 있는 노드에 대하여 상대가 부모 노드인 것을 전달하고, 자 노드로 된 것으로 설명했으나, 예를 들면 노드 B가 노드 A에 대하여 상대가 부모 노드인 것을 전달하는 타이밍이 지연되고, 이에 따라 먼저 노드 B부터 모인 것이 전달된 경우에는 노드 B가 루트 노드로 된다.

다음으로, 각 노드에 물리 어드레스를 부여하는 순서에 관해 설명한다. 노드의 물리 어드레스는 기본적으로는 부모 노드가 자 노드에 대하여 어드레스의 부여를 허가함으로써 행한다. 자 노드가 복수 있는 경우에는 예를 들면 포트 번호가 작은 쪽에 접속되어 있는 자 노드로부터 순서대로 허가를 한다.

제11도에서, 노드 A의 포트(1)에 노드 B가 접속되고, 포트(2)에 노드 C가 접속되어 있는 경우, 노드 A는 노드 B에 대하여 어드레스의 부여를 허가한다. 노드B는 자신에게 노드 ID#0을 부여하고, 자신에게 노드 ID#0을 부여하는 것을 나타내는 데이타를 버스로 송출한다.

다음으로, 노드 A는 노드 C에 대하여 어드레스의 결정을 허가한다. 노드 C는 포트(1)에 접속되어 있는 노드 D에 대하여 어드레스의 부여를 허가한다. 노드 D는 자신에게 노드 ID#1을 부여한다.

다음으로, 노드 C는 포트(2)에 접속되어 있는 노드 E에 대하여 어드레스의 부여를 허가한다. 노드 E는 자신에게 노드 ID#2를 부여한다. 노드 C는 자 노드 D 및 E의 어드레스 부여가 종료하면, 자신에게 노드 ID#3을 부여한다 노드 A는 자노드 B 및 C의 어드레스 부여가 종료하면 자신에게 노드 ID#4를 부여한다.

또한, 상기 노드 ID의 할당 순서를 포함하는 P1394 시리얼 버스의 상세한 것은 [IEEE P1394 시리얼 버스 사양서]로서 공개(1993년 10월 14일 발행)되어 있다.

또, 본원 선원으로서,

1. 구주 공개 번호 : 0614297

2. 일본 출원 번호 : 05126682

3. 일본 출원 번호 : 05200055

4. 일본 출원 번호 : 06051246

이 있고, 이들 4건은 모두 대응 미국 특허가 출원중이다.

이와 같이 하여 AV 데이타를 전송하는 경우, 제6도에 도시한 바와 같이 버스 상의 노이즈나 버스 리세트에 의해 사이클 스타트 데이타가 누락되었을 때에는 그 사이클 스타트 데이타로부터 시작되는 통신 사이클로 송신하는 데이타 블럭(2, 3)이 누락되어 버린다. 이것은 P1394 시리얼 버스의 프로토콜에 사이클 스타트 데이타가 검출된 후에 데이타 블럭을 송신하는 것이 정해져 있기 때문이다.

그래서, 사이클 스타트 데이타가 누락되었을 때에도 데이타 블럭이 누락되지 않도록 하기 위해 제7도에 도시한 바와 같이 누락된 사이클 스타트 데이타로부터 시작되는 통신 사이클로 송신하는 것은 데이타 블럭(2, 3)을 다음의 정상적인 사이클 스타트 데이타로부터 시작되는 통신 사이클로 송신하는 것이 고려되지만, 1패킷으로 송신하는 데이타 블럭수가 5개로 증가하기 때문에, 사용 대역(버스를 점유하는 시간)도 증가해버린다. 가령, 사이클 스타트 데이타가 2개 이상 계속하여 누락된 경우에는 1패킷으로 송신하는 데이타 블럭수, 따라서 사용 대역이 더욱 증가한다. 이 결과, 대역의 유효 이용이 가능하지 않게 된다는 문제점이 있었다.

본 발명은 이와 같은 문제점을 해결하기 위해서 구성된 것으로, 대역을 효율적으로 사용할 수 있는 통신 방식을 제공하는 것을 목적으로 한다. 또, 본 발명은 사이클 스타트 데이타가 누락되었을 때에도 데이타 블럭의 누락을 방지할 수 있고, 대역을 효율적으로 사용할 수 있는 통신 방식을 제공하는 것을 목적으로 한다.

상기 과제를 해결하기 위해 본 발명에 관한 통신 방식은 소정 주기마다 1개 이상 도착하는 데이타 블럭을 도착한 다음의 주기에서 통신 개시 신호에 계속되는 패킷에 의해 송신하는 통신 시스템에 있어서, 1 소정 주기 내에 패킷에 의해 송신가능한 최대 데이타 블럭수가 정해져 있는 것이 특징이다.

또, 통신 개시 신호가 누락되었을 때에는 통신 개시 신호의 누락 후에 정상적인 통신 개시 신호가 얻어진 소정 주기의 개시 시점으로부터 소정 시간 전까지의 시간 내에 도착한 데이타 블럭 중 최대 데이타 블럭수 이하의 데이타 블럭을 상기 정상적인 통신 개시 신호에 계속되는 패킷으로 송신하도록 구성했다.

또한, 소정 시간을 소정 주기의 2배로 설정했다. 그리고, 통신 개시 신호의 누락 후에 정상적인 통신 개시 신호가 얻어진 주기의 개시 시점으로부터 소정 시간전까지의 시간 내에 도착한 데이타 블럭수가 1 소정 주기 내에 송신 가능한 최대 데이타 블럭수를 넘는 수일 때에는 먼저 도착한 데이타 블럭으로부터 상기 최대 데이타 블럭수의 데이타 블럭을 송신하도록 구성했다.

본 발명에 따르면, 1 소정 주기 내에는 최대 데이타 블럭수 이하의 데이타 블럭이 패킷으로 송신된다. 따라서, 사용 대역은 최대 데이타 블럭수를 넘는 경우는 없으므로, 나머지 대역에 다른 데이타를 송신함으로써, 대역을 유효하게 이용할 수 있다.

또, 본 발명에 따르면, 통신 개시 신호가 누락되었을 때에는 다음에 정상적인 통신 개시 신호가 얻어진 주기의 개시 시점으로부터 소정 시간 전까지의 시간내에 도착한 데이타 블럭 중 최대 데이타 블럭수 이하의 소정 개수가 상기 정상적인 통신 개시 신호에 계속되는 패킷으로 송신된다. 따라서, 통신 개시 신호가 누락되어도 데이타 블럭의 누락을 방지할 수 있고, 대역의 유효 이용이 가능해진다.

그리고, 통신 개시 신호의 누락 후에 정상적인 통신 개시 신호가 얻어진 주기의 개시 시점으로부터 소정 시간 전까지의 시간 내에 도착한 데이타 블럭수가 최대 데이타 블럭수를 넘는 경우에는 먼저 도착한 데이타 블럭으로부터 상기 최대 데이타 블럭수의 데이타 블럭이 상기 정상적인 통신 개시 신호에 계속되는 패킷으로 송신된다.

이상 상세하게 설명한 바와 같이, 본 발명에 따르면, 1 소정 주기 내에 패킷에 의해 송신 가능한 최대 데이타 블럭수가 정해져 있으므로, 대역의 유효 이용이 가능해진다.

또, 통신 개시 신호가 누락되었을 때에는 다음으로 정상적인 통신 개시 신호가 얻어진 주기의 개시 시점으로부터 소정 시간 전까지의 시간 내에 도착한 데이타 블럭 중 최대 데이타 블럭수 이하의 소정의 개수를 상기 정상적인 통신 개시 신호에 계속되는 패킷으로 송신하므로, 데이타 블럭의 누락을 방지할 수 있고, 대역의 유효 이용이 가능해진다.

실시예

이하, 도면을 참조하면서 본 발명의 실시예에 관해 상세히 설명한다.

제1도는 본 발명에 있어서의 데이타 블럭의 전송예를 도시한다.

여기서, (a)는 송신 회로에 도착하는 데이타 블럭,

(b)는 송신 회로로부터 송출되는 패킷,

(c)는 송신한 최후의 데이타 블럭 번호이다.

본 발명에서는 송신 회로에 도착하는 데이타 블럭과 송신 회로로부터 송출되는 패킷 내의 데이타 블럭의 관계를 나타내는데 최대 데이타 블럭수와 Max Delay라는 것을 이용하고 있다.

최대 데이타 블럭수는 하나의 패킷에서 전송 가능한 데이타 블럭수의 최대치이다. 상기 최대 데이타 블럭수는 사이클 싱크의 주기인 125 μsec 내에 송신 회로에 도달하는 데이타 블럭수의 최대 개수보다 큰 값으로 설정한다. 제1도의 경우, 데이타 블럭은 거의 24 μsec 간격으로 송신 회로에 도착하고 있으므로 상기 최대 개수는 6, 그리고 최대 데이타 블럭수는 7로 설정되어 있다.

Max Delay는 데이타 블럭이 송신 회로에 도달하고나서 송출될 때까지의 지연시간의 최대치이다. 제1도의 경우 Max Delay는 250 μsec이다.

1 통신 사이클로 송신하는 데이타 블럭은 사이클 스타트 데이타를 수신한 시각의 값 전의 사이클 싱크로부터 Max Delay 이전까지의 사이에 도착한 데이타 블럭중 미송신 데이타 블럭을 하나의 패킷으로 묶여 송신한다. 단, 최대 데이타 블럭수를 넘지 않도록 한다. 몇번째의 데이타 블럭까지 송신했는가는 송신한 최후의 데이타 블럭 번호를 기억해 둠으로써 알 수 있다.

제1도의 경우, 데이타 블럭 0까지가 통신 사이클 m-2로 송신되고 있고, 데이타 블럭 1 6이 통신 사이클 m-1로 송신되며, 데이타 블럭 7 11이 통신 사이클 m으로 송신되며, 데이타 블럭 12 16이 통신 사이클 m+1로 송신된다. 이후, 5개 또는 6개의 데이타 블럭이 하나의 패킷으로 묶여 송신된다.

제2도는 본 발명에서 사이클 스타트 데이타가 누락된 경우의 전송예를 도시한. 제2도에서 송신 회로에 도착하는 데이타 블럭의 간격, 최대 데이타 블럭수 및 Max Delay는 제1도와 동일하다. 또, 데이타 블럭 0까지가 통신 사이클 m-2로 송신되고 있는 것도 제1도와 동일하다. 단, 상기 도면에서는 사이클 스타트 데이타 m-1이 누락되어 있으므로, 통신 사이클 m-1로 데이타 블럭 1 6을 송신할 수 없다.

그래서, 상기 데이타 블럭 1 6은 사이클 스타트 데이타 m에서 시작되는 통신 사이클 m에서 송신한다. 그리고, 본 실시예에서는 최대 7개의 데이타 블럭을 하나의 패킷으로 하여 송신할 수 있으므로, 데이타 블럭 1 6과 데이타 블럭 7을 하나의 패킷으로 묶어 송신한다. 마찬가지로 다음의 통신 사이클 m+1에서는 데이타 블럭 8 14를 송신한다. 이후, 사이클 스타트 데이타를 수신한 시각의 직전의 사이클 싱크로부터 Max Delay 이전까지 사이에 도착한 데이타 블럭 중 미송신 데이타 블럭을 최대 7개까지 하나의 패킷으로 묶어 송신한다.

또한, 상기 실시예에서는 Max Delay를 사이클 싱크의 간격의 2배로 설정하고 있지만, 사이클 스타트 데이타 누락시의 데이타 블럭의 누락을 방지하지 않아도 된다면, Max Delay는 사이클 싱크의 간격보다 큰 것만으로 좋다. 반대로 사이클 스타트 데이타가 2개 이상 계속해서 누락되었을 때에도 데이타 블럭이 누락되지 않도록 하는 것이라면, Max Delay는 사이클 싱크의 간격의 3배 이상으로 할 필요가 있다.

또, 상기 실시예에서는 최대 데이타 블럭수를 1 사이클 싱크 내로 송신 회로에 도착하는 데이타 블럭수의 최대치(=6)보다 1 큰 수(=7)로 설정했으나, 2 이상 큰 수로 설정해도 된다.

또한, 상기 실시예에서는 1 사이클 싱크 내에 송신 회로에 도착하는 데이타 블럭수의 최대치가 6이지만, 본 발명은 1 사이클 싱크 내로 송신 회로에 도착하는 데이타 블럭수의 최대치가 1 이상인 시스템에 적용할 수 있다.

(57) 청구의 범위

청구항 1.

복수의 전자 기기가 버스에 접속되어, 상기 전자 기기가 소정 주기마다 패킷 데이타를 송신하는 데이타 통신 방법에 있어서,

상기 전자 기기 내에서,

분할 수단이 소스 데이타를 1 이상의 데이타 블록으로 분할하는 단계,

상기 패킷 데이타는, 제로 또는 1 이상의 상기 데이타 블록을 포함하도록 하는 단계 - 상기 패킷 데이타에 포함되는 상기 데이타 블록의 최대치가 정해져 있음 -, 및

송신 수단이 사이클 스타트 신호 수신 후에 전 주기의 상기 패킷 데이타를 송신하는 단계

를 포함하는 처리를 행하고,

사이클 스타트 신호가 누락한 경우에는,

누락 후에 정상적인 사이클 스타트 신호를 수신한 주기의 개시 시부터 소정시간 전까지의 시간 내에 포함되는 상기 데이타 블록 중, 상기 최대치 이하의 데이타 블록을, 상기 정상적인 사이클 스타트 신호 수신 후에 상기 패킷 데이타로서 송신하도록 하는 것을 특징으로 하는 데이타 통신 방법.

청구항 2.

제1항에 있어서, 송신되는 상기 데이타 블록은, 전에 분할된 것부터 송신되는 것을 특징으로 하는 데이타 통신 방법.

청구항 3.

제1항에 있어서, 상기 소정 시간은, 상기 소정 주기의 자연수배인 것을 특징으로 하는 데이타 통신 방법.

청구항 4.

복수의 전자 기기와 마찬가지로 버스에 접속되고, 소정 주기마다 패킷 데이타를 송신하는 전자 기기에 있어서,

상기 전자 기기는,

소스 데이타를 1 이상의 데이타 블록으로 분할하는 분할 수단을 구비하고,

상기 패킷 데이타는, 제로 또는 1 이상의 상기 데이타 블록을 포함하도록 하며,

상기 패킷 데이타에 포함되는 상기 데이타 블록의 최대치가 정해져 있고,

상기 전자 기기는,

사이클 스타트 신호 수신 후에 전 주기의 상기 패킷 데이타를 송신하는 송신수단을 구비하도록 하여,

사이클 스타트 신호가 누락한 경우에는, 누락 후에 정상적인 사이클 스타트 신호를 수신한 주기의 개시 시부터 소정 시간 전까지의 시간 내에 포함되는 상기 데이타 블록 중, 상기 최대치 이하의 데이타 블록을, 상기 정상적인 사이클 스타트 신호 수신 후에 상기 패킷 데이타로서 송신하도록 하는 것을 특징으로 하는 전자기기.

청구항 5.

제4항에 있어서, 송신되는 상기 데이타 블록은, 전에 분할된 것부터 송신되는 것을 특징으로 하는 전자 기기.

청구항 6.

제4항에 있어서, 상기 소정 시간은, 상기 소정 주기의 자연수배인 것을 특징으로 하는 전자 기기,

청구항 7.

데이타 통신을 위한 데이타 송신 회로에 있어서,

상기 송신 회로에 도착하는 일정한 크기의 데이타 블록을 수신하기 위한 수신 수단;

상기 수신된 데이타 블록을 도착한 순서대로 번호를 붙이는 번호부여 수단;

상기 번호가 붙여진 데이타 블록을 상기 번호의 순서에 따라 데이타 블록의 패킷으로 형성하는 패킷화 수단; 및

사이클 스타트 패킷이 수신되면 사이클 스타트 데이타와 상기 패킷화된 데이타 블록의 패킷을 버스로 송출하는 송출 수단

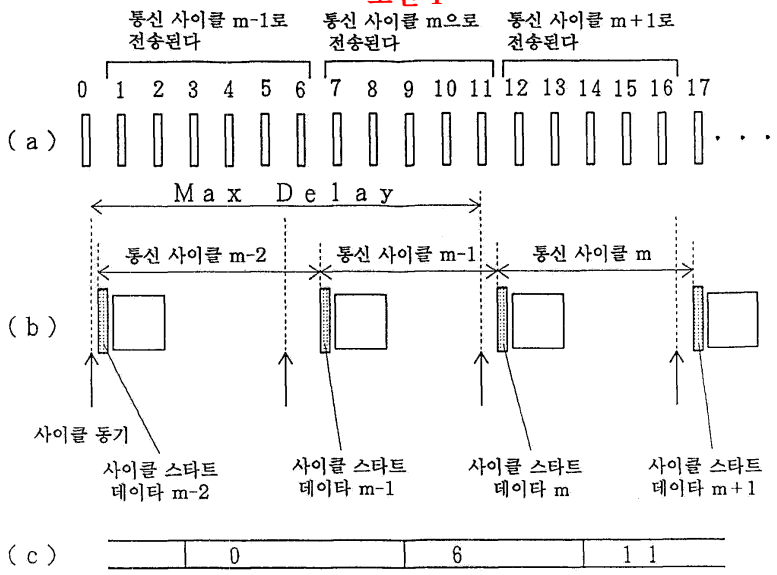
을 포함하며, 상기 패킷화 수단은 상기 사이클 스타트 데이타가 얻어진 소정 주기의 개시 시점으로부터 소정 시간 전까지의 시간 내에 도착한 데이타 블록 중 최대 데이타 블록수 이하의 데이타 블록을 상기 사이클 스타트 데이타에 계속되는 패킷으로 패킷화하는 것을 특징으로 하는 데이타 송신 회로.

청구항 8.

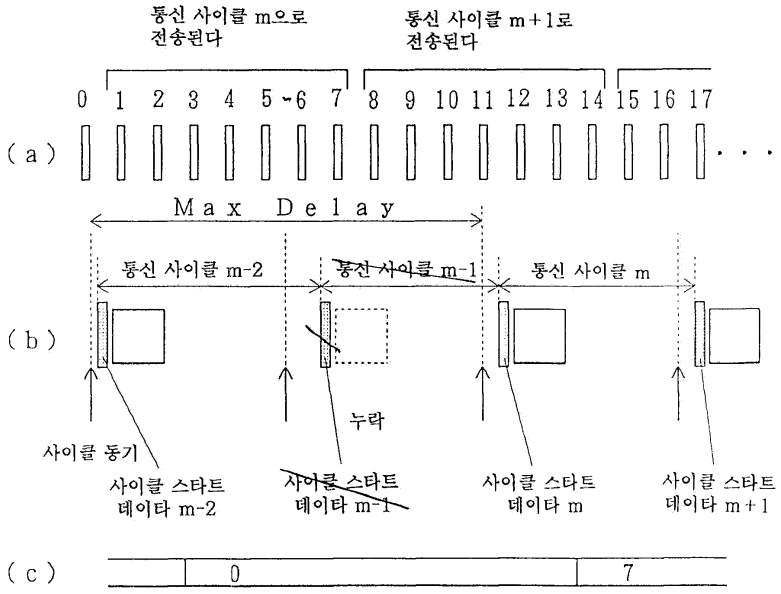
제7항에 있어서, 상기 데이타 통신은 동기 데이타 통신인 것을 특징으로 하는 데이타 송신 회로.

도면

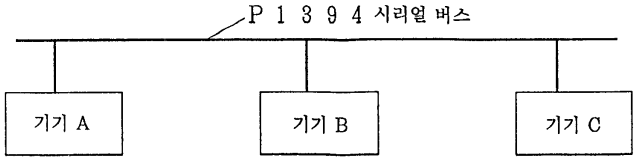
도면 1



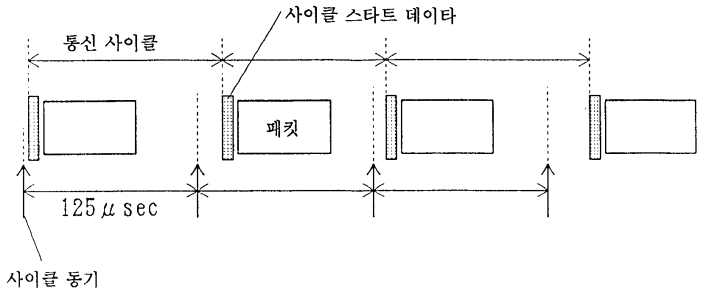
도면 2


통신 사이클 m으로
전송된다
통신 사이클 m+1로
전송된다
0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17
(a)
Max Delay
통신 사이클 m-2
통신 사이클 m-1
통신 사이클 m
(b)
누락
사이클 동기
사이클 스타트
데이타 m-2
사이클 스타트
데이타 m-1
사이클 스타트
데이타 m
사이클 스타트
데이타 m+1
(c)
0
7

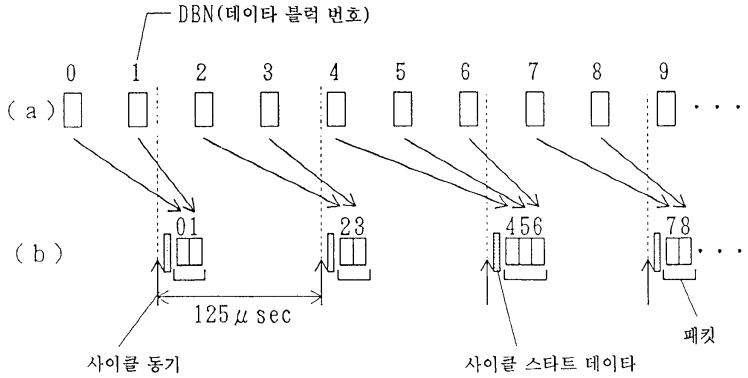
도면 3


P 1 3 9 4 시리얼 버스
기기 A
기기 B
기기 C

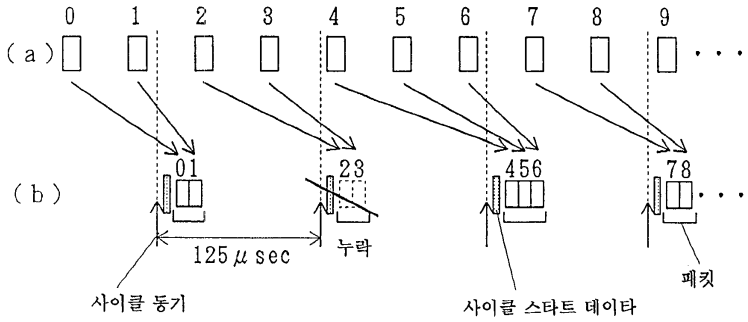
도면 4


사이클 스타트 데이타
통신 사이클
패킷
125 μ sec
사이클 동기

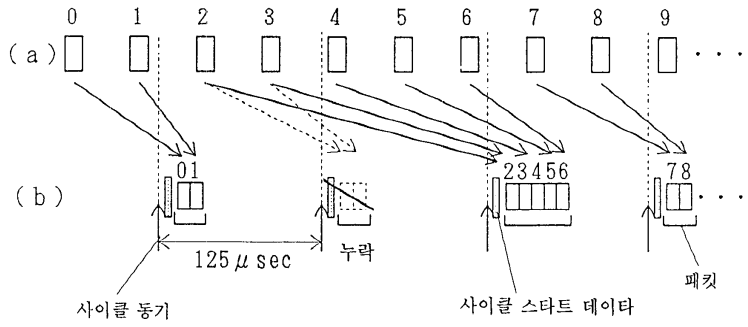
도면 5


DBN(데이타 블럭 번호)
0 1 2 3 4 5 6 7 8 9 · · ·
(a)
(b)
01
23
456
78 · · ·
125 μ sec
사이클 동기
사이클 스타트 데이타
패킷

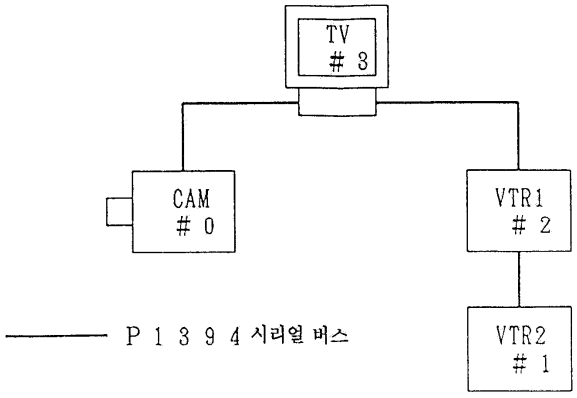
도면 6


0 1 2 3 4 5 6 7 8 9 · · ·
(a)
(b)
01
23
456
78 · · ·
125 μ sec
누락
사이클 동기
사이클 스타트 데이타
패킷

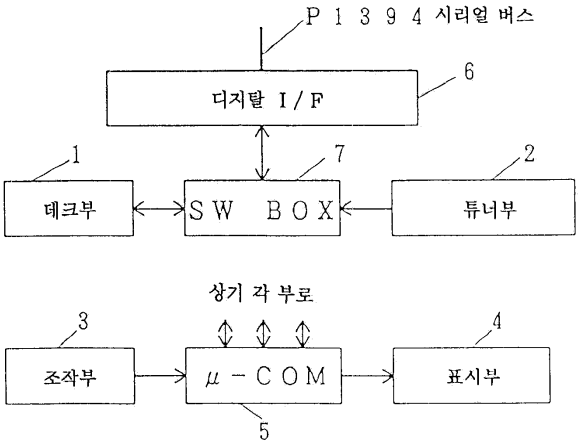
도면 7


0 1 2 3 4 5 6 7 8 9 · · ·
(a)
(b)
01
23456
78 · · ·
125 μ sec
누락
사이클 동기
사이클 스타트 데이타
패킷

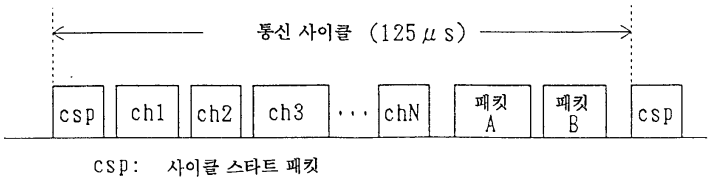
도면 8



도면 9



도면 10



csp: 사이클 스타트 패킷

도면 11

