

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年5月16日(2013.5.16)

【公開番号】特開2012-4399(P2012-4399A)

【公開日】平成24年1月5日(2012.1.5)

【年通号数】公開・登録公報2012-001

【出願番号】特願2010-138906(P2010-138906)

【国際特許分類】

H 05 K 3/46 (2006.01)

H 05 K 3/28 (2006.01)

H 01 L 23/12 (2006.01)

H 05 K 3/34 (2006.01)

【F I】

H 05 K 3/46 B

H 05 K 3/28 B

H 01 L 23/12 501B

H 05 K 3/34 502E

H 05 K 3/34 501E

【手続補正書】

【提出日】平成25年4月2日(2013.4.2)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

コア基板をもたないコアレスタイプの配線基板であって、一方の面側に最外層として形成され、黒色又は灰色を呈する第1絶縁層と、前記第1絶縁層から露出して形成された第1接続パッドと、他方の面側に最外層として形成され、黒色又は灰色を呈する第2絶縁層と、前記第2絶縁層から露出して形成された第2接続パッドとを有し、前記第2絶縁層に曲面状の側壁面を有する接続ホールが形成され、前記接続ホールの底部に前記第2接続パッドが露出しており、かつ、

前記第1接続パッドの外面が前記第1絶縁層の外面から露出しており、前記第1接続パッドの側面と前記外面の反対面とが前記第1絶縁層に接していることを特徴とする配線基板。

【請求項2】

前記接続ホールの底部において前記第2接続パッドに凹部が設けられており、前記接続ホールの側壁面と前記第2接続パッドの凹部の側面とは連続する同一面を構成していることを特徴とする請求項1に記載の配線基板。

【請求項3】

前記第1接続パッド及び前記第2接続パッドのいずれか一方が半導体チップをフリップチップ接続するためのチップ接続用パッドであり、他方が外部接続端子を接続するための外部接続用パッドであり、

前記チップ接続用パッドの配列ピッチは前記外部接続用パッドの配列ピッチより狭いことを特徴とする請求項1又は2に記載の配線基板。

【請求項4】

前記第2絶縁層はガラスクロスを含むことを特徴する請求項1乃至3のいずれか一項に記載の配線基板。

【請求項5】

接続パッドを備えた配線基板の上に、前記接続パッドを被覆する黒色又は灰色を呈する絶縁層を形成する工程と、

前記接続パッドの上に開口部が配置されたレジストを前記絶縁層の上に形成する工程と、

ウェットプラスト法によって、前記レジストの開口部を通して前記絶縁層に、前記接続パッドに到達する接続ホールを形成する工程とを有することを特徴とする配線基板の製造方法。

【請求項6】

前記接続パッドを備えた配線基板は、

支持体の上に下側接続パッドを形成する工程と、

前記下側接続パッドの上に黒色又は灰色を呈する下側絶縁層を形成する工程と、

前記下側絶縁層を加工して前記下側接続パッドに到達するピアホールを形成する工程と、

前記ピアホールを介して前記下側接続パッドに接続され、最上層として前記接続パッドを含むn層(nは1以上の整数)の配線層を前記下側絶縁層の上に形成する工程とを含む方法から得られ、

前記接続ホールを形成する工程の後に、前記支持体を除去する工程をさらに有することを特徴とする請求項5に記載の配線基板の製造方法。

【請求項7】

両面側の前記接続パッドのいずれか一方が半導体チップを接続するためのチップ接続用パッドであり、他方が外部接続端子を接続するための外部接続用パッドであり、前記チップ接続用パッドの配列ピッチは前記外部接続用パッドの配列ピッチより狭く設定される特徴とする請求項6に記載の配線基板の製造方法。

【請求項8】

前記接続ホールを形成する工程において、

前記ウェットプラスト法で前記接続パッドがさらに除去されて前記接続ホールに連通する凹部が形成され、

前記接続ホールの側壁面と前記接続パッドの凹部の側面とが連続する同一面として形成されることを特徴とする請求項5乃至7のいずれか一項に記載の配線基板の製造方法。

【請求項9】

前記ウェットプラスト法で接続ホールが形成される前記絶縁層はガラスクロスを含むことを特徴する請求項5乃至8のいずれか一項に記載の配線基板の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

【図1】図1は関連技術の配線基板の問題点を説明するための断面図である。

【図2】図2(a)~(d)は本発明の第1実施形態の配線基板の製造方法を示す断面図(その1)である。

【図3】図3(a)~(d)は本発明の第1実施形態の配線基板の製造方法を示す断面図(その2)である。

【図4】図4(a)~(c)は本発明の第1実施形態の配線基板の製造方法を示す断面図(その3)である。

【図5】図5(a)~(c)は本発明の第1実施形態の配線基板の製造方法を示す断面図(その4)である。

【図6】図6(a)～(c)は本発明の第1実施形態の配線基板に半導体チップを実装する方法を示す断面図である。

【図7】図7(a)及び(b)は本発明の第1実施形態の配線基板の製造方法において接続ホールを形成する際のウェットプラスト法の優位性を説明する断面図である。

【図8】図8は本発明の第1実施形態の変形例の配線基板を示す断面図である。

【図9】図9は本発明の第1実施形態の変形例の配線基板の製造方法において接続ホールを形成する際のウェットプラスト法の優位性を説明する断面図である。

【図10】図10(a)～(c)は本発明の第1実施形態の配線基板の製造方法においてはんだボールを振り込みやすくする接続ホールを得るための製法を示す断面図(その1)である。

【図11】図11(a)及び(b)は本発明の第1実施形態の配線基板の製造方法においてはんだボールを振り込みやすくする接続ホールを得るための製法を示す断面図(その2)である。

【図12】図12(a)及び(b)は本発明の第2実施形態の配線基板の製造方法を示す断面図である。

【図13】図13は本発明の第2実施形態の変形例の配線基板を示す断面図である。

【図14】図14は本発明の第2実施形態の配線基板に半導体チップが実装された様子を示す断面図である。

【図15】図15(a)及び(b)は本発明の第2実施形態の配線基板にチップキャパシタが実装される様子を示す平面図及び断面図である。

【図16】図16(a)～(d)は本発明の第3実施形態の配線基板の製造方法を示す断面図である。

【図17】図17は本発明の第3実施形態の配線基板を示す断面図である。

【図18】図18は本発明の第3実施形態の配線基板に半導体チップが実装された様子を示す断面図である。

### 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

あるいは、支持体5上に下から順に、金(Au)層/ニッケル(Ni)層/銅(Cu)層、金(Au)層/パラジウム(Pd)層/ニッケル(Ni)層、又は金(Au)層/パラジウム(Pd)層/ニッケル(Ni)層/銅(Cu)層などの各種の積層膜を形成して、チップ接続用パッドP1としてもよい。

### 【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0059

【補正方法】変更

【補正の内容】

【0059】

その後に、図5(b)に示すように、レジスト28が除去される。さらに、必要に応じて、接続ホールCH内の外部接続用パッドP2に無電解めっきによってNi層/Au層を順に形成するなどしてコンタクト層(不図示)を形成する。コンタクト層として、下から順に、ニッケル(Ni)層/パラジウム(Pd)層/金(Au)層を積層して形成してもよく、めっきによって形成される各種の積層膜を採用してもよい。

### 【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0096

【補正方法】変更

**【補正の内容】****【0096】**

しかも、デスマニア処理によって第2黒色絶縁層26の表面がエッチングされて凹凸が形成されてしまう（表面粗さ（Ra）：500nm程度）。第2黒色絶縁層26の表面に凹凸が形成されると、外部接続用パッドP2に無電解めっきによってコンタクト層（Ni/Au層など）を形成する際に、めっきの選択成長が損なわれ、第2黒色絶縁層26の上にもめっきが析出する場合がある。

**【手続補正6】****【補正対象書類名】明細書****【補正対象項目名】0124****【補正方法】変更****【補正の内容】****【0124】**

さらに、第1実施形態と同様に、第1層間絶縁層22の第2ビアホールVH2を介して第1配線層30に接続される第2配線層32を第1層間絶縁層22の上に形成する。その後に、第1実施形態と同様に、第2層間絶縁層24の第3ビアホールVH3を介して第2配線層32に接続されるチップ接続用パッドP1（第2接続パッド）を第3配線層として第2層間絶縁層24の上に形成する。

**【手続補正7】****【補正対象書類名】明細書****【補正対象項目名】0133****【補正方法】変更****【補正の内容】****【0133】**

図13には第2実施形態の変形例の配線基板2aが示されている。図13に示すように、前述した第1実施形態の変形例の配線基板1a（図8）と同様に、図12（b）の配線基板2において第1黒色絶縁層26の代わりに黒色樹脂27aの中央部にガラスクロスGが形成されたガラスクロス含有黒色絶縁層27を使用してもよい。

**【手続補正8】****【補正対象書類名】明細書****【補正対象項目名】0146****【補正方法】変更****【補正の内容】****【0146】**

また、コア基板50の上面側の層間絶縁層70の上に、ビアホールVH（ビア導体）を介して第1配線層60に接続されるチップ接続用パッドP1（第2接続パッド）を第2配線層として形成する。

**【手続補正9】****【補正対象書類名】明細書****【補正対象項目名】0148****【補正方法】変更****【補正の内容】****【0148】**

続いて、図16（c）に示すように、コア基板50の下面側に、外部接続用パッドP2を被覆する第1黒色絶縁層20を形成する。さらに、コア基板60の上面側に、チップ接続用パッドP1を被覆する第2黒色絶縁層26を形成する。

**【手続補正10】****【補正対象書類名】明細書****【補正対象項目名】0149****【補正方法】変更**

**【補正の内容】****【0149】**

次いで、図16(d)に示すように、コア基板50の上面側に、チップ接続用パッドP1上に開口部28aが設けられたドライフィルムレジストなどのレジスト28を形成する。同様に、コア基板50の下面側に、外部接続用パッドP2上に開口部28aが設けられたレジスト28を形成する。

**【手続補正11】**

【補正対象書類名】明細書

【補正対象項目名】0150

【補正方法】変更

**【補正の内容】****【0150】**

次いで、図17に示すように、コア基板50の両面側において、ウェットblast法によってレジスト28の開口部28aを通して第1、第2黒色絶縁層20, 26をそれぞれ研削して除去する。その後に、レジスト28が除去される。

**【手続補正12】**

【補正対象書類名】明細書

【補正対象項目名】0151

【補正方法】変更

**【補正の内容】****【0151】**

これにより、コア基板50の下面側の第1黒色絶縁層20に、外部接続用パッドP2(第1接続パッド)に到達する接続ホールCHが形成される。また、コア基板60の上面側の第2黒色絶縁層26に、チップ接続用パッドP1(第2接続パッド)に到達する接続ホールCHが形成される。

**【手続補正13】**

【補正対象書類名】明細書

【補正対象項目名】0154

【補正方法】変更

**【補正の内容】****【0154】**

第3実施形態の配線基板3では、実装基板(マザーボードなど)の接続部に対応する外部接続用パッドP2の比較的広いピッチが、コア基板50の両面に形成された第1配線層60を介してチップ接続用パッドP1の比較的狭いピッチにピッチ変換される。