



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0014722
(43) 공개일자 2014년02월06일

(51) 국제특허분류(Int. Cl.)
H04N 19/00 (2014.01) H04N 19/60 (2014.01)
(21) 출원번호 10-2012-0081431
(22) 출원일자 2012년07월25일
심사청구일자 2012년07월25일

(71) 출원인
한밭대학교 산학협력단
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
류광기
대전광역시 유성구 동서대로 125 한밭대학교 정보통신공학과
정홍균
대전광역시 유성구 동서대로 125 한밭대학교 정보통신공학과
(74) 대리인
김정수

전체 청구항 수 : 총 19 항

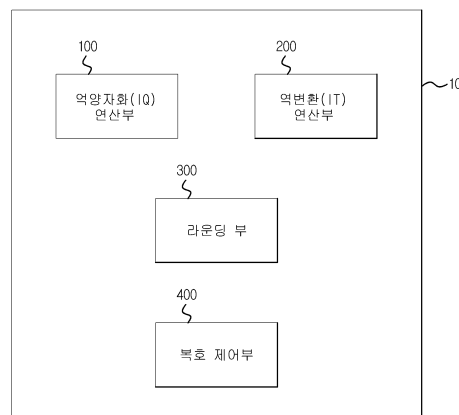
(54) 발명의 명칭 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치 및 이를 이용한 복호화 방법

(57) 요약

본 발명은 부호기로부터 수신한 압축 영상 정보에 포함되는 DC계수와 AC계수에 관계없이 역양자화를 수행한 후 역변환을 수행하여 제어 복잡도를 감소시키고, 역양자화 연산을 공통 연산기를 사용하여 처리함으로써 계산 복잡도를 감소시킬 수 있는 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치 및 이를 이용한 복호화 방법에 관한 것이다.

본 발명의 일 실시예에 따른, H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치는, 양자화된 주파수 성분에서 DC(Direct Current) 계수 및 AC(Alternate Current) 계수의 주파수 성분을 복원하는 역양자화(IQ, Inverse Quantization) 연산부; 상기 역양자화부에 의해 복원된 주파수 성분을 화소 성분으로 역변환하는 역변환(IT, Inverse Transform) 연산부; 상기 역양자화 연산부에서 역양자화 수행시 곱해진 반올림 예러 방지 계수를 제거하는 라운딩(rounding)부; 및 상기 DC 계수 또는 AC 계수에 따라 입력된 영상의 매크로 블록 스캔 순서, 하다마드 역변환의 유무판별, 역양자화 및 역변환의 타이밍을 제어하는 복호 제어부;를 포함하는 것을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치에 있어서,

양자화된 주파수 성분에서 DC(Direct Current) 계수 및 AC(Alternate Current) 계수의 주파수 성분을 복원하는 역양자화(IQ, Inverse Quantization) 연산부;

상기 역양자화부에 의해 복원된 주파수 성분을 화소 성분으로 역변환하는 역변환(IT, Inverse Transform) 연산부;

상기 역양자화 연산부에서 역양자화 수행시 곱해진 반올림 에러 방지 계수를 제거하는 라운딩(rounding)부; 및

상기 DC 계수 또는 AC 계수에 따라 입력된 영상의 매크로 블록 스캔 순서, 하다마드 역변환의 유무판별, 역양자화 및 역변환의 타이밍을 제어하는 복호제어부;를

포함하는 것을 특징으로 하는 복호화 장치.

청구항 2

제 1 항에 있어서,

상기 역양자화 연산부, 역변환 연산부 및 라운딩부는 3단 파이프 라인으로 구성되는 것을 특징으로 하는 복호화 장치.

청구항 3

제 1 항에 있어서,

상기 역양자화 연산부는 양자화된 계수에 양자화 파라미터(QP)값과 스케일링 계수와 곱해져 직교 변환된 성분으로 복원하는 것을 특징으로 하는 복호화 장치.

청구항 4

제 3 항에 있어서,

상기 스케일링 계수는 LUT(Lookup Table)로 저장되는 것을 특징으로 하는 복호화 장치.

청구항 5

제 1 항에 있어서,

상기 역양자화 연산부는,

양자화 파라미터(QP)를 6으로 나눈 몫으로 쉬프트 길이를 생성하고, 생성된 쉬프트 길이를 이용하여 스케일링 계수에 대한 왼쪽 쉬프트 연산을 수행하여 레벨스케일(LevelScale)값을 계산하는 전 역양자화(Pre_IQ) 모듈;

상기 DC 계수 및 AC 계수와 계산된 레벨스케일 값을 곱하는 곱셈(Mult) 모듈; 및

상기 역변환 연산부의 역변환 연산 이후 오른쪽 쉬프트 연산을 수행하는 후 역양자화(Post_IQ) 모듈;을 더 포함하는 것을 특징으로 하는 복호화 장치.

청구항 6

제 1 항에 있어서,

상기 역양자화 연산부는 다음의 4x4 AC 계수의 역양자화 관계식을 이용하여 AC 계수에 대한 역양자화를 수행하는 것을 특징으로 하는 복호화 장치.

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)+2} \gg 2 \end{aligned}$$

(여기에서, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 7

제 1 항에 있어서,

상기 역양자화 연산부는 휘도 DC 계수에 대한 역양자화와 색차 DC 계수에 대한 역양자화를 수행하는 것을 특징으로 하는 복호화 장치.

청구항 8

제 7 항에 있어서,

상기 역양자화 연산부는 다음의 4x4 휘도 DC 계수의 역양자화 관계식을 이용하여 휘도 DC 계수에 대한 역양자화를 수행하는 것을 특징으로 하는 복호화 장치.

$$\begin{aligned} QP &\geq 12, \\ W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)} \gg 2 \end{aligned}$$

$$\begin{aligned} QP &< 12, \\ W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\gg (2-\text{floor}(QP/6)) \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\quad \cdot 2^{-(-\text{floor}(QP/6))} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \\ &\quad \cdot 2^{1-\text{floor}(QP/6)+\text{floor}(QP/6)} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2 \end{aligned}$$

(여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 9

제 7 항에 있어서,

상기 역양자화 연산부는 다음의 2x2 색차 DC 계수의 역양자화 관계식을 이용하여 색차 DC 계수에 대한 역양자화

를 수행하는 것을 특징으로 하는 복호화 장치.

$$\begin{aligned}
 QP &\geq 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \cdot 2^2 \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)+1} \gg 2
 \end{aligned}$$

$$\begin{aligned}
 QP &< 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \gg 1 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg (1+1) \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2
 \end{aligned}$$

(여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 10

제 7 항에 있어서,

상기 복호 제어부는 휘도 성분에 대해 인트라 16x16 모드로 부호화된 매크로 블록과 인트라 4x4 모드나 인터 모드로 부호화된 매크로 블록으로 구분하는 것을 특징으로 하는 복호화 장치.

청구항 11

제 10 항에 있어서,

상기 복호 제어부를 통해 구분된 인트라 16x16 모드로 부호화된 매크로 블록에 대해, 상기 역변환부는 역 하다마드 변환(IHDT, Inverse Hadamard Transform) 수행한 후 역 이산 코사인 변환(IDCT, Inverse Discrete Cosine Transform)을 수행하는 것을 특징으로 하는 복호화 장치.

청구항 12

부호기로부터 수신한 압축 영상 정보를 복호화하는 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 이용한 복호화 방법에 있어서,

복호 제어부가 상기 압축 영상 정보의 주파수 성분을 DC(Direct Current) 계수와 AC(Alternate Current) 계수로 분류하는 제 1 단계;

역양자화 연산부가 상기 제 1 단계에서 분류된 DC 계수 및 AC 계수에 대한 역양자화(IQ, Inverse Quantization)를 수행하여 주파수 성분을 복원하는 제 2 단계;

역변환 연산부가 상기 제 2 단계에서 복원된 주파수 성분에 대한 역변환(IT, Inverse Transform)을 수행하여 상기 주파수 성분을 화소 성분으로 변환하는 제 3 단계; 및

상기 제 3 단계에서 변환된 화소 성분을 출력하는 제 4 단계;를 포함하는 것을 특징으로 하는 복호화 방법.

청구항 13

제 12 항에 있어서,

상기 제 2 단계에서, 주파수 성분의 복원은 양자화된 계수에 양자화 파라미터값과 스케일링 계수와 곱해져 직교 변환된 성분으로 복원되는 것을 특징으로 하는 복호화 방법.

청구항 14

제 12 항에 있어서,

상기 제 2 단계에서 수행되는 역양자화는,

양자화 파라미터(QP)를 6으로 나눈 몫으로 쉬프트 길이를 생성하고, 생성된 쉬프트 길이를 이용하여 스케일링 계수에 대한 왼쪽 쉬프트 연산을 수행하여 레벨스케일(LevelScale)값을 계산하는 전 역양자화(Pre_IQ) 공정;

상기 DC 계수 및 AC 계수와 계산된 레벨스케일값을 곱하는 곱셈(Mult) 공정; 및

상기 제 3 단계의 역변환 연산 이후 오른쪽 쉬프트 연산을 수행하는 후 역양자화(Post_IQ) 공정;을

포함하는 것을 특징으로 하는 복호화 방법.

청구항 15

제 12 항에 있어서,

상기 제 2 단계에서, AC 계수에 대한 역양자화는 다음의 4x4 AC 계수의 역양자화 관계식을 이용하는 것을 특징으로 하는 복호화 방법.

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)+2} \gg 2 \end{aligned}$$

(여기에서, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 16

제 12 항에 있어서,

상기 제 2 단계에서, DC 계수에 대한 역양자화는 휘도 DC 계수에 대한 역양자화와 색차 DC 계수에 대한 역양자화를 포함하는 것을 특징으로 하는 복호화 방법.

청구항 17

제 16 항에 있어서,

상기 휘도 DC 계수에 대한 역양자화는 다음의 4x4 휘도 DC 계수의 역양자화 관계식을 이용하는 것을 특징으로 하는 복호화 방법.

$$QP \geq 12,$$

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)} \gg 2 \end{aligned}$$

$$QP < 12,$$

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\gg (2-\text{floor}(QP/6)) \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\quad \cdot 2^{-(-\text{floor}(QP/6))} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \\ &\quad \cdot 2^{1-\text{floor}(QP/6)+\text{floor}(QP/6)} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2 \end{aligned}$$

(여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 18

제 16 항에 있어서,

상기 색차 DC 계수에 대한 역양자화는 다음의 2x2 색차 DC 계수의 역양자화 관계식을 이용하는 것을 특징으로 하는 복호화 방법.

$$QP \geq 6,$$

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)+1} \gg 2 \end{aligned}$$

$$QP < 6,$$

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \gg 1 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg (1+1) \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2 \end{aligned}$$

(여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

청구항 19

제 13 항에 있어서,

상기 스케일링 계수는 LUT(Lookup Table)로 저장되는 것을 특징으로 하는 영상처리 방법.

명세서

기술분야

[0001] 본 발명은 역양자화 및 역변환을 위한 복호화 장치 및 이를 이용한 복호화 방법에 관한 것으로, 보다 상세하게는, 부호기로부터 수신한 압축 영상 정보에 포함되는 DC계수와 AC계수에 관계없이 역양자화를 수행한 후 역변환을 수행하여 제어 복잡도를 감소시키고, 역양자화 연산을 공통 연산기를 사용하여 처리함으로써 계산 복잡도를 감소시킬 수 있는 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치 및 이를 이용한 복호화 방법에 관한 것이다.

배경 기술

[0002] H.264/AVC는 매우 높은 데이터 압축률을 가지는 디지털 비디오 코덱 표준으로 기존 표준인 MPEG-1, MPEG-2, MPEG-4 Part 2와 비교했을 때, 같은 화질에서 낮은 비트 레이트를 얻을 수 있도록 개발되었다.

[0003] H.264/AVC는 동영상 압축 성능을 높이기 위하여, 4X4 블록 단위의 움직임 보상과 1/4 화소 단위의 움직임 예측, 향상된 엔트로피 부호화 방식, 정수기반 변환, 디블록킹 필터 등을 사용하고 있다.

[0004] 특히, H.264/AVC의 정수기반 변환은 정수단위 연산을 사용하기 때문에 부호화와 복호화기 사이의 변환 계수 불일치 문제를 해결할 수 있고, 변환의 곱셈연산이 양자화에 통합되어 덧셈과 쉬프트 연산만으로 구현이 가능하다는 특징이 있다.

[0005] 이러한 H.264/AVC가 기존 동영상 압축 표준에 비해 높은 압축성과 유연성을 가지는 반면, 부호기 및 복호기의 복잡도는 기존 표준에 비하여 증가할 수 있다. H.264/AVC 부호기에서는 기존 표준보다 파라미터와 예측 부호화 모드가 증가하고, 정수기반 DCT 및 1/4화소 단위의 움직임 보상과 디블록킹 필터의 추가로 인해 계산 복잡도가 증가할 수 있다.

[0006] 따라서, H.264/AVC의 계산 복잡도를 감소시키기 위해 효율적인 하드웨어 설계가 필요한 실정이다.

[0007] 이러한 영상의 부호화 및 복호화에 대한 기술과 관련하여, 공개특허공보 제10-2010-0000066호는 다양한 형태로 부호화 된 비트스트림을 복호화하기 위해 필요한 소정 단위의 부분 디코딩 프로세스를 유기적으로 연결하여 디코딩 프로세스를 구성함으로써, 입력 데이터의 부호화 형식에 기반하여 적응적으로 디코딩 프로세스를 구성할 수 있는 기술이 개시되고 있다.

[0008] 그러나 도 9에 나타낸 바와 같이, 종래 기술을 이용하여 영상 정보를 복호화하는 경우에 있어서, AC 계수에 해당하는 휘도와 색차 성분은 역양자화(IQ)를 수행한 후 역변환(IT)을 수행하는 반면, 인트라 16X16 모드에서 DC 계수에 해당하는 휘도와 색차 성분은 역변환을 수행하고 역양자화를 수행한다.

[0009] 즉, DC 계수와 AC 계수의 수행 순서가 다르기 때문에, 복호화를 구현하는 경우 수행 및 제어 복잡도가 증가할 수 있다는 문제점이 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 상기한 바와 같은 문제점을 해결하기 위하여 안출된 것으로, DC 계수와 AC 계수에 관계없이 역양자화를 수행한 후 역변환을 수행하여 제어 복잡도를 감소시키고, 역양자화 연산을 공통 연산기를 사용하여 처리함으로써 계산 복잡도를 감소시킬 수 있는 부호기로부터 수신한 압축 영상 정보에 대해 H.264/AVC 복호기에서 역양

자화 및 역변환을 수행하는 복호화 장치 및 이를 이용한 복호화 방법의 제공을 목적으로 한다.

[0011] 또한, 역변환기와 역양자화기를 3단 파이프 라인으로 구성함으로써 매크로블록을 처리하는데 소요되는 수행 사이클의 수를 감소시킬 수 있는 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치 및 이를 이용한 복호화 방법의 제공을 목적으로 한다.

[0012] 그러나 본 발명의 목적은 상기에 언급된 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0013] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른, H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치는, 양자화된 주파수 성분에서 DC(Direct Current) 계수 및 AC(Alternate Current) 계수의 주파수 성분을 복원하는 역양자화(IQ, Inverse Quantization) 연산부; 상기 역양자화부에 의해 복원된 주파수 성분을 화소 성분으로 역변환하는 역변환(IT, Inverse Transform) 연산부; 상기 역양자화 연산부에서 역양자화 수행시 곱해진 반올림 에러 방지 계수를 제거하는 라운딩(rounding)부; 및 상기 DC 계수 또는 AC 계수에 따라 입력된 영상의 매크로 블록 스캔 순서, 하다마드 역변환의 유무판별, 역양자화 및 역변환의 타이밍을 제어하는 복호 제어부;를 포함하는 것을 특징으로 한다.

[0014] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부, 역변환 연산부 및 라운딩부가 3단 파이프 라인으로 구성되는 것을 특징으로 한다.

[0015] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가 양자화된 계수에 양자화 파라미터(QP)값과 스케일링 계수와 곱해져 직교 변환된 성분으로 복원하는 것을 특징으로 한다.

[0016] 또한, 본 발명에 따른 복호화 장치는, 상기 스케일링 계수가 LUT(Lookup Table)로 저장되는 것을 특징으로 한다.

[0017] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가, 양자화 파라미터(QP)를 6으로 나눈 몫으로 쉬프트 길이를 생성하고, 생성된 쉬프트 길이를 이용하여 스케일링 계수에 대한 왼쪽 쉬프트 연산을 수행하여 레벨스케일(LevelScale)값을 계산하는 전 역양자화(Pre_IQ) 모듈; 상기 DC 계수 및 AC 계수와 계산된 레벨스케일 값을 곱하는 곱셈(Mult) 모듈; 및 상기 역변환 연산부의 역변환 연산 이후 오른쪽 쉬프트 연산을 수행하는 후 역양자화(Post_IQ) 모듈;을 포함하는 것을 특징으로 한다.

[0018] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가 다음의 4x4 AC 계수의 역양자화 관계식을 이용하여 AC 계수에 대한 역양자화를 수행하는 것을 특징으로 한다.

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)+2} \gg 2 \end{aligned}$$

[0019]

[0020] (여기에서, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

[0021] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가 휘도 DC 계수에 대한 역양자화와 색차 DC 계수에 대한 역양자화를 수행하는 것을 특징으로 한다.

[0022] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가 다음의 4x4 휘도 DC 계수의 역양자화 관계식을 이용하여 휘도 DC 계수에 대한 역양자화를 수행하는 것을 특징으로 한다.

$$\begin{aligned}
 QP &\geq 12, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \cdot 2^2 \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)} \gg 2
 \end{aligned}$$

$$\begin{aligned}
 QP &< 12, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\
 &\gg (2-\text{floor}(QP/6)) \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\
 &\cdot 2^{-(-\text{floor}(QP/6))} \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \\
 &\cdot 2^{1-\text{floor}(QP/6)+\text{floor}(QP/6)} \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2
 \end{aligned}$$

[0023] (여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

[0024] 또한, 본 발명에 따른 복호화 장치는, 상기 역양자화 연산부가 다음의 2x2 색차 DC 계수의 역양자화 관계식을 이용하여 색차 DC 계수에 대한 역양자화를 수행하는 것을 특징으로 한다.

$$\begin{aligned}
 QP &\geq 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \cdot 2^2 \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)+1} \gg 2
 \end{aligned}$$

$$\begin{aligned}
 QP &< 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \gg 1 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg (1+1) \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2
 \end{aligned}$$

[0025] (여기에서, QP는 양자화 파라미터, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타냄)

[0026] 또한, 본 발명에 따른 복호화 장치는, 상기 복호 제어부가 휘도 성분에 대해 인트라 16x16 모드로 부호화된 매크로 블록과 인트라 4x4 모드나 인터 모드로 부호화된 매크로 블록으로 구분하는 것을 특징으로 한다.

[0027] 아울러, 본 발명에 따른 복호화 장치는, 상기 복호 제어부를 통해 구분된 인트라 16x16 모드로 부호화된 매크로

블록에 대해, 상기 역변환부는 역 하다마드 변환(IHDT, Inverse Hadamard Transform) 수행한 후 역 이산 코사인 변환(IDCT, Inverse Discrete Cosine Transform)을 수행하는 것을 특징으로 한다.

[0032] 본 발명의 일 실시예에 따른 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 이용한 복호화 방법은, 복호 제어부가 상기 압축 영상 정보의 주파수 성분을 DC(Direct Current) 계수와 AC(Alternate Current) 계수로 분류하는 제 1 단계; 역양자화 연산부가 상기 제 1 단계에서 분류된 DC 계수 및 AC 계수에 대한 역양자화(IQ, Inverse Quantization)를 수행하여 주파수 성분을 복원하는 제 2 단계; 역변환 연산부가 상기 제 2 단계에서 복원된 주파수 성분에 대한 역변환(IT, Inverse Transform)을 수행하여 상기 주파수 성분을 화소 성분으로 변환하는 제 3 단계; 및 상기 제 3 단계에서 변환된 화소 성분을 출력하는 제 4 단계;를 포함하는 것을 특징으로 한다.

발명의 효과

[0033] 본 발명의 부호기로부터 수신한 압축 영상 정보의 역양자화 및 역변환을 위한 H.264/AVC 복호기 및 이를 이용한 복호방법에 따르면, DC 계수와 AC 계수에 관계없이 역양자화를 수행한 후 역변환을 수행하여 제어 복잡도를 감소시키고, 역양자화 연산을 고통 연산기를 사용하여 처리함으로써 계산 복잡도를 감소시킬 수 있는 이점이 있다.

[0034] 또한, 본 발명에 따르면, 역변환기와 역양자화기를 3단 파이프 라인으로 구성함으로써 매크로블록을 처리하는데 소요되는 수행 사이클의 수를 감소시킬 수 있는 이점이 있다.

[0035] 특히, 인트라 16x16 모드로 부호화된 4x4 매크로 블록을 처리하는데 종래에는 253 사이클이 소요되는 반면, 본 발명에 따른 복호화 장치는 124 사이클이 소요되고, 인트라 4x4 모드나 인터 모드에서는 244 사이클이 소요되는 반면, 본 발명에서는 124 사이클이 소요되어 종래에 비하여 49%로 기능이 향상되었다.

도면의 간단한 설명

[0036] 도 1은, 본 발명에 따른 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 개략적으로 나타내는 블록도이다.

도 2는, 본 발명에 따른 복호화 장치를 이루는 역양자화 연산부를 개략적으로 나타내는 블록도이다.

도 3은, H.264/AVC에서 휘도 성분의 직교 변환을 나타내는 예시도이다.

도 4는, 본 발명에 따른 DC 계수와 AC 계수의 연산에 대한 처리 사이클을 예시적으로 나타내는 도면이다.

도 5는, 매크로 블록의 구성을 나타내는 예시도이다.

도 6은, 본 발명에 따른 3단 파이프라인 구조의 처리 사이클을 예시적으로 나타내는 도면이다.

도 7은, 본 발명에 따른 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 이용한 복호화 방법을 나타내는 흐름도이다.

도 8은, 본 발명에 따른 역양자화 공정을 나타내는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0037] 이하, 본 발명의 바람직한 실시 예의 상세한 설명은 첨부된 도면들을 참조하여 설명할 것이다. 하기에 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

- [0038] 본 발명의 개념에 따른 실시 예는 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있으므로 특정 실시 예들을 도면에 예시하고 본 명세서 또는 출원에 상세하게 설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시 예를 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0039] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0040] 본 명세서에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0041] 도 1은 본 발명에 따른 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 개략적으로 나타내는 블록도이고, 도 2는 본 발명에 따른 복호화 장치를 이루는 역양자화 연산부를 개략적으로 나타내는 블록도이다.
- [0042] 일반적으로, 영상 내 변화가 거의 없고 단조로운 부분은 화소와 화소 사이에 상관관계가 매우 높기 때문에 블록 단위로 부호화할 경우, 많은 에너지가 DC(Direct Current) 계수에 집중하게 된다. 따라서, 도 3에 나타낸 바와 같이, H.264/AVC의 표준화에서는 변화가 거의 없고 단조로운 부분을 인트라 16x16 모드로 부호화한 후 4x4 이산 코사인 변환(DCT) 처리를 수행하고, 이산 코사인 변환에서 얻어진 DC 계수에 대해 하다마드 변환(HDT) 처리를 더 수행하여 압축 효과를 높일 수 있다.
- [0043] 따라서, 16x16 매크로 블록을 16개의 4x4 블록으로 분할하고, 정수 이산 코사인 변환을 수행한다. 인트라 16x16 모드로 부호화된 매크로 블록의 경우 (0,0) 위치에 존재하는 DC 계수 16개를 1개의 4x4 블록으로 구성하여 하다마드 변환을 수행할 수 있다.
- [0044] 도 1 및 도 2를 참조하면, 본 발명의 복호화 장치(10)는 역양자화(IQ, Inverse Quantization) 연산부(100), 역변환(IT, Inverse Transform) 연산부(200), 라운딩(rounding)부(300) 및 복호 제어부(400)를 포함할 수 있다.
- [0045] 역양자화 연산부(100)는 부호기(도시하지 않음)에서 양자화된 주파수 성분에서 DC(Direct Current) 계수 및 AC(Alternate Current) 계수의 주파수 성분을 복원할 수 있다. 이 경우, 역양자화 연산부(100)는 양자화된 계수에 부호화시 양자화 파라미터(QP)값과 룩업 테이블(LUT, Lookup Table)로 저장된 스케일링 계수(V)와 곱해져 직교 변환된 성분으로 복원할 수 있다.
- [0046] 또한, 역양자화 연산부(100)는 도 2에 나타낸 바와 같이, 전 역양자화(Pre_IQ) 모듈(110), 곱셈(Mult) 모듈(120) 및 후 역양자화(Post_IQ) 모듈(130)의 3단계 구성을 포함할 수 있다.
- [0047] 전 역양자화 모듈(110)은 양자화 파라미터(QP) 값을 6으로 나눈 몫으로 쉬프트 길이를 생성하고, 레벨 스케일(LevelScale)은 생성된 쉬프트 길이를 이용하여 스케일링 계수(V)에 대한 왼쪽 쉬프트 연산을 수행한다. 또한, 곱셈 모듈(120)에서는 입력된 양자화된 DC 계수 및 AC 계수와 전 역양자화 모듈(110)에서 계산된 레벨 스케

일 값을 곱할 수 있으며, 후 역양자화 모듈(130)은 역양자화 연산부(100)의 오른쪽 쉬프트 연산을 수행하는 것으로, 역변환 연산부(200)의 역변환 연산 결과 이후에 수행될 수 있다.

[0048] 특히, 역양자화 연산부(100)를 통한 H.264/AVC의 역양자화 과정은 휘도 DC 계수, 색차 DC 계수 및 AC 계수에 따라 다르게 수행될 수 있다. 인트라 16X16 모드로 부호화되지 않은 휘도 변환계수 및 색차 AC 계수들을 복원하기 위해서는 다음의 관계식을 이용하여 4X4 AC 계수의 역양자화를 수행할 수 있다.

[0049] [식 1]

$$\begin{aligned} W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(i,j)} \cdot 2^{\text{floor}(QP/6)+2} \gg 2 \end{aligned}$$

[0050]

[0051] 여기에서, $W_{D(i,j)}$ 는 역양자화된 변환 계수, $Z_{QD(i,j)}$ 는 양자화된 변환 계수, $V_{(i,j)}$ 는 스케일링 계수를 나타낸다.

[0052] 또한, 인트라 16X16 모드로 부호화된 DC 변환 계수를 복원하는 경우, 양자화 파라미터(QP) 값이 12 보다 크거나 같을 때에는 다음의 관계식을 이용하여 4X4 휘도 DC 계수의 역양자화를 수행할 수 있다.

[0053] [식 2]

$$\begin{aligned} QP &\geq 12, \\ W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-2} \cdot 2^2 \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)} \gg 2 \end{aligned}$$

[0054]

[0055] 반면에, 양자화 파라미터 값이 12보다 작은 경우에는, 다음의 관계식을 이용하여 4X4 휘도 DC 계수의 역양자화를 수행할 수 있다.

[0056] [식 3]

$$\begin{aligned} QP &< 12, \\ W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\gg (2-\text{floor}(QP/6)) \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{1-\text{floor}(QP/6)} \\ &\quad \cdot 2^{-(2-\text{floor}(QP/6))} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \\ &\quad \cdot 2^{1-\text{floor}(QP/6)+\text{floor}(QP/6)} \gg 2 \\ &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2 \end{aligned}$$

[0057]

[0058] 또한, 색차 DC 계수의 역양자화에 있어서, 양자화 파라미터 값이 6보다 크거나 같을 때에는 다음의 관계식을 이용하여 2X2 색차 DC 계수의 역양자화를 수행할 수 있다.

[0059] [식 4]

$$\begin{aligned}
 QP &\geq 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)-1} \cdot 2^2 \gg 2 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2^{\text{floor}(QP/6)+1} \gg 2
 \end{aligned}$$

[0060]

[0061] 반면에, 양자화 파라미터 값이 6보다 작으면, 다음의 관계식을 이용하여 2X2 색차 DC 계수의 역양자화를 수행할 수 있다.

[0062] [식 5]

$$\begin{aligned}
 QP &< 6, \\
 W_{D(i,j)} &= Z_{QD(i,j)} \cdot V_{(0,0)} \gg 1 \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg (1+1) \\
 &= Z_{QD(i,j)} \cdot V_{(0,0)} \cdot 2 \gg 2
 \end{aligned}$$

[0063]

[0064] 또한, 역변환 연산부(200)은 역양자화 연산부(100)에 의해 복원된 주파수 성분의 계수들에 대해 화소 성분으로 역변환하여 원래의 영상으로 복원시킬 수 있는 과정을 포함할 수 있다.

[0065] 인트라 16X16 모드로 부호화된 매크로 블록의 역변환을 통해 주파수 성분을 화소 성분으로 변환할 수 있다. 즉, 4X4 DC 블록을 역 하다마드 변환(IHDT, Inverse Hadamard Transform)을 통해 16개의 DC 계수로 복원한 후 복원된 DC 계수는 AC 계수의 (0,0)위치에 합쳐진다. 또한 합쳐진 AC 계수는 역 이산 코사인 변환(IDCT, Inverse Discrete Cosine Transform)을 통해 잔여 데이터로 복원될 수 있다.

[0066] H.264/AVC의 정수 IDCT는 다음의 관계식을 통해 구할 수 있다.

[0067] [식 6]

$$\begin{aligned}
 X &= C_i^T (Y \otimes E_i) C_i \\
 &= \begin{bmatrix} 1 & 1 & 1 & \frac{1}{2} \\ 1 & \frac{1}{2} & -1 & -1 \\ 1 - \frac{1}{2} & -1 & 1 & \\ 1 & -1 & 1 & -\frac{1}{2} \end{bmatrix} \left[\begin{bmatrix} Y \end{bmatrix} \otimes \begin{bmatrix} a^2 & ab & a^2 & ab \\ ab & b^2 & ab & b^2 \\ a^2 & ab & a^2 & ab \\ ab & b^2 & ab & b^2 \end{bmatrix} \right] \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & \frac{1}{2} & -\frac{1}{2} & -1 \\ 1 & -1 & -1 & 1 \\ \frac{1}{2} & -1 & 1 & -\frac{1}{2} \end{bmatrix}
 \end{aligned}$$

[0068]

[0069] 여기에서, Y는 역양자화된 변환 계수 행렬, E_i는 정수 IDCT를 생성하기 위해 분리된 스케일 행렬, C_i는 정수 IDCT 행렬 C^T는 C_i의 전치행렬을 나타낸다. 식 6에 나타난 바와 같이, H.264/AVC의 정수 IDCT는 IDCT를 근사화하여 정수 단위 연산을 하기 때문에 직교 변환 전과 후의 결과가 완전히 일치하고, 소수점 이하 계산이 불필요하여 적은 비트수만으로 구현을 가능하게 할 수 있다. 또한, 직교 변환의 코어 부분은 덧셈과 쉬프트 연산만으로 구현 가능하고, 역변환 과정의 일부본인 곱셈과정은 역양자화 연산시 통합되어 전체 곱셈횟수를 감소시킬 수 있다.

[0070] 라운딩(rounding)부(300)는 역변환 연산부(200)에 의해 복원된 화소 성분에서 역양자화 연산부(100)을 통한 양자화 수행시 반올림 에러를 방지하기 위해 곱해진 64를 제거하는 과정을 수행할 수 있다. 라운딩부(300)는 오른쪽 쉬프트 연산을 구현하여 화소 성분에서 64를 제거하여 계산 복잡도를 감소시킬 수 있다.

[0071] 복호 제어부(400)는 매크로 블록의 부호화된 모드를 해독하여 매크로 블록을 인트라 16x16 모드로 부호화된 매크로 블록과 인트라 4x4 모드나 인터 모드로 부호화된 매크로 블록으로 구분할 수 있고, 구분된 매크로 블록에 따라 매크로 블록 스캔 순서를 제어할 수 있다.

[0072] 복호 제어부(400)는 인트라 16x16 모드로 부호화된 매크로 블록의 처리를 위해 휘도 DC 계수와 휘도 AC 계수를 구분한 계수 정보와 휘도 DC 계수의 역변환 과정을 수행을 위한 하다마드 역변환 수행 정보를 출력하여 역양자화 연산부(100)와 역변환 연산부(200)를 제어할 수 있다. 또한 도 4에서 나타난 바와 같이, 역양자화 과정과 역변환 과정이 동시에 수행할 수 있도록 역양자화 연산부(100)와 역변환 연산부(200)의 타이밍을 제어하고, 휘도 계수와 색차 계수의 스캔 순서를 휘도 제어할 수 있다.

[0073] 특히, 본 발명에 따른 복호화 장치(10)는 도 4에 나타난 바와 같이, DC 계수와 AC 계수에 관계없이 역양자화를 수행한 후 역변환을 수행함으로써 수행 복잡도를 감소시킬 수 있다.

[0074] 또한, 본 발명에 따른 역양자화 연산부(100), 역변환 연산부(200) 및 라운딩 부(300)는 3단 파이프 라인으로 구성됨으로써 전체 수행 사이클을 감소시킬 수 있는 특징이 있다.

[0075] 하나의 매크로 블록은 도 5에 나타난 바와 같이, 영상의 밝기를 표현하는 휘도와, 색차를 표현하는 Cb 및 Cr로 구성될 수 있다. 역양자화 및 역변환 수행시 처리하는 매크로 블록은 인트라 16X16 모드로 부호화된 매크로 블록과 인트라 4x4 모드나 인터 모드로 부호화된 매크로 블록으로 분류될 수 있다.

[0076] 인트라 16x16 모드로 부호화된 블록은 휘도 4x4 DC 블록 1개, 휘도 4x4 AC 블록 16개, 색차 Cb 2x2 DC 블록 1개, Cb 4x4 AC 블록 4개, 색차 Cr 2x2 DC 블록 1개, Cr 4x4 블록 4개로 구성되고, 인트라 4x4 모드나 인터 모드로 부호화된 매크로 블록은 인트라 16x16 모드에서 4x4 DC 블록 1개를 제외한 나머지 블록들로 구성될 수 있다.

[0077] 표 1은 각 단계에서 4x4/2x2 블록이 소요되는 사이클 수를 나타낸다.

	역양자화 (IQ)	역변환 (IT)	라운딩 (Rounding)	총
휘도DC(4x4)	4	5	0	9
휘도AC(4x4)	4	5	1	10
색차DC(2x2)	1	1	0	2
색차AC(4x4)	4	5	1	10

[0078]

[0079] 일반적으로, 역양자화와 역변환 수행시, 인트라 16x16 모드로 부호화된 하나의 매크로 블록을 복호하는데 소요되는 사이클 수를 계산하면 다음과 같다.

[0080] 하나의 4x4 휘도 DC 계수를 처리하는데 9 사이클, 2개의 색차 DC 계수 Cb/Cr을 처리하는데 4 사이클, 24개의 4x4 휘도 AC 계수와 4x4 색차 AC 계수를 처리하는데 240 사이클이 소요된다.

[0081] 따라서 하나의 매크로블록을 처리하는데 총 253 사이클이 걸린다.

[0082] 또한 인트라 4x4 모드나 인터 모드로 부호화된 하나의 매크로블록을 처리하는 사이클 수를 계산하면, 2개의 색차 DC 계수 Cb/Cr을 처리하는데 4 사이클, 24개의 4x4 휘도 AC 계수와 4x4 색차 AC 계수를 처리하는데 240 사이

클이 소요되어 하나의 매크로블록을 처리하는 데 총 244 사이클이 소요될 수 있다.

- [0083] 따라서, 도 6에 나타난 바와 같이, 본 발명에 따른 3단 파이프라인 구조를 채용함으로써, 매크로블록의 처리 사이클 수를 감소시킬 수 있는 특징이 있다.
- [0084] 도 6의 (a)는 3단 파이프라인으로 처리했을 경우 4x4 휘도 AC 계수를 처리하는 데 5 사이클이 소요되어, 3단 파이프 라인 구조를 채용하지 않은 경우의 10 사이클보다 5 사이클이 감소했고, 도 6의 (b)에서와 같이 4x4 휘도 DC 계수를 처리하는데 5 사이클이 소요되어 3단 파이프 라인 구조를 채용하지 않은 경우의 9 사이클보다 4 사이클이 감소함을 알 수 있다.
- [0085] 도 7은 본 발명에 따른 H.264/AVC 복호기에서 역양자화 및 역변환을 수행하는 복호화 장치를 이용한 복호화 방법을 나타내는 흐름도이고, 도 8은 본 발명에 따른 역양자화 공정을 나타내는 흐름도이다.
- [0086] 도면을 참조하면, 본 발명에 따른 복호화 장치(10)를 이용한 복호화 방법은, 복호 제어부(400)에서 압축 영상 정보의 주파수 성분이 DC(Direct Current) 계수와 AC(Alternate Current) 계수로 분류되고(S101), 역양자화 연산부(200)에서는 분류된 DC 계수 및 AC 계수에 대한 역양자화(IQ, Inverse Quantization)를 수행하여 주파수 성분을 복원한다(S102).
- [0087] 이때, 주파수 성분의 복원은 양자화된 계수에 양자화 파라미터(QP) 값과 스케일링 계수(V)와 곱해져 직교 변환된 성분으로 복원될 수 있다.
- [0088] 이후, 역변환 연산부(200)에서는 역양자화 연산부(100)에서 복원된 주파수 성분에 대한 역변환(IT, Inverse Transform)을 수행하여 복원된 주파수 성분을 화소 성분으로 변환한 후(S103), 변환된 화소 성분을 출력한다(S104).
- [0089] 단계(S102)에서의 역양자화는 전 역양자화(Pre_IQ) 모듈(110)을 통해, 양자화 파라미터(QP)를 6으로 나눈 몫으로 쉬프트 길이를 생성하고, 생성된 쉬프트 길이를 이용하여 스케일링 계수에 대한 왼쪽 쉬프트 연산을 수행하여 레벨스케일(LevelScale)값을 계산한다(S201).
- [0090] 이후 곱셈(Mult) 모듈(120)에서는 DC 계수 및 AC 계수와 전 역양자화 모듈(110)계산된 레벨스케일값을 곱한다(S202).
- [0091] 또한, 후 역양자화(Post_IQ)는 후 역양자화 모듈(130)을 통해 역변환 연산 이후 오른쪽 쉬프트 연산을 수행할 수 있다(S203).
- [0092] 특히, 본 발명에 따른 역양자화 및 역변환 공정은 3단 파이프 라인의 구성을 통하여, 전체 수행 사이클을 감소시킬 수 있는 특징이 있다.
- [0093] 상기 본 발명의 내용은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

[0094]

10 : 복호화 장치

100 : 역양자화 연산부

110 : 전 역양자화(Pre_IQ) 모듈

120 : 곱셈(Mult) 모듈

130 : 후 역양자화(Post_IQ) 모듈

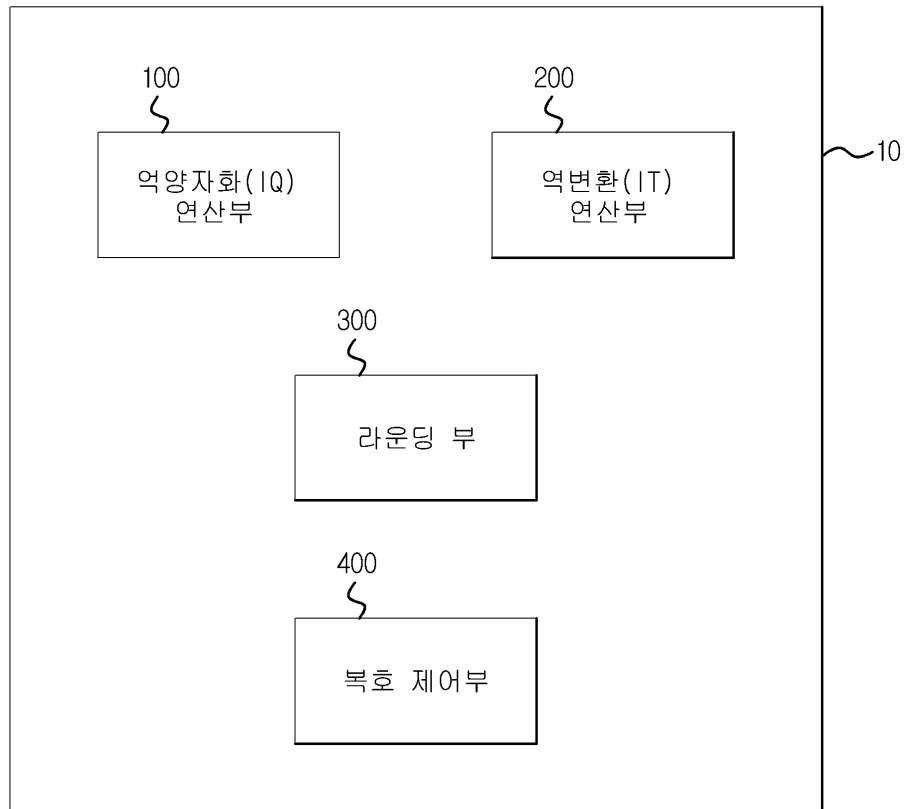
200 : 역변환 연산부

300 : 라운딩부

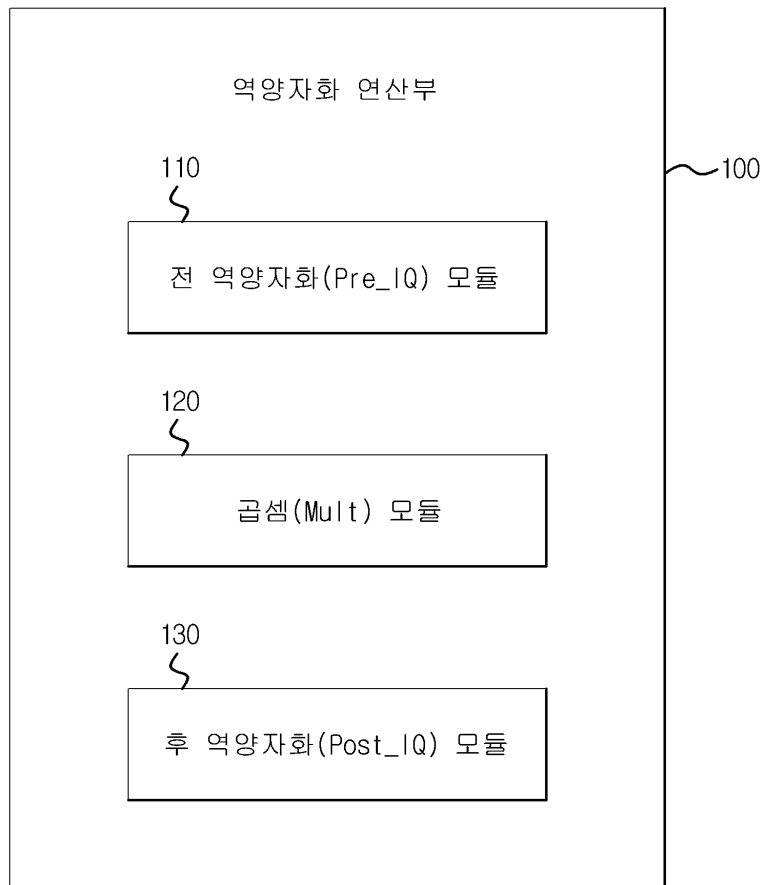
400 : 복호 제어부

도면

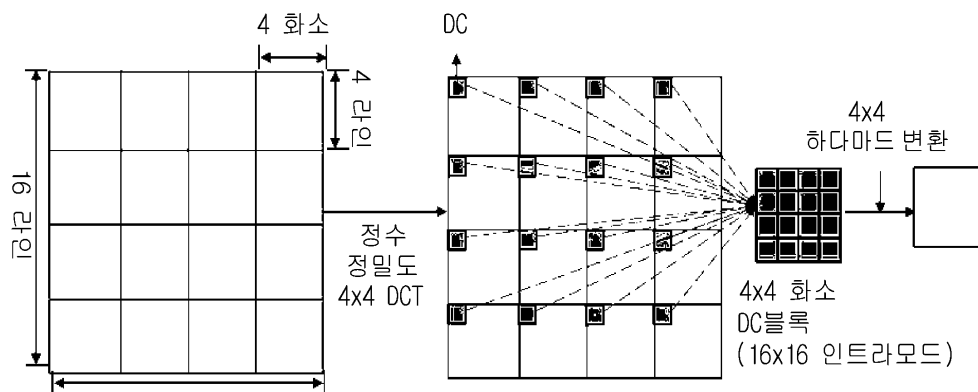
도면1



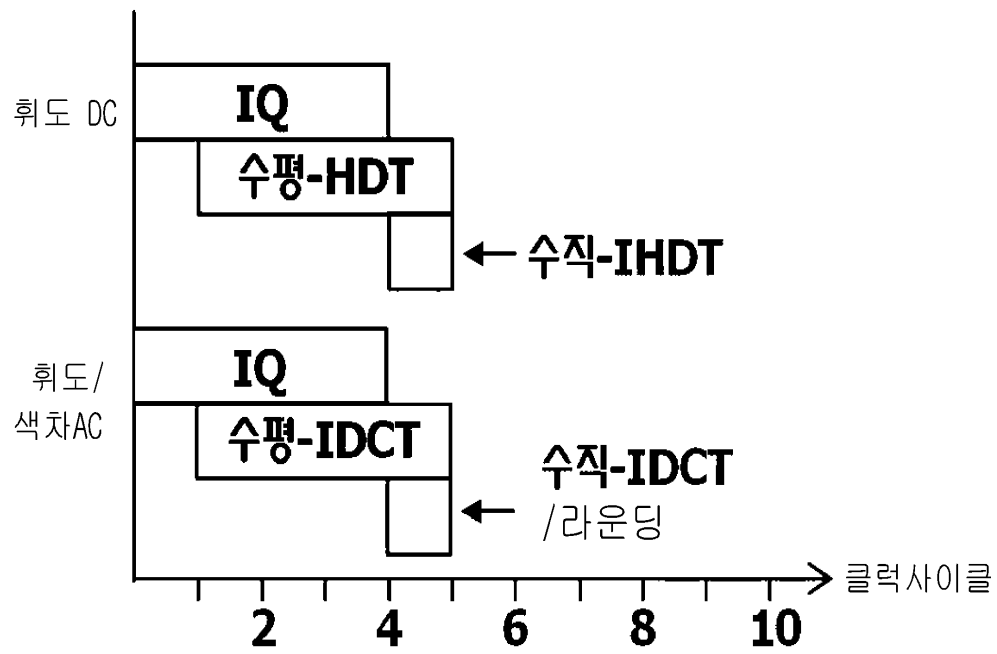
도면2



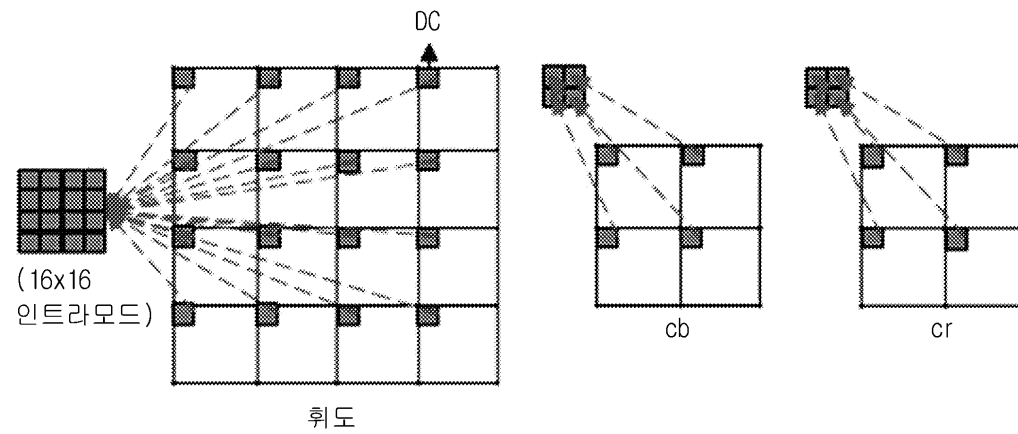
도면3



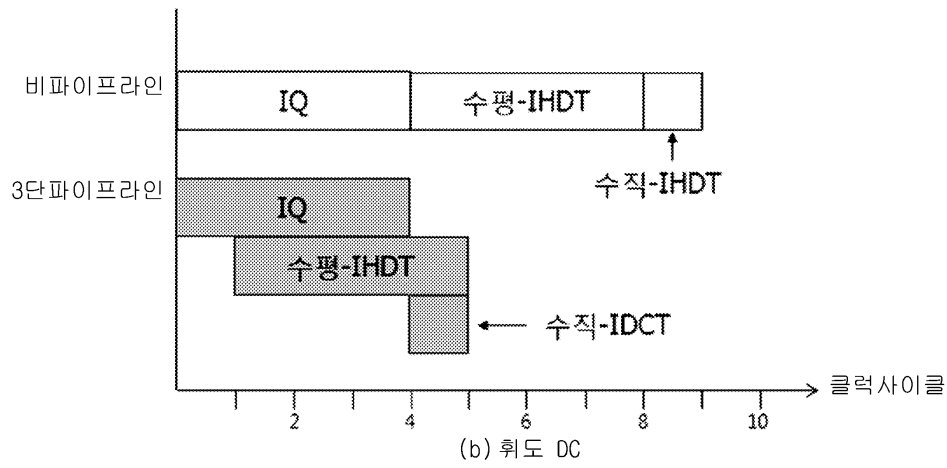
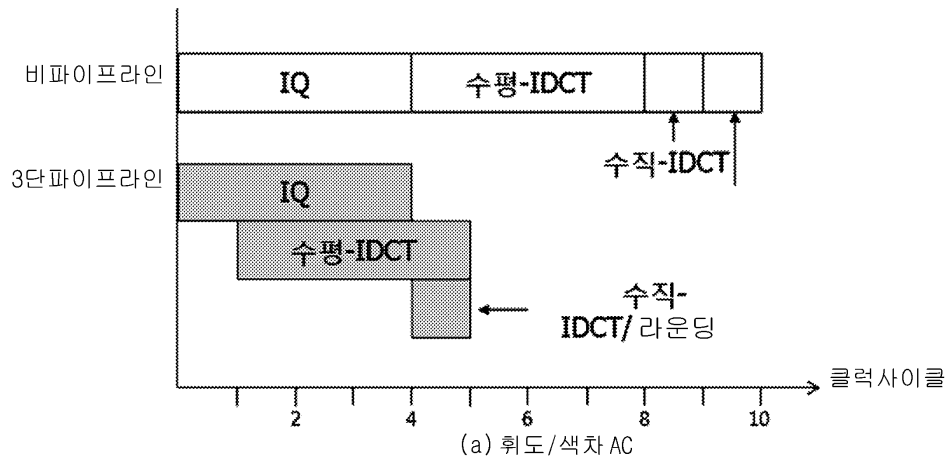
도면4



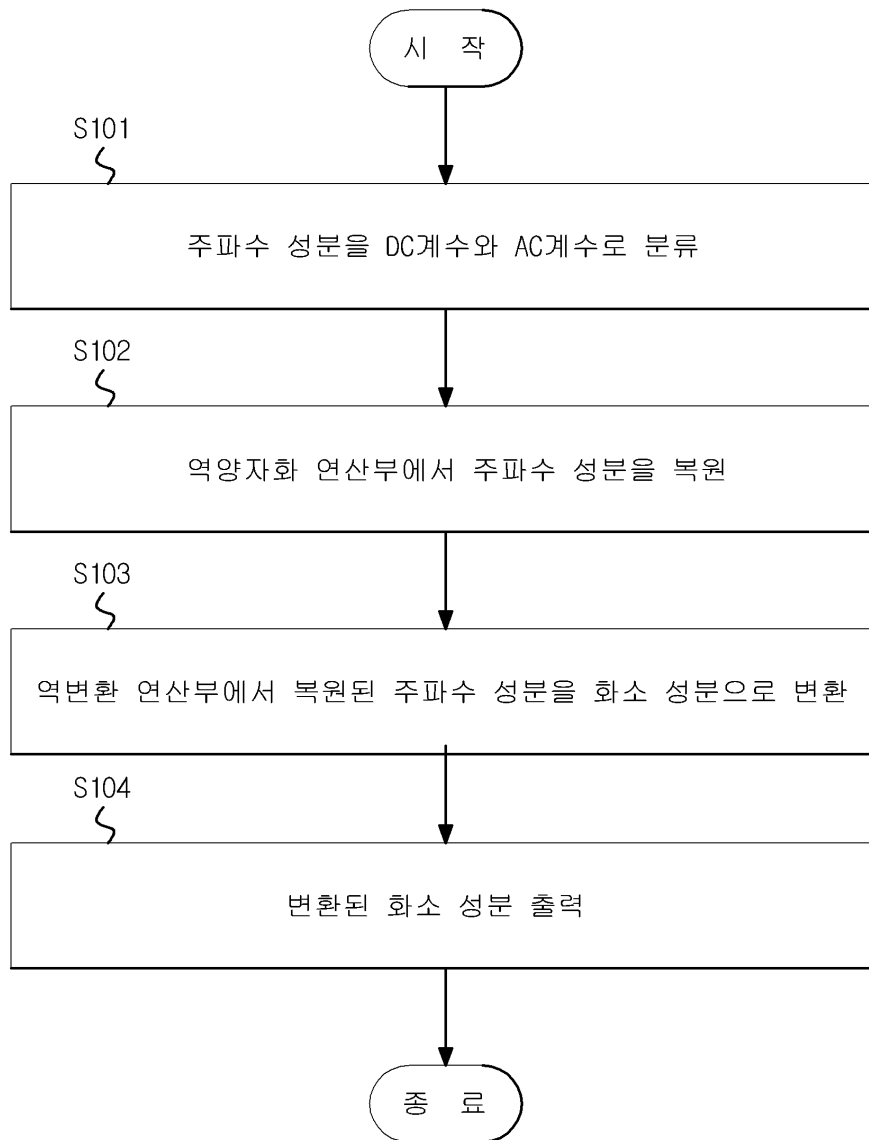
도면5



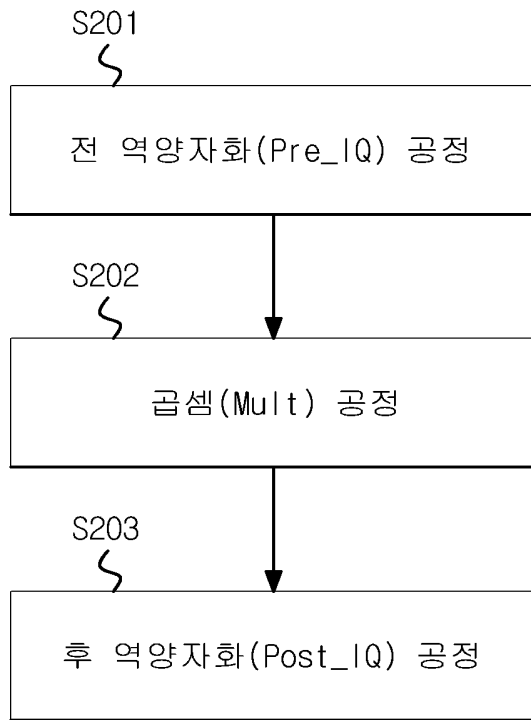
도면6



도면7



도면8



도면9

