



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년07월08일
(11) 등록번호 10-0968339
(24) 등록일자 2010년06월29일

(51) Int. Cl.

G02F 1/1339 (2006.01)

(21) 출원번호 10-2004-0050548
(22) 출원일자 2004년06월30일
심사청구일자 2008년03월21일
(65) 공개번호 10-2006-0001425
(43) 공개일자 2006년01월06일
(56) 선행기술조사문헌
JP12171808 A*
KR1020040009377 A*
JP11190859 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최기석

경상북도 구미시 고아읍 원호리 미광한누리타운
203-207

조성학

서울특별시 강북구 미아동 SK아파트 109-203

(74) 대리인

허용록

전체 청구항 수 : 총 4 항

심사관 : 유주호

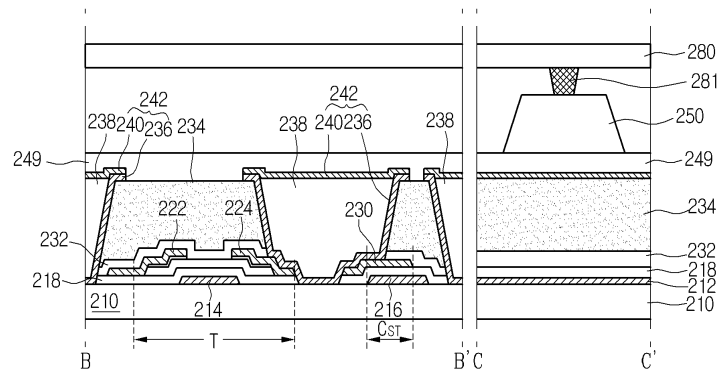
(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 액정 표시 장치(LCD:Liquid Crystal Display device)에 관한 것으로, 특히 양호한 화상 품질을 가지는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

본 발명은 액정 표시 장치에서 어느 한 기판에 박막 트랜지스터를 포함한 어레이 소자와 컬러 필터층을 함께 형성한 후 상기 컬러 필터층 상에 컬러 스페이서를 형성하고 대향하는 기판에 돌기 구조를 형성함으로써 셀갭을 균일하게 유지하고 액정의 국부적인 과충진을 방지하여 블랙 휘도 불균일 현상을 방지하고 화질을 개선한다.

대표도 - 도3



특허청구의 범위

청구항 1

박막 트랜지스터와 컬러 필터층이 형성된 제 1 기판과;

상기 제 1 기판과 대향하는 제 2 기판과;

상기 제 1 기판 상에 형성된 컬럼 스페이서와;

상기 제 2 기판 상에 형성되며, 상기 컬럼 스페이서에 대응되는 영역에 형성된 돌기 구조부와;

상기 제 1 기판 및 제 2 기판에 사이에 형성된 액정층을 포함하여 구성되고,

상기 박막 트랜지스터는 상기 제 1 기판 위에 형성된 게이트전극과, 상기 게이트 전극이 형성된 기판 전체에 걸쳐 적층된 게이트 절연막과, 상기 게이트 절연막 위에 형성된 반도체층과, 상기 반도체층 위에 형성된 소스 전극 및 드레인 전극과, 상기 소스 및 드레인 전극 상에 형성된 보호막을 포함하여 이루어지며,

상기 컬러 필터층은 상기 보호막 상에 형성되는 블랙 매트릭스와, 상기 블랙 매트릭스 사이에 형성되는 컬러 필터와, 상기 컬러 필터 상에서 형성되는 화소 전극과, 상기 화소전극 상에 형성된 오버코트층을 포함하여 이루어지며,

상기 게이트 전극과 동일 물질로 이루어지는 제1 캐패시터 전극과, 상기 드레인 전극과 동일 물질로 이루어진 제2 캐패시터 전극이 중첩된 영역에는 스토리지 캐패시터가 이루어지고,

상기 컬럼 스페이서는 제1 기판에 위치한 상기 오버코트층 상부에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

제 1항에 있어서,

상기 돌기 구조부의 접촉 면적은 상기 컬럼 스페이서의 접촉 면적보다 작은 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 1항에 있어서,

상기 컬럼 스페이서는 상기 블랙 매트릭스 위치에 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 6

삭제

청구항 7

제 1 기판 및 제 2 기판을 준비하는 단계와;

상기 제 1 기판 위에 박막 트랜지스터와 컬러 필터층을 형성하는 단계와;

상기 제 1 기판 위에 컬럼 스페이서를 형성하는 단계와;

상기 제 2 기판 위에 상기 컬럼 스페이스에 대응되도록 돌기 구조부를 형성하는 단계와;

상기 제 1, 2 기판을 합착하는 단계를 포함하여 이루어지고,

상기 박막 트랜지스터는 상기 제 1 기판 위에 형성된 게이트전극과, 상기 게이트 전극이 형성된 기판 전체에 걸쳐 적층된 게이트 절연막과, 상기 게이트 절연막 위에 형성된 반도체층과, 상기 반도체층 위에 형성된 소스 전극 및 드레인 전극과, 상기 소스 및 드레인 전극 상에 형성된 보호막을 포함하여 이루어지며,

상기 컬러 필터층은 상기 보호막 상에 형성되는 블랙 매트릭스와, 상기 블랙 매트릭스 사이에 형성되는 컬러 필터와, 상기 컬러 필터 상에서 형성되는 화소 전극과, 상기 화소전극 상에 형성된 오버코트층을 포함하여 이루어지며,

상기 게이트 전극과 동일 물질로 이루어지는 제1 캐패시터 전극과, 상기 드레인 전극과 동일 물질로 이루어진 제2 캐패시터 전극이 중첩된 영역에는 스토리지 캐패시터가 이루어지고,

상기 컬럼 스페이서는 제1 기판에 위치한 상기 오버코트층 상부에 형성되는것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0016] 본 발명은 액정 표시 장치(LCD:Liquid Crystal Display device)에 관한 것으로, 특히 양호한 화상 품질을 가지는 액정 표시 장치 및 그 제조 방법에 관한 것이다.
- [0017] 일반적으로, 화상 정보를 화면에 나타내는 디스플레이 장치들 중에서 브라운관 표시 장치(혹은 CRT:Cathode Ray Tube)가 지금까지 가장 많이 사용되어 왔는데, 이것은 표시 면적에 비해 부피가 크고 무겁기 때문에 사용하는데 많은 불편함이 있었다.
- [0018] 그리고, 오늘날에는 전자산업의 발달과 함께 TV 브라운관 등에 제한적으로 사용되었던 디스플레이 장치가 개인용 컴퓨터, 노트북, 무선 단말기, 자동차 계기판, 전광판 등에 까지 확대 사용되고, 정보통신 기술의 발달과 함께 대용량의 화상정보를 전송할 수 있게 됨에 따라 이를 처리하여 구현할 수 있는 차세대 디스플레이 장치의 중요성이 커지고 있다.
- [0019] 이와 같은 차세대 디스플레이 장치는 경박단소, 고휘도, 대화면, 저소비전력및 저가격화를 실현할 수 있어야 하는데, 그 중 하나로 최근에 액정 표시 장치가 주목을 받고 있다.
- [0020] 상기 액정 표시 장치는 표시 해상도가 다른 평판 표시 장치보다 뛰어나고, 동화상을 구현할 때 그 품질이 브라운관에 비할 만큼 응답 속도가 빠른 특성을 나타내고 있다.
- [0021] 이와 같은 액정 표시 장치는 대향하는 두 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 기판에 형성된 전극에 전압을 인가하여 액정층의 액정을 재배열시킴으로써 투과되는 빛의 양을 조절하여 화상을 표시하는 장치이다.
- [0022] 이때, 상기 두 기판 사이의 간극이 일정하지 않으면 그 부분을 통과하는 빛의 투과도가 달라져 밝기가 불균일해지기 때문에 스페이서(spacer)를 두 기판 사이에 삽입하여 기판 간격을 일정하게 유지시켜 준다.
- [0023] 도 1은 종래 기술의 일 실시예에 따른 액정 표시 장치의 하부 기판의 평면도이고, 도 2는 도 1에서 A-A'로 절단

하여 보여주는 단면도이다.

- [0024] 도 1 및 도 2에 도시된 바와 같이, 일반적으로 액정 표시 장치는 색상 구현을 위한 컬러 필터층(112)이 형성된 상부 기판(118)과, 액정 분자의 배열을 변환시킬 수 있는 스위칭 소자가 형성된 하부 기판(119)과, 상기 상, 하부 기판(118, 119) 사이에 형성된 액정층(120)으로 구성된다.
- [0025] 구체적으로, 상기 상부 기판(118)에는 상기 컬러 필터층(112) 외에 빛샘을 차단하는 블랙 매트릭스(111)와 액정층(120)에 전압을 인가하는 제 1 전극인 공통 전극(113)이 더 형성되어 있으며, 상기 하부 기판(119)에는 상기 스위칭 소자인 박막 트랜지스터(121) 외에 수직 교차하여 화소를 정의하는 게이트 배선(114) 및 데이터 배선(115)과, 상기 박막 트랜지스터(121)로부터 신호를 인가받고 액정층(120)에 전압을 인가하는 제 2 전극인 화소 전극(122)이 더 형성되어 있다.
- [0026] 그리고, 상기 상, 하부 기판(118, 119) 사이에는 두 기판의 간격을 일정하게 유지하기 위한 컬럼 스페이서(column spacer)(126)이 형성되어 있고, 기판의 가장자리에는 액정이 외부로 흐르는 것을 방지하기 위하여 씰재(sealant)(미도시)가 형성되어 있다.
- [0027] 이때, 상기 게이트 배선(114) 상에 박막 트랜지스터 형성시에 동일한 물질로 돌기 구조를 형성할 수 있다.
- [0028] 그리고, 상기 컬럼 스페이서(126)는 절연체에 의해 소정의 패턴을 부여하기 위해 불필요한 부분을 광학적 또는 화학적 방법에 의해 제거하는 방법인 사진 식각 기술을 이용하여 상기 돌기 구조와 대향하는 위치의 상부 기판(118) 상에 형성한다.
- [0029] 여기서, 상기 돌기 구조는 액정의 과충진을 막고 액정의 이동량을 최소화하여 화질 특성을 좋게 하기 위한 것이다.
- [0030] 상술한 액정 표시 장치의 상, 하부 기판(118, 119)는 서로 합착되어 형성되는데, 그 합착 정도는 각 기판의 설계시 주어지는 마진(margin)에 의해 결정되는데 보통 수 마이크로미터(μm)정도의 정밀도가 요구된다.
- [0031] 그런데, 상기 두 기판의 합착은 주어지는 마진을 벗어나면 빛이 새어 나오게 되어 구동시 원하는 특성을 갖지 못한다.
- [0032] 최근, 고화질 구현을 위해 액정 표시 장치는 과거보다 더욱 더 고 집적화되는 추세에 있기 때문에, 소자간 간격은 매우 협소해지고 있다.
- [0033] 따라서, 합착이 조금만 틀려도 초기 설계 위치가 아닌 곳에 해당 소자가 형성되어 색 재현성을 저하시키고, 제품의 수율을 떨어뜨리므로, 합착의 중요성이 새삼 강조되고 있다.
- [0034] 그러나, 상기와 같이 컬러 필터와 박막 트랜지스터를 서로 다른 기판에 형성하는 구조의 횡진계 방식 액정 표시 장치는 컬러 필터 기판과 어레이 기판간의 합착 마진(Alignment margin)에 의해 합착 정확도가 떨어지고, 상기 컬러 필터 기판과 어레이 기판을 각각 형성해야 되기 때문에, 공정에 소요되는 시간이 길어져 제조 수율이 떨어지는 문제점이 있어, 어느 한 기판에 컬러 필터와 어레이를 모두 형성시키는 COT(Color filter On TFT) 또는 TOC(TFT On Color filter)형 액정 표시 장치가 제안되고 있다.
- [0035] 이때, 상기 게이트 배선(114) 상에 박막 트랜지스터 형성시에 동일한 물질로 돌기 구조를 형성하는데, 상기 박막 트랜지스터 상에 컬러 필터 및 오버코트층 등이 적층되기 때문에 이에 의해 기판이 평탄화되어 상기 돌기 구조는 기판 상에서 돌출되지 않게 된다.
- [0036] 따라서, 상기 돌기 구조가 제 역할을 하지 못하므로 양 기판사이에 액정층의 이동이 용이해져 기판의 특정 영역에 액정이 과충진되고, 이는 화상의 질을 떨어뜨리고, 셀갭의 불균일이 일어나며, 액정 패널을 문지를 경우 액정이 불균일하게 분포하여 블랙 화면이 얼룩덜룩해지는 현상, 즉 블랙 휘도 불균일 현상이 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0037] 본 발명은 액정 표시 장치에서 어느 한 기판에 박막 트랜지스터를 포함한 어레이 소자와 컬러 필터층을 함께 형성한 후 상기 컬러 필터층 상에 컬럼 스페이서를 형성하고 대향하는 기판에 돌기 구조를 형성함으로써 셀갭을 균일하게 유지하고 액정의 국부적인 과충진을 방지하여 블랙 휘도 불균일 현상을 방지하고 화질을 개선하는 액정 표시 장치 및 그 제조 방법을 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

- [0038] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치는, 박막 트랜지스터와 컬러 필터층이 형성된 제 1 기판과; 상기 제 1 기판에 대향하는 제 2 기판과; 상기 제 1 기판 상에 형성된 컬럼 스페이스와; 상기 제 2 기판 상에 형성되며, 상기 컬러 스페이스에 대응되는 영역에 형성된 돌기 구조부와; 상기 제 1 기판 및 제 2 기판에 형성된 액정층을 포함하여 구성된 것을 특징으로 한다.
- [0039] 상기 박막 트랜지스터는, 상기 제 1 기판 위에 형성된 게이트전극; 상기 게이트 전극이 형성된 기판 전체에 걸쳐 적층된 게이트 절연막; 상기 게이트 절연막 위에 형성된 반도체층; 상기 반도체층 위에 형성된 소스 전극 및 드레인 전극을 포함하여 구성된 것을 특징으로 한다.
- [0040] 상기 컬러 필터층은, 상기 제 1 기판 상에 형성되는 블랙 매트릭스와;
- [0041] 상기 블랙 매트릭스 사이에 형성되는 컬러 필터와; 상기 컬러 필터 상에서 형성되는 화소 전극을 포함하여 이루어지는 것을 특징으로 한다.
- [0042] 상기 돌기 구조부의 접촉 면적은 상기 컬럼 스페이스의 접촉 면적보다 작은 것을 특징으로 한다.
- [0043] 상기 컬럼 스페이스는 상기 블랙 매트릭스 위치에 형성된 것을 특징으로 한다.
- [0044] 상기 제 1 기판 상부에 오버코트층을 더 포함하는 것을 특징으로 한다.
- [0045] 또한, 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치의 제조 방법은, 제 1 기판 및 제 2 기판을 준비하는 단계와; 상기 제 1 기판 위에 박막 트랜지스터와 컬러 필터층을 형성하는 단계와; 상기 제 1 기판 위에 컬럼 스페이스를 형성하는 단계와; 상기 제 2 기판 위에 상기 컬럼 스페이스에 대응되도록 돌기 구조부를 형성하는 단계와; 상기 제 1, 2 기판을 합착하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0046] 상기 박막 트랜지스터는, 상기 제 1 기판 위에 게이트 배선 및 게이트전극을 형성하는 단계와; 상기 게이트 배선 및 전극이 형성된 기판 전체에 걸쳐 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 위에 반도체층을 형성하는 단계와; 상기 게이트 배선과 교차하는 데이터 배선 및 상기 반도체층 위에 소스 전극 및 드레인 전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0047] 상기 컬러 필터층은, 상기 제 1 기판 상에 블랙 매트릭스를 형성하는 단계와; 상기 블랙 매트릭스 사이에 적, 녹, 청색의 컬러 필터를 형성하는 단계와; 상기 컬러 필터 상에서 화소 전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- [0048] 상기 제 1 기판 상부에 오버코트층을 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0049] 이하, 첨부한 도면을 참조로 하여 본 발명의 구체적인 실시예에 대해서 상세히 설명한다.
- [0050] 도 3은 본 발명에 따른 액정 표시 장치의 박막 트랜지스터를 포함한 화소 영역부(B-B')와 컬럼 스페이스가 형성되어 있는 게이트 패드부(C-C')에 대한 단면도이다.
- [0051] 여기서, 본 발명에 따른 액정 표시 장치는 박막 트랜지스터가 형성되어 있는 어레이 기판 상에 컬러 필터가 형성되어 있는 COT(color filter on TFT)구조로서 상, 하판 합착시의 문제점을 해결하고, 공통전극 및 화소 전극을 투과하는 빛이 컬러 필터에 의해 흡수되는 것을 막음으로써 휘도를 향상시킬 수 있다.
- [0052] 또한, 본 발명은 TOC(TFT on color filter)구조에서도 동일하게 적용하는 것이 가능하다.
- [0053] 도 3에 도시된 바와 같이, 본 발명에 따른 COT 구조의 액정 표시 장치의 하부 기판에는, 제 1 방향으로 게이트 배선(212)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 데이터 배선(226)이 형성되어 있으며, 게이트 배선(212) 및 데이터 배선(226)이 교차되는 영역은 화소 영역(P)으로 정의된다.
- [0054] 그리고, 상기 게이트 배선(212) 및 데이터 배선(226)이 교차되는 지점에는 박막트랜지스터(T)가 형성되어 있고, 박막트랜지스터(T)와 연결되어 화소 전극(242)이 형성되어 있다.
- [0055] 상기 박막트랜지스터(T)에는, 상기 게이트 배선(212)에서 분기된 게이트 전극(214)과, 상기 데이터 배선(226)에서 분기된 소스 전극(222)과, 상기 소스 전극(222)과 일정간격 이격된 드레인 전극(224)으로 이루어진다.
- [0056] 상기 화소 전극(242)은 전단 게이트 배선(212)과 일부 중첩되게 구성되고, 상기 화소 전극(242)과 중첩되는 게이트 배선(212) 영역은 제 1 캐패시터 전극(216)을 이루고, 제 1 캐패시터 전극(216)을 덮는 영역에는, 상기 데

이터 배선(226)과 동일 물질로 이루어진 제 2 캐패시터 전극(230)이 형성되어 있다.

- [0057] 그리고, 상기 제 2 캐패시터 전극(230)은 화소 전극(242)과 전기적으로 연결구성되어 있어, 상기 제 1, 2 캐패시터 전극(216, 230) 및 화소 전극(242)이 중첩된 영역은 스토리지 캐패시터(C_{ST})를 이룬다.
- [0058] 그리고, 블랙매트릭스(234)는 게이트 배선(212) 및 데이터 배선(226) 그리고, 박막트랜지스터(T)를 덮는 영역 및 화소 전극(242)을 테두리부를 덮는 영역에 위치한다.
- [0059] 이때, 상기 화소 전극(242)은 드레인 전극(224) 및 제 2 캐패시터 전극(230)과 별도의 콘택홀없이 측면접촉 방식으로 직접적으로 연결되는 것을 특징으로 한다.
- [0060] 그리고, 상기 화소 전극(242)이 형성된 하부 기판 상에는 기판을 평탄화하기 위한 오버코트층(overcoating layer)(249)이 형성되어 있다.
- [0061] 그리고, 상기 오버코트층(249) 상에서 액정 셀 갭을 일정하게 유지하기 위한 컬럼 스페이서(column spacer)(250)가 형성되어 있고, 기판의 가장자리에는 액정이 외부로 흐르는 것을 방지하기 위하여 씨일제(sealant)(미도시)가 형성되어 있다.
- [0062] 여기서, 상기 컬럼 스페이서(250)는 절연체에 의해 소정의 패턴을 부여하기 위해 불필요한 부분을 광학적 또는 화학적 방법에 의해 제거하는 방법인 사진 식각 기술을 이용하여 게이트 배선(212) 상부에 형성한다.
- [0063] 한편, 상기 하부 기판(210)과 대향하는 상부 기판(280)에는 상기 컬럼 스페이서(250)와 대응되는 위치에 돌기 구조(281)를 형성한다.
- [0064] 여기서, 상기 돌기 구조(281)는 액정의 과충진을 막고 액정의 이동량을 최소화하여 화질 특성을 좋게 하기 위한 것이다.
- [0065] 이하, 상기 COT 구조의 액정 표시 장치의 박막트랜지스터부를 포함한 화소 영역부와 게이트 배선부에 대한 단면 적층 구조를 제조 공정별로 도면을 참조하여 상세히 설명한다.
- [0066] 도 4a 내지 4h는 본 발명에 따른 액정 표시 장치의 박막 트랜지스터를 포함한 화소 영역부(B-B')와 컬럼 스페이서가 형성되어 있는 게이트 패드부(C-C')에 대한 단면 적층 구조를 제조 공정별 도면이다.
- [0067] 도 4a에 도시된 바와 같이, 하부 기판(210) 상에 제 1 금속물질을 증착한 다음, 감광성 물질을 이용한 노광, 현상 공정을 포함하는 사진 식각 공정(photolithography)으로 정의되는 마스크 공정에 의해 게이트 전극(214), 제 1 캐패시터 전극(216) 및 게이트 배선(212)을 형성한다.
- [0068] 여기서, 상기 게이트 전극(214) 및 제 1 캐패시터 전극(216)은 게이트 배선(212)에서 각각 분기된 패턴이다.
- [0069] 도 4b에 도시된 바와 같이, 상기 게이트 전극(212), 제 1 캐패시터 전극(216) 및 게이트 배선(212)을 덮는 영역에 제 1 절연물질, 비정질 실리콘 물질, 불순물 비정질 실리콘 물질을 차례대로 증착한다.
- [0070] 다음으로, 제 1 절연물질을 게이트 절연막(218)으로 형성하고, 사진 식각 공정에 의해 비정질 실리콘 물질, 불순물 비정질 실리콘 물질을 게이트 전극(214) 영역을 덮는 위치에서 액티브층(220a), 오믹콘택층(220b)으로 차례대로 형성한다.
- [0071] 이때, 상기 액티브층(220a), 오믹콘택층(220b)은 반도체층(220)을 이룬다.
- [0072] 도 4c에 도시된 바와 같이, 상기 반도체층(220)을 덮는 위치에 제 2 금속물질을 증착한다.
- [0073] 그리고, 다시 사진 식각 공정에 의해, 반도체층(220) 상부에서 서로 일정간격 이격되는 소스 전극(222) 및 드레인 전극(224)과, 상기 소스 전극(222)과 연결되며, 전술한 제 1 방향과 교차되는 제 2 방향으로 데이터 배선(226)을 형성한다.
- [0074] 여기서, 상기 게이트 전극(214), 반도체층(220), 소스 전극(222) 및 드레인 전극(224)은 박막트랜지스터(T)를 이룬다.
- [0075] 이때, 상기 소스 전극(222) 및 드레인 전극(224) 사이 구간에 위치하는 오믹콘택층(220b)을 제거하여, 노출된 액티브층(220a) 영역을 채널(ch)로 구성한다.
- [0076] 상기 채널(ch) 제조 공정은 별도의 마스크 공정없이, 상기 소스 전극(222) 및 드레인 전극(224)을 마스크로 이용하여 식각 처리하는 공정에 의해 이루어진다.

- [0077] 이어서, 도 4d에 도시된 바와 같이, 상기 소스 전극(222) 및 드레인 전극(224), 데이터 배선(226), 제 2 캐패시터 전극(230)을 덮는 영역에 제 2 절연물질을 이용하여 보호층(232)을 형성한다.
- [0078] 상기 보호층(232)은 블랙매트릭스(미도시)와 박막트랜지스터(T) 사이에 발생할 수 있는 접촉불량을 방지하는 기능을 하는 것으로, 무기 절연물질에서 선택되는 것이 바람직하며, 더욱 바람직하게는 실리콘 질화막(SiNx)으로 하는 것이다.
- [0079] 그리고, 상기 게이트 배선(212) 상에도 게이트 절연막(218), 보호층(232)이 차례로 적층된다.
- [0080] 도 4e에 도시된 바와 같이, 상기 보호층(232) 상부에 광차단성 물질을 형성한 다음, 제 3 마스크 공정에 의해 게이트 배선(212) 및 데이터 배선(226)부, 그리고 박막트랜지스터(T)부를 덮으며, 서브픽셀 영역(P)에서 오픈부를 가지는 블랙매트릭스(234)를 형성하는 단계이다.
- [0081] 상기 블랙매트릭스(234)를 이루는 물질은 불투명한 유기물질에서 선택되는 것이 바람직하며, 상기 블랙매트릭스(234)는 광차단 역할과 함께 박막트랜지스터(T)용 보호막 역할을 겸한다.
- [0082] 상기 블랙매트릭스(234)의 오픈부는 드레인 전극(124) 및 제 2 캐패시터 전극(130)을 각각 일부 노출시키는 영역에서 형성되는 것을 특징으로 한다.
- [0083] 그리고, 상기 게이트 배선(212) 상의 보호층(232) 상에도 블랙 매트릭스(234)가 형성된다.
- [0084] 도 4f에 도시된 바와 같이, 상기 블랙매트릭스(234) 및 노출된 드레인 전극(224) 및 제 2 캐패시터 전극(230) 패턴을 마스크로 이용하여, 노출된 보호층(232), 게이트 절연막(218)을 일괄식각하고, 상기 드레인 전극(224) 및 제 2 캐패시터 전극(230)의 일부 영역이 노출되게 된다.
- [0085] 그리고, 상기 블랙매트릭스(234)를 덮는 영역에 제 1 투명 도전성 물질로 이루어진 제 1 투명 도전층(236)을 형성하며, 상기 제 1 투명 도전층(236)은 컬러필터(미도시)를 패터닝하는 액이 하부의 게이트 절연막(218)을 침투하여, 게이트 배선(212) 및 게이트 전극(214)에 손상을 가하는 것을 방지하는 역할을 한다.
- [0086] 이때, 상기 제 1 투명 도전층(236)은, 일괄식각 공정을 통해 노출된 드레인 전극(224) 및 제 2 캐패시터 전극(230) 영역과 직접적으로 접촉되는 것을 특징으로 하며, 상기 제 1 투명 도전층(236)은 블랙매트릭스(234)의 측면 단차부를 포함하는 영역에 형성된다.
- [0087] 그리고, 상기 블랙매트릭스(234)를 컬러별 경계부로 하여 블랙매트릭스(234)의 오픈부에 컬러필터(238)를 형성한다.
- [0088] 도 4f 및 4g에 도시된 바와 같이, 상기 컬러필터층(238)의 상부에 제 2 투명 도전성 물질로 이루어진 제 2 투명 도전층(240)을 형성하는 단계와, 제 7 마스크 공정에 의해 서브픽셀 단위로 제 1, 2 투명 도전층(236, 240)으로 이루어진 화소 전극(242)을 형성한다.
- [0089] 그리고, 도 4g에 도시된 바와 같이, 상기 화소 전극(242)이 형성된 기판(210) 전면에서 기판(210)을 평탄화하기 위한 오버코트층(249)을 형성한다.
- [0090] 그리고, 도 4h에 도시된 바와 같이, 상기 게이트 배선(212) 상에 형성된 오버코트층(249) 상에 컬럼 스페이서(250)를 사진 식각 공정을 이용하여 형성한다.
- [0091] 여기서, 상기 컬럼 스페이서(250)는 절연체에 의해 소정의 패턴을 부여하기 위해 불필요한 부분을 광학적 또는 화학적 방법에 의해 제거하는 방법인 사진 식각 기술을 이용하여 게이트 배선(212) 상부에 형성한다.
- [0092] 한편, 상기 하부 기판(210)과 대향하는 상부 기판(280)에는 상기 컬럼 스페이서(250)와 대응되는 위치에 돌기 구조(281)를 형성한다.
- [0093] 여기서, 상기 돌기 구조(281)는 액정의 과충진을 막고 액정의 이동량을 최소화하여 화질 특성을 좋게 하기 위한 것이다.
- [0094] 이와 같이, 어레이 소자와 컬러 필터층이 한 기판에 형성되는 COT 또는 TOC 구조의 액정 표시 장치에서, 상기 어레이 소자와 컬러 필터층이 형성된 기판 상에 컬러 스페이서를 형성하고, 대향하는 기판에 돌기 구조를 형성하면 박막 트랜지스터의 특성에 제약을 받지 않고 액정 셀의 두께를 자유롭게 형성할 수 있으며 균일하게 셀갯을 형성할 수 있는 장점이 있다.
- [0095] 이때, 상기 돌기 구조(281)는 상기 컬럼 스페이서(250)보다 작게 형성하여 접촉 면적을 줄인다.

[0097] 본 발명은 액정 표시 장치에서, 특히 어느 한 기판에 컬러 필터와 어레이를 모두 형성시키는 COT(Color filter On TFT) 또는 TOC(TFT On Color filter)형 액정 표시 장치에서, 어느 한 기판에 박막 트랜지스터를 포함한 어레이 소자와 컬러 필터층을 함께 형성한 후 상기 컬러 필터층 상에 컬럼 스페이서를 형성하고 대향하는 기판에 돌기 구조를 형성함으로써 셀갭을 균일하게 유지하고 액정의 국부적인 과충진을 방지하여 블랙 휘도 불균일 현상을 방지하고 화질을 개선하는 효과가 있다.

[0001] 도 1은 종래 기술의 일 실시예에 따른 액정 표시 장치의 하부 기판의 평면도.

[0002] 도 2는 도 1에서 A-A'로 절단하여 보여주는 단면도.

[0003] 도 3은 본 발명에 따른 액정 표시 장치의 박막 트랜지스터를 포함한 화소 영역부(A-A')와 컬럼 스페이서가 형성되어 있는 게이트 패드부(B-B')에 대한 단면도.

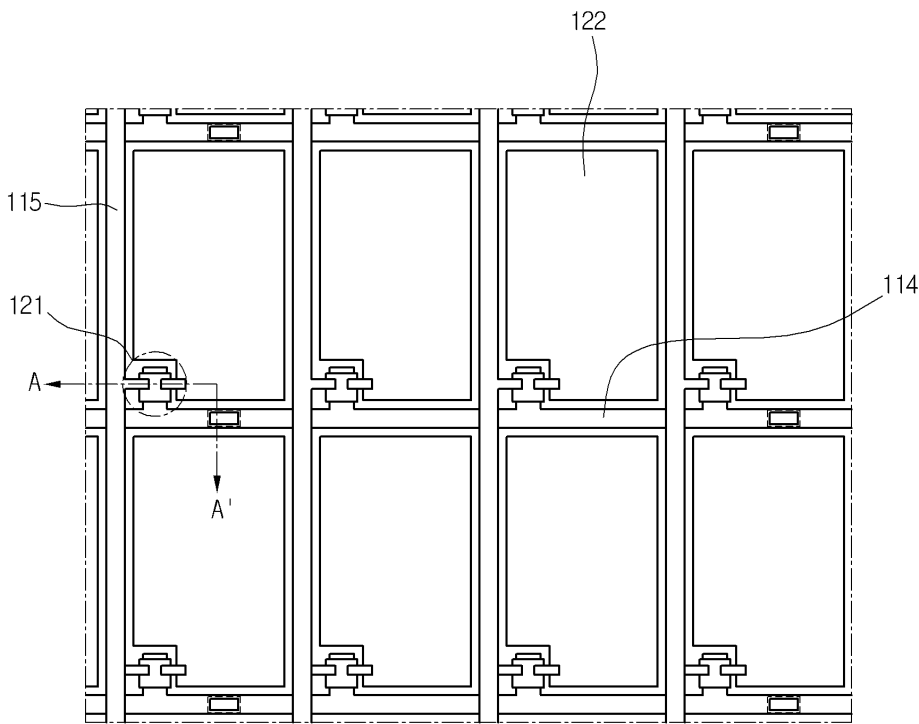
[0004] 도 4a 내지 4h는 본 발명에 따른 액정 표시 장치의 박막 트랜지스터를 포함한 화소 영역부(A-A')와 컬럼 스페이서가 형성되어 있는 게이트 패드부(B-B')에 대한 단면 적층 구조를 제조 공정별 도면.

[0005] <도면의 주요부분에 대한 부호 설명>

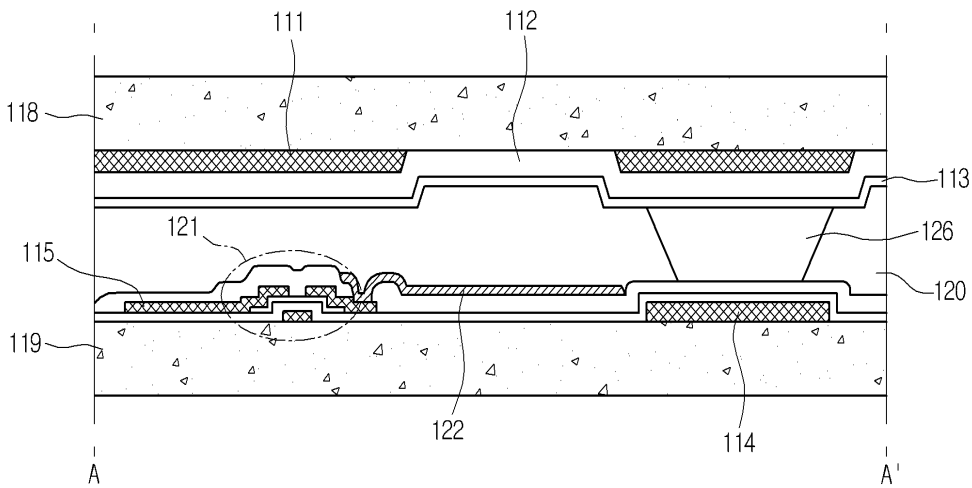
[0006]	210 : 하부 기판	212 : 게이트 배선
[0007]	214 : 게이트 전극	216 : 제 1 캐패시터 전극
[0008]	217 : 게이트 패드	218 : 게이트 절연막
[0009]	222 : 소스 전극	224 : 드레인 전극
[0010]	228 : 데이터 패드	230 : 제 2 캐패시터 전극
[0011]	232 : 보호층	234 : 블랙매트릭스
[0012]	236, 240 : 제 1, 2 투명 도전층	238 : 컬러 필터
[0013]	242 : 화소 전극	249 : 오버코트층
[0014]	250 : 컬러 스페이서	280 : 상부 기판
[0015]	281 : 돌기 구조	

도면

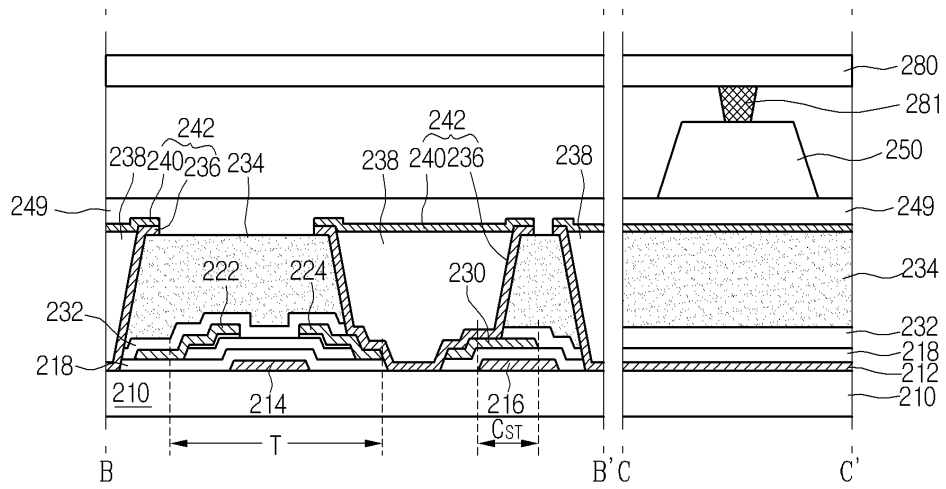
도면1



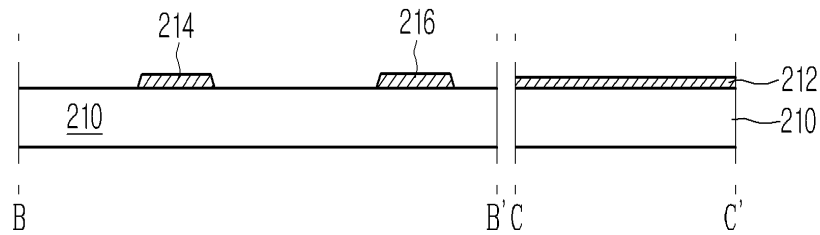
도면2



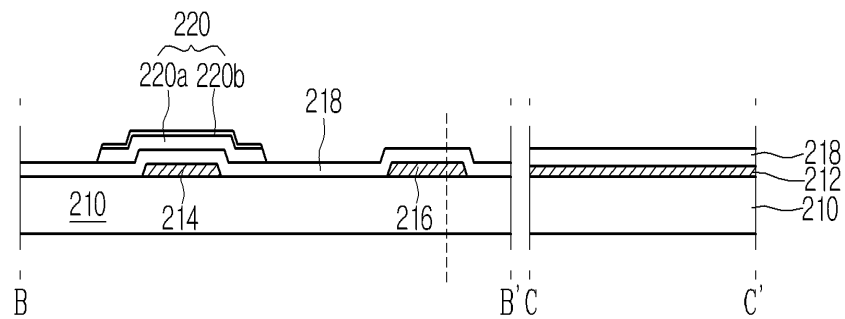
도면3



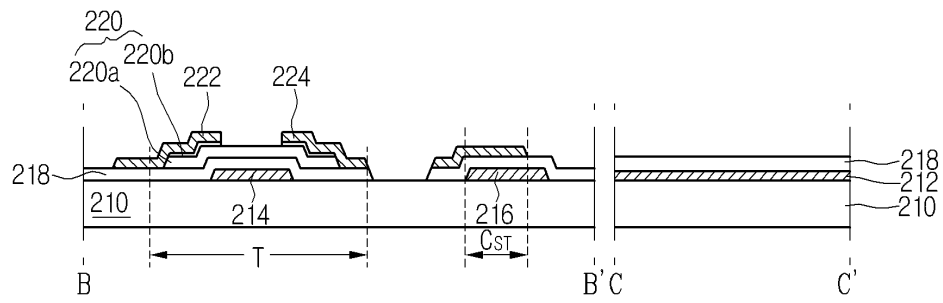
도면4a



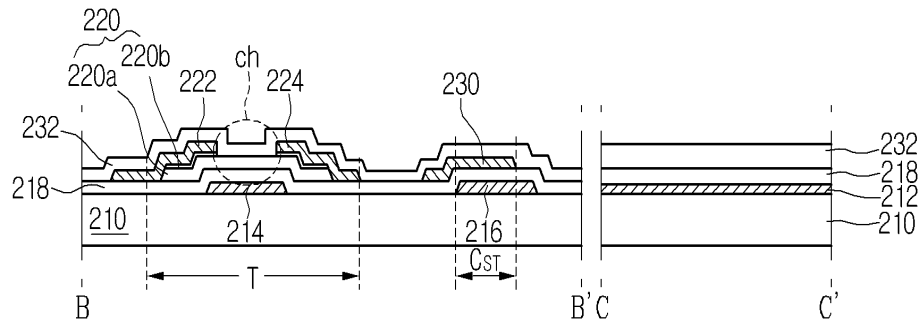
도면4b



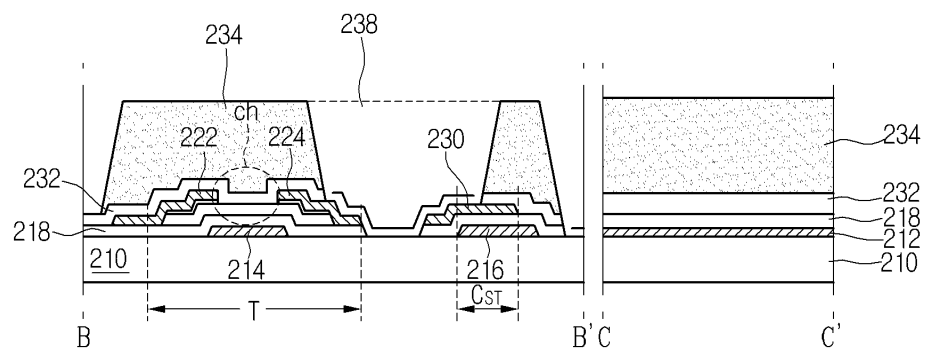
도면4c



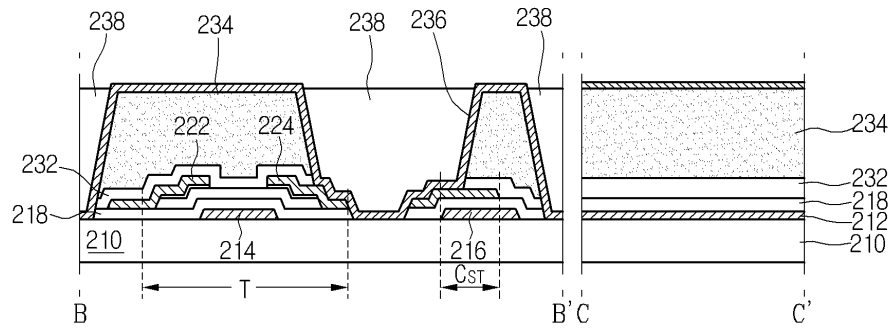
도면4d



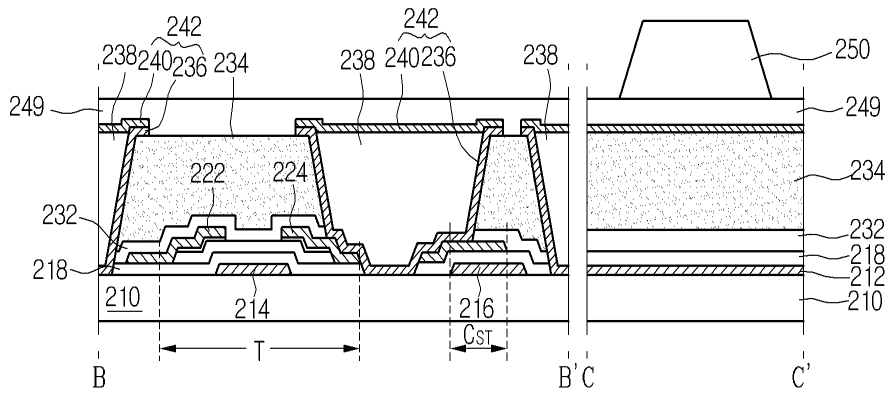
도면4e



도면4f



도면4g



도면4h

