



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I795556 B

(45)公告日：中華民國 112 (2023) 年 03 月 11 日

(21)申請案號：108113717

(22)申請日：中華民國 108 (2019) 年 04 月 19 日

(51)Int. Cl. : H03M1/12 (2006.01)

H03L1/02 (2006.01)

(30)優先權：2018/04/24 日本

2018-082716

(71)申請人：日商精工愛普生股份有限公司 (日本) SEIKO EPSON CORPORATION (JP)
日本

(72)發明人：宇野智博 UNO, TOMOHIRO (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 201509116A

JP H1117450A

JP 2000-509219A

JP 2003-069426A

JP 2004-304332A

JP 2013-211654A

US 7436227B2

US 2017/0141727A1

US 2017/0194966A1

審查人員：蘇齊賢

申請專利範圍項數：13 項 圖式數：16 共 59 頁

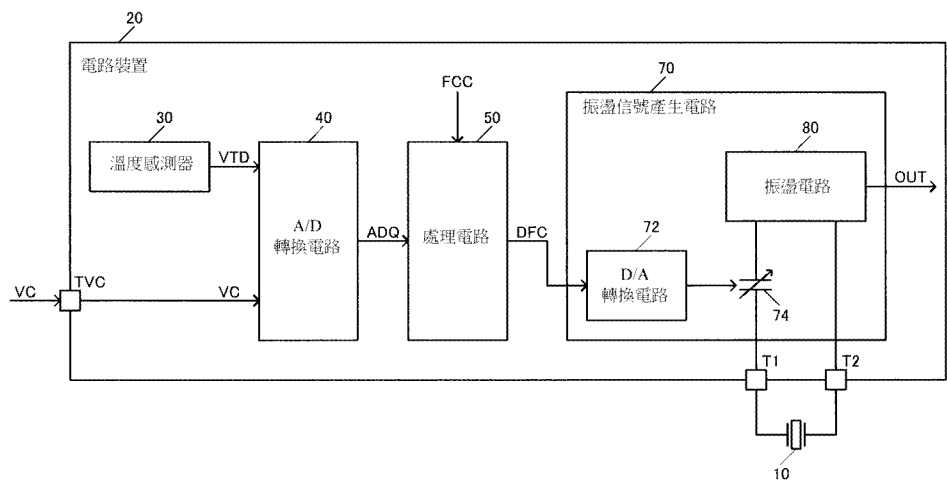
(54)名稱

電路裝置、振盪器、電子機器及移動體

(57)摘要

本發明提供一種可實現控制電壓之頻率調整並且實現高精度之頻率溫度特性之電路裝置等。電路裝置包含：控制電壓輸入端子，其輸入控制電壓；A/D 轉換電路，其將控制電壓進行 A/D 轉換而產生控制電壓資料，將來自溫度感測器之溫度檢測電壓進行 A/D 轉換而產生溫度檢測資料；處理電路，其基於溫度檢測資料產生振盪頻率之溫度修正資料，進行溫度修正資料與控制電壓資料之加算處理，而產生振盪頻率之頻率控制資料；及振動信號產生電路，其使用頻率控制資料及振動子，產生根據頻率控制資料設定之振盪頻率之振盪信號。

指定代表圖：



【圖1】

符號簡單說明：

10 . . . 振動子

20 . . . 電路裝置

30 . . . 溫度感測器

40 . . . A/D 轉換電
路

50 . . . 處理電路

70 . . . 振盪信號產
生電路

72 . . . D/A 轉換電
路

74 . . . 可變電容電
容器

80 . . . 振盪電路

ADQ . . . A/D 轉換
資料

DFC . . . 振盪控制
信號

FCC . . . 頻率控制
碼

OUT . . . 振盪信號

T1、T2 . . . 振動子
連接用端子

TVC . . . 控制電壓
端子

VC . . . 控制電壓

VTD . . . 溫度檢測
電壓



I795556

【發明摘要】

【中文發明名稱】

電路裝置、振盪器、電子機器及移動體

【中文】

本發明提供一種可實現控制電壓之頻率調整並且實現高精度之頻率溫度特性之電路裝置等。

電路裝置包含：控制電壓輸入端子，其輸入控制電壓；A/D轉換電路，其將控制電壓進行A/D轉換而產生控制電壓資料，將來自溫度感測器之溫度檢測電壓進行A/D轉換而產生溫度檢測資料；處理電路，其基於溫度檢測資料產生振盪頻率之溫度修正資料，進行溫度修正資料與控制電壓資料之加算處理，而產生振盪頻率之頻率控制資料；及振動信號產生電路，其使用頻率控制資料及振動子，產生根據頻率控制資料設定之振盪頻率之振盪信號。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

10	振動子
20	電路裝置
30	溫度感測器
40	A/D轉換電路
50	處理電路
70	振盪信號產生電路
72	D/A轉換電路

74	可變電容電容器
80	振盪電路
ADQ	A/D轉換資料
DFC	振盪控制信號
FCC	頻率控制碼
OUT	振盪信號
T1、T2	振動子連接用端子
TVC	控制電壓端子
VC	控制電壓
VTD	溫度檢測電壓

【發明說明書】

【中文發明名稱】

電路裝置、振盪器、電子機器及移動體

【技術領域】

【0001】

本發明係關於電路裝置、振盪器、電子機器及移動體等。

【先前技術】

【0002】

自先前以來，已知有 TCXO(temperature compensated crystal oscillator，溫度補償石英振盪器)、OCXO(oven controlled crystal oscillator，溫控式石英振盪器)等之振盪器。例如，於專利文獻1中揭示有將類比之控制電壓輸入至 AFC 電路，實現 AFC(Automatic Frequency Control，自動頻率控制)功能之溫度補償型石英振盪器。於專利文獻中揭示有於 AFC 電路輸入基準電壓以外之控制電壓之情形時，由於振盪電路側之等效電容值變化，故設置輔助之第2溫度電壓產生電路進行修正之構成。

【0003】

又，例如於專利文獻2中，揭示有藉由將數位 I/F 用端子及時脈信號之輸出用端子分別沿不同邊配置，而產生雜訊較少之時脈信號之電路裝置。

[先前技術文獻]

[專利文獻]

【0004】

[專利文獻1]日本專利特開2013-146114號公報

[專利文獻2]日本專利特開2017-123631號公報

【發明內容】

[發明所欲解決之問題]

【0005】

但，如專利文獻1所記載之發明，即使設為具備第2溫度電壓產生電路之構成之情形，亦有因類比電路之偏差等而產生無法忽視之修正誤差之情形，有達成高精度之頻率溫度特性不充分之問題。

【0006】

又，專利文獻2所記載之電路裝置之電路配置中，有A/D轉換部與處理部間之資料傳送延遲，或有處理部與振盪電路間之資料傳送之延遲增大之虞之問題。

[解決問題之技術手段]

【0007】

本發明係為解決上述問題之任一者或至少一部分而完成者，可作為以下形態或態樣實現。

【0008】

本發明之一態樣係關於一種電路裝置，其包含：控制電壓輸入端子，其輸入控制電壓；A/D轉換電路，其將上述控制電壓進行A/D轉換而產生控制電壓資料，將來自溫度感測器之溫度檢測電壓進行A/D轉換而產生溫度檢測資料；處理電路，其基於上述溫度檢測資料產生振盪頻率之溫度修正資料，進行上述溫度修正資料與上述控制電壓資料之加算處理，而產生上述振盪頻率之頻率控制資料；及振盪信號產生電路，其使用上述頻率控制資料及振動子，產生根據上述頻率控制資料設定之上述振盪頻率之

上述振盪信號。

【0009】

又，於本發明之一態樣中可為，上述處理電路係對上述加算處理之加算結果資料進行修正處理，輸出上述修正處理後之上述頻率控制資料；上述振盪信號產生電路包含：D/A轉換電路，其將上述修正處理後之上述頻率控制資料進行D/A轉換而輸出電容控制電壓；可變電容電容器，其基於上述電容控制電壓而控制電容；及振盪電路，其將上述可變電容電容器之上述電容設為負載電容，使上述振動子振盪而產生上述振盪信號。

【0010】

又，於本發明之一態樣中可為，上述處理電路係對上述加算處理之加算結果資料進行轉換處理，輸出分頻比資料作為上述轉換處理後之上述頻率控制資料；上述振盪信號產生電路包含：振盪電路，其使上述振動子振盪而產生第2振盪信號；及分數倍-N型PLL(phase-locked loop，鎖相迴路)電路，其具有基於上述分頻比資料設定分頻比之分頻電路，進行自上述分頻電路之分頻時脈信號與上述第2振盪信號之相位比較而產生上述振盪信號。

【0011】

又，於本發明之一態樣中可為，具有第1邊、上述第1邊之對邊即第2邊、與上述第1邊交叉之第3邊、及上述第3邊之對邊即第4邊，將自上述第1邊朝向上述第2邊之方向設為第1方向，將自上述第3邊朝向上述第4邊之方向設為第2方向時，上述振盪信號產生電路配置於上述A/D轉換電路之上述第1方向側，上述處理電路配置於上述A/D轉換電路及上述振盪信號產生電路之上述第2方向側，上述A/D轉換電路配置在與上述第1邊之距

離較與上述第2邊之距離更近之位置，上述振盪信號產生電路配置在與上述第2邊之距離較與上述第1邊之距離更近之位置。

【0012】

又，於本發明之一態樣中可為，於上述A/D轉換電路與上述振盪信號產生電路間配置電源電路。

【0013】

又，於本發明之一態樣中可為，上述電源電路將第1電源電壓供給於上述A/D轉換電路，將第2電源電壓供給於上述處理電路，將第3電源電壓供給於上述振盪信號產生電路。

【0014】

又，於本發明之一態樣中可為，包含記憶上述處理電路使用之資料之記憶體，上述記憶體配置於上述處理電路與上述第4邊之間。

【0015】

又，於本發明之一態樣中可為，包含電性連接於上述處理電路之數位介面端子，上述數位介面端子配置於上述處理電路與上述第4邊之間。

【0016】

又，於本發明之一態樣中可為，包含緩衝上述振盪信號且向外部輸出之緩衝器電路，將上述第2方向之相反方向設為第3方向時，上述緩衝器電路配置於上述振盪信號產生電路之上述第3方向側。

【0017】

又，於本發明之一態樣中可為，包含控制上述振動子之溫度之溫箱控制電路，將上述第2方向之相反方向設為第3方向時，上述溫箱控制電路配置於上述A/D轉換電路之上述第3方向側。

【0018】

又，於本發明之一態樣中可為，包含產生並輸出將上述振盪信號倍增之時脈信號之PLL電路，將上述第2方向之相反方向設為第3方向時，上述PLL電路配置於上述A/D轉換電路之上上述第3方向側。

【0019】

又，本發明之一態樣係關於一種電路裝置，其包含：A/D轉換電路，其將自溫度感測器之溫度檢測電壓進行A/D轉換而輸出溫度檢測資料；處理電路，其基於上述溫度檢測資料進行振盪頻率之溫度修正處理，而產生並輸出上述振盪頻率之頻率控制資料；及振盪信號產生電路，其使用上述頻率控制資料及振動子，產生根據上述頻率控制資料設定之上述振盪頻率之上述振盪信號，且該電路裝置具有第1邊、上述第1邊之對邊即第2邊、與上述第1邊交叉之第3邊、及上述第3邊之對邊即第4邊，將自上述第1邊朝向上述第2邊之方向設為第1方向，將自上述第3邊朝向上述第4邊之方向設為第2方向時，上述振盪信號產生電路配置於上述A/D轉換電路之上上述第1方向側，上述處理電路配置於上述A/D轉換電路及上述振盪信號產生電路之上上述第2方向側，上述A/D轉換電路配置在與上述第1邊之距離較與上述第2邊之距離更近之位置，上述振盪信號產生電路配置在與上述第2邊之距離較與上述第1邊之距離更近之位置。

【0020】

又，本發明之其他態樣係關於包含上述記載之電路裝置及上述振動子之振盪器。

【0021】

又，本發明之其他態樣係關於包含上述記載之電路裝置之電子機

器。

【0022】

又，本發明之其他態樣係關於包含上述記載之電路裝置之移動體。

【圖式簡單說明】

【0023】

圖1係本實施形態之電路裝置之第1構成例。

圖2係本實施形態之電路裝置之第2構成例。

圖3係關於比較例之構成之問題點之說明圖。

圖4係關於比較例之構成之問題點之說明圖。

圖5係比較例之構成之動作說明圖。

圖6係比較例之構成之動作說明圖。

圖7係本實施形態之第1構成例之動作說明圖。

圖8係本實施形態之第2構成例之動作說明圖。

圖9係分數倍-N型PLL電路之構成例。

圖10係本實施形態之電路裝置之詳細構成例。

圖11係本實施形態之電路裝置之佈局配置例。

圖12係本實施形態之電路裝置之詳細佈局配置例。

圖13係振盪電路之構成例。

圖14係振盪器之構成例。

圖15係電子機器之構成例。

圖16係移動體之構成例。

【實施方式】

【0024】

以下，針對本發明之較佳實施形態詳細說明。另，以下說明之本實施形態並非不當地限定於記載於申請專利範圍之本發明之內容，未必本實施形態說明之所有構成均須作為本發明之解決方式。

【0025】

1. 電路裝置之構成

圖1係顯示本實施形態之電路裝置20之第1構成例。積體電路裝置即電路裝置20包含控制電壓輸入端子TVC、A/D轉換電路40、處理電路50及振盪信號產生電路70。又，電路裝置20可包含溫度感測器30。另，於圖1中，雖將溫度感測器30內置於電路裝置20，但亦可將溫度感測器30設置於電路裝置20之外部。該情形時，只要將經輸入來自外部之溫度感測器30之溫度檢測電壓VTD之未圖示之溫度檢測電壓輸入端子設置於電路裝置20即可。或者，亦可構成為設置此種溫度檢測電壓輸入端子且將溫度感測器30內置於電路裝置20。

【0026】

對控制電壓輸入端子TVC輸入控制電壓VC。控制電壓輸入端子TVC可藉由電路裝置20之焊墊實現。控制電壓VC係用以控制藉由振盪信號產生電路70產生之振盪信號OUT之振盪頻率之電壓，自外部之控制器等輸入於電路裝置20。

【0027】

溫度感測器30輸出根據環境溫度變化之溫度依存電壓，作為溫度檢測電壓VTD。環境溫度例如係電路裝置20或振動子10周圍之環境溫度。例如，溫度感測器30使用具有溫度依存性之電路元件產生溫度依存電壓，以對溫度非依存之電壓為基準，輸出溫度依存電壓。例如，溫度感測器30

輸出PN接合之順向電壓作為溫度依存電壓。對溫度非依存之電壓例如係帶隙基準電壓。

【0028】

A/D轉換電路40將控制電壓VC進行A/D轉換，產生控制電壓資料。又，A/D轉換電路40將來自溫度感測器30之溫度檢測電壓VTD進行A/D轉換，產生溫度檢測資料。將控制電壓資料、溫度檢測資料作為A/D轉換資料ADQ，自A/D轉換電路40輸出。A/D轉換電路40亦可分時進行控制電壓VC之A/D轉換及溫度檢測電壓VTD之A/D轉換。或者，亦可於A/D轉換電路40設置第1A/D轉換器及第2A/D轉換器，藉由第1A/D轉換器進行控制電壓VC之A/D轉換，藉由第2A/D轉換器進行溫度檢測電壓VTD之A/D轉換。作為A/D轉換電路40之A/D轉換方式，採用例如逐次比較型、 $\delta - \Sigma$ 型、快閃型、管線型或二重積分型等。

【0029】

處理電路50係進行各種數位信號處理之電路。例如，處理電路50係進行溫度修正處理、老化修正處理或數位濾波器處理等之數位信號處理之DSP(Digital Signal Processor，數位信號處理器)。例如，處理電路50可藉由DSP、CPU(Central Processing Unit，中央處理單元)等處理器實現，或藉由閘極陣列等之自動配置配線之ASIC (Application Specific Integrated Circuit，專用積體電路)電路實現。例如，處理電路50藉由於處理器上動作之程式進行各種數位信號處理。

【0030】

並且，本實施形態之處理電路50基於溫度檢測資料進行振盪頻率之溫度修正處理，產生振盪頻率之頻率控制資料DFC。具體而言，處理電路

50基於溫度檢測資料，產生振盪頻率之溫度修正資料。並且，處理電路50進行溫度修正資料與控制電壓資料之加算處理，產生振盪頻率之頻率控制資料DFC。頻率控制資料DFC亦稱為頻率控制碼。即，處理電路50基於自A/D轉換電路40作為A/D轉換資料ADQ輸入之溫度檢測資料，進行振盪頻率之溫度修正處理。溫度修正處理係用以使振盪頻率對於溫度變化保持一定之補償處理。又，處理電路50進行自A/D轉換電路40作為A/D轉換資料ADQ輸入之控制電壓資料與藉由溫度修正處理產生之溫度修正資料之加算處理。即，進行將控制電壓資料與溫度修正資料數位相加之處理。並且，處理電路50對加算處理之加算結果資料進行例如後述之修正處理或轉換處理，將修正處理後或轉換處理後之頻率控制資料DFC輸出至振盪信號產生電路70。另，亦可對處理電路50輸入頻率控制之FCC(Frequency Control Code，頻率控制碼)，產生頻率控制資料DFC。例如，自外部之處理裝置經由電路裝置20之數位介面，將FCC輸入至處理電路50。數位介面例如可以SPI(Serial Peripheral Interface，串列週邊介面)或I2C(Integrated Circuit，內置積體電路)等實現。

【0031】

振盪信號產生電路70係使用振動子10產生振盪信號OUT之電路。具體而言，振盪信號產生電路70使用頻率控制資料DFC及振動子10，產生藉由頻率控制資料DFC設定之振盪頻率之振盪信號OUT。例如，振盪信號產生電路70以藉由頻率控制資料DFC設定之振盪頻率使振動子10振盪，產生振盪信號OUT。

【0032】

具體而言，於圖1之第1構成例中，振盪信號產生電路70具有D/A轉

換電路72、可變電容電容器74及振盪電路80。於該第1構成例中，處理電路50對加算處理之加算結果資料進行修正處理，輸出修正處理後之頻率控制資料DFC。即，處理電路50對控制電壓資料及溫度修正資料之加算結果資料進行修正處理。該修正處理例如係使振盪信號OUT之振盪頻率對於控制電壓VC之變化線性變化之修正處理。振盪信號產生電路70之D/A轉換電路72將修正處理後之頻率控制資料DFC進行D/A轉換，將藉由D/A轉換所得之電容控制電壓輸出至可變電容電容器74。可變電容電容器74基於該電容限制電壓控制電容。可變電容電容器74係基於電容控制電壓可變地控制電容值之電容器，可藉由可變電容二極體即變容二極體等實現。並且，振盪電路80將可變電容電容器74之電容設為負載電容，使振動子10振盪，產振盪信號OUT。

【0033】

具體而言，電路裝置20包含振動子10之連接用端子T1、T2。該等端子T1、T2可藉由IC之焊墊實現。端子T1連接於振動子10之一端，端子T2連接於振動子10之另一端。且，可變電容電容器74之一端電性連接於端子T1。可變電容電容器74之另一端例如藉由振盪電路80接地。又，振動子10之另一端經由端子T2電性連接於振盪電路80。電性連接係可傳達電性信號地連接，可傳達電性信號之資訊地連接。電性連接亦可為例如經由信號線或主動元件等之連接。

【0034】

振動子10係藉由電性信號產生機械振動之元件。振動子10例如可藉由石英振動片等振動片實現。例如，振動子10可藉由切割角為AT切割或SC切割等之厚度滑移振動之石英振動片等實現。例如，振動子10可為內

置於不具備恆溫槽之溫度補償型振盪器(TCXO)之振動子，亦可為內置於具備恆溫槽之恆溫槽型振盪器(OCXO)之振動子等。另，本實施形態之振動子10例如可藉由厚度滑移振動型以外之振動片，或以石英以外之材料形成之壓電振動片等各種振動片實現。例如，作為振動子10，亦可採用SAW(Surface Acoustic Wave：表面聲波)共振子、作為使用矽基板形成之矽製振動子之MEMS(Micro Electro Mechanical Systems：微機電系統)振動子等。

【0035】

D/A轉換電路72如上述，進行自處理電路50之頻率控制資料DFC之D/A轉換。輸入於D/A轉換電路72之頻率控制資料DFC係溫度修正處理、老化修正處理或卡爾曼(Kalman)濾波器處理等數位信號處理後之頻率控制資料。作為D/A轉換電路72之D/A轉換方式，可採用例如稱為電阻分割型之電阻串型。但，D/A轉換方式不限於此，可採用R-2R等電阻階梯型、電容陣列型、或脈寬調變型等各種方式。又，D/A轉換電路72除了D/A轉換器以外，可包含其控制電路、或進行高頻振動調變或PWM調變等之調變電路、或濾波器電路等。

【0036】

可變電容電容器74係藉由可變電容二極體即變容二極體等實現。可變電容電容器74之電容係藉由來自D/A轉換電路72之電容控制電壓可變地控制。

【0037】

振盪電路80具有用以驅動振動子10之緩衝器電路。作為該緩衝器電路，可使用例如雙極電晶體等。於該雙極電晶體之集極與高電位側電源節

點之間設置例如電流源。例如，可變電容電容器74之一端經由端子T1電性連接於振動子10之一端。可變電容電容器74之另一端例如藉由振盪電路80電性連接於GND節點並接地。GND節點係接地節點。連接振動子10之另一端之端子T2電性連接於例如振盪電路80之緩衝器電路即雙極電晶體之基極。又，振盪電路80具有一端連接於端子T2之負載電容用之電容器，該電容器之另一端電性連接於GND節點並接地。又，亦可將設置於端子T1與端子T2間之電容器等反饋元件設置於振盪電路80。於雙極電晶體之基極/射極之間，流動藉由振動子10之振盪產生之基極電流。且，使用藉由該基極電流而流動於雙極電晶體之集極/射極之間之集極電流，產生振盪信號OUT。另，振盪電路80之緩衝器電路亦可藉由例如將端子T1之節點與端子T2之節點之一節點成為輸入節點，另一節點成為輸出節點之反轉放大電路實現。該反轉放大電路可藉由例如具有電流控制功能之反相電路等實現。

【0038】

圖2係顯示本實施形態之電路裝置20之第2構成例。該第2構成例中，振盪信號產生電路70包含振盪電路80及分數倍-N型PLL電路82。振盪電路80使振動子10振盪，輸出振盪信號OSCK。振盪信號OSCK係第2振盪信號。例如，振動子10經由端子T1、T2電性連接於振盪電路80。並且，藉由振盪電路80具有之緩衝器電路驅動振動子10，從而使振動子10振動，產生振盪信號OSCK，輸出至分數倍-N型PLL電路82。分數倍-N型PLL電路82具有分頻電路83，進行來自分頻電路83之分頻時脈信號與振盪信號OSCK之相位比較，產生振盪信號OUT。例如，圖2中，處理電路50對加算處理之加算結果資料進行轉換處理，輸出轉換處理後之頻率控制資

料DFC。具體而言，處理電路50對控制電壓資料與溫度修正資料之加算結果資料進行轉換處理，輸出分頻比資料作為頻率控制資料DFC。並且，分數倍-N型PLL電路82之分頻電路83基於頻率控制資料DFC即分頻比資料設定分頻比，輸出該分頻比之振盪信號OUT之分頻時脈信號。並且，分數倍-N型PLL電路82藉由進行該分頻時脈信號與來自振盪電路80之振盪信號OSCK之相位比較，產生振盪信號OUT。

【0039】

圖3係比較例之電路裝置之構成例。圖3中，輸入類比之控制電壓VC，基於該控制電壓VC控制可變電容電容器75之電容CV。又，溫度修正電壓產生電路32基於來自溫度感測器30之溫度檢測電壓，輸出溫度修正電壓TC，基於該溫度修正電壓，控制可變電容電容器76之電容CT。該等電容CV、CT成為振盪電路80之負載電容CL。另，將振動子10之等效電容設為C0。

【0040】

圖3中，可變電容電容器75之一端連接於振動子10之一端，可變電容電容器75之另一端連接於可變電容電容器76之一端。可變電容電容器76之另一端連接於例如GND節點。例如，可變電容電容器75、76串聯連接於振動子10之一端與GND節點之間。

【0041】

該比較例之構成中，若將使用控制電壓VC之頻率調整(AFC)與溫度修正併用進行，則會因控制電壓VC而使溫度修正之修正量變化，導致頻率溫度特性惡化之問題。該情形時，亦考慮一面監視控制電壓VC，一面對溫度修正電壓進行修正之方法，但會產生修正誤差，難以實現高精度之

頻率溫度特性。

【0042】

例如，如圖3，頻率調整用之可變電容電容器75與溫度修正用之可變電容電容器76串聯連接於振動子10與GND節點間之情形時，振盪信號OUT之頻率偏差 Δf 可根據負載電容CL及振動子10之等效電容C0，如下式(1)般表示。頻率偏差 Δf 係表示實際頻率相對於標稱頻率之偏離者。

【0043】

$$\Delta f \propto 1/(C0+CL) \quad (1)$$

又，負荷電容CL可如下式(2)般表示。

【0044】

$$1/CL=1/CV+1/CT \quad (2)$$

根據上式(1)、(2)，下式(3)、(4)成立。

【0045】

$$\Delta f \propto ERR \times (1/CV + 1/CT) \quad (3)$$

$$ERR = (CV \times CT) / (C0 \times CV + C0 \times CT + CV \times CT) \quad (4)$$

ERR相當於誤差成分。又，控制電壓VC與可變電容電容器75之電容CV之間，及溫度修正電壓TC與可變電容電容器76之電容CT之間，例如下式(5)、(6)之關係成立。

【0046】

$$VC \propto 1/CV(5)$$

$$TC \propto 1/CT(6)$$

圖4係顯示比較例之構成之溫度修正電壓TC與頻率偏差 Δf 之關係。例如，假設誤差成分ERR為常數時，基於上式(3)、(5)、(6)而下式(7)成立。

【0047】

$$\Delta f \propto \text{ERR} \times (\text{VC} + \text{TC}) \quad (7)$$

因此，將控制電壓VC設為常數之情形時，頻率偏差 Δf 成為溫度修正電壓TC之一次函數，頻率偏差 Δf 與溫度修正電壓TC之間，線性關係成立。即，該情形時，溫度修正電壓TC與頻率偏差 Δf 之關係如圖4之記載為理想(ideal)之實線之特性所示，成為線性關係。但，實際上誤差成分ERR並非常數，而成為對應於電容CV、CT之值，例如，由於電容CT對應於溫度修正電壓TC而變化，故導致誤差成分ERR亦對應於溫度修正電壓TC而變化。因此，如圖4之虛線之特性所示，產生自理想之線性關係之偏離。因此種誤差成分ERR所致之自線性關係之偏離，而產生頻率溫度特性惡化之問題。另，作為本實施形態之第2比較例，亦考慮將頻率調整用之可變電容電容器75與溫度修正用之可變電容電容器76並聯設置於振動子10與GND節點間之構成。然而，該第2比較例中，由於頻率偏差成為 $\Delta f \propto 1/(\text{C0} + \text{CV} + \text{CT})$ ，故導致自理想之線性關係之偏離較圖3之比較例之構成更大，頻率溫度特性進而惡化。

【0048】

圖5、圖6係詳細說明比較例之構成之頻率溫度特性惡化之問題之圖。來自溫度感測器30之溫度檢測電壓VTD相對於溫度TMP如A1所示般變化。即，溫度檢測電壓VTD成為溫度依存電壓。溫度修正電壓產生電路32輸入溫度檢測電壓VTD，進行如A2所示之溫度修正，將溫度修正電壓TC輸出至可變電容電容器76。例如，未進行該溫度修正之情形時，振盪頻率f之頻率溫度特性變為如A3所示之特性。溫度修正電壓產生電路32使用溫度修正用之係數資料，進行將A3所示之振盪頻率f之溫度依存性抵消

之溫度修正。藉此，如A4所示，可使振盪信號OUT之振盪頻率 f 相對於溫度TMP之變化保持一定。

【0049】

另一方面，將A5所示之控制電壓VC輸入於可變電容電容器75。可變電容電容器75之電容CV對於控制電壓VC以如A6所示之特性變化。可變電容電容器76之電容CT亦對於溫度修正電壓TC以如A6所示之電壓電容特性變化。又，振盪頻率 f 對於負載電容CL以如A7所示之特性變化。因此，理想而言，振盪頻率 f 對於控制電壓VC如圖5之A8所示般線性變化。即，理想而言，如A4所示，可對應於控制電壓VC控制振盪頻率 f ，且使振盪頻率 f 對於溫度TMP之變化保持一定。

【0050】

然而，實際上會因上式(3)、(4)說明之誤差成分ERR，而如圖4所示，導致振盪頻率 f 之頻率偏差 Δf 自理想之線性關係偏離。藉此，如圖6之B1、B2所示，控制電壓VC與振盪頻率 f 之關係不再是由一次函數表示之線性關係。因此，控制電壓VC之振盪頻率 f 之變化不再是如圖5之A8、A9所示之線性變化，導致頻率溫度特性惡化。即，若使控制電壓VC變化，則會產生如圖6之B2所示之頻率誤差，而有無法實現高精度之頻率溫度特性之問題。

【0051】

相對於此，根據圖1、圖2之本實施形態之電路裝置20，將自外部輸入之類比之控制電壓VC藉由A/D轉換電路40予以A/D轉換成數位之控制電壓資料。又，亦將來自溫度感測器30之溫度檢測電壓VTD藉由A/D轉換電路40予以A/D轉換成數位之溫度檢測資料。並且，處理電路50基於溫度檢

測資料產生振盪頻率之溫度修正資料，進行溫度修正資料與控制電壓資料之加算處理，而產生頻率控制資料DFC。並且，產生根據頻率控制資料DFC設定之振盪頻率之振盪信號OUT。

【0052】

根據此種構成之本實施形態之電路裝置20，如圖5、圖6之比較例般，無需個別設置頻率調整用之可變電容電容器75及溫度修正用之可變電容電容器76。因此，可抑制產生如圖6之B1、B2所示之頻率誤差，可實現高精度之頻率溫度特性。即，根據本實施形態之電路裝置20，將溫度修正資料及控制電壓資料於處理電路50中進行數位相加，產生頻率控制資料DFC，藉由振盪信號產生電路70產生根據該頻率控制資料DFC設定之振盪頻率之振盪信號OUT。因此，如圖5、圖6所示，即使不個別設置可變電容電容器75、76，亦可進行利用控制電壓VC之頻率調整及溫度修正，可產生高精度之頻率溫度特性之振盪信號OUT。又，根據本實施形態之電路裝置20，利用類比之控制電壓VC之頻率調整功能與數位之溫度修正可共存。例如，若外部之處理裝置不使用數位之FCC而使用類比之控制電壓VC進行頻率調整之情形時，亦可與其對應，而可提高便利性。

【0053】

具體而言，圖1之第1構成例中，進行溫度修正資料與控制電壓資料之加算處理，產生頻率控制資料DFC，使用藉由將該頻率控制資料DFC進行D/A轉換而得之電容控制電壓，控制可變電容電容器74之電容，產生振盪信號OUT。因此，如圖5、圖6般，無需個別設置頻率調整用之可變電容電容器75及溫度修正用之可變電容電容器76，只要設置1個可變電容電容器74即可。並且，藉由電容控制電壓控制該1個可變電容電容器74之電

容，而調整振盪電路80之振盪頻率。因此，不會產生如圖6之B1、B2所示之問題，可產生高精度之頻率溫度特性之振盪信號OUT。

【0054】

又，圖2之第2構成例中，進行溫度修正資料與控制電壓資料之加算處理，產生分頻比資料作為頻率控制資料DFC。並且，藉由該分頻比資料設定分頻電路83之分頻比，產生分頻時脈信號，基於振盪信號OSCK及分頻時脈信號，藉由分數倍-N型PLL電路82產生振盪信號OUT。因此，即使不設置如圖5、圖6之可變電容電容器75、76，亦可進行控制電壓VC之頻率調整及溫度感測器30之溫度修正之兩者，可產生高精度之頻率溫度特性之振盪信號OUT。

【0055】

圖7係圖1之第1構成例之詳細動作說明圖。圖7中，處理電路50包含溫度修正部52、加算器54及修正處理部56。溫度修正部52基於來自A/D轉換電路40之溫度檢測資料DTD進行溫度修正處理，產生並輸出溫度修正資料DTC。加算器54進行來自A/D轉換電路40之控制電壓資料DVC及來自溫度修正部52之溫度修正資料DTC之加算處理，將加算結果資料DFCI輸出至修正處理部56。修正處理部56進行用以將振盪頻率f相對於控制電壓VC之關係設為線性之修正處理。並且，將修正處理後之頻率控制資料DFC輸入於D/A轉換電路72，基於來自D/A轉換電路72之電容控制電壓，控制可變電容電容器74之電容即負載電容CL。

【0056】

具體而言，來自溫度感測器30之溫度檢測電壓VTD相對於溫度TMP如D1所示般變化。將該溫度檢測電壓VTD藉由A/D轉換電路40，A/D轉換

成溫度檢測資料DTD。並且，溫度修正部52輸入該溫度檢測資料DTD，進行如D2所示之溫度修正處理，產生溫度修正資料DTC。具體而言，溫度修正部52使用溫度修正用之係數資料，進行將D3所示之振盪頻率f之溫度依存性抵消之溫度修正處理。藉此，如D4所示，可使振盪信號OUT之振盪頻率f相對於溫度TMP之變化維持一定。

【0057】

另一方面，將D5所示之控制電壓VC如D6所示，藉由A/D轉換電路40予以A/D轉換成控制電壓資料DVC。並且，加算器54進行控制電壓資料DVC與來自溫度修正部52之溫度修正資料DTC之加算處理，輸出加算結果資料DFCI。修正處理部56對加算結果資料DFCI進行如D7所示之修正處理。具體而言，修正處理部56進行用以將振盪頻率f相對於控制電壓VC之關係設為線性之修正處理，輸出修正處理後之頻率控制資料DFC。並且，D/A轉換電路72進行頻率控制資料DFC之D/A轉換，將電容控制電壓輸出至可變電容電容器74。

【0058】

可變電容電容器74之電容即負載電容CL對於來自D/A轉換電路72之電容控制電壓，以如D8所示之特性變化。又，振盪頻率f對於負載電容CL以如D9所示之特性變化。因此，如D10所示，振盪頻率f對於控制電壓VC線性變化。藉此，如D4所示，可對應於控制電壓VC控制振盪頻率f，且可使振盪頻率f對於溫度TMP之變化維持一定。

【0059】

圖8係圖2之第2構成例之詳細動作說明圖。圖8中，處理電路50包含溫度修正部52、加算器54及轉換處理部57。溫度修正部52對於來自A/D轉

換電路40之溫度檢測資料DTD進行溫度修正處理，產生並輸出溫度修正資料DTC。加算器54進行來自A/D轉換電路40之控制電壓資料DVC與來自溫度修正部52之溫度修正資料DTC之加算處理，將加算結果資料DFCI輸出至轉換處理部57。轉換處理部57進行對加算結果資料DFCI之轉換處理，輸出分頻比資料DIV作為轉換處理後之頻率控制資料DFC。對分數倍-N型PLL電路82之分頻電路83，基於該分頻比資料DIV設定分頻比。並且，分數倍-N型PLL電路82進行來自分頻電路83之分頻時脈信號與來自振盪電路80之振盪信號OSCK之相位比較，產生振盪信號OUT。

【0060】

具體而言，將E1所示之控制電壓VC如E2所示，藉由A/D轉換電路40，A/D轉換成控制電壓資料DVC。並且，加算器54進行控制電壓資料DVC與來自溫度修正部52之溫度修正資料DTC之加算處理，輸出加算結果資料DFCI。轉換處理部57對加算結果資料DFCI進行如E2所示之轉換處理，輸出分頻比資料DIV作為頻率控制資料DFC。並且，藉由基於該分頻比資料DIV，將分頻比設定於分頻電路83，而使振盪信號OUT之振盪頻率f對應於分頻比而變化。藉此，如E4所示，可對應於控制電壓VC控制振盪頻率f。又，藉由進行溫度修正部52之溫度修正，可使振盪頻率f對於溫度TMP之變化維持一定。

【0061】

圖9顯示分數倍-N型PLL電路82之構成例。分數倍-N型PLL電路82包含分頻電路83、相位比較器84、電荷泵電路85、低通濾波器86、電壓控制振盪電路87、時脈產生電路88、 $\delta - \Sigma$ 調變電路89、加減算電路91。相位比較器84進行來自振盪電路80之第2振盪信號即振盪信號OSCK與來自

分頻電路83之分頻時脈信號FBCK之相位比較。電荷泵電路85將相位比較例84輸出之脈衝電壓轉換成電流。低通濾波器86將電荷泵電路85輸出之電流平滑化，轉換成電壓。電壓控制振盪電路87將低通濾波器86之輸出電壓設為控制電壓，輸出藉由控制電壓設定振盪頻率之振盪信號OUT。

【0062】

分頻電路83將加減算電路91之輸出信號設為整數之分頻比，將電壓控制振盪電路87輸出之振盪信號OUT整數分頻，輸出分頻時脈信號FBCK。時脈產生電路88使用分頻時脈信號FBCK，產生並輸出時脈信號DSMCK。例如，時脈產生電路88可將分頻時脈信號FBCK緩衝而作為時脈信號DSMCK輸出，亦可輸出將分頻時脈信號FBCK整數分頻之時脈信號DSMCK。

【0063】

$\delta - \Sigma$ 調變電路89與來自時脈產生電路88之時脈信號DSMCK同步，進行將分數分頻比 L/M 積分並量子化之 $\delta - \Sigma$ 調變。加減算電路91將 $\delta - \Sigma$ 調變電路89輸出之 $\delta - \Sigma$ 調變信號DMQ及整數分頻比 N 進行加減算。將該加減算電路91之輸出信號輸入至分頻電路83。加減算電路91之輸出信號之整數分頻比 N 附近範圍之複數個整數分頻比依時間序列變化，其時間平均值與 $N+L/M$ 一致。該 $N+L/M$ 係藉由來自處理電路50之分頻比資料DIV設定。例如，將振盪信號OUT之振盪頻率設為 f ，將振盪信號OSCK之振盪頻率設為 f_{osc} 。該情形時，於振盪信號OSCK之相位與分頻時脈信號FBCK之相位同步之恆定狀態下，下式(8)成立。

【0064】

$$f=(N+L/M) \times f_{osc} \quad (8)$$

藉由使用此種構成之分數倍-N型PLL電路82，可產生以 $N+L/M$ 表示之分頻比將振盪信號OSCK倍增之振盪信號OUT。

【0065】

圖10顯示電路裝置20之詳細構成例。圖10中，除了圖1、圖2之構成外，進而設有緩衝器電路90、電源電路100、PLL電路110、溫箱控制電路120及記憶體130。

【0066】

緩衝器電路90將來自振盪信號產生電路70之振盪信號OUT緩衝並輸出。例如，緩衝器電路90將振盪信號OUT經緩衝之信號設為振盪信號FOUT，經由電路裝置20之端子TFOUT向外部輸出。例如，輸出CMOS波形之振盪信號FOUT。另，亦可以削頂正弦(Clipped Sine)波形輸出。

【0067】

電源電路100產生電路裝置20所使用之各種電源電壓。例如，基於自電路裝置20之電源端子輸入之外部電源電壓，產生各種電源電壓。例如，電源電路100將電源電壓V1供給於A/D轉換電路40。又，電源電路100將電源電壓V2供給於處理電路50，將電源電壓V3供給於振盪信號產生電路70。亦將電源電壓V3供給於例如緩衝器電路90。又，電源電路100將電源電壓V4、V5供給於PLL電路110、溫箱控制電路120。V1、V2、V3、V4、V5分別係第1電源電壓、第2電源電壓、第3電源電壓、第4電源電壓、第5電源電壓。例如，電源電路100具有複數個調節器電路，供給藉由該等調節器電路調節外部電源電壓後之電壓，作為電源電壓V1～V5。如此，藉由對每個電路區塊分支供給電源電壓，而可抑制1個電路區塊之電源雜訊傳達至其他電路區塊，可實現穩定之電路動作。

【0068】

PLL 電路 110 產生並輸出將振盪信號 OUT 倍增之時脈信號 CLK。例如，將振盪信號 OUT 之頻率倍增之頻率的時脈信號，且與振盪信號 OUT 相位同步之時脈信號 CLK，經由電路裝置 20 之時脈輸出端子 TCLK 向外部輸出。作為 PLL 電路 110，例如可使用如圖 9 所示之分數倍-N 型 PLL 電路。藉由設置此種 PLL 電路 110，可產生並供給作為於例如基地台之系統之 RF 電路等所用之時脈信號適當之時脈信號 CLK。又，若設置此種 PLL 電路 110，則例如可藉由第 1 段時脈信號產生電路即振盪信號產生電路 70 減低低頻帶之相位雜訊，可藉由第 2 段時脈信號產生電路即 PLL 電路 110 減低高頻帶之相位雜訊。因此，產生自低頻帶遍及高頻帶之廣頻帶中，相位雜訊較小之乾淨的時脈信號 CLK，並可藉由基地台之 RF 電路等供給。

【0069】

溫箱控制電路 120 控制振動子 10 之溫度。例如，溫箱控制電路 120 使用設置於恆溫槽之溫箱型振動子 10 之情形時，進行溫箱型振動子 10 之溫箱控制。例如，溫箱控制電路 120 使用藉由熱阻器等實現之溫箱控制用溫度感測器，進行振盪器之溫箱控制。例如，若溫度感測器即熱阻器之電阻值對應於振盪器之溫箱溫度而變化，則溫箱控制電路 120 檢測該電阻值之變化，作為溫度檢測電壓之變化。並且，產生對應於該溫度檢測電壓而變化之加熱器控制電壓，並經由溫箱控制用端子 TOV 輸出。將該加熱器控制電壓輸出至設置於振盪器內之加熱器。加熱器例如藉由發熱元件即發熱功率雙極電晶體構成，藉由加熱器控制電壓控制發熱功率雙極電晶體之基極電壓，實現加熱器之發熱控制。

【0070】

記憶體130記憶處理電路50使用之資料。具體而言，記憶體130記憶使用於處理電路50進行之數位信號處理之資料。例如，處理電路50進行溫度修正處理之情形時，記憶體130記憶溫度修正用之係數資料。又，處理電路50進行老化修正處理或數位濾波器處理之情形時，記憶體130記憶老化修正用之資料或數位濾波器處理用之係數資料。記憶體130可藉由MONOS(Metal-Oxide-Nitride-Oxide-Silicon，金屬氧化氮氧化矽)或EEPROM(Electrically Erasable Programmable read only memory，電性可抹除可程式化唯讀記憶體)等非揮發性記憶體而實現。另，記憶體130亦可為成為處理電路50之工作區域之記憶體。該情形時，記憶體130係藉由SRAM(Static Random-Access Memory，靜態隨機存取記憶體)等實現。

【0071】

又，電路裝置20包含電性連接於處理電路50之數位介面端子TIF。數位介面端子TIF係處理電路50具有之數位介面電路用端子。例如，數位介面電路可藉由2線之I2C(Inter-Integrated Circuit，內部積體電路)方式之介面電路實現。I2C方式係以串列時脈線及雙向之串列資料線之2條信號線進行通信之同步式串列通信方式。該情形時，數位介面端子TIF成為連接該等串列時脈線或串列資料線之端子。可於I2C之匯流排連接複數個從屬機，主控機指定個別決定之從屬機之位址，選擇從屬機後，與該從屬機進行通信。或者，亦可藉由3線或4線之SPI(Serial Peripheral Interface，串列週邊介面)方式之介面電路實現數位介面電路。SPI方式係以串列時脈線及單向之2條串列資料線通信之同步式串列通信方式。該情形時，數位介面端子TIF成為連接該等串列時脈線或串列資料線之端子。可於SPI之匯流排連接複數個從屬機，但為了特定該等而主控機需要使用從屬機選擇

線，選擇從屬機，該情形時，需要從屬機選擇線。

【0072】

2.佈局配置

圖11係顯示本實施形態之電路裝置20之佈局配置例。電路裝置20具有邊SD1、SD2、SD3、SD4。即，電路裝置10具有邊SD1、邊SD1之對邊即邊SD2、與邊SD1交叉之邊SD3、及邊SD3之對邊即邊SD4。藉由該等邊SD1、SD2、SD3、SD4形成矩形形狀。邊SD1、SD2、SD3、SD4分別係第1邊、第2邊、第3邊、第4邊。例如，邊SD1與邊SD2係互相對向之邊，邊SD3、SD4係與邊SD1、SD2正交，且互相對向之邊。此處，將自邊SD1朝向邊SD2之方向設為DR1，將自邊SD3朝向邊SD4之方向設為DR2。又，將DR2之相反方向設為DR3，將DR1之相反方向設為DR4。方向DR1、DR2、DR3、DR4分別係第1方向、第2方向、第3方向、第4方向。

【0073】

該情形時，圖11中，振盪信號產生電路70配置於A/D轉換電路40之第1方向側即方向DR1側。處理電路50配置於A/D轉換電路40及振盪信號產生電路70之第2方向側即方向DR2側。方向DR2係與方向DR1正交之方向。例如，A/D轉換電路40及處理電路50沿方向DR2相鄰配置，振盪信號產生電路70及處理電路50亦沿方向DR2相鄰配置。所謂2個電路區塊相鄰配置，係於2個電路區塊間不介置其他電路區塊地配置。並且，A/D轉換電路40配置在與邊SD1之距離較與邊SD2之距離更近之位置。另一方面，振盪信號產生電路70配置在與邊SD2之距離較與邊SD1之距離更近之位置。例如，將邊SD1與邊SD2之中央線與邊SD1間之區域設為第1區域，將

該中央線與邊SD2間之區域設為第2區域。該情形時，A/D轉換電路40配置於邊SD1側之第1區域，振盪信號產生電路70配置於邊SD2側之第2區域。

【0074】

根據此種佈局配置，可對處理電路50以短通路之配線路徑輸入來自A/D轉換電路40之A/D轉換資料。例如，A/D轉換電路40將控制電壓VC進行A/D轉換，將控制電壓資料DVC輸出至處理電路50，將溫度檢測電壓VTD進行A/D轉換，將溫度檢測資料DTD輸出至處理電路50。藉由設為圖11之佈局配置，可對處理電路50以短通路之配線路徑輸入該等控制電壓資料DVC、溫度檢測資料DTD。又，對於來自處理電路50之頻率控制資料DFC，亦可對振盪信號產生電路70以短通路之配線路徑輸入。例如，圖1、圖7之第1構成例中，可將來自處理電路50之頻率控制資料DFC以短通路之配線路徑輸入至D/A轉換電路72，進行D/A轉換。另一方面，圖2、圖8之第2構成例中，可將來自處理電路50之頻率控制資料DFC以短通路之配線路徑輸入至分數倍-N型PLL電路82之分頻電路83，設定分頻比。

藉此，可將A/D轉換電路40、處理電路50、振盪信號產生電路70如圖11所示，小型化且效率良好地進行佈局配置，可謀求電路裝置20之小面積化。又，可將A/D轉換電路40與處理電路50間之資料傳送之信號延遲，或處理電路50與振盪信號產生電路70間之資料傳送之信號延遲抑制為最小限度，亦可防止產生因信號延遲所致之電路動作之問題等。

【0075】

又，圖11中，於A/D轉換電路40與振盪信號產生電路70間配置電源電路100。例如，A/D轉換電路40及電源電路100沿方向DR1相鄰配置，電

源電路100及振盪信號產生電路70亦沿方向DR1相鄰配置。

【0076】

若設為此種佈局配置，則可有效活用A/D轉換電路40及振盪信號產生電路70間之空間而配置電源電路100。例如，邏輯電路即處理電路50為了進行各種數位信號處理，故其電路面積變大。因此，於A/D轉換電路40及振盪信號產生電路70之方向DR2側配置有處理電路50之情形時，會有於處理電路50之第3方向側即方向DR3側之區域、且為A/D轉換電路40與振盪信號產生電路70間之區域產生閒置空間之虞。於圖11中，由於在成為此種閒置空間之區域配置電源電路100，故可將A/D轉換電路40、處理電路50、振盪信號產生電路70、電源電路100小型化且效率良好地進行佈局配置，就此點可實現電路裝置20之進而小面積化。

【0077】

並且，如圖10所說明，電源電路100將電源電壓V1供給於A/D轉換電路40，將電源電壓V2供給於處理電路50。又，將電源電壓V3供給於振盪信號產生電路70。例如，藉由自電源電路100向A/D轉換電路40沿方向DR4配線之第1電源線，供給電源電壓V1。又，藉由自電源電路100向處理電路50沿方向DR2配線之第2電源線，供給電源電壓V2。又，藉由自電源電路100向振盪信號產生電路70沿方向DR1配線之第3電源線，供給電源電壓V3。藉此，可藉由較短的配線長度之第1、第2、第3電源線，自電源電路100向A/D轉換電路40、處理電路50、振盪信號產生電路70供給電源電壓V1、V2、V3。

【0078】

例如，由於處理電路50以高時脈頻率執行數位信號處理，故會因該

數位信號處理而產生高雜訊位準之數位雜訊。若該數位雜訊傳遞至A/D轉換電路40或振盪信號產生電路70，則會產生類比電路等之性能惡化等問題。例如，產生A/D轉換精度降低、或較高的雜訊位準之數位雜訊與振盪信號重疊等問題。就該點，於本實施形態中，對A/D轉換電路40、振盪信號產生電路70供給與供給於處理電路50之電源電壓V2個別產生之電源電壓V1、V3。例如，可使用與自電源電路100向處理電路50之第2電源線不同之第1電源線、第3電源線，將電源電壓V1、V3供給於A/D轉換電路40、振盪信號產生電路70。因此，可防止因處理電路50之數位雜訊所致之性能惡化之問題。

【0079】

圖12係顯示本實施形態之電路裝置20之詳細佈局配置例。如圖12所示，電路裝置20包含記憶處理電路50使用之資料之記憶體130。如圖10所說明，記憶體130記憶使用於處理電路50所進行之數位信號處理之各種係數資料等。例如，記憶溫度修正處理用之係數資料及數位濾波器處理用之係數資料等。並且，記憶體130配置於處理電路50與電路裝置20之邊SD4之間。例如，圖12中，對於處理電路50之邊SD4側之邊之位置，配置有記憶體130。例如，以與沿SD4之I/O區域重疊之方式配置有記憶體130。

【0080】

根據此種佈局配置，可利用處理電路50之邊SD4側之空間配置記憶體130。例如，可有效利用沿著邊SD4之I/O區域用之空間配置記憶體130。因此，可將記憶使用於處理電路50之資料之記憶體130效率良好地進行佈局配置，可謀求電路裝置20之小規模化等。又，可將自記憶體130讀出之係數資料等以短通路之配線路徑輸入至處理電路50。又，例如記憶

體130為非揮發性記憶體之情形時，需要資料之寫入用或讀出用高電壓電源，但亦可將用以自外部對電路裝置20供給該高電壓電源之高電壓電源端子配置於沿邊SD4之I/O區域。

【0081】

又，電路裝置20包含電性連接於處理電路50之數位介面端子TIF。如圖10所說明，該數位介面端子TIF係I2C或SPI之時脈端子或資料端子。並且，如圖12所示，數位介面端子TIF配置於處理電路50與邊SD4之間。例如，數位介面端子TIF配置於沿邊SD4之I/O區域。例如，A/D轉換電路40、電源電路100、振盪信號產生電路70、緩衝器電路90等配置於處理電路50之方向DR3側，相對於此，數位介面端子TIF配置於該方向DR3之相反方向的方向DR2側。

【0082】

例如，數位介面端子TIF中，產生因I2C或SP2之時脈信號或資料信號所致之高雜訊位準之數位雜訊。若該數位雜訊傳遞至A/D轉換電路40，則導致A/D轉換精度降低等問題。又，若該數位雜訊傳遞至振盪信號產生電路70或緩衝器電路90，則導致數位雜訊與振盪信號重疊，產生振盪頻率之精度降低，或相位雜訊增加等問題。該方面於圖12中，成為數位雜訊之產生源之數位介面端子TIF配置於處理電路50與邊SD4之間，配置於處理電路50之方向DR2側。因此，可隔開數位介面端子TIF與A/D轉換電路40間之距離，或數位介面端子TIF與振盪信號產生電路70、與緩衝器電路90間之距離。因此，可抑制因數位雜訊所致之A/D轉換精度降低。又，可抑制因數位雜訊所致之振盪頻率降低或相位雜訊增加。

【0083】

又，電路裝置20包含將振盪信號緩衝並輸出至外部之緩衝器電路90。並且，如圖12所示，緩衝器電路90配置於振盪信號產生電路70之方向DR3側。例如，於處理電路50之方向DR3側配置振盪信號產生電路70，於該振盪信號產生電路70之方向DR3側配置緩衝器電路90。例如，振盪信號產生電路70及緩衝器電路90沿方向DR3相鄰配置。具體而言，圖12中，緩衝器電路90配置於邊SD2與邊SD3交叉之角落區域。又，輸出振盪信號之端子TFOUT配置於沿邊SD3之I/O區域內，緩衝器電路90之方向DR4側。

【0084】

根據此種佈局配置，可將輸出振盪信號之緩衝器電路90配置在與處理電路50或數位介面端子TIF最大限度地隔開距離之位置。例如，可將輸出振盪信號之端子TFOUT配置在與配置數位介面端子TIF之邊SD4之區域對向之邊SD3之區域。藉此，可抑制於處理電路50或數位介面端子TIF產生之數位雜訊與振盪信號重疊。因此，可抑制因該數位雜訊所致之振盪頻率降低，或振盪信號之相位雜訊增加等問題之產生。又，藉由以與振盪信號產生電路70之方向DR3側相鄰之方式配置緩衝器電路90，而可將自振盪信號產生電路70之振盪信號之信號線以短通路連接於緩衝器電路90，可抑制因信號線之寄生電容等所致之性能劣化。

【0085】

又，本實施形態之振動子10包含控制振動子10之溫度之溫箱控制電路120。並且，如圖12所示，溫箱控制電路120配置於A/D轉換電路40之方向DR3側。例如，圖12中，處理電路50之方向DR3側之區域中，在與邊SD1之距離較近之第1區域，配置A/D轉換電路40及溫箱控制電路120，在

與邊SD2之距離較近之第2區域，配置振盪信號產生電路70及緩衝器電路90。藉此，可有效活用處理電路50之方向DR3側之空間，配置A/D轉換電路40及溫箱控制電路120與振盪信號產生電路70及緩衝器電路90。藉此，可進行該等電路區塊之有效的佈局配置，可實現電路裝置20之佈局面積之小規模化等。

【0086】

又，電路裝置20包含產生並輸出將振盪信號倍增之時脈信號之PLL電路110。並且，PLL電路110配置於A/D轉換電路40之方向DR3側。例如，PLL電路110配置於A/D轉換電路40或電源電路100之方向DR3側。具體而言，PLL電路110配置於溫箱控制電路120與緩衝器電路90之間。藉此，可有效活用A/D轉換電路40之方向DR3側之空間而配置PLL電路110。又，例如可於振盪信號產生電路70之方向DR4側配置PLL電路110，可將自振盪信號產生電路70之振盪信號之信號線以短通路連接於PLL電路110。

【0087】

另，如圖10所說明，電源電路100產生電源電壓V4並供給於PLL電路110。例如，藉由自電源電路100向PLL電路110沿方向DR3配置之第4電源線，供給電源電壓V4。

【0088】

又，PLL電路110亦可為圖9所說明之分數倍-N型PLL電路82。例如，電路裝置20之第1動作模式中，如圖1之第1構成例，藉由D/A轉換電路72、可變電容電容器74、振盪電路80產生振盪信號OUT。並且，如圖10所示，分數倍-N型PLL電路82即PLL電路110產生並輸出將振盪信號

OUT倍增之時脈信號CLK。該情形時，輸出時脈信號CLK之時脈輸出端子TCLK配置於例如沿邊SD3之I/O區域。另，輸入控制電壓VC之控制電壓輸入端子TVC亦配置於沿邊SD3之I/O區域。另一方面，電路裝置20之第2動作模式中，如圖2之第2構成例，藉由振盪電路80、PLL電路110即分數倍-N型PLL電路82，產生振盪信號OUT。藉此，可進行各種動作模式之電路裝置20之動作。

【0089】

3.振盪電路

圖13係顯示振盪電路80之構成例。圖13係科耳皮茲(Colpitts)型振盪電路80之例。可變電容電容器74設置於振動子10之一端之節點NA1與GND節點之間。振動子10之另一端之節點NA2連接於雙極電晶體BTR之基極。於高電位側電源節點即VDD節點與雙極電晶體BTR之集極間，設置電阻RA1，於雙極電晶體BTR之射極與GND節點間，設置電阻RA2。於VDD節點與節點NA2間設置電阻RA3，於節點NA2與GND節點間設置電阻RA4。又，於節點NA2與GND節點間串聯設置電容器CA1、CA2，於電容器CA1、CA2之連接節點NA3與雙極電晶體BTR之射極之節點NA4間，設置濾波器FLT。另，振盪電路80不限於圖13之構成，亦可實施使其連接構成不同等之各種變化。又，作為振盪電路80，亦可使用皮爾茲型等振盪電路。

【0090】

4.振盪器

圖14係顯示包含本實施形態之電路裝置20之振盪器400之構成例。如圖14所示，振盪器400包含振動子10及電路裝置20。振動子10及電路裝置

20安裝於振盪器400之封裝410內。並且，將振動子10之端子及電路裝置20之端子即IC之焊墊藉由封裝410之內部配線電性連接。圖14中，振盪器400成為溫箱構造之振盪器。具體而言，成為雙溫箱構造之振盪器。

【0091】

封裝410係藉由基板411及盒體412構成。於基板411搭載未圖示之各種電子零件。於盒體412之內部，設置第2容器414，於第2容器414之內部，設置第1容器413。並且，於第1容器413之上表面之內側面安裝振動子10。又，於第1容器413之上表面之外側面，安裝本實施形態之電路裝置20、加熱器450及溫度感測器460。可藉由發熱元件即加熱器450，例如調整第2容器414內部之溫度。

並且，可藉由溫度感測器460，例如檢測第2容器414內部之溫度。

【0092】

第2容器414設置於基板416上。基板416係可搭載各種電子零件之電路基板。基板416中，於設有第2容器414之面之背側面，安裝有加熱器452、溫度感測器462。例如，可藉由發熱元件即加熱器452，調整盒體412與第2容器414間之空間之溫度。並且，可藉由溫度感測器462，調整盒體412與第2容器414間之空間之溫度。

【0093】

作為加熱器450、452之發熱元件，可使用例如發熱功率雙極電晶體、發熱加熱器MOS電晶體、發熱電阻體或帕爾帖(Peltier)元件等。該等加熱器450、452之發熱控制可藉由例如電路裝置20之溫箱控制電路120實現。作為溫度感測器460、462，可使用例如熱阻器、二極體等。如此，圖15中，於電路裝置20之外部設有溫度感測器460、462，A/D轉換電路

40將來自該等外部之溫度感測器460、462之溫度檢測檢測電壓進行A/D轉換。該情形時，亦可將電路裝置20內部之溫度感測器30與外部之溫度感測器460、462之兩者併用使用。圖14中，由於可以雙溫箱構造之恆溫槽實現振動子10等之溫度調整，故可謀求振動子10之振盪頻率之穩定化等。

【0094】

另，圖14中，顯示雙溫箱構造之構成例，但本實施形態之振盪器400不限於此種構成，可實施各種變化。例如，振盪器400亦可為單溫箱構造。即，圖14中，雖設有如第1、第2容器413、414之2個容器，但亦可為設有1個容器作為恆溫槽之單溫箱構造之振盪器400。

【0095】

5.電子機器、移動體

圖15係顯示包含本實施形態之電路裝置20之電子機器500之構成例。電子機器500包含本實施形態之電路裝置20、振動子10、處理部520。又，電子機器500可包含天線ANT、通信部510、操作部530、顯示部540及記憶部550。藉由振動子10及電路裝置20構成振盪器400。另，電子機器500不限於圖15之構成，可省略該等之一部分構成要素，實施追加其他構成要素等之各種變化。

【0096】

電子機器500可為例如基地台或路由器等網路關聯機器、測量距離、時間、流速或流量等物理量之高精度之測量機器、測定生物資訊之生物資訊測定機器或車載機器等。生物資訊測定機器可為例如超音波測定裝置、脈搏計或血壓測定裝置等。車載機器可為自動運轉用機器等。又，電子機

器500亦可為頭部安裝型顯示裝置或時鐘關聯機器等穿戴式機器、機器人、印刷裝置、投影裝置、智慧型手機等之攜帶資訊終端、配送內容之內容提供機器、或數字相機或攝像機等影像機器等。

【0097】

通信介面即通信部510進行經由天線ANT自外部接收資料，或對外部發送資料之處理。處理器即處理部520進行電子機器500之控制處理，或經由通信部510收發之資料之各種數位處理等。處理部520之功能例如可藉由微電腦等處理器實現。操作介面即操作部530為使用者用以進行輸入操作者，可藉由操作按鈕或觸控面板顯示器等實現。顯示部540為顯示各種資訊者，可藉由液晶或有機EL(Electroluminescent：電致發光)等顯示器實現。記憶部550為記憶資料者，其功能可藉由RAM(Random Access Memory：隨機存取記憶體)或ROM(Read Only Memory，唯讀記憶體)等半導體記憶體或HDD等而實現。

【0098】

圖16係顯示包含本實施形態之電路裝置20之移動體之例。本實施形態之電路裝置20可組裝於例如車、飛機、機車、自行車或船舶等各種移動體中。移動體例如為具備引擎或馬達等驅動機構、把手或舵等操舵機構、各種電子機器，於地上或天空或海上移動之機器/裝置。圖16係概略地顯示作為移動體之具體例之汽車206。於汽車206組裝本實施形態之電路裝置20及具有振動子之未圖示之振盪器。控制裝置208藉由利用該振盪器產生之時脈信號而動作。控制裝置208例如根據車體207之姿勢控制懸吊之軟硬，或控制各個車輪209之制動。例如，亦可藉由控制裝置208實現汽車206之自動運轉。另，組裝有本實施形態之電路裝置20或振盪器之機器

不限於此種控制裝置208，可組裝於設置於汽車206等移動體之各種機器中。

【0099】

另，如上，已針對本實施形態進行詳細說明，但本領域技術人員可容易理解實體上不脫離本發明之新穎事項及效果下可進行各種變化。因此，此種變化例係全部包含在本發明之範圍內者。例如，說明書或圖式中，至少一次，隨更廣義或同義之不同用語一同記載之用語在說明書或圖式之任何部分都可替換為其不同用語。又，本實施形態及變化例之所有組合亦包含於本發明之範圍內。又，電路裝置、電子機器、移動體之構成/動作或A/D轉換處理、溫度修正處理、加算處理、頻率控制資料之產生處理、電路裝置之佈局配置或連接構成亦不限於本實施形態所說明者，而可實施各種變化。

【符號說明】

【0100】

10	振動子
20	電路裝置
30	溫度感測器
32	溫度修正電壓產生電路
40	A/D轉換電路
50	處理電路
52	溫度修正部
54	加算器
56	修正處理部

57	轉換處理
70	振盪信號產生電路
72	D/A轉換電路
74、75、76	可變電容電容器
80	振盪電路
82	分數倍-N型PLL電路
83	分頻電路
84	相位比較器
85	電荷泵電路
86	低通濾波器
87	電壓控制振盪電路
88	時脈產生電路
89	δ - Σ 調變電路
91	加減算電路
100	電源電路
110	PLL電路
120	溫箱控制電路
130	記憶體
206	汽車
207	車體
208	控制裝置
209	車輪
400	振盪器

410	封裝
411	基板
412	盒體
413	第1容器
414	第2容器
416	基板
450、452	加熱器
460、462	溫度感測器
500	電子機器
510	通信部
520	處理部
530	操作部
540	顯示部
550	記憶部
ADQ	A/D轉換資料
C0	等效電容
CL	負載電容
CT、CV	電容
DFC	振盪控制信號
DIV	分頻比資料
DR1、DR2	方向
DR3、DR4	方向
FCC	頻率控制碼

OSCK	振盪信號
OUT	振盪信號
SD1、SD2	邊
SD3、SD4	邊
T1、T2	振動子連接用端子
TCLK	時脈端子
TIF	介面端子
TVC	控制電壓端子
VC	控制電壓
VTD	溫度檢測電壓

【發明申請專利範圍】

【第1項】

一種電路裝置，其特徵在於包含：

A/D轉換電路，其將控制電壓進行A/D轉換而產生控制電壓資料，將來自溫度感測器之溫度檢測電壓進行A/D轉換而產生溫度檢測資料；

處理電路，其基於上述溫度檢測資料產生溫度修正資料，進行上述溫度修正資料與上述控制電壓資料之加算處理，而產生頻率控制資料；及

振盪信號產生電路，其使用上述頻率控制資料及振動子，產生根據上述頻率控制資料設定之振盪頻率之振盪信號；且

該電路裝置具有第1邊、上述第1邊之對邊即第2邊、與上述第1邊交叉之第3邊、及上述第3邊之對邊即第4邊，

將自上述第1邊朝向上述第2邊之方向設為第1方向，將自上述第3邊朝向上述第4邊之方向設為第2方向時，

上述振盪信號產生電路配置於上述A/D轉換電路之上述第1方向側，

上述處理電路配置於上述A/D轉換電路及上述振盪信號產生電路之上述第2方向側，

上述A/D轉換電路配置在與上述第1邊之距離較與上述第2邊之距離更近之位置，

上述振盪信號產生電路配置在與上述第2邊之距離較與上述第1邊之距離更近之位置；

該電路裝置包含產生並輸出將上述振盪信號倍增之時脈信號之PLL電路，

將上述第2方向之相反方向設為第3方向時，上述PLL電路配置於上

述A/D轉換電路之上述第3方向側。

【第2項】

如請求項1之電路裝置，其中

上述處理電路係對上述加算處理之加算結果資料進行修正處理，輸出上述修正處理後之上述頻率控制資料；

上述振盪信號產生電路包含：

D/A轉換電路，其將上述修正處理後之上述頻率控制資料進行D/A轉換而輸出電容控制電壓；

可變電容電容器，其基於上述電容控制電壓而控制電容；及

振盪電路，其將上述可變電容電容器之上述電容設為負載電容，使上述振動子振盪而產生上述振盪信號。

【第3項】

如請求項1之電路裝置，其中

上述處理電路係對上述加算處理之加算結果資料進行轉換處理，輸出分頻比資料作為上述轉換處理後之上述頻率控制資料；

上述振盪信號產生電路包含：

振盪電路，其使上述振動子振盪而產生第2振盪信號；及

分數倍-N型PLL(phase-locked loop，鎖相迴路)電路，其具有基於上述分頻比資料設定分頻比之分頻電路，進行自上述分頻電路之分頻時脈信號與上述第2振盪信號之相位比較而產生上述振盪信號。

【第4項】

如請求項1之電路裝置，其中

於上述A/D轉換電路與上述振盪信號產生電路間配置電源電路。

【第5項】

如請求項4之電路裝置，其中

上述電源電路將第1電源電壓供給於上述A/D轉換電路，將第2電源電壓供給於上述處理電路，將第3電源電壓供給於上述振盪信號產生電路。

【第6項】

如請求項1之電路裝置，

其包含記憶供上述處理電路使用之資料之記憶體，

上述記憶體配置於上述處理電路與上述第4邊之間。

【第7項】

如請求項1之電路裝置，

其包含電性連接於上述處理電路之數位介面端子，

上述數位介面端子配置於上述處理電路與上述第4邊之間。

【第8項】

如請求項1之電路裝置，

其包含緩衝上述振盪信號且向外部輸出之緩衝器電路，

將上述第2方向之相反方向設為第3方向時，上述緩衝器電路配置於上述振盪信號產生電路之上述第3方向側。

【第9項】

如請求項1之電路裝置，

其包含控制上述振動子之溫度之溫箱控制電路，

將上述第2方向之相反方向設為第3方向時，上述溫箱控制電路配置於上述A/D轉換電路之上述第3方向側。

【第10項】

一種電路裝置，其特徵在於包含：

A/D轉換電路，其將來自溫度感測器之溫度檢測電壓進行A/D轉換而輸出溫度檢測資料；

處理電路，其基於上述溫度檢測資料進行振盪頻率之溫度修正處理，而產生並輸出上述振盪頻率之頻率控制資料；及

振盪信號產生電路，其使用上述頻率控制資料及振動子，產生根據上述頻率控制資料設定之上述振盪頻率之振盪信號，

該電路裝置具有第1邊、上述第1邊之對邊即第2邊、與上述第1邊交叉之第3邊、及上述第3邊之對邊即第4邊，

將自上述第1邊朝向上述第2邊之方向設為第1方向，將自上述第3邊朝向上述第4邊之方向設為第2方向時，

上述振盪信號產生電路配置於上述A/D轉換電路之上述第1方向側，

上述處理電路配置於上述A/D轉換電路及上述振盪信號產生電路之上述第2方向側，

上述A/D轉換電路配置在與上述第1邊之距離較與上述第2邊之距離更近之位置，

上述振盪信號產生電路配置在與上述第2邊之距離較與上述第1邊之距離更近之位置；

該電路裝置包含產生並輸出將上述振盪信號倍增之時脈信號之PLL電路，

將上述第2方向之相反方向設為第3方向時，上述PLL電路配置於上述A/D轉換電路之上述第3方向側。

【第11項】

一種振盪器，其特徵在於包含：
請求項1至10中任一項之電路裝置；及
上述振動子。

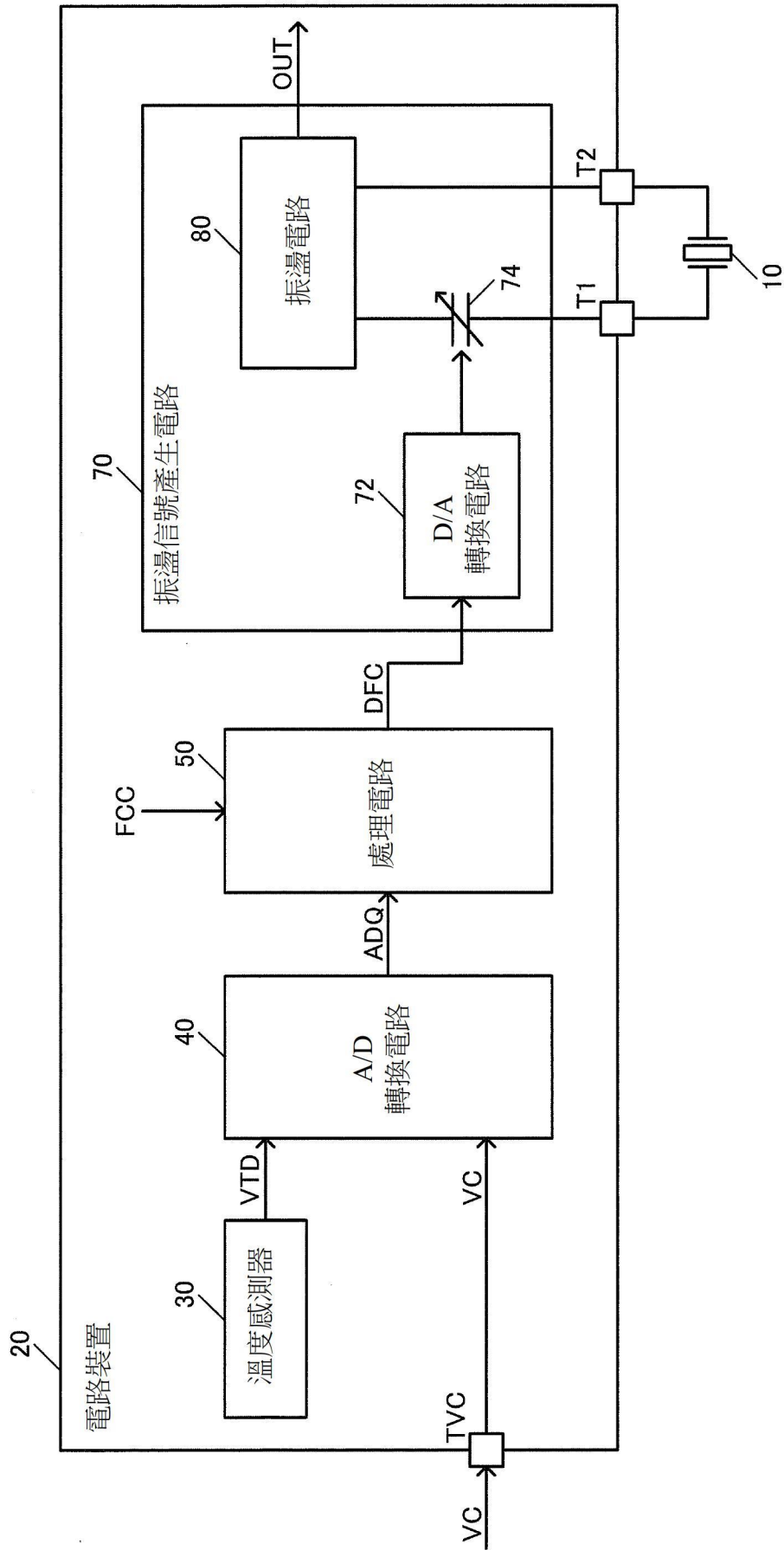
【第12項】

一種電子機器，其特徵在於包含請求項1至10中任一項之電路裝置。

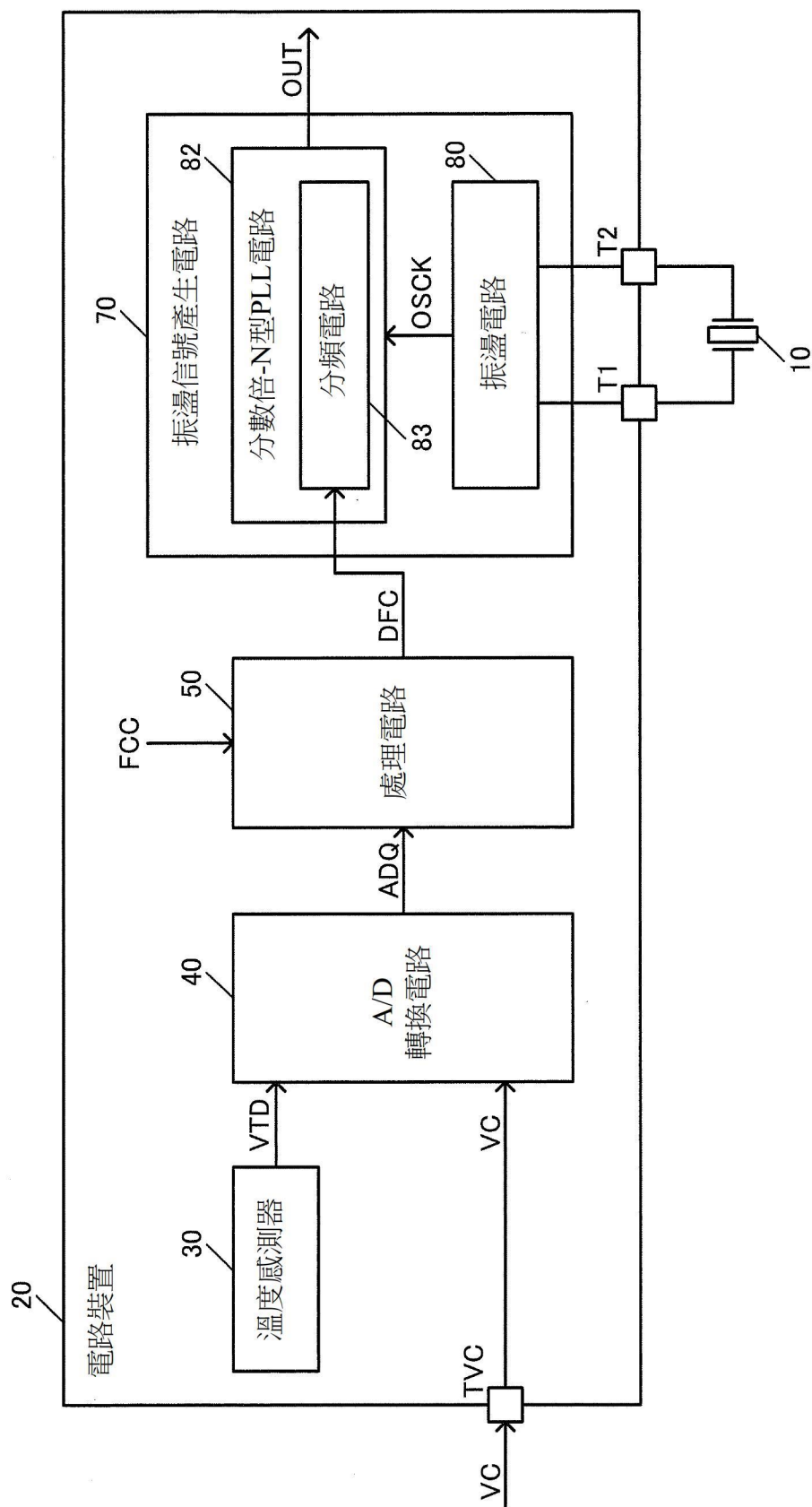
【第13項】

一種移動體，其特徵在於包含請求項1至10中任一項之電路裝置。

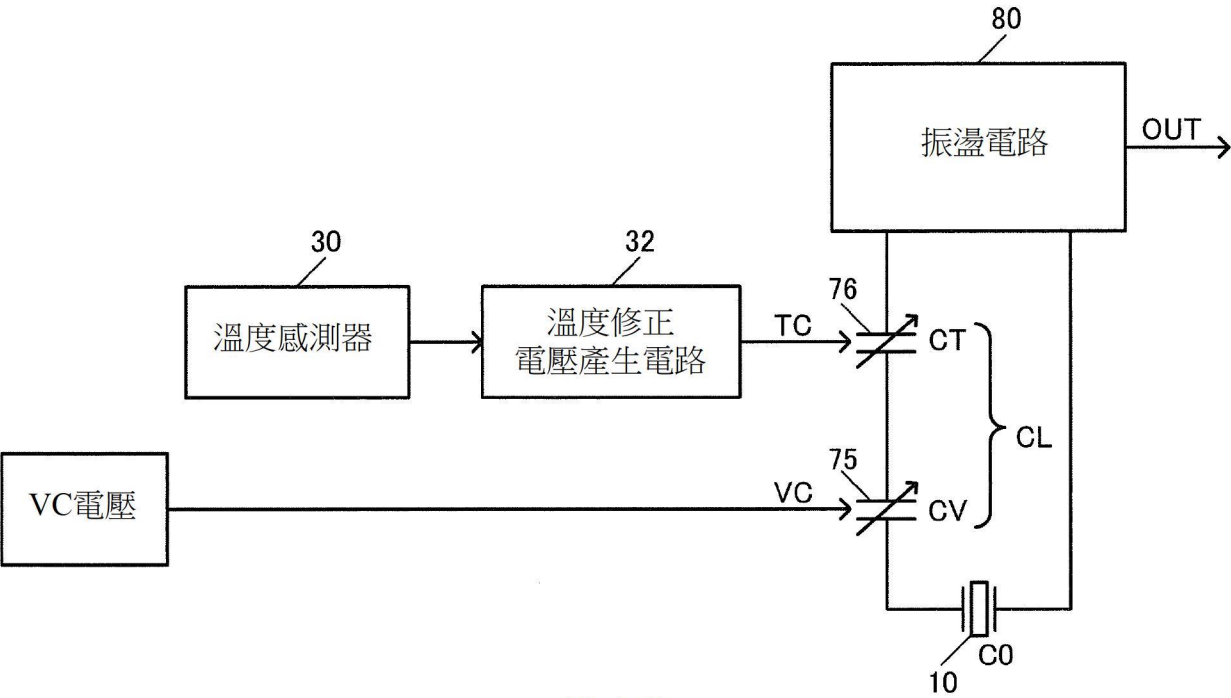
【發明圖式】



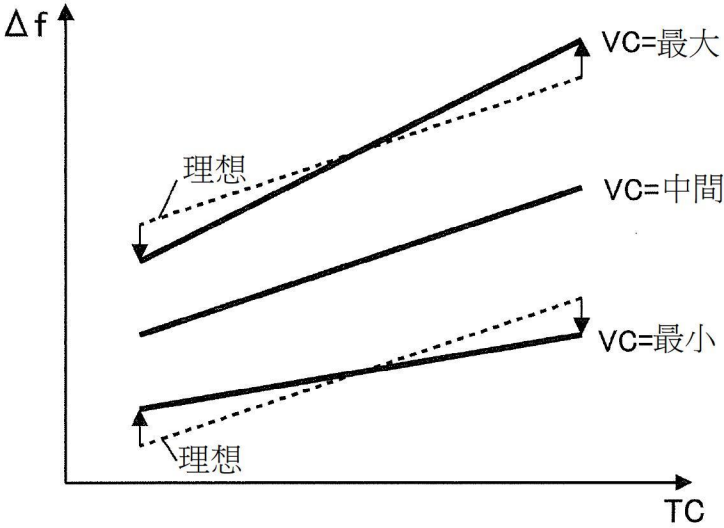
【圖1】



【圖2】



【圖3】

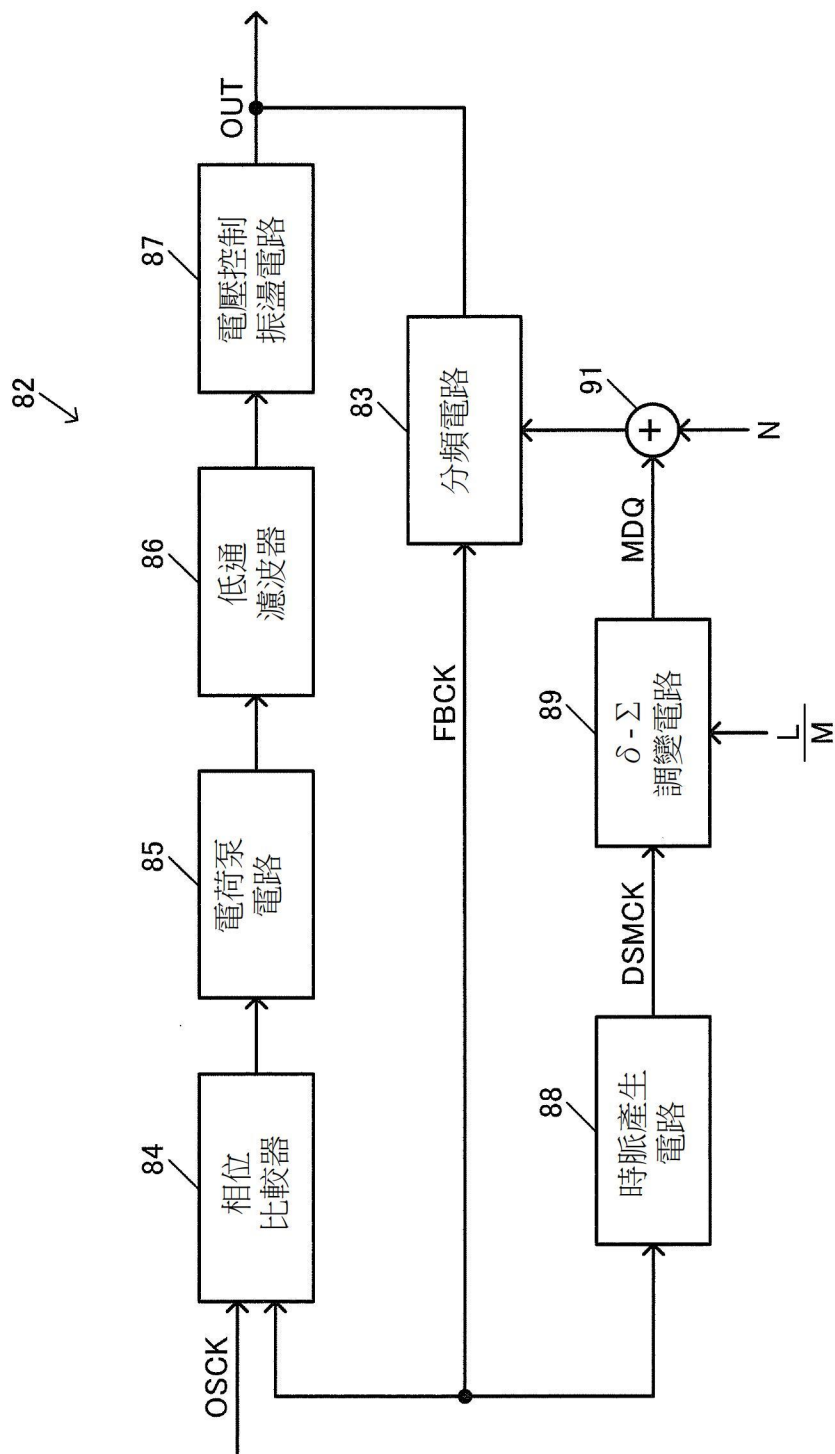


【圖4】

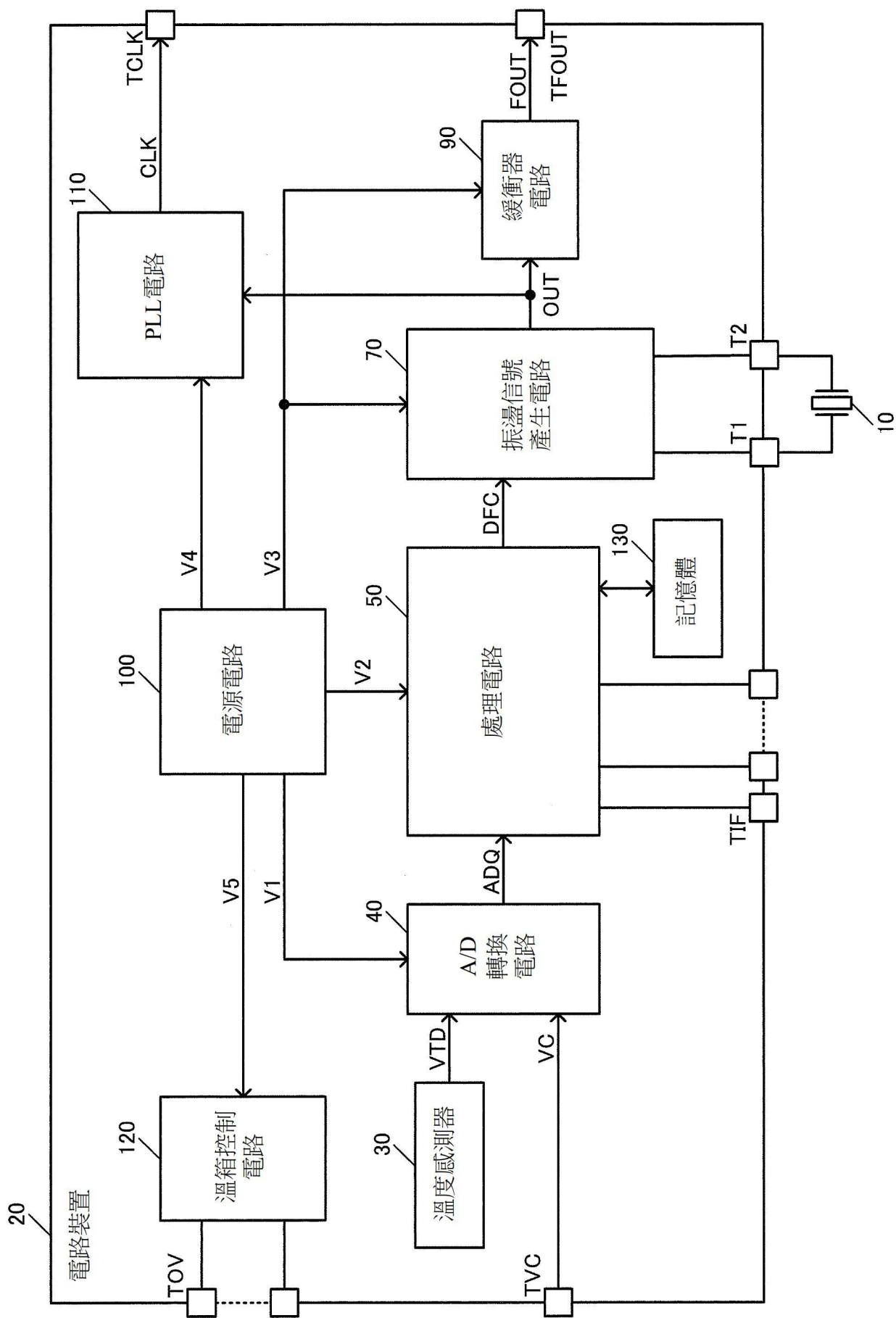




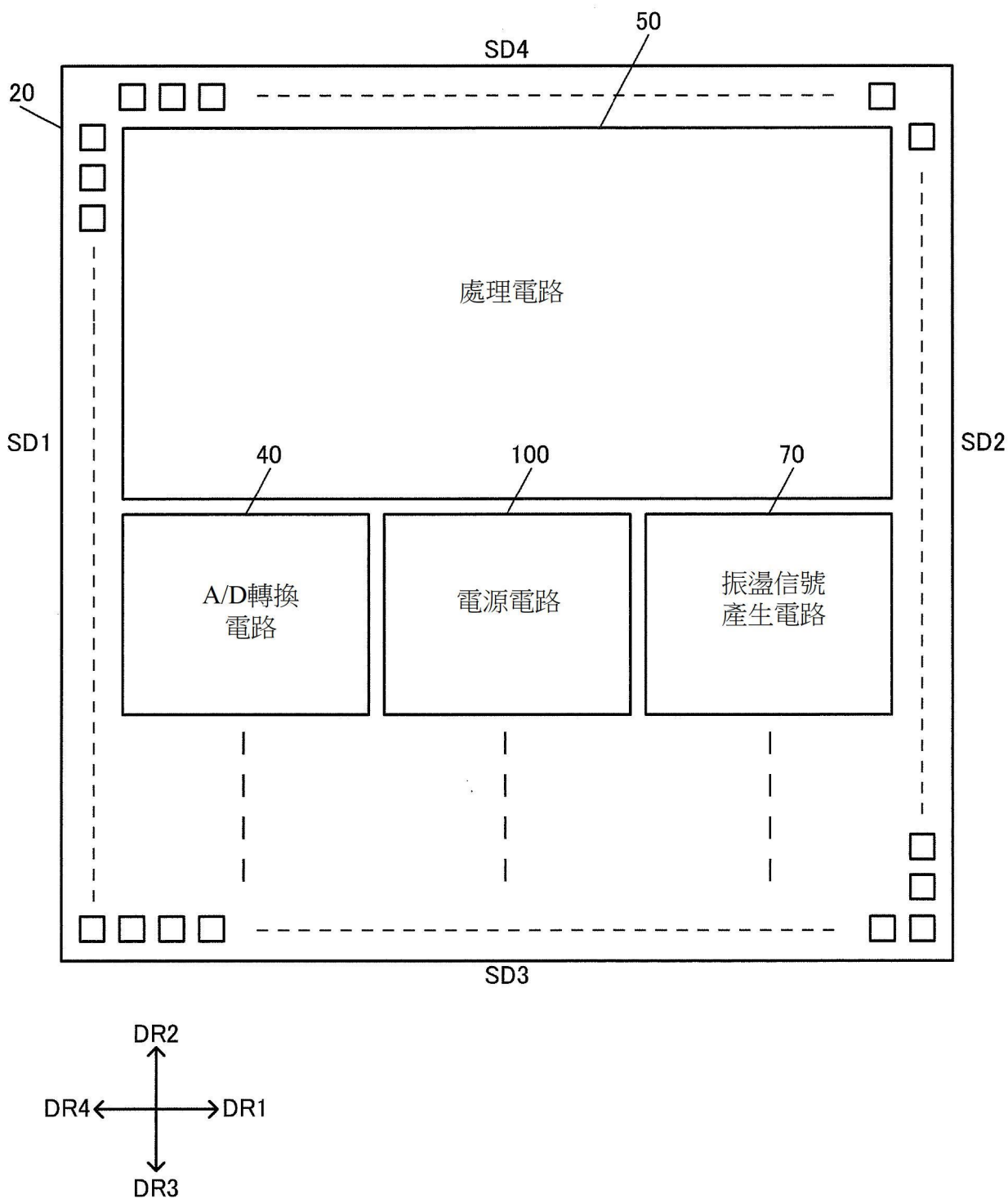




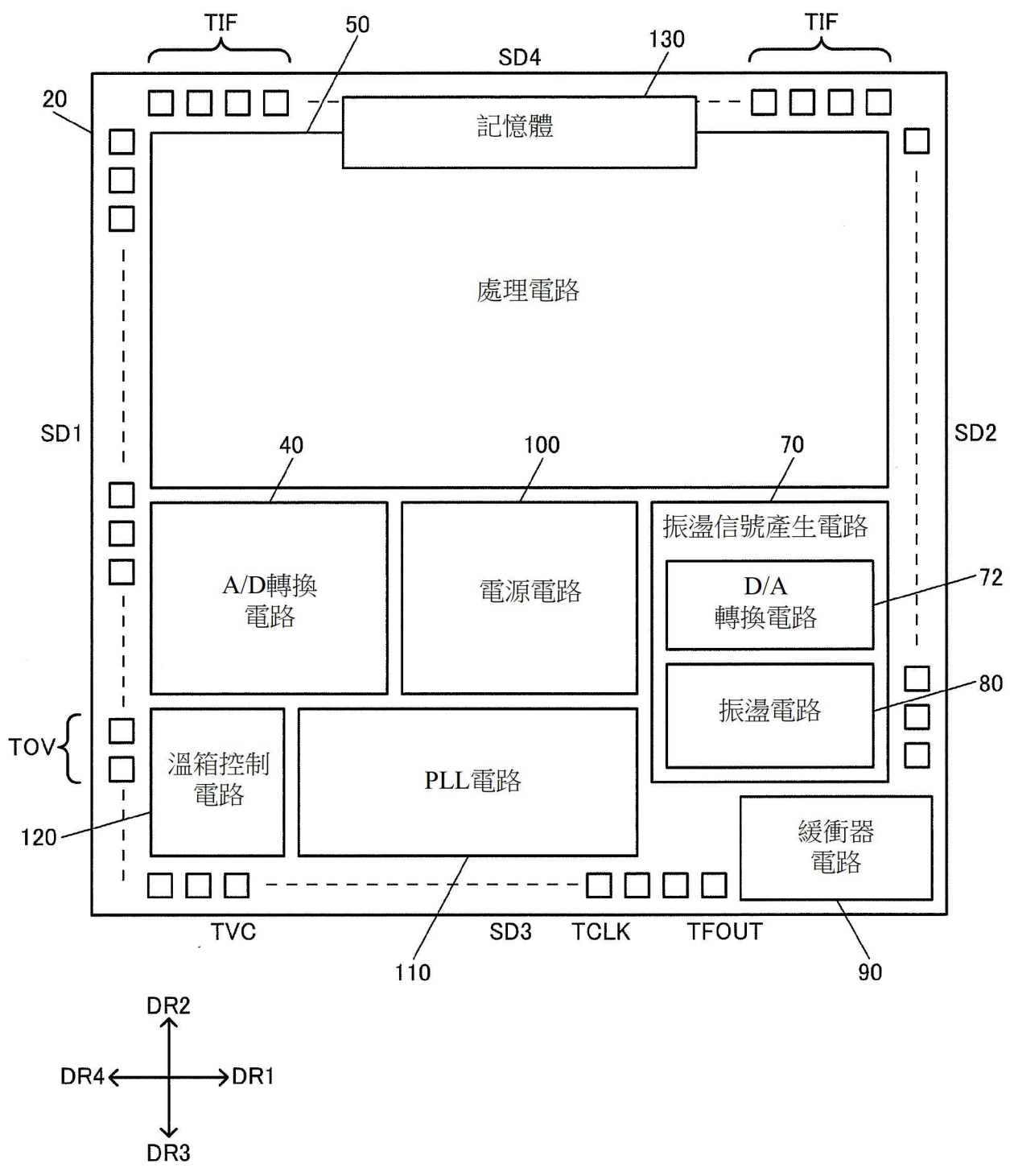
【圖9】



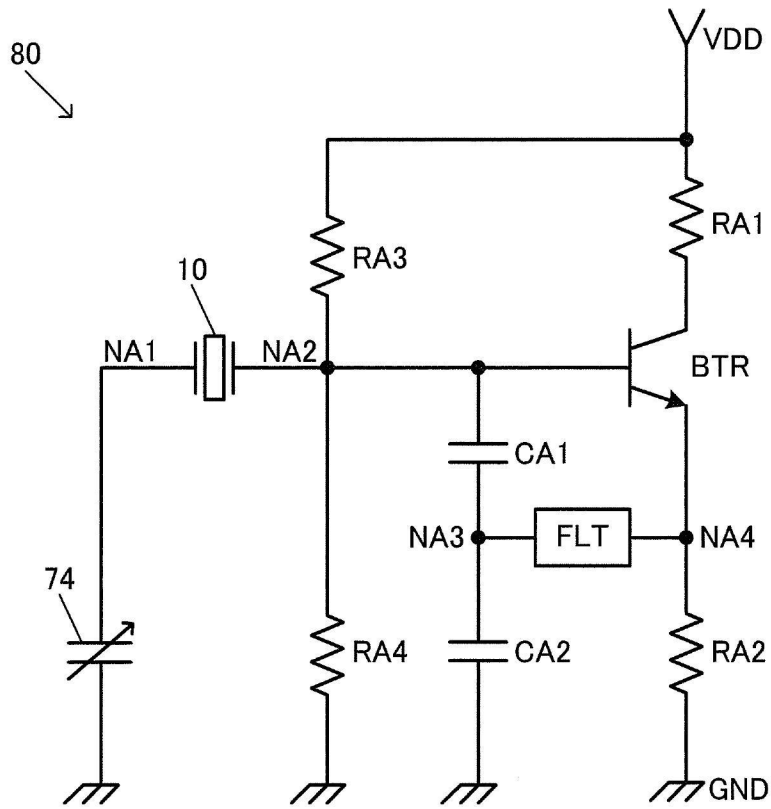
【圖10】



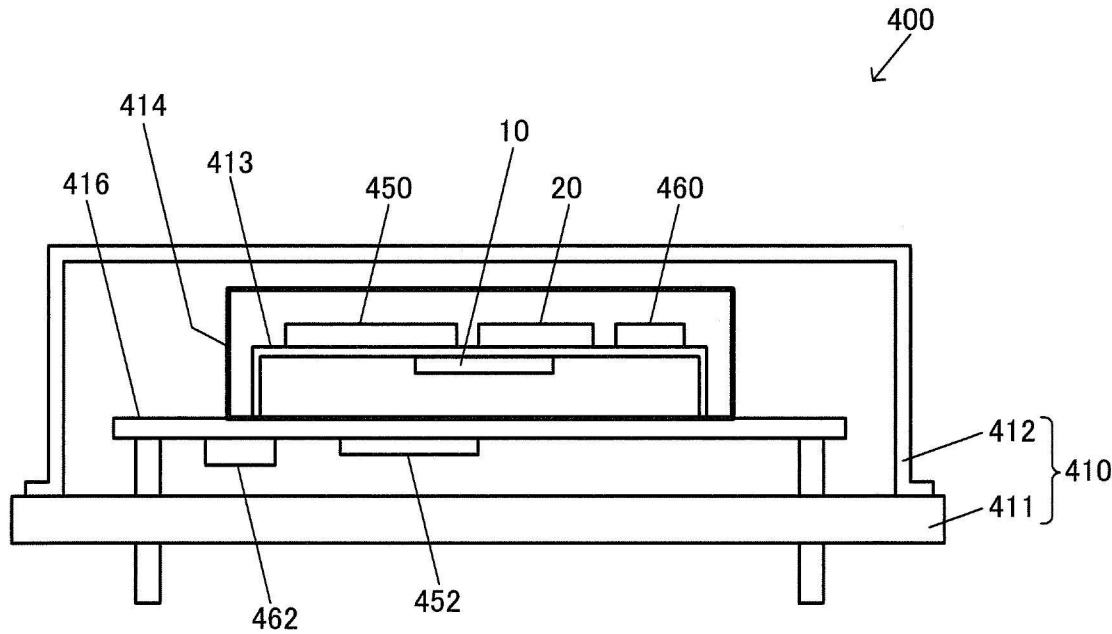
【圖11】



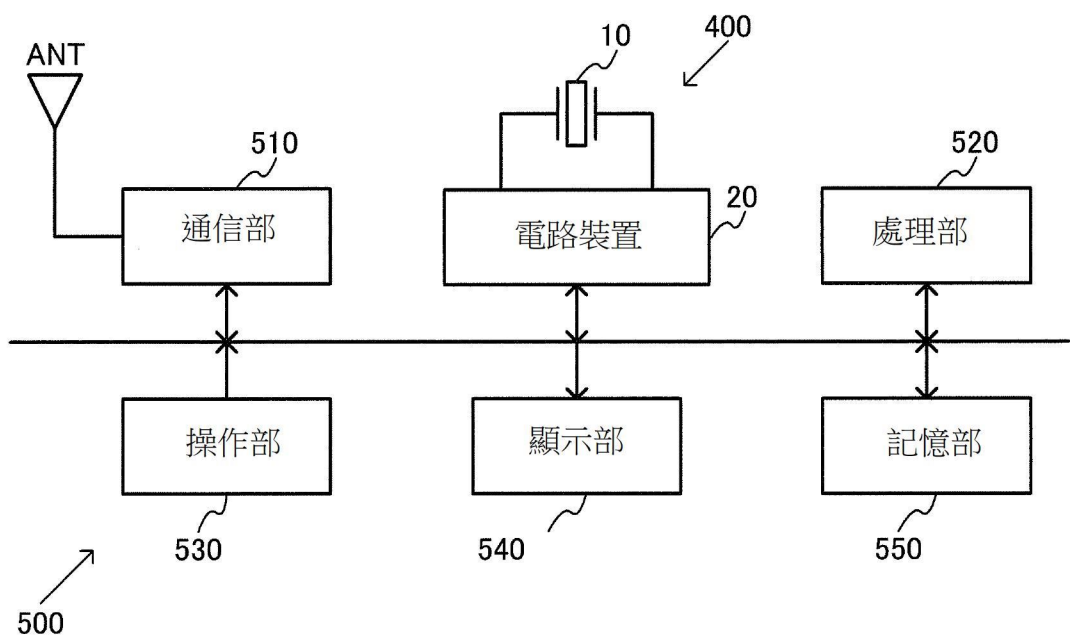
【圖12】



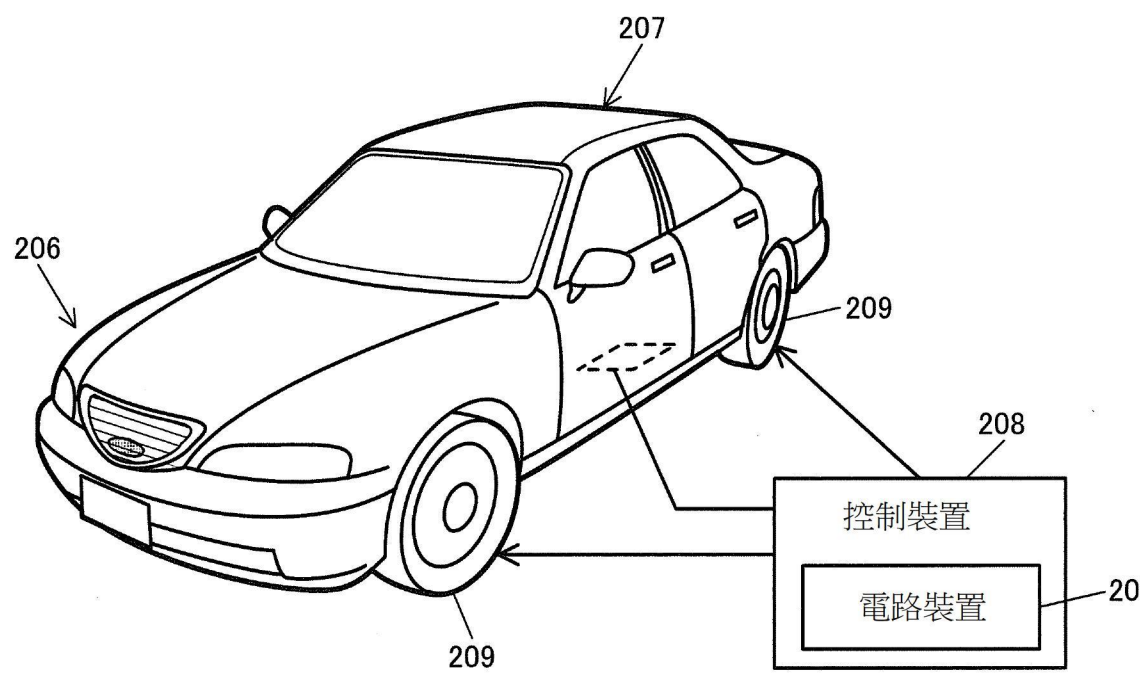
【圖13】



【圖14】



【圖15】



【圖16】