

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 11 月 9 日 (09.11.2023)



(10) 国际公布号
WO 2023/213189 A1

- (51) 国际专利分类号:
C23C 14/35 (2006.01) *C23C 14/18* (2006.01)
- (21) 国际申请号: PCT/CN2023/089151
- (22) 国际申请日: 2023 年 4 月 19 日 (19.04.2023)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202210486770.6 2022年5月6日 (06.05.2022) CN
- (71) 申请人: 北京北方华创微电子装备有限公司 (**BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.**) [CN/CN]; 中国北京市大兴区北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。

- (72) 发明人: 丁培军 (**DING, Peijun**); 中国北京市大兴区北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。张同文 (**ZHANG, Tongwen**); 中国北京市大兴区北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。郭宏瑞 (**GUO, Hongrui**); 中国北京市大兴区北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。
- (74) 代理人: 北京天昊联合知识产权代理有限公司 (**TEE & HOWE INTELLECTUAL PROPER TY ATTORNEYS**); 中国北京市东城区东长安街 1 号东方广场东方经贸城西一办公楼 5 层 1, 6-12 室, Beijing 100738 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI,

(54) **Title:** SEMICONDUCTOR PROCESS DEVICE, AND METHOD FOR FORMING STACKED FILM STRUCTURE

(54) 发明名称: 半导体工艺设备及形成叠层薄膜结构的方法

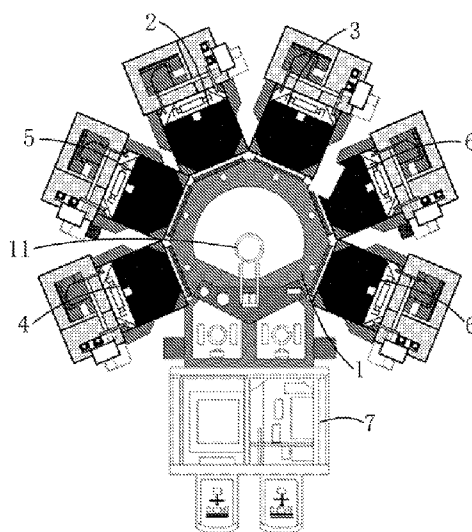


图 1

(57) **Abstract:** Provided in the embodiments of the present application are a semiconductor process device and a method for forming a stacked film structure. The method for forming a stacked film structure comprises: a first sputtering step, involving: transferring to a first base in a first process chamber a wafer to be subjected to film deposition, and applying a first sputtering power to a dielectric target, so as to form, by means of deposition, a dielectric film on a surface of the wafer; a second sputtering step, involving: transferring, from the first process chamber to a second base in a second process chamber, the wafer coated with the dielectric film by means of sputtering, and applying a second sputtering power to a metal target, so as to form a metal film on the dielectric film; and repeatedly executing



WO 2023/213189 A1

GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

the first sputtering step and the second sputtering step, so as to deposit the dielectric films and the metal films which are alternately stacked on the surface of the wafer, so as to form a stacked film structure. By means of the embodiments of the present application, the productivity can be greatly improved, the product yield can also be ensured, and relatively large thermal stress generated inside a stacked film structure can also be avoided, thereby further improving the product yield.

(57) 摘要: 本申请实施例提供了一种半导体工艺设备及形成叠层薄膜结构的方法。该形成叠层薄膜结构的方法包括: 第一溅射步骤, 将待沉积薄膜的晶圆传输至第一工艺腔室内的第一基座上, 对介质靶材施加第一溅射功率, 以在晶圆的表面沉积形成介质薄膜; 第二溅射步骤, 将溅射有介质薄膜的晶圆由第一工艺腔室内传输至第二工艺腔室内的第二基座上, 对金属靶材施加第二溅射功率, 以在介质薄膜上形成金属薄膜; 重复执行第一溅射步骤及第二溅射步骤, 以在晶圆的表面沉积交替叠层的介质薄膜和金属薄膜, 形成叠层薄膜结构。本申请实施例实现了大幅提升产能的同时, 还能确保产品的良率, 并且还能避免叠层薄膜结构内部产生较大的热应力, 从而进一步提高产品的良率。

半导体工艺设备及形成叠层薄膜结构的方法

技术领域

本申请涉及半导体加工技术领域，具体而言，本申请涉及一种半导体工艺设备及形成叠层薄膜结构的方法。

背景技术

目前，NAND 闪存是一种非易失性存储技术，即断电后仍能保存数据，它的发展目标就是降低每比特存储成本以及提高存储容量。平面结构的 NAND 闪存已接近其实际扩展极限，给半导体存储器行业带来严峻挑战。新的 3D NAND 闪存技术是在垂直方向上堆叠多层数据存储单元，其不仅具备卓越的精度，而且还可打造出存储容量比平面结构的 NAND 闪存技术高达三倍的存储设备，从而实现了在更小的空间内容纳更高存储容量，进而带来很大的成本节约及能耗降低，因此大幅的性能提升能全面满足众多消费类移动设备和要求最严苛的企业部署的需求。

现有技术中，3D NAND 闪存的制备工艺十分复杂，需要采用化学气相沉积工艺（Chemical Vapor Deposition，CVD）在晶圆表面形成由金属钨材质及二氧化硅材质构成的叠层薄膜结构，该叠层薄膜结构在 3D NAND 闪存中作为控制栅（Control Gate），具体流程为先使用 CVD 方式形成氮化硅（SiN_x）及二氧化硅叠层，再使用干法刻蚀方式刻出特定图形，然后使用湿法刻蚀将氮化硅去除，再用 CVD 方式形成金属钨膜层填充氮化硅的位置，从而形成金属钨材质及二氧化硅材质构成的叠层薄膜结构。但是，现有技术中形成叠层薄膜结构由于其本身工艺过程较为复杂，导致产品良率较低且影响产能；另外，由于金属钨材质和二氧化硅材质的热膨胀系数差异较大，以及在形成过程中需要高温环境且完成后需要降低至室温，因此导致采用现有技术制成

的叠层薄膜结构内会产生较大的热应力，从而进一步影响产品良率。

发明内容

本申请针对现有方式的缺点，提出一种半导体工艺设备及形成叠层薄膜结构的方法，用以解决现有技术存在的产品良率较低且影响产能的技术问题。

第一个方面，本申请实施例提供了一种形成叠层薄膜结构的方法，用于在晶圆的表面形成叠层薄膜结构，所述方法包括：第一溅射步骤，将晶圆传输至第一工艺腔室内的第一基座上；向所述第一工艺腔室内通入第一惰性气体和第一工艺气体的混合气体，对介质靶材施加第一溅射功率，使所述第一惰性气体形成等离子体，该等离子体使所述第一工艺气体产生自由基，该自由基与所述介质靶材发生反应，该等离子体轰击所述介质靶材，以在所述晶圆上沉积形成介质薄膜；

第二溅射步骤，将晶圆传输至第二工艺腔室内的第二基座上；向所述第二工艺腔室内通入第二惰性气体，对金属靶材施加第二溅射功率，使所述第二惰性气体形成等离子体，该等离子体轰击所述金属靶材，以在所述晶圆上形成金属薄膜；

重复执行所述第一溅射步骤及所述第二溅射步骤，以在所述晶圆的表面沉积交替叠层的所述介质薄膜和所述金属薄膜，形成所述叠层薄膜结构。

于本申请的一实施例中，所述第二溅射步骤还包括：对所述第二基座施加偏压功率，吸引所述金属靶材上逸出的离子轰击所述晶圆，以调整所述金属薄膜的应力。

于本申请的一实施例中，在执行第一次所述第一溅射步骤之前还包括去气步骤：将所述晶圆传输至去气腔室的第三基座上，将所述晶圆加热至 100℃~500℃，并维持 10 秒~200 秒，以去除所述晶圆上的水汽。

于本申请的一实施例中，在所述去气步骤之后，且在执行第一次所述第一溅射步骤之前还包括预清洗步骤：将所述晶圆由所述去气腔室传输至预清

洗腔室的第四基座上，向所述预清洗腔室中通入第三惰性气体，并对所述第四基座施加射频功率，吸引所述第三惰性气体产生的等离子体轰击所述晶圆的表面，以去除所述晶圆的表面的杂质。

于本申请的一实施例中，在所述晶圆表面形成所述叠层薄膜结构时，通过所述第一溅射步骤所沉积的所述介质薄膜作为所述叠层薄膜结构的最后一层薄膜。

于本申请的一实施例中，在所述第一溅射步骤中：所述第一惰性气体为氩气，所述第一工艺气体为氧气，所述氧气在所述混合气体中的占比为 30% 以上，所述介质靶材的材料为硅，所述介质薄膜为二氧化硅薄膜。

于本申请的一实施例中，所述第一溅射功率为脉冲直流功率，所述脉冲直流功率为 0.01kW~10kW；所述第一工艺腔室内的工艺压力为 0.01mTorr~100mTorr；单层所述介质薄膜的厚度为 3nm~100nm。

于本申请的一实施例中，在所述第二溅射步骤中，所述第二惰性气体为氩气，所述金属靶材的材料为钨，所述金属薄膜为钨薄膜。

于本申请的一实施例中，所述第二溅射功率为直流功率，所述直流功率为 0.01kW~20kW；所述偏压功率为射频功率，所述射频功率为 0.01kW~2kW；所述第二工艺腔室内的工艺压力为 0.01mTorr~100mTorr；单层所述金属薄膜的厚度为 3nm~1000nm。

第二个方面，本申请实施例提供了一种半导体工艺设备，用于在晶圆的表面形成叠层薄膜结构，包括：传输腔室、第一工艺腔室、第二工艺腔室；所述第一工艺腔室及所述第二工艺腔室与所述传输腔室连接，所述传输腔室用于向所述第一工艺腔室或者所述第二工艺腔室内传输所述晶圆；所述第一工艺腔室用于在所述晶圆表面及金属薄膜表面形成介质薄膜，所述第一工艺腔室包括第一基座、第一溅射电源及第一磁控管机构，所述第一基座用于承载所述晶圆，所述第一溅射电源用于向介质靶材提供第一溅射功率，以使第

一工艺腔室内的第一惰性气体及第一工艺气体形成等离子体，所述第一磁控管机构用于引导所述第一工艺腔室内的等离子体轰击所述介质靶材；所述第二工艺腔室用于在所述介质薄膜上形成所述金属薄膜，所述第二工艺腔室包括第二基座、第二溅射电源及第二磁控管机构，所述第二基座用于承载所述晶圆，所述第二溅射电源用于向金属靶材提供第二溅射功率，以使第二工艺腔室内的第二惰性气体形成等离子体，所述第二磁控管机构用于引导所述第二工艺腔室内的等离子体轰击所述金属靶材。

本申请实施例提供的技术方案带来的有益技术效果是：

本申请实施例通过传输腔室在第一工艺腔室及第二工艺腔室之间传输晶圆，并且通过第一工艺腔室在晶圆上形成介质薄膜，以及通过第二工艺腔室在晶圆上形成金属薄膜，从而实现在晶圆表面形成一对或多对的叠层薄膜结构。由于两个工艺腔室均采用物理气相沉积工艺沉积薄膜，并且均与传输腔室连接，使得本申请实施例的半导体工艺设备集成难度低，并且由于工艺流程简单，从而大幅提升产能的同时，还能避免晶圆受到外界环境的污染以确保产品的良率，并且还便于商业化量产。另外，由于采用物理气相沉积工艺沉积薄膜，使得介质薄膜及金属薄膜在沉积过程中温度可以控制在室温附近，防止叠层薄膜结构内部产生较大的热应力，从而进一步提高产品的良率。

本申请附加的方面和优点将在下面的描述中部分给出，这些将从下面的描述中变得明显，或通过本申请的实践了解到。

附图说明

本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解，其中：

图1为本申请实施例提供的一种半导体工艺设备的俯视结构示意图；

图2为本申请实施例提供的一种第一工艺腔室的剖视结构示意图；

图3为本申请实施例提供的一种第二工艺腔室的剖视结构示意图；

图 4 为本申请实施例提供的一种叠层薄膜结构制备方法中的流程示意图；

图 5 为本申请实施例提供的一种叠层薄膜结构的剖视示意图。

具体实施方式

下面详细描述本申请，本申请的实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。此外，如果已知技术的详细描述对于示出的本申请的特征是不必要的，则将其省略。下面通过参考附图描述的实施例是示例性的，仅用于解释本申请，而不能解释为对本申请的限制。

本技术领域技术人员可以理解，除非另外定义，这里使用的所有术语(包括技术术语和科学术语)，具有与本申请所属领域中的普通技术人员的一般理解相同的意义。还应该理解的是，诸如通用字典中定义的那些术语，应该被理解为具有与现有技术的上下文中的意义一致的意义，并且除非像这里一样被特定定义，否则不会用理想化或过于正式的含义来解释。

本技术领域技术人员可以理解，除非特意声明，这里使用的单数形式“一”、“一个”、“所述”和“该”也可包括复数形式。应该进一步理解的是，本申请的说明书中使用的措辞“包括”是指存在所述特征、整数、步骤、操作、元件和/或组件，但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元件、组件和/或它们的组。应该理解，当我们称元件被“连接”或“耦接”到另一元件时，它可以直接连接或耦接到其他元件，或者也可以存在中间元件。此外，这里使用的“连接”或“耦接”可以包括无线连接或无线耦接。这里使用的措辞“和/或”包括一个或多个相关联的列出项的全部或任一单元和全部组合。

下面以具体地实施例对本申请的技术方案以及本申请的技术方案如何解决上述技术问题进行详细说明。

本申请实施例提供了一种半导体工艺设备，该半导体工艺设备的结构示意图如图 1 至图 3 所示，用于在晶圆的表面形成叠层薄膜结构，包括：传输腔室 1、第一工艺腔室 2、第二工艺腔室 3；第一工艺腔室 2 及第二工艺腔室 3 与传输腔室 1 连接，传输腔室 1 用于向第一工艺腔室 2 或者第二工艺腔室 3 内传输晶圆；第一工艺腔室 2 用于在晶圆表面及金属薄膜表面形成介质薄膜，第一工艺腔室 2 包括第一基座 21、第一溅射电源及第一磁控管机构 23，第一基座 21 用于承载晶圆，第一溅射电源用于向介质靶材 22 提供第一溅射功率，以使第一工艺腔室 2 内的第一惰性气体形成等离子体，第一磁控管机构 23 用于引导第一工艺腔室 2 内的等离子体轰击介质靶材 22；第二工艺腔室 3 用于在介质薄膜上形成金属薄膜，第二工艺腔室 3 包括第二基座 31、第二溅射电源及第二磁控管机构 33，第二基座 31 用于承载晶圆，第二溅射电源用于向金属靶材 32 提供第二溅射功率，以使第二工艺腔室 3 内的第二惰性气体形成等离子体，第二磁控管机构 33 用于引导第二工艺腔室 3 内的等离子体轰击金属靶材 32。

如图 1 及图 5 所示，半导体工艺设备例如可以是物理气相沉积设备，但是本申请实施例并不限定半导体工艺设备的具体类型，只要其可以执行物理气相沉积工艺即可，因此本申请实施例并不以此为限。传输腔室 1 可以采用多边形的腔体结构，第一工艺腔室 2 及第二工艺腔室 3 环绕于传输腔室 1 的外周设置，并且两个工艺腔室依次环绕在传输腔室 1 的两个侧边上，并且均与传输腔室 1 连通设置。传输腔室 1 内设置有机械手 11，用于在第一工艺腔室 2 及第二工艺腔室 3 之间传输晶圆。可选地，传输腔室 1 的一侧边还设置有前端模块 7，前端模块 7 可以将晶圆传输至传输腔室 1 内，传输腔室 1 内的机械手 11 再将晶圆传输至第一工艺腔室 2 或者第二工艺腔室 3 内。第一工艺腔室 2 内可以容置并承载晶圆，第一工艺腔室 2 可以采用物理气相沉积工艺在晶圆表面形成介质薄膜 101，待晶圆的表面形成介质薄膜 101 后，传输

腔室 1 内的机械手 11 能将晶圆由第一工艺腔室 2 传输至第二工艺腔室 3 内，第二工艺腔室 3 同样采用物理气相沉积工艺在晶圆表面的介质薄膜 101 表面形成金属薄膜 102，以在晶圆表面形成成对的叠层薄膜结构 100。但是本申请实施例并不限定叠层薄膜结构 100 包括的介质薄膜 101 及金属薄膜 102 的数量，例如多次交替执行上述工艺，以在晶圆表面形成多对的叠层薄膜结构 100。在上述实施例中，先在晶圆表面沉积形成介质薄膜 101，后在晶圆表面的介质薄膜 101 表面形成金属薄膜 102，但是，本申请实施例并不限定介质薄膜 101 和金属薄膜 102 的沉积先后顺序，也可以先在晶圆表面沉积形成金属薄膜 102，后在晶圆表面的金属薄膜 102 沉积形成介质薄膜 101，因此本申请实施例并不以此为限，本领域技术人员可以根据实际情况自行调整设置。

如图 1、图 2 及图 5 所示，第一工艺腔室 2 具体结构为，第一腔体 20 内设置有第一屏蔽件 24、第一遮蔽环 25 及第一沉积环 26，其中第一屏蔽件 24 为圆环套筒结构，嵌套于第一腔体 20 内，用于防止工艺过程中污染第一腔体 20 的内壁。第一遮蔽环 25 的外周缘搭接于第一屏蔽件 24 的底端，第一遮蔽环 25 的内周缘搭接于第一沉积环 26 的外周缘；第一沉积环 26 套设于第一基座 21 上，第一基座 21 用于承载晶圆。介质靶材 22 盖合于第一腔体 20 的顶端，第一盖板 28 采用绝缘材料制成（例如为 G10 材料）壳体结构，以盖合于介质靶材 22 的顶部。在第一盖板 28 与介质靶材 22 之间充满去离子水，用于冷却介质靶材 22 和第一磁控管机构 23。第一磁控管机构 23 与第一旋转机构 27 连接，固定设置于第一盖板 28 与介质靶材 22 之间，第一磁控管机构 23 绕其自身中心轴转动，以引导等离子体轰击介质靶材 22。第一溅射电源（图中未示出）与介质靶材 22 连接，用于向介质靶材 22 提供第一溅射功率，以使第一工艺腔室 2 内的第一惰性气体形成等离子体。第一腔体 20 的底部可以与真空系统连接，以用于保持第一工艺腔室 2 内的工艺压力。第一腔体 20 的壁上还开设有进气口，用于向第一腔体 20 内通入第一惰性及第一工艺气

体，该第一惰性气体例如是氩气，该第一工艺气体例如是氧气。采用上述设计，使得本申请实施例对于介质靶材 22 的轰击动能较大，不仅能大幅提高沉积薄膜的致密性，而且还能大幅提高产能。此外采用上述设计还能大幅降低工艺过程中的温度，从而降低叠层薄膜结构 100 内部的热应力，以进一步提高要产品良率。

如图 1、图 3 及图 5 所示，第二工艺腔室 3 的具体结构为，第二腔体 30 内设置有第二屏蔽件 34、第二遮蔽环 35 及第二沉积环 36，其中第二屏蔽件 34 为圆环套筒结构，嵌套于第二腔体 30 内，用于防止工艺过程中污染第二腔体 30 的内壁。第二遮蔽环 35 的外周缘搭接于第二屏蔽件 34 的底端，第二遮蔽环 35 的内周缘搭接于第二沉积环 36 的外周缘。第二沉积环 36 套设于第二基座 31 上，第二基座 31 用于承载晶圆。金属靶材 32 盖合于第二腔体 30 的顶端，第二盖板 38 采用绝缘材料制成（例如为 G10 材料）的壳体结构，以盖合于金属靶材 32 的顶部。第二盖板 38 与金属靶材 32 之间充满去离子水，用于冷却金属靶材 32 和第二磁控管机构 33。第二磁控管机构 33 与第二旋转机构 37 连接，固定设置于第二盖板 38 与金属靶材 32 之间，第二磁控管机构 33 绕其自身中心轴转动，以引导等离子体轰击金属靶材 32。第二溅射电源（图中未示出）与金属靶材 32 连接，用于向金属靶材 32 提供第二溅射功率，以使第二工艺腔室 3 内的第二惰性气体形成等离子体。第二腔体 30 的底部可以与真空系统连接，以用于保持第二工艺腔室 3 内的工艺压力。第二腔体 30 的壁上还开设有进气口，用于向第二腔体 30 内通入第二惰性气体，该第二惰性气体例如是氩气。采用上述设计，使得本申请实施例对于金属靶材 32 的轰击动能较大，不仅能大幅提高沉积薄膜的致密性，而且还能大幅提高产能。此外采用上述设计还能大幅降低工艺过程中的温度，从而降低叠层薄膜结构 100 内部的热应力，以进一步提高要产品良率。进一步的，由于第二工艺腔室 3 与第一工艺腔室 2 采用类似结构，使得本申请实施例集成性较高，不仅

能降低应用及维护成本，而且还能适用于产业化及规模化生产。

本申请实施例通过传输腔室在第一工艺腔室及第二工艺腔室之间传输晶圆，并且通过第一工艺腔室在晶圆上形成介质薄膜，以及通过第二工艺腔室在晶圆上形成金属薄膜，从而实现在晶圆表面形成一对或多对的叠层薄膜结构。需要说明的是，在晶圆上形成介质薄膜或金属薄膜，包含了在晶圆表面上形成介质薄膜或金属薄膜的情况，也包含了在晶圆上的介质薄膜的表面形成金属薄膜的情况，以及在晶圆上的金属薄膜的表面形成介质薄膜的情况。

由于两个工艺腔室均采用物理气相沉积工艺沉积薄膜，并且均与传输腔室连接，使得本申请实施例的半导体工艺设备集成难度低，并且由于工艺流程简单，从而大幅提升产能的同时，还能避免晶圆受到外界环境的污染以确保产品的良率，并且还便于商业化量产。另外，由于采用物理气相沉积工艺沉积薄膜，使得介质薄膜及金属薄膜在沉积过程中温度可以控制在室温附近，防止叠层薄膜结构内部产生较大的热应力，从而进一步提高产品的良率。

于本申请的一实施例，如图1及图2所示，第一溅射电源为脉冲直流电源，介质靶材22的材质为硅、二氧化硅、氮化硅或者氮氧化硅。

如图1及图2所示，由于介质靶材22采用硅、二氧化硅、氮化硅或者氮氧化硅，在采用物理气相沉积过程中介质靶材22表面会形成二氧化硅，所以在工艺过程中容易在介质靶材22表面（实际为介质靶材22表面的二氧化硅）产生电荷的累积，从而在介质靶材22表面发生电弧打火（arc），导致晶圆表面的颗粒超标。因此采用第一溅射电源采用脉冲直流电源与介质靶材22连接，并且在第一腔体20内通入氩气和氧气的混合气体，第一溅射电源间歇式施加偏压至介质靶材22上，使介质靶材22相对于接地的第一腔体20成为负电压，第一溅射电源加载的瞬间产生高压，以击穿第一腔体20内的氩气而产生等离子体，产生的等离子体将第一腔体20中的氧气活化以产生氧自由基，氧自由基与介质靶材22表面的硅反应生成二氧化硅，带正电的氩离子被

吸引向负电压的介质靶材 22，即使第一腔体 20 内的第一惰性气体及第一工艺气体形成等离子体，轰击介质靶材 22 表面形成的二氧化硅，轰击下来的二氧化硅沉积在晶圆上生成二氧化硅薄膜，即在晶圆表面形成介质薄膜 101。可选地，在本实施例中还可以通过调整第一溅射电源的功率和第一惰性气体及第一工艺气体的压力等参数，例如，第一溅射功率为 1kW~5kW，第一工艺腔室内的工艺压力为 5mTorr~10mTorr，可减少电荷在介质靶材 22 表面的累积，避免介质靶材 22 表面发生电弧打火，从而达到控制颗粒的目的。采用上述设计，由于第一溅射电源采用脉冲直流电源，能避免介质靶材 22 表面发生电弧打火以达到控制颗粒的目的，从而提高晶圆的产品良率。

需要说明的是，本申请实施例并不限定介质靶材 22 的具体材质，例如介质靶材 22 还可以采用氮化硅（SiN_x）或者氮氧化硅等低介质材料。因此本申请实施例并不以此为限，本领域技术人员可以根据实际情况自行调整设置。

于本申请的一实施例中，如图 1 及图 3 所示，第二工艺腔室 3 还包括射频电源（图中未示出），射频电源与第二基座 31 连接，用于对第二基座 31 施加偏压功率。可选地，第二溅射电源为直流电源，金属靶材 32 的材质为钨或者钼。

如图 1 及图 3 所示，由于金属靶材 32 采用金属钨材质制成，因此第二溅射电源可以采用直流电源，并且第二惰性气体为氩气。在实际应用时，第二溅射电源将偏压施加至金属靶材 32 上，以使得金属靶材 32 相对于接地的第二腔体 30 成为负电压，第二溅射电源加载的瞬间产生高压，可击穿氩气而产生等离子体，等离子体中带正电的氩离子被吸引至负电压的金属靶材 32，当氩离子的能量足够高时，会使金属靶材 32 上的粒子或离子逸出并沉积在晶圆表面上，即在晶圆表面的介质薄膜上形成金属薄膜。在第二基座 31 的下方连接有射频电源，射频电源能在第二基座 31 上形成负电压，以吸引金属靶材

32 逸出的离子或等离子体中的氩离子轰击晶圆上的金属薄膜，可以起到调整薄膜应力的作用。采用上述设计，由于第二溅射电源采用直流电源能大幅降低应用及维护成本，并且还能大幅提高本申请实施例的适用性及适用范围；另外第二基座 31 上加载有射频电源，还能使得薄膜应力较为均匀，从而提高薄膜沉积良率。

需要说明的是，本申请实施例并不限定金属靶材 32 的具体材质，例如金属靶材 32 还可以采用金属钼材质或者其它较高导电系数的材质。因此本申请实施例并不以此为限，本领域技术人员可以根据实际情况自行调整设置。

于本申请的一实施例中，如图 1 及图 5 所示，半导体工艺设备还包括有去气腔室 4、预清洗腔室 5 及预备腔室 6，预清洗腔室 5、去气腔室 4 及多个预备腔室 6 均环绕设置于传输腔室 1 的外周，传输腔室 1 用于在去气腔室 4、预清洗腔室 5、第一工艺腔室 2 及第二工艺腔室 3 之间传输晶圆；多个预备腔室 6 与第一工艺腔室 2 和/或第二工艺腔室 3 的类型相同。

如图 1 及图 5 所示，传输腔室 1 具体可以采用八边形的腔体结构，其中两相邻的侧边可以设置有前端模块 7，去气腔室 4、预清洗腔室 5、第一工艺腔室 2、第二工艺腔室 3 及预备腔室 6 依次环绕于传输腔室 1 的其它六个侧边，其中预备腔室 6 可以设置为两个。去气腔室 4 可以用于对晶圆执行去汽工艺，即对晶圆表面的水汽进行去除；然后再由传输腔室 1 内的机械手 11 将晶圆传输至预清洗腔室 5 内，预清洗腔室 5 用于对晶圆表面进行预清洗工艺，以将晶圆表面的有机物及杂质进行清洗；此时传输腔室 1 内的机械手 11 将晶圆传输至第一工艺腔室 2，以在晶圆表面形成介质薄膜 101，然后再由机械手 11 将晶圆传输至第二工艺腔室 3，以在晶圆表面的介质薄膜 101 上形成金属薄膜 102 以形成的叠层薄膜结构 100。预备腔室 6 可以为两个，其中一个预备腔室 6 可以设置为与第一工艺腔室 2 的类型相同，另一个预备腔室 6 可以设置为与第二工艺腔室 3 的类型相同，以提高本申请实施例制备叠层薄

膜结构 100 的效率，从而进一步提高产能。采用上述设计，使得本申请实施例的晶圆传输过程简便快捷，从而大幅提高工作效率及产能。

需要说明的是，本申请实施例并不限定预备腔室 6 的具体类型及数量，例如预备腔室 6 还可以设置为去气腔室 4 或预清洗腔室 5。因此本申请实施例并不以此为限，本领域技术人员可以根据实际情况自行调整设置。

基于同一发明构思，本申请实施例提供了一种形成叠层薄膜结构的方法，用于在晶圆的表面形成叠层薄膜结构，该形成叠层薄膜结构的方法流程示意图如图 4 所示，包括以下步骤：

S1：第一溅射步骤，将晶圆可以通过传输腔室传输至第一工艺腔室内的第一基座上；向第一工艺腔室内通入第一惰性气体和第一工艺气体的混合气体，对介质靶材施加第一溅射功率，使第一惰性气体形成等离子体，该等离子体使第一工艺气体产生自由基，该自由基与介质靶材发生反应，该等离子体轰击介质靶材，以在晶圆上沉积形成介质薄膜。

S2：第二溅射步骤，将晶圆由第一工艺腔室内可以通过传输腔室传输至第二工艺腔室内的第二基座上；向第二工艺腔室内通入第二惰性气体，对金属靶材施加第二溅射功率，使第二惰性气体形成等离子体，该等离子体轰击金属靶材，以在晶圆上形成金属薄膜。

重复执行第一溅射步骤及第二溅射步骤，以在晶圆的表面沉积交替叠层的介质薄膜和金属薄膜，形成叠层薄膜结构。本申请实施例并不限定介质薄膜 101 和金属薄膜 102 的沉积先后顺序，可以先在晶圆表面沉积形成介质薄膜 101，后在晶圆表面的介质薄膜 101 表面形成金属薄膜 102，或者也可以先在晶圆表面沉积形成金属薄膜 102，后在晶圆表面的金属薄膜 102 沉积形成介质薄膜 101。

可选地，在晶圆表面形成叠层薄膜结构 100 时，通过第一溅射步骤所沉积的介质薄膜 101 作为叠层薄膜结构 100 的最后一层薄膜。

结合参照如图 1 至图 5 所示，半导体工艺设备可以包括有下位机，下位机可以控制传输腔室 1 内的机械手 11 运动，传输腔室 1 内的机械手 11 将晶圆传输至第一工艺腔室 2，第一基座 21 用于承载晶圆。向第一腔体 20 内通入氩气和氧气的混合气体，即向第一工艺腔室 2 内通入第一惰性气体和第一工艺气体的混合气体，第一溅射电源向介质靶材 22 施加第一溅射功率，使第一腔体 20 内的第一惰性气体形成等离子体，产生的等离子体将第一腔体 20 中的氧气活化以产生氧自由基，氧自由基与介质靶材 22 表面的硅反应生成二氧化硅，轰击介质靶材 22 表面形成的二氧化硅，轰击下来的二氧化硅沉积在晶圆上生成二氧化硅薄膜，以在晶圆上形成介质薄膜 101，即执行第一溅射步骤。然后再由机械手 11 将晶圆传输至第二工艺腔室 3，第二基座 31 用于承载晶圆。向第二腔体 30 内通入氩气，即向第二工艺腔室 3 内通入第二惰性气体，第二溅射电源对金属靶材 32 施加第二溅射功率，可击穿氩气而产生等离子体，等离子体中带正电的氩离子被吸引至负电压的金属靶材 32，当氩离子的能量足够高时，会使金属靶材 32 上的粒子或离子逸出并沉积在晶圆上，以在晶圆上形成金属薄膜 102，即执行第二溅射步骤。根据实际需求交替执行第一溅射步骤及第二溅射步骤，以得到不同对数的叠层薄膜结构 100，例如叠层薄膜结构 100 的对数可为两对、四对、甚至一百对，具体可以参照如图 5 所示，叠层薄膜结构 100 的总体厚度可以设置为 15nm~100000nm，优选的 1000nm~10000nm，但是本申请实施例并不以此为限。进一步的，叠层薄膜结构 100 最上层可以采用第一工艺腔室 2 在金属薄膜 102 的表面形成有介质薄膜 101，以作为保护薄膜，即在晶圆表面形成叠层薄膜结构 100 时，通过第一溅射步骤所沉积的介质薄膜 101 作为叠层薄膜结构 100 的最后一层薄膜。

采用上述设计，由于采用物理气相沉积工艺制备叠层薄膜结构 100，使得叠层薄膜结构 100 的温度较低，从而避免叠层薄膜结构 100 内产生较大的

热应力，进而提高产品良率。此外，由于采用传输腔室 1 在第一工艺腔室 2 及第二工艺腔室 3 内传输晶圆，可以避免晶圆与外界环境接触造成的污染，从而进一步提高产品良率。

于本申请的一实施例中，如图 1 至图 5 所示，第二溅射步骤还包括：对第二基座 31 施加偏压功率，吸引金属靶材 32 上逸出的离子轰击晶圆，以调整金属薄膜 102 的应力。具体来说，在第二基座 31 的下方连接有射频电源，射频电源能在第二基座 31 上形成负电压，以吸引金属靶材 32 逸出的离子或等离子体中的氩离子轰击晶圆上的金属薄膜 102，可以起到调整薄膜应力的作用，使得薄膜应力较为均匀，从而提高薄膜沉积良率。

于本申请的一实施例中，如图 1 至图 5 所示，在执行第一次第一溅射步骤之前还包括去气步骤：将晶圆传输至去气腔室的第三基座上，将晶圆加热至 $100^{\circ}\text{C}\sim 500^{\circ}\text{C}$ ，并维持 10 秒~200 秒，以去除晶圆上的水汽。具体来说，下位机可以控制传输腔室 1 内的机械手 11 运动，机械手 11 能将前端模块 7 内的晶圆传输至去气腔室 4 内，去气腔室 4 内的第三基座可以用于承载晶圆，第三基座可以将晶圆加热至 $100^{\circ}\text{C}\sim 500^{\circ}\text{C}$ 之间，并且维持 10 秒~200 秒的时间，以对晶圆表面的水汽进行去除。当晶圆完成去气步骤之后，再将该完成去气步骤的晶圆传输至第一工艺腔室 2 内，以用于执行第一溅射步骤。需要说明的是，本申请实施例并不限定去气步骤的具体工艺参数，本领域技术人员可以根据实际情况自行调整设置。

于本申请的一实施例中，如图 1 至图 5 所示，在去气步骤之后，且在执行第一次第一溅射步骤之前还包括预清洗步骤：将晶圆由去气腔室传输至预清洗腔室的第四基座上，向预清洗腔室中通入第三惰性气体，并对第四基座施加射频功率，吸引第三惰性气体产生的等离子体轰击晶圆的表面，以去除晶圆的表面的杂质。具体来说，当完成去气步骤之后，下位机可以控制传输腔室 1 内的机械手 11 运动，机械手 11 能将去气腔室 4 内的晶圆传输至预清

洗腔室 5 内，预清洗腔室 5 内的第四基座可以用于承载晶圆，预清洗腔室 5 内可以通入第三惰性气体，该第三惰性气体可以采用氩气，但是本申请实施例并不以此为限。第四基座可以对晶圆施加射频功率，以用于吸引第三惰性气体产生的等离子体，以使等离子体能够轰击晶圆的表面，即预清洗腔室 5 能对晶圆表面执行预清洗步骤，以将晶圆表面的有机物及杂质进行清洗。当晶圆完成预清洗步骤之后，再将该完成预清洗步骤的晶圆传输至第一工艺腔室 2 内，以用于执行第一溅射步骤。采用上述设计，由于晶圆表面较为清洁，能有效避免有机物及杂质造成薄膜沉积缺陷，从而大幅提高晶圆薄膜沉积的良率。需要说明的是，本申请实施例并不限定第三惰性气体的具体类型，本领域技术人员可以根据实际情况自行调整设置。

于本申请的一实施例中，如图 1 至图 5 所示，在第一溅射步骤中：第一惰性气体为氩气，第一工艺气体为氧气，氧气在混合气体中的占比为 30% 以上，介质靶材的材料为硅，介质薄膜为二氧化硅薄膜。

可选地，第一溅射功率为脉冲直流功率，脉冲直流功率为 0.01kW~10kW；第一工艺腔室内的工艺压力为 0.01mTorr~100mTorr；单层介质薄膜的厚度为 3nm~100nm。

如图 1 至图 5 所示，在第一溅射步骤中，第一工艺腔室 2 的进气口通入的混合气体为氩气和氧气，并且氧气在混合气体中的占比为 30% 以上，即第一惰性气体为氩气，第一工艺气体为氧气，氧气在混合气体中的占比为 30% 以上。第一溅射电源为脉冲直流电源，并且第一溅射功率具体数值为 0.01kW~10kW，以用于向介质靶材 22 施加偏压，该介质靶材 22 的材质例如为硅，以使得介质薄膜 101 为二氧化硅薄膜。真空系统可以将第一工艺腔室 2 的工艺压力控制在 0.01mTorr~100mTorr 之间，具体执行溅射的时间并不进行限定，只要确保单层介质薄膜 101 的厚度达到 3nm~100nm 即可。采用上述设计，使得本申请实施例制备的叠层薄膜结构 100 不仅能适用于 3D

NAND 闪存领域，而且还能应用于其它领域，从而大幅提高本申请实施例适用性及适用范围。进一步的，可以将第一溅射电源的第一溅射功率设置为 $1\text{kW}\sim 5\text{kW}$ ，以及通过真空系统将第一工艺腔室 2 内的工艺压力调整为 $5\text{mTorr}\sim 10\text{mTorr}$ ，从而实现将介质薄膜 101 控制在 $5\text{nm}\sim 10\text{nm}$ 之间，采用此工艺环境能够减少介质靶材 22 的表面产生电荷的积累，从而防止在介质靶材 22 的表面发生电弧打火 (arc)。采用上述设计，不仅可以调节沉积速率，而且还能精确控制薄膜沉积厚度，从而在提高工作效率的同时提高介质薄膜的良率。

于本申请的一实施例中，如图 1 至图 5 所示，在第二溅射步骤中，第二惰性气体为氩气，介质靶材的材料为钨，金属薄膜为钨薄膜。

可选地，第二溅射功率为直流功率，直流功率为 $0.01\text{kW}\sim 20\text{kW}$ ；偏压功率为射频功率，射频功率为 $0.01\text{kW}\sim 2\text{kW}$ ；第二工艺腔室内的工艺压力为 $0.01\text{mTorr}\sim 100\text{mTorr}$ ；单层金属薄膜的厚度为 $3\text{nm}\sim 1000\text{nm}$ 。

如图 1 至图 5 所示，在第二溅射步骤中，向第二工艺腔室 3 的进气口通入氩气，即第二惰性气体为氩气。第二溅射电源为直流电源，并且第二溅射功率的具体数值为 $0.01\text{kW}\sim 20\text{kW}$ ，以用于向金属靶材 32 施加偏压，该金属靶材 32 的材质例如为钨，以使得金属薄膜为钨薄膜。由于金属靶材 32 本身的特点，需要将第二溅射电源的第二溅射功率设置的相对较高，从而确保沉积速率，例如第二溅射功率可以设置为 $0.01\text{kW}\sim 20\text{kW}$ 之间，但是本申请实施例并不以此为限。第二基座 31 可以对晶圆加载射频功率，即偏压功率为射频功率，该射频功率为 $0.01\text{kW}\sim 2\text{kW}$ ，但是本申请实施例并不以此为限。真空系统可以将第二工艺腔室 3 的工艺压力控制在 $0.01\text{mTorr}\sim 100\text{mTorr}$ ，但是执行溅射的时间并不进行限定，只要确保单层金属薄膜 102 的厚度达到 $3\text{nm}\sim 1000\text{nm}$ 即可，由于需要在金属薄膜 102 刻蚀图形，因此金属薄膜 102 厚度相较于介质薄膜 101 较厚。采用上述设计，使得本申请实施例制备的叠

层薄膜结构 100 不仅能适用于 3D NAND 闪存领域，而且还能应用于其它领域，从而大幅提高本申请实施例适用性及适用范围。进一步的，可以将第二溅射功率设置为 1kW~5kW，第二基座 31 对晶圆加载的射频功率为 1kW~2kW，再通过真空系统将第二工艺腔室 3 内的工艺压力调整为 5mTorr~10mTorr，从而实现将介质薄膜 101 控制在 10nm~100nm。采用上述设计，不仅可以调节沉积速率，而且还能精确控制薄膜沉积厚度，从而在提高工作效率的同时提高介质薄膜 101 的良率。

应用本申请实施例，至少能够实现如下有益效果：

本申请实施例通过传输腔室在第一工艺腔室及第二工艺腔室之间传输晶圆，并且通过第一工艺腔室在晶圆上形成介质薄膜，以及通过第二工艺腔室在晶圆上形成金属薄膜，从而实现在晶圆表面形成一对或多对的叠层薄膜结构。由于两个工艺腔室均采用物理气相沉积工艺沉积薄膜，并且均与传输腔室连接，使得本申请实施例的半导体工艺设备集成难度低，并且由于工艺流程简单，从而大幅提升产能的同时，还能避免晶圆受到外界环境的污染以确保产品的良率，并且还便于商业化量产。另外，由于采用物理气相沉积工艺沉积薄膜，使得介质薄膜及金属薄膜在沉积过程中温度可以控制在室温附近，防止叠层薄膜结构内部产生较大的热应力，从而进一步提高产品的良率。

可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

本技术领域技术人员可以理解，本申请中已经讨论过的各种操作、方法、流程中的步骤、措施、方案可以被交替、更改、组合或删除。进一步地，具有本申请中已经讨论过的各种操作、方法、流程中的其他步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。进一步地，现有技术中的

具有与本申请中公开的各种操作、方法、流程中的步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。

在本申请的描述中，需要理解的是，术语“中心”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本发明的描述中，除非另有说明，“多个”的含义是两个或两个以上。

在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

在本说明书的描述中，具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

应该理解的是，虽然附图的流程图中的各个步骤按照箭头的指示依次显示，但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明，这些步骤的执行并没有严格的顺序限制，其可以以其他的顺序执行。而且，附图的流程图中的至少一部分步骤可以包括多个子步骤或者多个阶段，这些子步骤或者阶段并不必然是在同一时刻执行完成，而是可以在不同的时刻执行，其执行顺序也不必然是依次进行，而是可以与其他步骤或者其他步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

以上所述仅是本申请的部分实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权 利 要 求 书

1.一种形成叠层薄膜结构的方法，用于在晶圆的表面形成叠层薄膜结构，其特征在于，所述方法包括：

5 第一溅射步骤，将晶圆传输至第一工艺腔室内的第一基座上；向所述第一工艺腔室内通入第一惰性气体和第一工艺气体的混合气体，对介质靶材施加第一溅射功率，使所述第一惰性气体形成等离子体，该等离子体使所述第一工艺气体产生自由基，该自由基与所述介质靶材发生反应，该等离子体轰击所述介质靶材，以在所述晶圆上沉积形成介质薄膜；

10 第二溅射步骤，将晶圆传输至第二工艺腔室内的第二基座上；向所述第二工艺腔室内通入第二惰性气体，对金属靶材施加第二溅射功率，使所述第二惰性气体形成等离子体，该等离子体轰击所述金属靶材，以在所述晶圆上形成金属薄膜；

15 重复执行所述第一溅射步骤及所述第二溅射步骤，以在所述晶圆的表面沉积交替叠层的所述介质薄膜和所述金属薄膜，形成所述叠层薄膜结构。

2.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，所述第二溅射步骤还包括：对所述第二基座施加偏压功率，吸引所述金属靶材上逸出的离子轰击所述晶圆，以调整所述金属薄膜的应力。

20 3.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，在执行第一次所述第一溅射步骤之前还包括去气步骤：将所述晶圆传输至去气腔室的第三基座上，将所述晶圆加热至100℃~500℃，并维持10秒~200秒，以去除所述晶圆上的水汽。

25 4.如权利要求3所述的形成叠层薄膜结构的方法，其特征在于，在所述去气步骤之后，且在执行第一次所述第一溅射步骤之前还包括预清洗步骤：

将所述晶圆由所述去气腔室传输至预清洗腔室的第四基座上，向所述预清洗腔室中通入第三惰性气体，并对所述第四基座施加射频功率，吸引所述第三惰性气体产生的等离子体轰击所述晶圆的表面，以去除所述晶圆的表面的杂质。

5

5.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，在所述晶圆表面形成所述叠层薄膜结构时，通过所述第一溅射步骤所沉积的所述介质薄膜作为所述叠层薄膜结构的最后一层薄膜。

10

6.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，在所述第一溅射步骤中：所述第一惰性气体为氩气，所述第一工艺气体为氧气，所述氧气在所述混合气体中的占比为30%以上，所述介质靶材的材料为硅，所述介质薄膜为二氧化硅薄膜。

15

7.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，所述第一溅射功率为脉冲直流功率，所述脉冲直流功率为0.01kW~10kW；所述第一工艺腔室内的工艺压力为0.01mTorr~100mTorr；单层所述介质薄膜的厚度为3nm~100nm。

20

8.如权利要求1所述的形成叠层薄膜结构的方法，其特征在于，在所述第二溅射步骤中，所述第二惰性气体为氩气，所述金属靶材的材料为钨，所述金属薄膜为钨薄膜。

9.如权利要求2所述的形成叠层薄膜结构的方法，其特征在于，所述第二溅射功率为直流功率，所述直流功率为0.01kW~20kW；所述偏压功率为射频功率，所述射频功率为0.01kW~2kW；所述第二工艺腔室内的工艺压力为0.01mTorr~100mTorr；单层所述金属薄膜的厚度为3nm~1000nm。

10.一种半导体工艺设备，用于在晶圆的表面形成叠层薄膜结构，其特征在于，包括：传输腔室、第一工艺腔室、第二工艺腔室；

所述第一工艺腔室及所述第二工艺腔室与所述传输腔室连接，所述传输
5 腔室用于向所述第一工艺腔室或者所述第二工艺腔室内传输所述晶圆；

所述第一工艺腔室用于在所述晶圆表面及金属薄膜表面形成介质薄膜，
所述第一工艺腔室包括第一基座、第一溅射电源及第一磁控管机构，所述第一基座用于承载所述晶圆，所述第一溅射电源用于向介质靶材提供第一溅射
功率，以使第一工艺腔室内的第一惰性气体及第一工艺气体形成等离子体，
10 所述第一磁控管机构用于引导所述第一工艺腔室内的等离子体轰击所述介质靶材；

所述第二工艺腔室用于在所述介质薄膜上形成所述金属薄膜，所述第二
工艺腔室包括第二基座、第二溅射电源及第二磁控管机构，所述第二基座用于承载所述晶圆，所述第二溅射电源用于向金属靶材提供第二溅射功率，以
15 使第二工艺腔室内的第二惰性气体形成等离子体，所述第二磁控管机构用于引导所述第二工艺腔室内的等离子体轰击所述金属靶材。

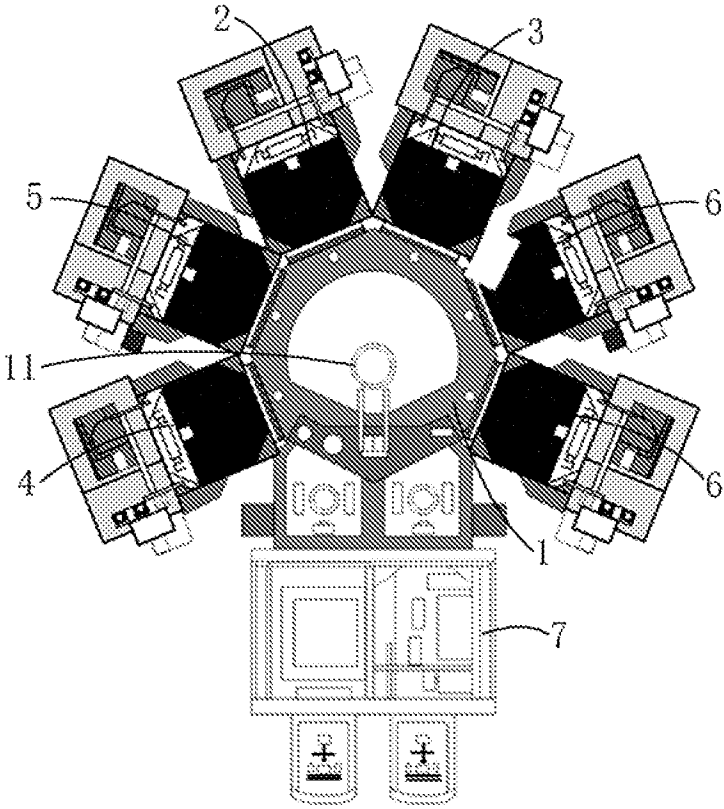


图 1

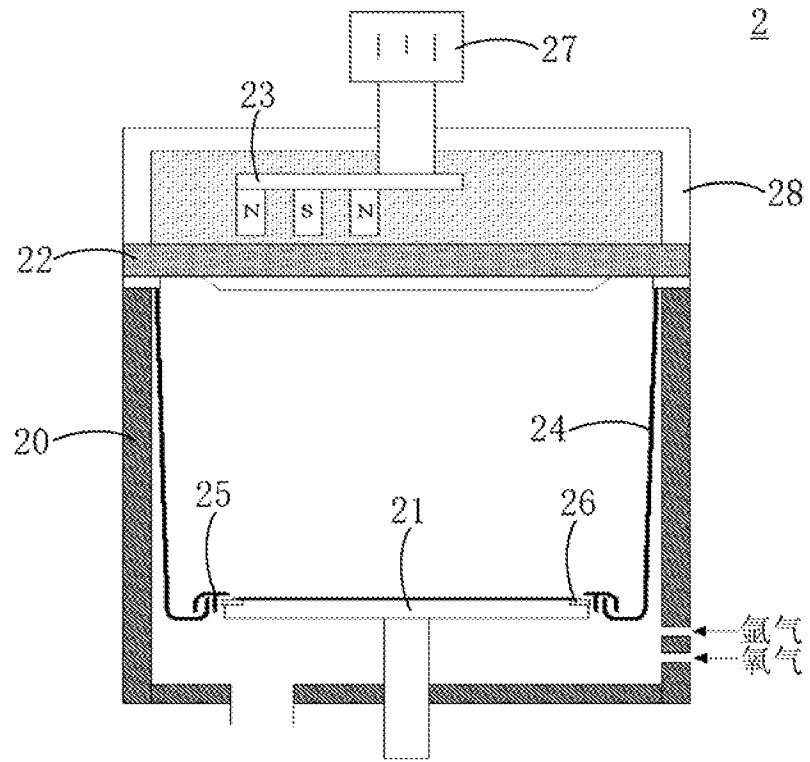


图 2

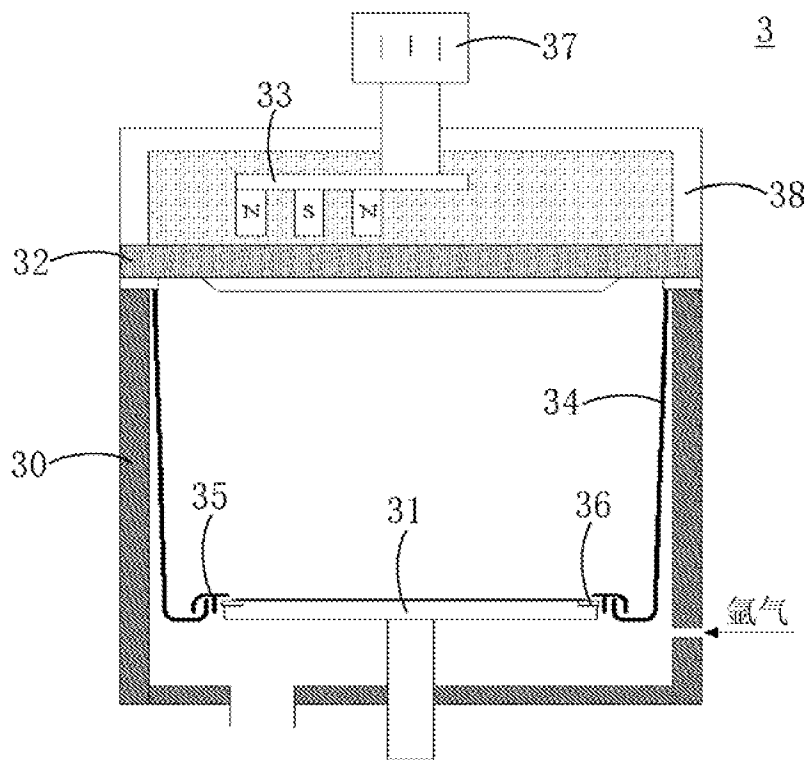


图 3

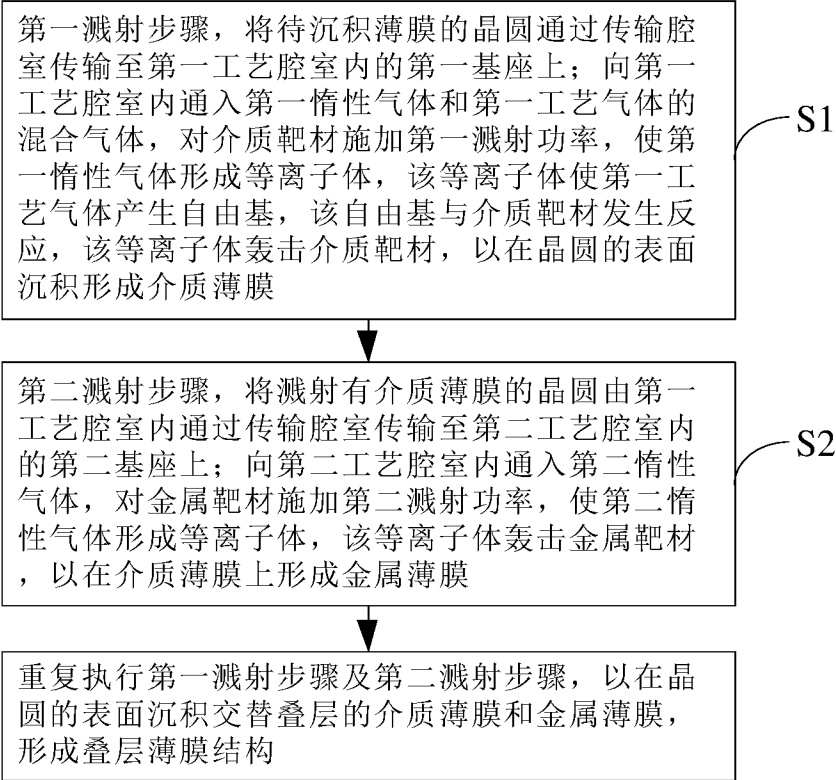


图 4

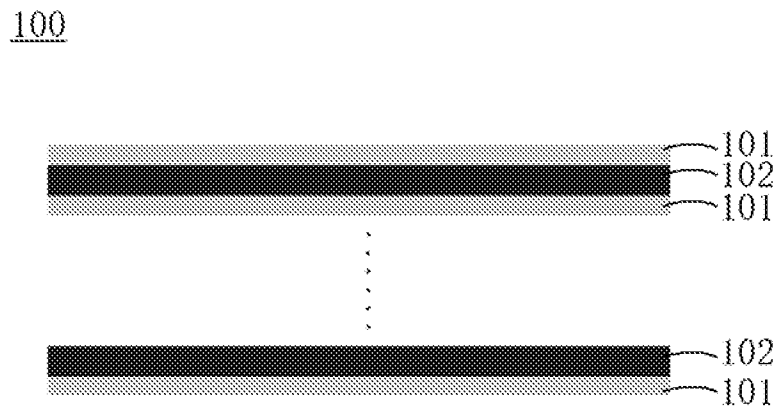


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/089151

A. CLASSIFICATION OF SUBJECT MATTER

C23C14/35(2006.01)i; C23C14/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: C23C G21K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNXTX; ENTXTX; ENTXT; VEN; ISI Web of Science; CNKI: 北京北方华创, 磁控溅射, 氮化硅, 氮氧化硅, 氧氮化硅, 氧化硅, 叠层, 堆叠, 层叠, 多层, 交替, 重复, 介质层, 电介质, 金属层, 金属膜, 晶片, 晶圆, 钨, 栅, 钼, al₂o₃, alumina, mo, Molybdenum, nand, sic, sio₂, sion, si₃n₄, tungsten, semiconductor, metal film, metal layer, magnetron, repeat+, laminat+, stack+, multilayer, overlap, alternating, wafer, silicon oxide

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 114908326 A (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) 16 August 2022 (2022-08-16) claims 1-10	1-10
Y	JP H06167599 A (NIKON CORP.) 14 June 1994 (1994-06-14) description, paragraphs 0020, 0021, and 0027	1-9
Y	JP H09302469 A (ASAHI GLASS CO., LTD.) 25 November 1997 (1997-11-25) description, paragraphs 0019-0034, and figure 1	1-9
X	US 2012043198 A1 (YAMAZAKI SHUNPEI et al.) 23 February 2012 (2012-02-23) description, paragraphs 0043, 0063, 0065, 0110, and 0150, and figures 1 and 2	10
A	CN 103403215 A (CANON ANELVA CORP.) 20 November 2013 (2013-11-20) table 1, description, paragraph 0062, and figure 1	1-10
A	CN 113862622 A (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) 31 December 2021 (2021-12-31) description, paragraphs 0005-0025	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “D” document cited by the applicant in the international application
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 June 2023

Date of mailing of the international search report

05 July 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/089151

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	114908326	A	16 August 2022	None			
JP	H06167599	A	14 June 1994	None			
JP	H09302469	A	25 November 1997	None			
US	2012043198	A1	23 February 2012	JP	2016106435	A	16 June 2016
				JP	6211643	B2	11 October 2017
				TW	201220409	A	16 May 2012
				TWI	590335	B	01 July 2017
				KR	20120022638	A	12 March 2012
				JP	2012227503	A	15 November 2012
CN	103403215	A	20 November 2013	TW	201241957	A	16 October 2012
				TWI	480970	B	11 April 2015
				JPWO	2012090395	A1	05 June 2014
				JP	5650760	B2	07 January 2015
				US	2013277207	A1	24 October 2013
				US	9039873	B2	26 May 2015
				KR	20150091529	A	11 August 2015
				KR	101786868	B1	18 October 2017
				DE	112011104627	T5	02 October 2013
				WO	2012090395	A1	05 July 2012
				US	2017101708	A1	13 April 2017
				US	9752226	B2	05 September 2017
				US	2015001068	A1	01 January 2015
				KR	20130088200	A	07 August 2013
				KR	101522992	B1	26 May 2015
				KR	20140128437	A	05 November 2014
				TW	201511169	A	16 March 2015
				TWI	528489	B	01 April 2016
				CN	103403215	B	06 January 2016
CN	113862622	A	31 December 2021	None			

国际检索报告

国际申请号

PCT/CN2023/089151

A. 主题的分类

C23C14/35 (2006.01) i; C23C14/18 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

IPC: C23C G21K

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNXTX; ENTXT; ENTXT; VEN; ISI Web of Science; CNKI; 北京北方华创, 磁控溅射, 氮化硅, 氮氧化硅, 氧氮化硅, 氧化硅, 叠层, 堆叠, 层叠, 多层, 交替, 重复, 介质层, 电介质, 金属层, 金属膜, 晶片, 晶圆, 钨, 栅, 钼, al2o3, alumina, mo, Molybdenum, nand, sic, sio2, sion, si3n4, tungsten, semiconductor, metal film, metal layer, magnetron, repeat+, laminat+, stack+, multilayer, overlap, alternating, wafer, silicon oxide

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 114908326 A (北京北方华创微电子装备有限公司) 2022年8月16日 (2022 - 08 - 16) 权利要求1-10	1-10
Y	JP H06167599 A (NIKON CORP) 1994年6月14日 (1994 - 06 - 14) 说明书第0020、0021、0027段	1-9
Y	JP H09302469 A (ASAHI GLASS CO LTD) 1997年11月25日 (1997 - 11 - 25) 说明书第0019-0034段, 图1	1-9
X	US 2012043198 A1 (YAMAZAKI SHUNPEI 等) 2012年2月23日 (2012 - 02 - 23) 说明书第0043、0063、0065、0110、0150段, 图1、2	10
A	CN 103403215 A (佳能安内华股份有限公司) 2013年11月20日 (2013 - 11 - 20) 表1, 说明书第0062段, 图1	1-10
A	CN 113862622 A (北京北方华创微电子装备有限公司) 2021年12月31日 (2021 - 12 - 31) 说明书第0005-0025段	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年6月5日

国际检索报告邮寄日期

2023年7月5日

ISA/CN的名称和邮寄地址

中国国家知识产权局

中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

杜艳艳

电话号码 (+86) 0512-88997693

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2023/089151

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	114908326	A	2022年8月16日	无	
JP	H06167599	A	1994年6月14日	无	
JP	H09302469	A	1997年11月25日	无	
US	2012043198	A1	2012年2月23日	JP 2016106435 A	2016年6月16日
				JP 6211643 B2	2017年10月11日
				TW 201220409 A	2012年5月16日
				TWI 590335 B	2017年7月1日
				KR 20120022638 A	2012年3月12日
				JP 2012227503 A	2012年11月15日
CN	103403215	A	2013年11月20日	TW 201241957 A	2012年10月16日
				TWI 480970 B	2015年4月11日
				JPWO 2012090395 A1	2014年6月5日
				JP 5650760 B2	2015年1月7日
				US 2013277207 A1	2013年10月24日
				US 9039873 B2	2015年5月26日
				KR 20150091529 A	2015年8月11日
				KR 101786868 B1	2017年10月18日
				DE 112011104627 T5	2013年10月2日
				WO 2012090395 A1	2012年7月5日
				US 2017101708 A1	2017年4月13日
				US 9752226 B2	2017年9月5日
				US 2015001068 A1	2015年1月1日
				KR 20130088200 A	2013年8月7日
				KR 101522992 B1	2015年5月26日
				KR 20140128437 A	2014年11月5日
				TW 201511169 A	2015年3月16日
				TWI 528489 B	2016年4月1日
				CN 103403215 B	2016年1月6日
CN	113862622	A	2021年12月31日	无	