

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 7 月 28 日 (2005.7.28)

【公開番号】特開 2004-172351 (P2004-172351A)
 【公開日】平成 16 年 6 月 17 日 (2004.6.17)
 【年通号数】公開・登録公報 2004-023
 【出願番号】特願 2002-336236 (P2002-336236)
 【国際特許分類第 7 版】

H 0 1 L 33/00

H 0 1 L 23/52

【F I】

H 0 1 L 33/00 A

H 0 1 L 23/52 C

【手続補正書】

【提出日】平成 16 年 12 月 16 日 (2004.12.16)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置、その製造方法、及び L E D ヘッド

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の基板とその表面に貼り付けられた個別の半導体薄膜とを有する半導体装置を製造する方法であって、

第 2 の基板上に剥離層を形成する工程と、

前記剥離層上に、半導体素子の全部又は一部の構造を含む半導体薄膜を形成する工程と

、

前記半導体薄膜上の所定領域に誘電体膜を形成する工程と、

前記半導体薄膜上の前記誘電体膜を覆う領域に保護層を形成する工程と、

前記半導体薄膜の前記保護層で覆われていない領域をエッチングして前記剥離層に届くエッチング溝を形成することによって、前記半導体薄膜を分離する工程と、

前記剥離層をエッチングして前記半導体薄膜を剥離可能な個別の半導体薄膜にする工程と、

前記誘電体膜を備えた前記個別の半導体薄膜を保持し、前記第 1 の基板の表面に貼り付ける工程と、

前記個別の半導体薄膜を貼り付ける工程の前又は後に、前記保護層を除去する工程とを有し、

前記保護層が、前記エッチング溝の形成工程及び前記剥離層のエッチング工程において使用されるエッチング剤に対して耐エッチング性を持つ材料で構成される

ことを特徴とする半導体装置の製造方法。

【請求項 2】

第 1 の基板とその表面に貼り付けられた個別の半導体薄膜と

を有する半導体装置を製造する方法であって、
第2の基板上に剥離層を形成する工程と、
前記剥離層上に、半導体素子の全部又は一部の構造を含む半導体薄膜を形成する工程と、
前記半導体薄膜上の所定領域に誘電体膜を形成する工程と、
前記半導体薄膜上の前記誘電体膜を覆う領域にパッシベーション膜を形成する工程と、
前記パッシベーション膜上に保護層を形成する工程と、
前記半導体薄膜の前記保護層及び前記パッシベーション膜で覆われていない領域をエッチングして前記剥離層に届くエッチング溝を形成することによって、前記半導体薄膜を分離する工程と、
前記剥離層をエッチングして前記半導体薄膜を剥離可能な個別の半導体薄膜にする工程と、
前記誘電体膜及び前記パッシベーション膜を備えた前記個別の半導体薄膜を保持し、前記第1の基板の表面に貼り付ける工程と、
前記個別の半導体薄膜を貼り付ける工程の前又は後に、前記保護層を除去する工程とを有し、
前記保護層及び前記パッシベーション膜のそれぞれが、前記エッチング溝の形成工程及び前記剥離層のエッチング工程において使用されるエッチング剤に対して耐エッチング性を持つ材料で構成されることを特徴とする半導体装置の製造方法。

【請求項3】

第1の基板とその表面に貼り付けられた個別の半導体薄膜とを有する半導体装置を製造する方法であって、
第2の基板上に剥離層を形成する工程と、
前記剥離層上に、半導体素子の全部又は一部の構造を含む半導体薄膜を形成する工程と、
前記半導体薄膜上の所定領域にパッシベーション膜を形成する工程と、
前記パッシベーション膜上に保護層を形成する工程と、
前記半導体薄膜の前記保護層で覆われていない領域をエッチングして前記剥離層に届くエッチング溝を形成することによって、前記半導体薄膜を分離する工程と、
前記剥離層をエッチングして前記半導体薄膜を剥離可能な個別の半導体薄膜にする工程と、
前記パッシベーション膜を備えた前記個別の半導体薄膜を保持し、前記第1の基板の表面に貼り付ける工程と、
前記個別の半導体薄膜を貼り付ける工程の前又は後に、前記保護層を除去する工程とを有し、
前記パッシベーション膜が、前記エッチング溝の形成工程及び前記剥離層のエッチング工程において使用されるエッチング剤に対して耐エッチング性を持つ材料で構成されることを特徴とする半導体装置の製造方法。

【請求項4】

前記第1の基板が、アモルファスシリコン、単結晶シリコン、ポリシリコン、化合物半導体、有機半導体、及び絶縁体材料の内のいずれかの材料を含むことを特徴とする請求項1から3までのいずれかに記載の半導体装置の製造方法。

【請求項5】

前記第1の基板が、集積回路を有するシリコン基板であることを特徴とする請求項1から3までのいずれかに記載の半導体装置の製造方法。

【請求項6】

前記第2の基板が、その最上層に、前記剥離層のエッチング工程において使用されるエッチング剤に対して耐エッチング性を持つ材料で構成されるエッチングストップ層を有することを特徴とする請求項1から5までのいずれかに記載の半導体装置の製造方法。

【請求項 7】

前記半導体薄膜が、化合物半導体エピタキシャル層から構成されることを特徴とする請求項 1 から 6 までのいずれかに記載の半導体装置の製造方法。

【請求項 8】

前記半導体素子が、発光素子、受光素子、ホール素子、及びpiezo素子の内のいずれかの素子であることを特徴とする請求項 1 から 7 までのいずれかに記載の半導体装置の製造方法。

【請求項 9】

前記誘電体膜が、酸化珪素、窒化珪素、酸化アルミニウム、窒化アルミニウムの内のいずれかの材料から構成されることを特徴とする請求項 1 から 8 までのいずれかに記載の半導体装置の製造方法。

【請求項 10】

前記パッシベーション膜が、ポリイミド及び窒化アルミニウムの内のいずれかの材料から構成されることを特徴とする請求項 2 から 9 までのいずれかに記載の半導体装置の製造方法。

【請求項 11】

前記保護層が、有機材料から構成されることを特徴とする請求項 1 から 10 までのいずれかに記載の半導体装置の製造方法。

【請求項 12】

前記第 1 の基板の前記個別の半導体薄膜が貼り付けられる領域に導電性材料層を形成する工程を有し、

前記個別の半導体薄膜が、前記導電性材料層上に貼り付けられる

ことを特徴とする請求項 1 から 11 までのいずれかに記載の半導体装置の製造方法。

【請求項 13】

前記エッチング溝の形成工程において、エッチング剤としてフッ酸が用いられ、

前記剥離層のエッチング工程において、エッチング剤として磷酸又はクエン酸、及び過酸化水素水を含むエッチング液が用いられる

ことを特徴とする請求項 1 から 12 までのいずれかに記載の半導体装置の製造方法。

【請求項 14】

前記第 1 の基板に貼り付けられた前記個別の半導体薄膜の前記半導体素子に電氣的に接続され、前記誘電体層又は前記パッシベーション層上に延びる個別配線層をフォトリソグラフィ技術を用いて形成する工程を有することを特徴とする請求項 1 から 13 までのいずれかに記載の半導体装置の製造方法。

【請求項 15】

前記個別配線層が、Au層、Ti/Pt/Au積層層、Au/Zn積層層、Au/Ge積層層、Ni/Au積層層、AuGeNi/Au積層層、Pd層、Pd/Au積層層、Mg/Au積層層、Al層、Al/Ni積層層、ポリシリコン層、ITO層、及びZnO層の内のひとつ又は2つ以上を組み合わせた材料から構成されることを特徴とする請求項 14 に記載の半導体装置の製造方法。

【請求項 16】

前記半導体薄膜に前記エッチング溝を形成する工程が、前記保護層を前記エッチング溝を形成するためのエッチングマスクと使用し、前記保護層の端部と前記エッチング溝形成後の前記半導体薄膜の端部とをほぼ一致させる工程であることを特徴とする請求項 1 から 15 までのいずれかに記載の半導体装置の製造方法。

【請求項 17】

基板と、

半導体素子を含み、前記基板の表面に貼り付けられた個別の半導体薄膜と、

前記個別の半導体薄膜上の所定領域に備えられた誘電体膜と

を有する半導体装置であって、

前記誘電体膜の端部が前記個別の半導体薄膜の端部より内側にあることを特徴とする半

導体装置。

【請求項 18】

基板と、
半導体素子を含み、前記基板の表面に貼り付けられた個別の半導体薄膜と、
前記個別の半導体薄膜上の所定領域に備えられた誘電体膜と、
前記誘電体膜を覆うパッシベーション膜と
を有する半導体装置であって、
前記誘電体膜の端部が前記個別の半導体薄膜の端部より内側にあり、
前記パッシベーション膜の端部が前記個別の半導体薄膜の端部とほぼ一致する
ことを特徴とする半導体装置。

【請求項 19】

基板と、
半導体素子を含み、前記基板の表面に貼り付けられた個別の半導体薄膜と、
前記個別の半導体薄膜上の所定領域に備えられたパッシベーション膜と
を有する半導体装置であって、
前記パッシベーション膜の端部が前記個別の半導体薄膜の端部とほぼ一致することを特
徴とする半導体装置。

【請求項 20】

前記半導体素子は、LED素子であることを特徴とする請求項 17 から 19 までのいず
れかに記載の半導体装置。

【請求項 21】

請求項 20 の半導体装置を搭載した LEDユニットと、
該 LEDユニットに対向する様配置され、前記 LED素子から放出される光を集束させ
る光学素子と、
該 LEDユニット及び該光学素子を保持するホルダと
を有することを特徴とすることを特徴とする LEDヘッド。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

そこで、本発明は上記したような従来技術の課題を解決するためになされたものであり、その目的とするところは、小型化及び材料コストの低減を図ることができる半導体装置及び LEDヘッド、並びに、小型化及び材料コストの低減を図ることができる且つエッチング処理に起因する歩留まりの低下の少ない半導体装置の製造方法を提供することにある。