



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA TUTELA DELLA PROPRIETA' INDUSTRIALE
UFFICIO ITALIANO BREVETTI E MARCHI

UIBM

DOMANDA NUMERO	101997900643119
Data Deposito	11/12/1997
Data Pubblicazione	11/06/1999

Priorità	68172/96
Nazione Priorità	KR
Data Deposito Priorità	

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	04	H		

Titolo

CIRCUITO E PROCEDIMENTO PER CONTROLLARE IL RITARDO TEMPORALE DI SEGNALE SINCRONO DI QUADRO IN SISTEMA DI COMUNICAZIONE RADIO DIGITALE
--

SAMSUNG ELECTRONICS CO., LTD.,

MI 97A 2745



con sede a Suwon-city, Kyungki-do (Corea del Sud)

* * * * *

DESCRIZIONE

0.1 DIC. 1997

La presente invenzione riguarda un sistema di comunicazione radio digitale, ed in particolare, un circuito ed un procedimento per controllare un ritardo temporale di un segnale sincrono di quadro secondo una differenza di distanza tra un centro di commutazione ed una stazione di base.

In un sistema di comunicazione radio digitale, ogni stazione di base riceve lo stesso segnale sincrono di quadro trasmesso da un centro di commutazione, per commutare un canale in risposta al segnale sincrono di quadro ricevuto. In generale, la stazione di base dovrebbe ricevere il segnale sincrono di quadro entro un errore di ritardo di $\pm 2\mu\text{sec}$ allo scopo di commutare il canale senza uno scollegamento del servizio di chiamata.

Nel sistema di comunicazione radio digitale, un tasso di trasferimento del segnale sincrono di quadro è determinato dalle caratteristiche di una linea di trasmissione. Cioè, il segnale sincrono di quadro subisce un ritardo temporale durante la trasmissione, secondo le caratteristiche delle linee di trasmissione tra il centro di commutazione e la stazione di base. In altre parole, nel caso in cui una distanza tra il centro di commutazione e la stazione di base sia molto lunga, il segnale sincrono di quadro trasmesso dal centro di commutazione alla stazione di base subirà un ritardo temporale serio. Al contrario, nel caso in cui la distanza tra il centro di commutazione e la stazione di base sia molto breve, il segnale sincrono di quadro trasmesso dal centro di commutazione alla stazione



di base subirà un ritardo temporale inferiore.

Alla luce delle precedenti descrizioni, si nota che il ritardo temporale del segnale sincrono di quadro è dipendente dalle caratteristiche (cioè, distanza) della linea di trasmissione tra il centro di commutazione e la stazione di base. Tuttavia, dato che la stazione di base dovrebbe ricevere il segnale sincrono di quadro entro l'errore di ritardo allo scopo di commutare il canale senza lo scollegamento del servizio di chiamata, la distanza tra il centro di commutazione e la stazione di base non può essere estesa senza limite. Inoltre, nel caso in cui il segnale sincrono di quadro sia distorto a causa delle caratteristiche della linea di trasmissione e dell'ambiente circostante durante la trasmissione, non vi è alcun modo di compensare la distorsione del segnale sincrono di quadro.

E' quindi uno scopo della presente invenzione fornire un circuito ed un procedimento per rivelare un ritardo temporale di un segnale sincrono di quadro trasmesso da un centro di commutazione alla stazione di base, in un sistema di comunicazione radio digitale.

Un altro scopo della presente invenzione è quello di fornire un circuito ed un procedimento per compensare un ritardo temporale di un segnale sincrono di quadro.

Per conseguire questi ed altri scopi, un circuito per controllare uno stato temporale di un segnale sincrono di quadro in un sistema di comunicazione radio digitale includente un centro di commutazione per trasmettere il segnale sincrono di quadro ad una pluralità di stazioni di base, le stazioni di base alimentando istantaneamente il segnale sincrono di quadro ricevuto indietro al centro di commutazione, include un rivelatore



di ritardo per confrontare il segnale sincrono di quadro trasmesso alle stazioni di base con il segnale sincrono di quadro retroazionato dalle stazioni di base, per rivelare il ritardo temporale del segnale sincrono di quadro; ed un compensatore di ritardo per compensare il ritardo temporale del segnale sincrono di quadro.

Gli scopi, le caratteristiche ed i vantaggi precedenti ed altri della presente invenzione diverranno più evidenti alla luce della seguente descrizione dettagliata di una sua forma di realizzazione esemplificativa considerata con i disegni allegati in cui:

la figura 1 è un diagramma a blocchi schematico di un sistema di comunicazione radio digitale a cui è applicabile la presente invenzione;

la figura 2 è un diagramma a blocchi schematico di un'interfaccia (130) di stazioni di base e di una stazione di base (141) della figura 1;

la figura 3 è uno schema a blocchi dettagliato di un rivelatore di ritardo (130) della figura 2 secondo una forma di realizzazione preferita della presente invenzione;

la figura 4 è uno schema a blocchi dettagliato di trasmettitori (210 e 240) della figura 2 secondo una forma di realizzazione preferita della presente invenzione;

la figura 5 è un diagramma temporale di segnali generati da un centro di commutazione (100) ed una stazione di base (141) secondo una forma di realizzazione preferita della presente invenzione; e

la figura 6 è uno schema a blocchi di un rivelatore di ritardo (23) secondo un'altra forma di realizzazione preferita della presente invenzione.



Una forma di realizzazione preferita della presente invenzione sarà descritta in dettaglio facendo riferimento ai disegni allegati, in cui i numeri di riferimento uguali o simili indicano gli stessi elementi nei disegni, per comprensione. Sebbene nella specifica forma di realizzazione tali elementi dettagliati saranno definiti e descritti in modo esemplificativo in dettaglio per chiarire la materia della presente invenzione, la presente invenzione può essere implementata con la descrizione della presente invenzione dei tecnici del ramo anche senza i dettagli. Inoltre, una descrizione dettagliata in modo non necessario di costruzione ampiamente note può essere qui evitata.

Facendo riferimento alla figura 1, un sistema di comunicazione radio digitale a cui è applicabile la presente invenzione include un centro di commutazione 100, una pluralità di stazioni di base 141-14n, ed un terminale mobile 150, in cui le distanze tra il centro di commutazione 100 e le rispettive stazioni di base 141-14n sono tutte differenti. Il centro di commutazione 100 include un'unità di controllo principale 110, un processore di segnale 120, ed un'interfaccia (BSI) 130 di stazione di base. L'unità di controllo principale 110 controlla un'operazione complessiva del centro di commutazione 100, il processore di segnale 120 elabora segnali trasferiti a e ricevuti dall'interfaccia 130 di stazione di base sotto il controllo dell'unità di controllo principale 110, e l'interfaccia 130 di stazione di base interfaccia segnali trasmessi a e ricevuti dalle stazioni di base 141-14n. Il terminale mobile 150 si collega con la stazione di base più vicina tra le stazioni di base 141-14n, per trasmettere/ricevere dati per una conversazione telefonica. Uno schema a blocchi

dettagliato dell'interfaccia 130 di stazione di base e della stazione di base 141 è illustrato nella figura 2.

Facendo riferimento a figure 1 e 2, l'interfaccia 130 di stazione di base include un trasmettitore 210 per trasmettere/ricevere dati ed un segnale, un'unità di controllo 220 per controllare un'operazione complessiva dell'interfaccia 130 di stazione di base, ed un rivelatore di ritardo 230 per rivelare un ritardo temporale del segnale sincrono di quadro trasmesso dal centro di commutazione 100. La stazione di base 141 include un trasmettitore 240 per trasmettere/ricevere dati ed un segnale, un'unità di controllo 250 per controllare un'operazione complessiva della stazione di base 141, ed un compensatore di ritardo per compensare il ritardo temporale del segnale sincrono di quadro.

Facendo riferimento alla figura 3, il circuito di ritardo 230 secondo una forma di realizzazione preferita della presente invenzione include un contatore 302, una memoria temporanea 304, ed un comparatore 306.

La figura 4 illustra uno schema a blocchi dettagliato dei trasmettitori 210 e 240 della figura 2 secondo la presente invenzione. Come illustrato nel disegno, il trasmettitore 210 include un padrone 410 ed un asservito 420. Il trasmettitore 240 include un asservito 430 ed un padrone 440, collegati al padrone 410 ed all'asservito 420 del trasmettitore 210, rispettivamente.

La figura 5 è un diagramma temporale di segnali generati dal centro di commutazione 100 e dalla stazione di base 141 secondo la presente invenzione. Nel disegno, un segnale 500 rappresenta il segnale sincrono di quadro trasmesso dal centro di commutazione 100 alla stazione di base 141.

Un segnale 510 rappresenta un segnale che il contatore genera per rivelare il ritardo temporale tra il segnale sincrono di quadro trasmesso alla stazione di base 141 e un segnale sincrono di quadro retroazionato dalla stazione di base 141. Un segnale 520 rappresenta il segnale sincrono di quadro retroazionato dalla stazione di base 141 al centro di commutazione 100.

Facendo riferimento alle figure da 1 a 5, il centro di commutazione 100 e ciascuna delle stazioni di base 141-14n includono i trasmettitori 210 e 240 mostrati nella figura 4 rispettivamente, per trasmettere/ricevere segnali tra due coppie delle linee di trasmissione. Nel caso in cui il centro di commutazione 100 trasmette dati alla stazione di base 141, l'unità di controllo 220 permette al trasmettitore 210 di trasmettere i dati alla stazione di base 141 tramite il padrone 410. Poi, l'unità di controllo 250 della stazione di base 141 permette al trasmettitore 240 di ricevere i dati trasmessi dal centro di commutazione 100 tramite l'asservito 430. Nel frattempo, nel caso in cui la stazione di base 141 trasmetta dati al centro di commutazione 100, l'unità di controllo 250 permette al trasmettitore 240 di trasmettere i dati al centro di commutazione 100 tramite il padrone 440. Poi, l'unità di controllo 220 del centro di commutazione 100 permette al trasmettitore 210 di ricevere i dati trasmessi dalla stazione di base 141 tramite l'asservito 420.

Ora, verranno effettuate descrizioni circa come il centro di commutazione 100 trasmette il segnale sincrono di quadro 500 alla stazione di base 141 tramite il trasmettitore 210. L'unità di controllo 220 permette al trasmettitore 210 di trasmettere il segnale sincrono di quadro all'asser-



vito 430 della stazione di base 410 tramite il padrone 410. L'asservito 430 trasferisce il segnale sincrono di quadro ricevuto al padrone 440. Il padrone 440 trasferisce il segnale sincrono di quadro all'asservito 420, per retroazionarlo al centro di commutazione 100. Il trasmettitore 210 trasferisce il segnale sincrono di quadro retroazionato dalla stazione di base 141 al rivelatore di ritardo 230. Il rivelatore di ritardo 230 confronta il segnale sincrono di quadro retroazionato dalla stazione di base 141 con il segnale sincrono di quadro che il centro di commutazione 100 ha trasmesso alla stazione di base 141, per rivelare un ritardo temporale del segnale sincrono di quadro. Come illustrato nella figura 3, il rivelatore di ritardo 230 secondo una forma di realizzazione della presente invenzione include il contatore 302, la memoria temporanea 304, ed il comparatore 306. Il contatore 302 inizia un'operazione di conteggio in risposta al segnale sincrono di quadro trasmesso alla stazione di base 141, e completa l'operazione di conteggio in risposta al segnale sincrono di quadro retroazionato dalla stazione di base 141. La memoria temporanea 304 memorizza temporaneamente il segnale sincrono di quadro retroazionato dalla stazione di base 141, e lo trasferisce al comparatore 306 in risposta ad un segnale di controllo ricevuto dall'unità di controllo 220. Il comparatore 306 confronta il segnale 510 generato dal contatore 302 con il segnale sincrono di quadro 520 memorizzato nella memoria temporanea 304, per rivelare il ritardo temporale del segnale sincrono di quadro e fornire l'unità di controllo 220 con l'informazione di ritardo temporale rivelata. L'unità di controllo 220 permette al trasmettitore 210 di trasmettere l'informazione di ritardo temporale alla stazione di base 141. Il padrone 410 tra-

smette l'informazione di ritardo temporale del segnale sincrono di quadro all'asservito 430. L'asservito 430 trasferisce l'informazione di ritardo temporale del segnale sincrono di quadro ricevuto al compensatore di ritardo 260. Il compensatore di ritardo 260 ritarda o abbrevia il segnale sincrono di quadro ricevuto in risposta all'informazione di ritardo temporale, per compensare il ritardo temporale del segnale sincrono di quadro. L'unità di controllo 250 controlla la stazione di base 141 in base al segnale sincrono di quadro compensato. Una tale operazione è eseguita in modo ripetuto tra il centro di commutazione 100 e le rispettive stazioni di base 141-14n, per rivelare e compensare il ritardo temporale del segnale sincrono di quadro secondo la differenza di distanza tra il centro di commutazione 100 e le stazioni di base rispettive 141-14n.

La figura 6 è uno schema a blocchi del rivelatore di ritardo 230 della figura 2 secondo un'altra forma di realizzazione preferita della presente invenzione. Nel disegno, il rivelatore di ritardo 230 include un contatore 600, memorie temporanee 610 e 620, ed un sottrattore 630. Il contatore 600 esegue un'operazione di conteggio in seguito alla ricezione dei segnali sincroni di quadro retroazionati dalle rispettive stazioni di base 141-14n. La memoria temporanea 610 memorizza un valore di conteggio che il contatore 600 ha generato eseguendo l'operazione di conteggio in seguito alla ricezione del segnale sincrono di quadro retroazionato da una stazione di base di riferimento (per esempio, una stazione di base più vicina dal centro di commutazione 100). La memoria temporanea 620 memorizza un valore di conteggio che il contatore 600 ha generato eseguendo l'operazione di conteggio in seguito alla ricezione del segnale sincrono di qua-



dro retroazionato dalle rimanenti stazioni di base diverse dalla stazione di base di riferimento. Il sottrattore 630 sottrae un segnale emesso dalla memoria temporanea 610 da un segnale emesso dalla memoria temporale 620, per generare tra di essi una differenza di segnali.

Ora, facendo riferimento alle figure 2 e 6, saranno effettuate descrizioni circa come il rivelatore di ritardo 230 secondo un'altra forma di realizzazione della presente invenzione rivela il ritardo temporale del segnale sincrono di quadro, secondo la differenza di distanza tra il centro di commutazione 100 e le rispettive stazioni di base 141-14n. Il rivelatore di ritardo 230 rivela i segnali singoli di quadro retroazionati dalle rispettive stazioni di base, in base alla stazione di base più vicina (cioè, la stazione di base di riferimento) dal centro di commutazione 100. Per esempio, nel caso in cui la stazione di base 141 sia la stazione di base più vicina, la memoria temporanea 610 memorizza temporaneamente il segnale sincrono di quadro retroazionato dalla stazione di base 141. Nel frattempo, la memoria temporanea 620 memorizza temporaneamente i segnali sincroni di quadro retroazionati dalle altre stazioni di base 141-14n. Il sottrattore 630 rivela una differenza di segnale tra i segnali sincroni di quadro retroazionati generati dalle memorie temporanee 610 e 620. Cioè, il sottrattore 630 rivela una differenza di ritardo temporale tra il segnale sincrono di quadro di retroazione generato dalla memoria temporale 620 ed il segnale singolo di quadro di retroazione generato dalla memoria temporanea 610. Il sottrattore 630 calcola le differenze di ritardo temporale tra il valore di ritardo di tempo di riferimento (uscita di 610) ed i valori di ritardo temporale (uscita di 620) dei rispettivi segnali sincroni

di quadro, e fornisce l'unità di controllo 220 con differenze di ritardo temporanee calcolate. L'unità di controllo 220 permette al trasmettitore 210 di trasmettere i valori di ritardo temporale dei segnali sincroni di quadro alle corrispondenti stazioni di base. In seguito alla ricezione dei valori di ritardo, le rispettive stazioni di base 141-14n ritardano il segnale sincrono di quadro se il valore di ritardo è negativo, e abbreviano il segnale sincrono di quadro se il valore di ritardo è positivo. Nella forma di realizzazione della presente invenzione, un resistore di regolazione FS in un chip CP23030 è usato per ritardare o abbreviare il segnale sincrono di quadro.

Come si può comprendere dalle precedenti descrizioni, il sistema di comunicazione radio digitale dell'invenzione rivela il ritardo temporale del segnale sincrono di quadro secondo la differenza di distanza fra il centro di commutazione e le rispettive stazioni di base, per compensare il ritardo temporale del segnale sincrono di quadro, fornendo quindi un servizio di chiamata stabile anche mentre si commuta il canale.

Sebbene una forma di realizzazione preferita della presente invenzione sia stata descritta in dettaglio qui in precedenza, si dovrebbe chiaramente comprendere che molte varianti e/o modifiche dei concetti inventivi di base qui insegnati che possono apparire ai tecnici del ramo, ricadranno ancora entro lo spirito e l'ambito della presente invenzione come definita nelle allegate rivendicazioni.

* * * * *



R I V E N D I C A Z I O N I

1. Circuito per controllare un ritardo temporale di un segnale sincro di quadro in un sistema di comunicazione radio digitale includente un centro di commutazione per trasmettere il segnale sincro di quadro ad una pluralità di stazioni di base, dette stazioni di base alimentando istantaneamente il segnale sincro di quadro ricevuto indietro a detto centro di commutazione, comprendente:

un rivelatore di ritardo per confrontare detto segnale sincro di quadro trasmesso alle stazioni di base con detto segnale sincro di quadro retroazionato dalle stazioni di base, per rivelare il ritardo temporale di detto segnale sincro di quadro; e

un compensatore di ritardo per compensare il ritardo temporale di detto segnale sincro di quadro.

2. Circuito per controllare un ritardo temporale di un segnale sincro di quadro secondo la rivendicazione 1, in cui detto rivelatore di ritardo comprende:

una memoria temporanea per memorizzare detto segnale sincro di quadro retroazionato da dette stazioni di base;

un contatore per iniziare un'operazione di conteggio in risposta a detto segnale sincro di quadro trasmesso a dette stazioni di base, e completare l'operazione di conteggio in risposta a detto segnale sincro di quadro retroazionato da dette stazioni di base; e

un comparatore per confrontare detto segnale sincro di quadro memorizzato in detta memoria temporanea con un valore di conteggio emesso da detto contatore, per rivelare il ritardo temporale di detto segnale sin-



crono di quadro.

3. Circuito per controllare un ritardo temporale di un segnale sincrono di quadro secondo la rivendicazione 1, in cui detto rivelatore di ritardo comprende:

un contatore per eseguire un'operazione di conteggio in seguito alla ricezione dei segnali sincroni di quadro retroazionati da dette rispettive stazioni di base;

una prima memoria temporanea per memorizzare un segnale singolo di quadro retroazionato da una stazione di base più vicina;

una seconda memoria temporanea per memorizzare segnali sincroni di quadro retroazionati dalle stazioni di base tranne detta stazione di base più vicina; e

un sottrattore per sottrarre il segnale sincrono di quadro memorizzato in detta prima memoria temporanea dal segnale sincrono di quadro memorizzato in detta seconda memoria temporanea, per calcolare tra di essi una differenza di segnale.

4. Circuito per controllare un ritardo temporale di un segnale sincrono di quadro secondo la rivendicazione 3, in cui detto compensatore di ritardo ritarda il segnale sincrono di quadro se detta differenza di segnale è negativa, ed abbrevia il segnale sincrono di quadro se detta differenza di segnale è positiva.

5. Procedimento per controllare un ritardo temporale di un segnale sincrono di quadro in un sistema di comunicazione radio digitale includente un centro di commutazione ed una pluralità di stazioni di base, comprendente le fasi che consistono nel:



trasmettere il segnale sincrono di quadro da detto centro di commutazione a dette stazioni di base;

alimentare istantaneamente detto segnale sincrono di quadro indietro a detto centro di commutazione da dette stazioni di base; e

confrontare detto segnale sincrono di quadro trasmesso a dette stazioni di base con detto segnale sincrono di quadro retroazionato da dette stazioni di base, per rivelare il ritardo temporale di detto segnale sincrono di quadro.

6. Procedimento per controllare un ritardo temporale di un segnale sincrono di quadro secondo la rivendicazione 5, comprendente inoltre la fase che consiste nel compensare il ritardo temporale di detto segnale sincrono di quadro.

Il Mandatario:

~~Dr. Ing. Guido MODIANO~~ -



MI 97A 2745

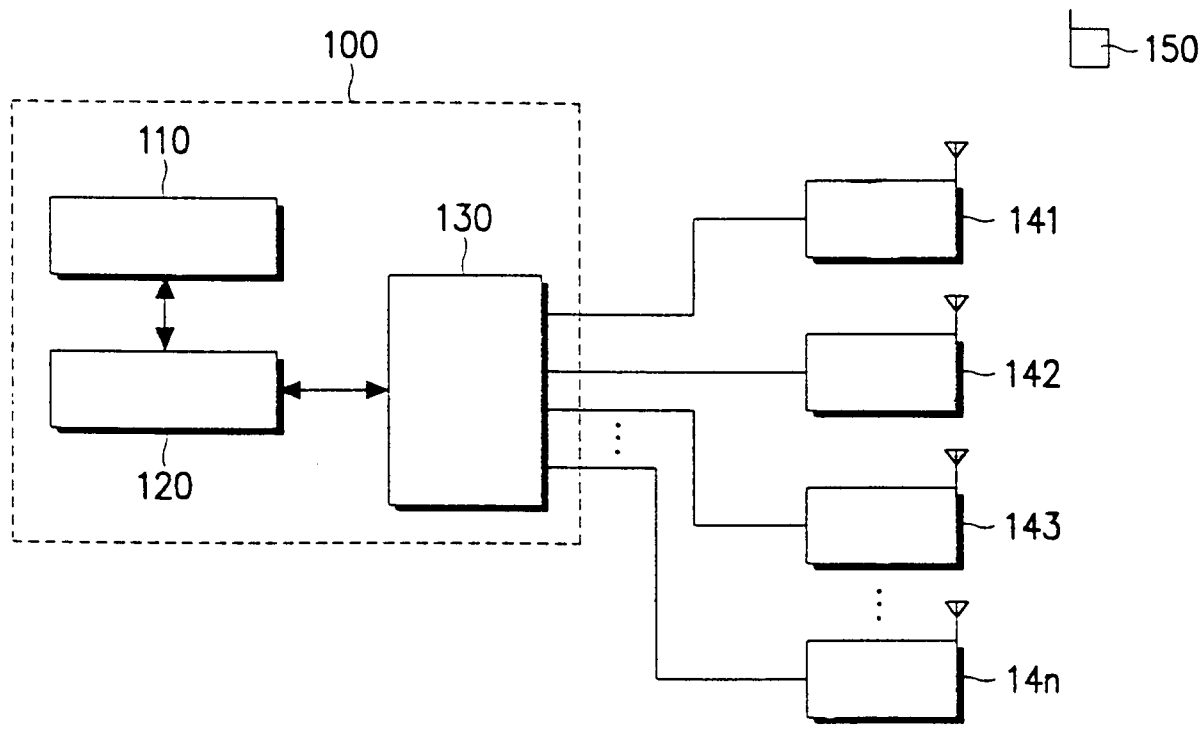


FIG. 1



Handwritten scribble or signature at the bottom of the page.

MI 97A 2745

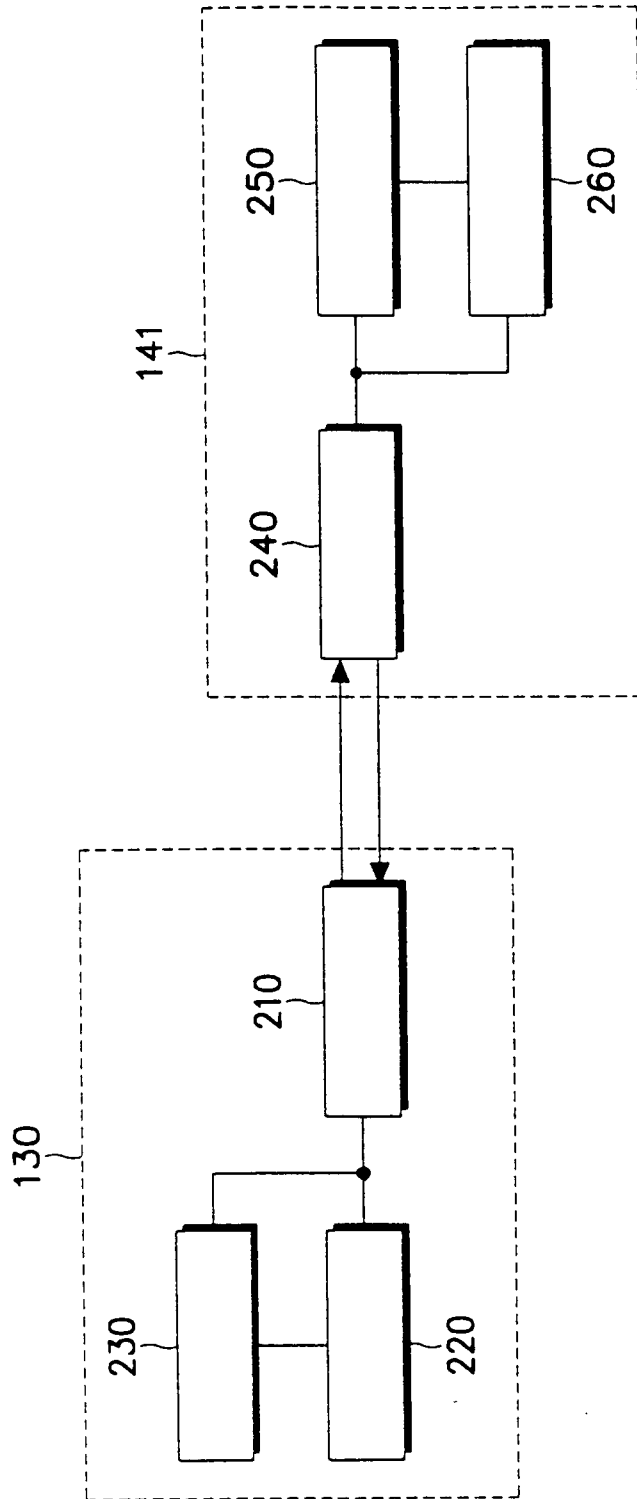
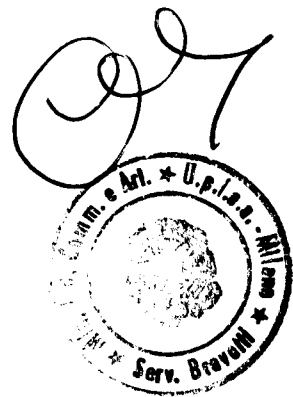


FIG. 2



A handwritten scribble or signature is located in the upper right corner of the page.

MI 97 A 2745

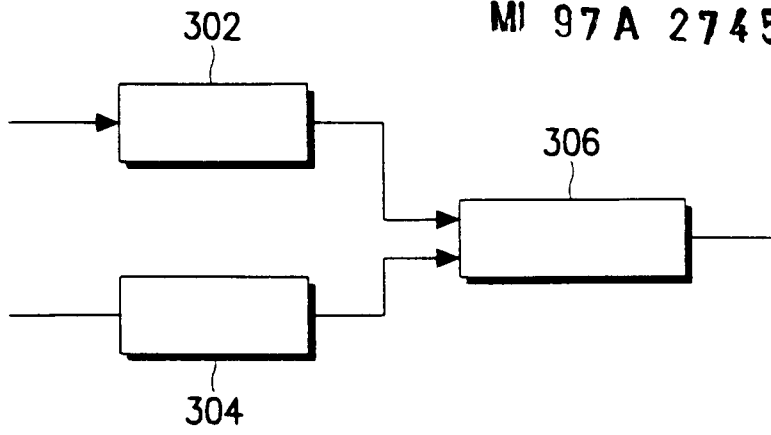


FIG. 3

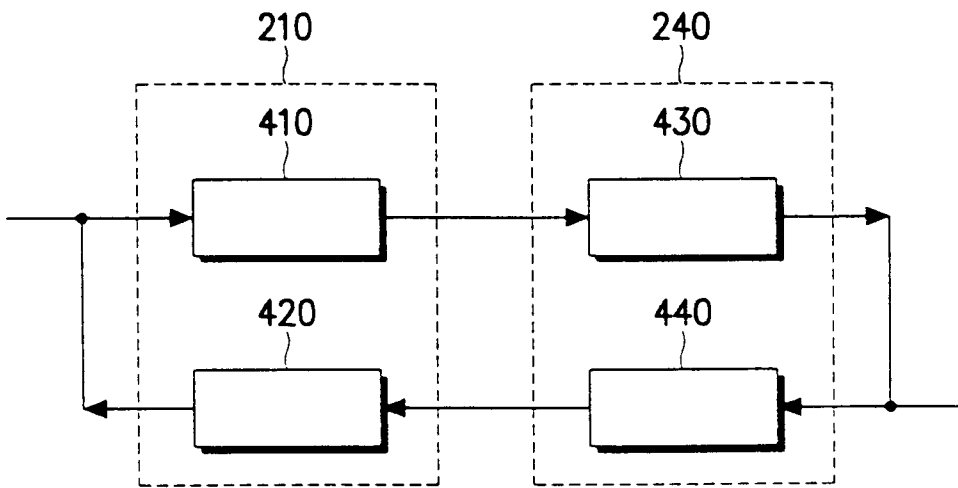
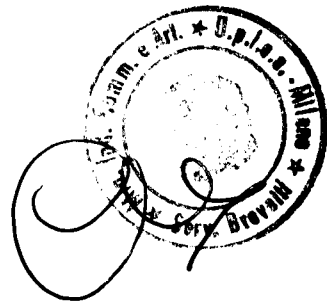


FIG. 4



MI 97A 2745

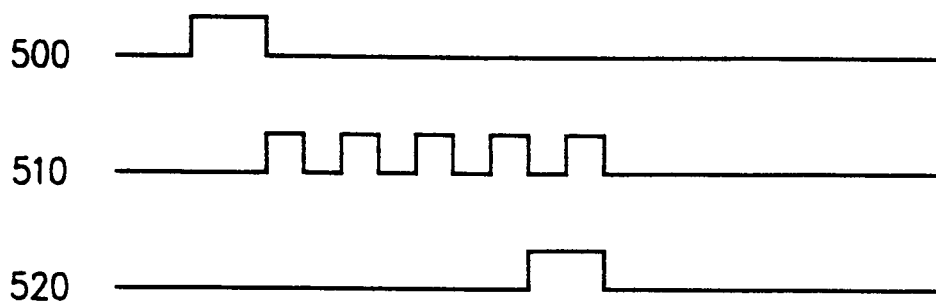


FIG. 5

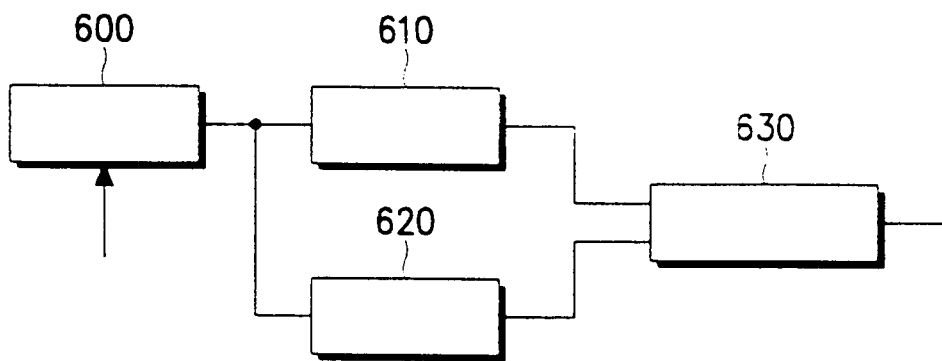


FIG. 6

