

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 9 月 23 日 (23.09.2021)



(10) 国际公布号
WO 2021/184544 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01) **G09G 3/3266** (2016.01)

(21) 国际申请号: PCT/CN2020/092345

(22) 国际申请日: 2020 年 5 月 26 日 (26.05.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010190289.3 2020 年 3 月 18 日 (18.03.2020) CN

(71) 申请人: **TCL 华星光电技术有限公司 (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 吕晓文 (LV, Xiaowen); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** GOA CIRCUIT AND DISPLAY PANEL

(54) 发明名称: 一种 GOA 电路及显示面板

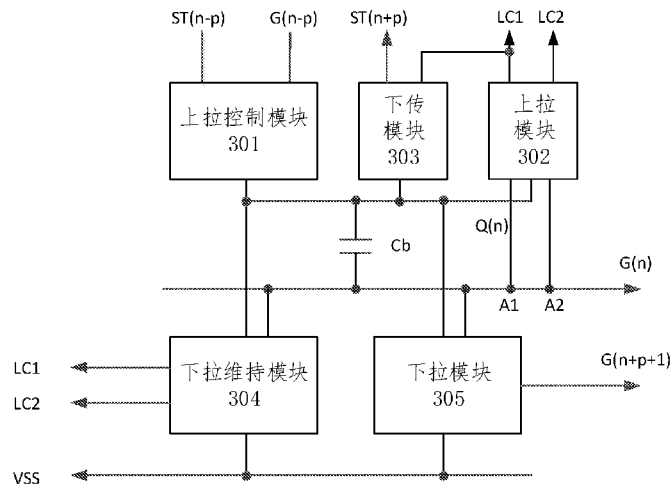


图 3

301 Pull-up control module
302 Pull-up module
303 Download module
304 Pull-down maintenance module
305 Pull-down module

(57) **Abstract:** A GOA circuit (611) and a display panel (600). The GOA circuit (611) comprises multi-stage cascaded GOA units, each GOA unit comprising: a pull-up control module (301), a pull-up module (302), a download module (303), a pull-down maintenance module (304), a pull-down module (305), and a bootstrap capacitor (Cb). The pull-up module (302) of the GOA circuit (611) is configured as two thin film transistors (T21 and T21'), which respectively input different oscillation signals (LC1 and LC2), have independent output ports (A1 and A2), and can alternately operate so as to reduce the stress time of a single thin film transistor (T21

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

or T21'), reducing a threshold voltage offset and prolonging the service life of a device.

(57) 摘要: 一种GOA电路(611)及显示面板(600), GOA电路(611)包括多级级联的GOA单元, 每一GOA单元包括: 上拉控制模块(301)、上拉模块(302)、下传模块(303)、下拉维持模块(304)、下拉模块(305)以及自举电容(Cb), 其中, GOA电路(611)的上拉模块(302)配置为两个薄膜晶体管(T21和T21'), 分别输入不同的振荡信号(LC1和LC2)并具有独立的输出端口(A1和A2), 可交替工作以减轻单个薄膜晶体管(T21或T21')的应力时间, 降低阈值电压偏移, 延长器件寿命。

一种 GOA 电路及显示面板

技术领域

本申请涉及液晶显示技术领域，特别涉及一种 GOA 电路及显示面板。

背景技术

5 随着薄膜晶体管 (TFT) 性能的提升，阵列基板行驱动 (Gate driver On Array, 简称 GOA) 技术目前已经普遍应用于面板中。GOA 技术可以节省驱动 IC (Gate IC)，提升客户良率，实现无边框设计等。

请一并参阅图 1-图 2，其中，图 1 为现有技术中 GOA 电路的电路图，图 2 为图 1 所示 GOA 电路驱动时序图。

10 如图 1 所示，现有 GOA 电路的主要架构包括：多级级联的 GOA 单元，其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制，其中， n 为自然数。所述第 n 级 GOA 单元包括：分别电性连接第一节点 $Q(n)$ 的上拉控制模块 101、上拉模块 102、下传模块 103、下拉维持模块 104、下拉模块 105 以及自举电容 (Boast) C_b 。其中， $G(n-4)$ 为第 $n-4$ 级扫描信号， $G(n)$ 为第 n 级扫描信号， $G(n+5)$ 为第 $n+5$ 级扫描信号； $ST(n-4)$ 为第 $n-4$ 级级传信号， $ST(n+4)$ 为第 $n+4$ 级级传信号； VSS 为第一电平信号； $CK(n)$ 为第 n 级时钟信号； $LC1$ 为第一振荡信号， $LC2$ 为第二振荡信号。其中，上拉模块包括上拉晶体管 $T21$ ，其在时钟信号 $CK(n)$ 的控制下输出扫描信号 $G(n)$ ；下传模块包括下传晶体管 $T22$ ，其在时钟信号 $CK(n)$ 的控制下输出级传信号 $ST(n+4)$ 。而下拉模块包括第一下拉晶体管 $T31$ 以及第二下拉晶体管 $T41$ ，其中，第一下拉晶体管 $T31$ 用于拉低扫描信号 $G(n)$ 的电位，第二下拉晶体管 $T41$ 用于拉低第一节点 $Q(n)$ 的电位。

20

如图 2 所示，级传信号的级传频率为 80Hz，级传周期为 12.5 毫秒，帧与帧之间的一个级传信号脉冲，时长为 $25\mu s$ ，例如 20V。一帧内部，每个时钟信号 $CK(n)$ 都有 271 个周期 ($45\mu s$)，即每个时钟信号 CK 作用时间为 $12155\mu s$ ；时钟信号 CK 为方波，高电平可为 20V，低电平为 0V；各个时钟信号 $CK(n)$ 与 $CK(n+1)$ 之间的脉冲时间间隔为 $1.125\mu s$ 。输入的第一电平信号 Vss 可为 4V 直流信号，输入的所述第一振荡信号 $LC1$ 和第二振荡信号 $LC2$ 均为方波且

25

互为反向信号，方波的周期为 2.5s。

技术问题

现有 GOA 电路中，作为输出晶体管的上拉晶体管 T21 需驱动整根扫描线 (Gate)，且要达到相应的下降时间 (falling time)，因此晶体管需很大的尺寸。

- 5 同时，上拉晶体管 T21 直接连在时钟信号线上作为其负载，时钟信号线上的电容很大。因为时钟信号线上电流由电阻和电容共通决定，具体如下公式：

$$I_c = C \frac{dV_E}{dt}$$

$$X_c = \Delta t / C$$

$$X_c = \frac{1}{\omega C} = 1/2\pi fC$$

$$I = (V_2 - V_1) / (R + X_c)$$

10

当电容变大时，时钟信号线上的电流会变大，导致整个时钟信号线发热，特别是在高解析度、高刷新频率的产品上这种问题就愈发突出。发热对 GOA 电路来说是很致命的问题，会加速器件老化，且有可能造成事故。

因此，有必要提供一种 GOA 电路制作显示面板，以克服上述缺陷。

15 技术方案

本申请目的在于提供一种 GOA 电路及显示面板，实现避免时钟信号线上的电容变大造成的时钟信号线发热的问题，同时提高电路的稳定性和使用寿命。

- 第一方面，本申请实施例提供一种 GOA 电路，包括多级级联的 GOA 单元，其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制；所述第 n 级 GOA
20 单元包括：上拉控制模块、上拉模块、下传模块、下拉维持模块、下拉模块以及自举电容；其中，

所述上拉控制模块电连接第一节点 (Q(n))，并接收第 n-p 级扫描信号 (G(n-p)) 以及第 n-p 级级传信号 (ST(n-p))，用于拉低或拉高所述第一节点 (Q(n)) 的电位，其中，n、p 均为自然数，且 n>p；

所述上拉模块电连接所述第一节点(Q(n)), 并接收第一振荡信号(LC1)和第二振荡信号(LC2), 用于根据所述第一振荡信号(LC1)通过第一端口(A1)输出第n级扫描信号(G(n)), 以及根据所述第二振荡信号(LC2)通过第二端口(A2)输出第n级扫描信号(G(n)), 其中, 所述第一振荡信号(LC1)和所述第二振荡信号(LC2)互为反向信号;

所述下传模块电连接所述第一节点(Q(n)), 并接收所述第一振荡信号(LC1), 用于输出第n+p级级传信号(ST(n+p));

所述下拉维持模块电连接所述第一节点(Q(n)), 并接收第一电平信号(VSS)、所述第一振荡信号(LC1)、所述第二振荡信号(LC2)以及所述第n级扫描信号(G(n)), 用于维持所述第一节点(Q(n))的低电位;

所述下拉模块电连接所述第一节点(Q(n)), 并接收所述第一电平信号(VSS)以及第n+p+1级扫描信号(G(n+p+1)), 用于拉低所述第一节点(Q(n))的电位和拉低所述第n级扫描信号(G(n))的电位; 并且,

所述自举电容电连接所述第一节点(Q(n)), 并接收所述第n级扫描信号(G(n))。

在所述的GOA电路中, 所述第一振荡信号(LC1)和第二振荡信号(LC2)均为方波。

在所述的GOA电路中, 所述第一端口(A1)与所述第二端口(A2)交替输出。

在所述的GOA电路中, 所述上拉控制模块包括一控制晶体管, 所述控制晶体管的栅极用于接收所述第n-p级级传信号(ST(n-p)), 其第一电极用于接收所述第n-p级扫描信号(G(n-p)), 其第二电极电连接所述第一节点(Q(n))。

在所述的GOA电路中, 所述上拉模块包括:

第一上拉晶体管, 其栅极电连接所述第一节点(Q(n)), 其第一电极用于接收所述第一振荡信号(LC1), 其第二电极电连接所述第一端口(A1), 用于输出所述第n级扫描信号(G(n)); 以及,

第二上拉晶体管, 其栅极电连接所述第一节点(Q(n)), 其第一电极用于接收所述第二振荡信号(LC2), 其第二电极电连接所述第二端口(A2), 用于输出所述第n级扫描信号(G(n))。

在所述的GOA电路中, 所述第一上拉晶体管与第二上拉晶体管交替工作。

在所述的 GOA 电路中,所述下传模块包括一下传晶体管,其栅极电连接所述第一节点($Q(n)$),其第一电极用于接收所述第一振荡信号(LC1),其第二电极用于输出所述第 $n+p$ 级级传信号($ST(n+p)$)。

在所述的 GOA 电路中,所述下拉维持模块包括:

5 第一维持单元,电连接所述第一节点($Q(n)$),并接收所述第一振荡信号(LC1)、所述第一电平信号(VSS)以及所述第 n 级扫描信号($G(n)$);以及,

第二维持单元,电连接所述第一节点($Q(n)$),并接收所述第二振荡信号(LC2)、所述第一电平信号(VSS)以及所述第 n 级扫描信号($G(n)$)。

在所述的 GOA 电路中,所述下拉模块包括:

10 第一下拉晶体管,其栅极用于接收所述第 $n+p+1$ 级扫描信号($G(n+p+1)$),其第一电极用于拉低所述第 n 级扫描信号($G(n)$)的电位,其第二电极用于接收所述第一电平信号(VSS);以及,

第二下拉晶体管,其栅极用于接收所述第 $n+p+1$ 级扫描信号($G(n+p+1)$),其第一电极用于拉低所述第一节点($Q(n)$)的电位,其第二电极用于接收所述第
15 一电平信号(VSS)。

第二方面,本申请实施例还提供一种显示面板,包括一阵列基板,所述阵列基板包括一包含多级级联的 GOA 单元的 GOA 电路,其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制,并且其中,第 n 级 GOA 单元包括:

上拉控制模块,电连接第一节点($Q(n)$),并接收第 $n-p$ 级扫描信号($G(n-p)$)
20 以及第 $n-p$ 级级传信号($ST(n-p)$),用于拉低或拉高所述第一节点($Q(n)$)的电位,其中, n 、 p 均为自然数,且 $n > p$;

上拉模块,电连接所述第一节点($Q(n)$),并接收第一振荡信号(LC1)和第二振荡信号(LC2),用于根据所述第一振荡信号(LC1)通过第一端口(A1)输出第 n 级扫描信号($G(n)$),以及根据所述第二振荡信号(LC2)通过第二端口(A2)输出第 n 级扫描信号($G(n)$),其中,所述第一振荡信号(LC1)和所述第二振荡信号(LC2)互为反向信号;
25

下传模块,电连接所述第一节点($Q(n)$),并接收所述第一振荡信号(LC1),用于输出第 $n+p$ 级级传信号($ST(n+p)$);

下拉维持模块,电连接所述第一节点($Q(n)$),并接收第一电平信号(VSS)、

所述第一振荡信号(LC1)、所述第二振荡信号(LC2)以及所述第 n 级扫描信号($G(n)$), 用于维持所述第一节点($Q(n)$)的低电位;

下拉模块, 电连接所述第一节点($Q(n)$), 并接收所述第一电平信号(VSS)以及第 $n+p+1$ 级扫描信号($G(n+p+1)$), 用于拉低所述第一节点($Q(n)$)的电位和拉低所述第 n 级扫描信号($G(n)$)的电位; 以及,

自举电容, 电连接所述第一节点($Q(n)$), 并接收所述第 n 级扫描信号($G(n)$)。

在所述的显示面板中, 所述第一振荡信号(LC1)和第二振荡信号(LC2)均为方波。

10 在所述的显示面板中, 所述第一端口(A1)与所述第二端口(A2)交替输出。

在所述的显示面板中, 所述第 n 级GOA单元的所述上拉控制模块包括一控制晶体管, 所述控制晶体管的栅极用于接收所述第 $n-p$ 级级传信号($ST(n-p)$), 其第一电极用于接收所述第 $n-p$ 级扫描信号($G(n-p)$), 其第二电极电连接所述第一节点($Q(n)$)。

15 在所述的显示面板中, 所述第 n 级GOA单元的所述上拉模块包括:

第一上拉晶体管, 其栅极电连接所述第一节点($Q(n)$), 其第一电极用于接收所述第一振荡信号(LC1), 其第二电极电连接所述第一端口(A1), 用于输出所述第 n 级扫描信号($G(n)$); 以及,

20 第二上拉晶体管, 其栅极电连接所述第一节点($Q(n)$), 其第一电极用于接收所述第二振荡信号(LC2), 其第二电极电连接所述第二端口(A2), 用于输出所述第 n 级扫描信号($G(n)$)。

在所述的显示面板中, 所述第一上拉晶体管与第二上拉晶体管交替工作。

25 在所述的显示面板中, 所述第 n 级GOA单元的所述下传模块包括一下传晶体管, 其栅极电连接所述第一节点($Q(n)$), 其第一电极用于接收所述第一振荡信号(LC1), 其第二电极用于输出所述第 $n+p$ 级级传信号($ST(n+p)$)。

在所述的显示面板中, 所述第 n 级GOA单元的所述下拉维持模块包括:

第一维持单元, 电连接所述第一节点($Q(n)$), 并接收所述第一振荡信号(LC1)、所述第一电平信号(VSS)以及所述第 n 级扫描信号($G(n)$); 以及,

第二维持单元, 电连接所述第一节点($Q(n)$), 并接收所述第二振荡信号

(LC2)、所述第一电平信号(VSS)以及所述第n级扫描信号(G(n))。

在所述的显示面板中,所述第n级GOA单元的所述下拉模块包括:

第一下拉晶体管,其栅极用于接收所述第n+p+1级扫描信号(G(n+p+1)),其第一电极用于拉低所述第n级扫描信号(G(n))的电位,其第二电极用于接收
5 所述第一电平信号(VSS);以及,

第二下拉晶体管,其栅极用于接收所述第n+p+1级扫描信号(G(n+p+1)),其第一电极用于拉低所述第一节点(Q(n))的电位,其第二电极用于接收所述第一电平信号(VSS)。

有益效果

10 相较于现有技术,本申请提供的GOA电路降低了电路中使用的一部分晶体管的尺寸;时钟信号线上的负载与电流变小,可减轻发热问题;GOA电路的上拉模块配置为两个薄膜晶体管,分别输入不同的振荡信号并具有独立的输出口,即每个GOA电路单元上有两个输出口,GOA电路的上拉模块可交替工作,可减轻单个薄膜晶体管(TFT)的应力时间,降低阈值电压偏移(Vth shift),延
15 长器件寿命。且将直流信号绑定在振荡信号上,驱动信号直接使用目前电路中的振荡信号,不占用布局(layout)空间,进一步降低了边框空间和成本。

附图说明

图1为现有技术中GOA电路的电路图。

图2为图1所示GOA电路的驱动时序图。

20 图3为本申请GOA电路的结构框架图。

图4为本申请GOA电路一实施例的电路图。

图5为图4所示GOA电路的对比方案的驱动时序图。

图6为本申请显示面板结构示意图。

本发明的实施方式

25 本申请提供一种GOA电路及具有该GOA电路的显示面板,为使本申请的目、技术方案及效果更加清楚、明确,以下参照附图并举实施例对本申请进一步详细说明。应当理解,此处所描述的具体实施例仅用以解释本申请,并不用于限定本申请。

下面将结合图 3 至图 4 对本申请实施例提供的一种 GOA 电路进行详细描述。

图 3 为本申请 GOA 电路的结构框架图。如图 3 所示，本申请实施例提供一种 GOA 电路，包括多级级联的 GOA 单元，其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制；所述第 n 级 GOA 单元包括：上拉控制模块 301、上拉模块 302、下传模块 303、下拉维持模块 304、下拉模块 305 以及自举电容 C_b 。

所述上拉控制模块 301 用于接收第 $n-p$ 级扫描信号 $G(n-p)$ ，并在第 $n-p$ 级级传信号 $ST(n-p)$ 的控制下拉高或拉低第一节点 $Q(n)$ 的电位，其中， n 、 p 均为自然数，且 $n > p$ 。

10 所述上拉模块 302 电连接所述第一节点 $Q(n)$ ，并接收第一振荡信号 $LC1$ 和第二振荡信号 $LC2$ ，用于根据所述第一振荡信号 $LC1$ 通过第一端口 $A1$ 输出第 n 级扫描信号 $G(n)$ ，以及根据所述第二振荡信号 $LC2$ 通过第二端口 $A2$ 输出第 n 级扫描信号 $G(n)$ ，其中，所述第一振荡信号 $LC1$ 和所述第二振荡信号 $LC2$ 互为反向信号。

15 所述下传模块 303 电连接所述第一节点 $Q(n)$ ，并接收所述第一振荡信号 $LC1$ ，用于输出第 $n+p$ 级级传信号 $ST(n+p)$ 。

所述下拉维持模块 304 电连接所述第一节点 $Q(n)$ ，并接收第一电平信号 VSS 、所述第一振荡信号 $LC1$ 、所述第二振荡信号 $LC2$ 以及所述第 n 级扫描信号 $G(n)$ ，用于维持所述第一节点 $Q(n)$ 的低电位。

20 所述下拉模块 305 电连接所述第一节点 $Q(n)$ ，并接收所述第一电平信号 VSS 、第 $n+p+1$ 级扫描信号 $G(n+p+1)$ ，用于拉低所述第一节点 $Q(n)$ 的电位和拉低第 n 级扫描信号 $G(n)$ 的电位；

所述自举电容 C_b 电连接所述第一节点 $Q(n)$ ，并接收所述第 n 级扫描信号 $G(n)$ 。

25 示例性地，图 4 为本申请 GOA 电路一实施例的电路图。如图 4 所示，所述 GOA 电路所述第 n 级 GOA 单元包括：上拉控制模块 301、上拉模块 302、下传模块 303、下拉维持模块 304、下拉模块 305 以及自举电容 C_b 。在本实施例中 p 的值取 4。应注意，本实施例的 p 值仅为示例性的，不可理解为对本申请的限制。

所述上拉控制模块 301 包括: 一控制晶体管 T11, 所述控制晶体管 T11 的栅极接收所述第 $n-4$ 级级传信号 $ST(n-4)$, 第一电极用于接收所述第 $n-4$ 级扫描信号 $G(n+4)$, 第二电极电性连接所述第一节点 $Q(n)$ 。具体的, 所述控制晶体管 T11 采用 N 型薄膜晶体管, N 型薄膜晶体管的漏极作为第一电极、N 型薄膜晶体管的源极作为第二电极。

所述上拉模块 302 包括: 第一上拉晶体管 T21, 其栅极电连接所述第一节点 $Q(n)$, 其第一电极用于接收所述第一振荡信号 LC1, 其第二电极电连接所述第一端口 A1, 用于输出所述第 n 级扫描信号 $G(n)$; 以及, 第二上拉晶体管 T21', 其栅极电连接所述第一节点 $Q(n)$, 其第一电极用于接收所述第二振荡信号 LC2, 其第二电极电连接所述第二端口 A2, 用于输出所述第 n 级扫描信号 $G(n)$ 。具体的, 所述第一下拉晶体管 T21 和第二下拉晶体管 T21' 均采用 N 型薄膜晶体管, 其漏极作为第一电极、N 型薄膜晶体管的源极作为第二电极。其中, 所述第一振荡信号 LC1 和第二振荡信号 LC2 均为低频交流信号, 且高低信号电位相反。例如, 所述第一振荡信号 LC1 和第二振荡信号 LC2 均为方波。

所述第一振荡信号 LC1 和第二振荡信号 LC2 的时序可参考图 2, 如图 2 所示, 所述第一振荡信号 LC1 和第二振荡信号 LC2 均为方波且互为反向信号, 方波的周期为 2.5s, 一个周期内高低电平各占 100 帧。

每个 GOA 电路单元上有两个输出端口, 将驱动信号绑定在振荡信号上, 则在所述第一振荡信号 LC1 和第二振荡信号 LC2 的驱动下, 所述第一端口 A1 与所述第二端口 A2 可交替输出。譬如, 当所述第一上拉晶体管 T21 接的所述第一振荡信号 LC1 处于低电位的时候, 所述第二上拉晶体管 T21' 接的所述第二振荡信号 LC2 就处于高电位, 可以正常输出扫描信号 $G(n)$ 。

所述下传模块 303 包括: 一下传晶体管, 其栅极电连接所述第一节点 $Q(n)$, 其第一电极用于接收所述第一振荡信号 LC1, 其第二电极用于输出所述第 $n+p$ 级级传信号 $ST(n+p)$ 。具体的, 所述下传晶体管 T21 采用 N 型薄膜晶体管, 其漏极作为第一电极、源极作为第二电极。

所述下拉维持模块电连接所述第一节点 $Q(n)$, 并接收第一电平信号 VSS、所述第一振荡信号 LC1、所述第二振荡信号 LC2 以及所述第 n 级扫描信号 $G(n)$,

用于维持所述第一节点 $Q(n)$ 的低电位; LC1 与 LC2 的时序可参考图 2。所述下拉维持模块 304 包括: 第一维持单元以及第二维持单元, 所述第一维持单元与所述第二维持单元结构相同且对称设置。

进一步的实施例中, 所述第一维持单元包括: 第一晶体管 T32、第二晶体管 T42、第三晶体管 T51、第四晶体管 T52、第五晶体管 T53 以及第六晶体管 T54, 具体地, 上述晶体管均采用 N 型薄膜晶体管, 其漏极作为第一电极、源极作为第二电极。其中, 所述第一晶体管 T32 的栅极与所述第二晶体管 T42 的栅极电性连接, 所述第一晶体管 T32 的漏极用于接收所述第 n 级扫描信号 $G(n)$, 源极用于接收所述第一电平信号 VSS; 所述第二晶体管 T42 的漏极电性连接所述第一节点 $Q(n)$, 源极用于接收所述第一电平信号 VSS; 所述第三晶体管 T51 的栅极和漏极用于接收所述第一振荡信号 LC1, 源极电性连接所述第四晶体管 T52 的源极; 所述第四晶体管 T52 的栅极用于接收第 n 级扫描信号 $G(n)$, 源极用于接收所述第一电平信号 VSS; 所述第五晶体管 T53 的栅极电性连接所述第三晶体管 T51 的源极, 漏极用于接收所述第一振荡信号 LC1, 源极电性连接所述第一晶体管 T32 的栅极; 所述第六晶体管 T54 的栅极用于接收第 n 级扫描信号 $G(n)$, 漏极电性连接所述第一晶体管 T32 的栅极, 源极用于接收所述第一电平信号 VSS。

所述第二维持单元包括: 第七晶体管 T33、第八晶体管 T43、第九晶体管 T61、第十晶体管 T62、第十一晶体管 T63 以及第十二晶体管 T64; 具体地, 上述晶体管均采用 N 型薄膜晶体管, 其漏极作为第一电极、源极作为第二电极。其中, 所述第七晶体管 T33 的栅极与所述第八晶体管 T43 的栅极电性连接, 漏极用于接收所述第 n 级扫描信号 $G(n)$, 源极用于接收所述第一电平信号 VSS; 所述第八晶体管 T43 的漏极电性连接所述第一节点 $Q(n)$, 源极用于接收所述第一电平信号 VSS; 所述第九晶体管 T61 的栅极和漏极用于接收所述第二振荡信号 LC2, 源极电性连接所述第十晶体管 T62 的漏极; 所述第十晶体管 T62 的栅极用于接收第 n 级扫描信号 $G(n)$, 源极用于接收所述第一电平信号 VSS; 所述第十一晶体管 T63 的栅极电性连接所述第九晶体管 T61 的源极, 漏极用于接收所述第一振荡信号 LC2, 源极电性连接所述第七晶体管 T33 的栅极; 晶体管 T64 的栅极用于接收第 n 级扫描信号 $G(n)$, 漏极电性连接所述第七晶体管 T33

的栅极，源极用于接收所述第一电平信号 VSS。

所述下拉模块 305 包括：第一下拉晶体管 T31，其栅极用于接收所述第 n+5 级扫描信号 G(n+5)，其第一电极用于拉低所述第 n 级扫描信号 G(n) 的电位，其第二电极用于接收所述第一电平信号 VSS；第二下拉晶体管 T41，其栅极用于接收所述第 n+5 级扫描信号 G(n+5)，其第一电极用于拉低所述第一节点 Q(n) 的电位，其第二电极用于接收所述第一电平信号 VSS。具体的，所述第一下拉晶体管 T31 和第二下拉晶体管 T41 均采用 N 型薄膜晶体管，其漏极作为第一电极、N 型薄膜晶体管的源极作为第二电极。

图 5 为图 4 所示 GOA 电路的对比方案的驱动时序图。如图 5 所示，作为对比，不增加第二上拉晶体管 T21'，采用直流信号 VDD 替换现有的时钟信号 CK，作为所述上拉模块 302 和所述下传模块 303 的接入信号。由于上拉模块 302 中的上拉晶体管 T21 上使用直流信号 VDD，上拉晶体管 T21 可以随着第一节点 Q(n) 打开，节省现有采用时钟信号 CK 的上升和下降时间，获得较好的扫描信号输出；同时由于使用下拉模块中的第一下拉晶体管 T31 下拉，上拉晶体管 T21 的尺寸可以降低，且第一下拉晶体管 T31 不是直接连载时钟信号线上的负载，时钟信号线上的负载减小，电流变小，且频率由以前的 60hz/120hz 变成直流，功耗大幅降低，发热问题可减轻。但由于上拉晶体管 T21 长时直接直流信号 VDD，晶体管阈值偏移严重，导致信赖性变差、电路寿命变差。

本申请 GOA 电路使用下拉模块下拉，上拉晶体管 T21 的尺寸可以降低，且下拉模块不是直接连载时钟信号线上的负载，时钟信号线上的负载减小，电流变小，发热问题可减轻。同时，增加一个第二上拉晶体管 T21'，将直流驱动信号 VDD 绑定在振荡信号 LC 上，且每个 GOA 电路单元上有两个输出口，这样在一个上拉晶体管工作的时候另外一个上拉晶体管可以休息，即所述第一上拉晶体管和所述第二上拉晶体管交替工作，保证上拉晶体管受到的压力(stress)降低，减轻受压时间，降低晶体管阈值电压偏移，从而提高电路的稳定性和使用寿命。且振荡信号 LC 直接使用目前电路中的振荡信号 LC1、LC2，不占用布局空间，进一步降低了边框空间和成本。

基于同一发明构思，本申请还提供一种显示面板。

图 6 为本申请显示面板结构示意图。如图 6 所示，显示面板 600 包括阵列

基板 610, 所述阵列基板 610 包括上述的 GOA 电路 611。

所述显示面板 600 可以为液晶显示面板, 或 OLED 显示面板。

综上所述, 采用本申请 GOA 电路的显示面板, 可以减轻发热问题。同时, 节省了现有采用时钟信号的上升和下降时间, 扫描信号的输出会变好; 两个输出端口交替工作, 一方工作时另一方可在进行应力回复, 降低显示时高电平应力造成的晶体管阈值偏移, 从而提高电路的稳定性和使用寿命。且低频交流信号直接使用目前电路中的 LC 信号, 不占用布局空间, 进一步降低了边框空间和成本。

可以理解的是, 对本领域普通技术人员来说, 可以根据本申请的技术方案及其发明构思加以等同替换或改变, 而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权 利 要 求 书

1、一种 GOA 电路，包括多级级联的 GOA 单元，其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制，并且其中，所述第 n 级 GOA 单元包括：

5 上拉控制模块，电连接第一节点 ($Q(n)$)，并接收第 $n-p$ 级扫描信号 ($G(n-p)$) 以及第 $n-p$ 级级传信号 ($ST(n-p)$)，用于拉低或拉高所述第一节点 ($Q(n)$) 的电位，其中， n 、 p 均为自然数，且 $n > p$ ；

10 上拉模块，电连接所述第一节点 ($Q(n)$)，并接收第一振荡信号 ($LC1$) 和第二振荡信号 ($LC2$)，用于根据所述第一振荡信号 ($LC1$) 通过第一端口 ($A1$) 输出第 n 级扫描信号 ($G(n)$)，以及根据所述第二振荡信号 ($LC2$) 通过第二端口 ($A2$) 输出第 n 级扫描信号 ($G(n)$)，其中，所述第一振荡信号 ($LC1$) 和所述第二振荡信号 ($LC2$) 互为反向信号；

下传模块，电连接所述第一节点 ($Q(n)$)，并接收所述第一振荡信号 ($LC1$)，用于输出第 $n+p$ 级级传信号 ($ST(n+p)$)；

15 下拉维持模块，电连接所述第一节点 ($Q(n)$)，并接收第一电平信号 (VSS)、所述第一振荡信号 ($LC1$)、所述第二振荡信号 ($LC2$) 以及所述第 n 级扫描信号 ($G(n)$)，用于维持所述第一节点 ($Q(n)$) 的低电位；

下拉模块，电连接所述第一节点 ($Q(n)$)，并接收所述第一电平信号 (VSS) 以及第 $n+p+1$ 级扫描信号 ($G(n+p+1)$)，用于拉低所述第一节点 ($Q(n)$) 的电位和拉低所述第 n 级扫描信号 ($G(n)$) 的电位；以及，

20 自举电容，电连接所述第一节点 ($Q(n)$)，并接收所述第 n 级扫描信号 ($G(n)$)。

2、如权利要求 1 所述的 GOA 电路，其中，所述第一振荡信号 ($LC1$) 和第二振荡信号 ($LC2$) 均为方波。

25 3、如权利要求 1 所述的 GOA 电路，其中，所述第一端口 ($A1$) 与所述第二端口 ($A2$) 交替输出。

4、如权利要求 1 所述的 GOA 电路，其中，所述上拉控制模块包括一控制晶体管，所述控制晶体管的栅极用于接收所述第 $n-p$ 级级传信号 ($ST(n-p)$)，其第一电极用于接收所述第 $n-p$ 级扫描信号 ($G(n-p)$)，其第二电极电连接所述第一节点 ($Q(n)$)。

5、如权利要求 1 所述的 GOA 电路，其中，所述上拉模块包括：

第一上拉晶体管，其栅极电连接所述第一节点(Q(n))，其第一电极用于接收所述第一振荡信号(LC1)，其第二电极电连接所述第一端口(A1)，用于输出所述第 n 级扫描信号(G(n))；以及，

5 第二上拉晶体管，其栅极电连接所述第一节点(Q(n))，其第一电极用于接收所述第二振荡信号(LC2)，其第二电极电连接所述第二端口(A2)，用于输出所述第 n 级扫描信号(G(n))。

6、如权利要求 5 所述的 GOA 电路，其中，所述第一上拉晶体管与第二上拉晶体管交替工作。

10 7、如权利要求 1 所述的 GOA 电路，其中，所述下传模块包括一下传晶体管，其栅极电连接所述第一节点(Q(n))，其第一电极用于接收所述第一振荡信号(LC1)，其第二电极用于输出所述第 n+p 级级传信号(ST(n+p))。

8、如权利要求 1 所述的 GOA 电路，其中，所述下拉维持模块包括：

15 第一维持单元，电连接所述第一节点(Q(n))，并接收所述第一振荡信号(LC1)、所述第一电平信号(VSS)以及所述第 n 级扫描信号(G(n))；以及，

第二维持单元，电连接所述第一节点(Q(n))，并接收所述第二振荡信号(LC2)、所述第一电平信号(VSS)以及所述第 n 级扫描信号(G(n))。

9、如权利要求 1 所述的 GOA 电路，其中，所述下拉模块包括：

20 第一下拉晶体管，其栅极用于接收所述第 n+p+1 级扫描信号(G(n+p+1))，其第一电极用于拉低所述第 n 级扫描信号(G(n))的电位，其第二电极用于接收所述第一电平信号(VSS)；以及，

第二下拉晶体管，其栅极用于接收所述第 n+p+1 级扫描信号(G(n+p+1))，其第一电极用于拉低所述第一节点(Q(n))的电位，其第二电极用于接收所述第一电平信号(VSS)。

25 10、一种显示面板，包括一阵列基板，所述阵列基板包括一包含多级级联的 GOA 单元的 GOA 电路，其中第 n 级 GOA 单元对第 n 级水平扫描线的充电进行控制；并且其中，所述第 n 级 GOA 单元包括：

上拉控制模块，电连接第一节点(Q(n))，并接收第 n-p 级扫描信号(G(n-p))以及第 n-p 级级传信号(ST(n-p))，用于拉低或拉高所述第一节点(Q(n))的电

位, 其中, n 、 p 均为自然数, 且 $n > p$;

5 上拉模块, 电连接所述第一节点 ($Q(n)$), 并接收第一振荡信号 ($LC1$) 和第二振荡信号 ($LC2$), 用于根据所述第一振荡信号 ($LC1$) 通过第一端口 ($A1$) 输出第 n 级扫描信号 ($G(n)$), 以及根据所述第二振荡信号 ($LC2$) 通过第二端口 ($A2$) 输出第 n 级扫描信号 ($G(n)$), 其中, 所述第一振荡信号 ($LC1$) 和所述第二振荡信号 ($LC2$) 互为反向信号;

下传模块, 电连接所述第一节点 ($Q(n)$), 并接收所述第一振荡信号 ($LC1$), 用于输出第 $n+p$ 级级传信号 ($ST(n+p)$);

10 下拉维持模块, 电连接所述第一节点 ($Q(n)$), 并接收第一电平信号 (VSS)、所述第一振荡信号 ($LC1$)、所述第二振荡信号 ($LC2$) 以及所述第 n 级扫描信号 ($G(n)$), 用于维持所述第一节点 ($Q(n)$) 的低电位;

下拉模块, 电连接所述第一节点 ($Q(n)$), 并接收所述第一电平信号 (VSS) 以及第 $n+p+1$ 级扫描信号 ($G(n+p+1)$), 用于拉低所述第一节点 ($Q(n)$) 的电位和拉低所述第 n 级扫描信号 ($G(n)$) 的电位; 以及,

15 自举电容, 电连接所述第一节点 ($Q(n)$), 并接收所述第 n 级扫描信号 ($G(n)$)。

11、如权利要求 10 所述的显示面板, 其中, 所述第一振荡信号 ($LC1$) 和第二振荡信号 ($LC2$) 均为方波。

20 12、如权利要求 10 所述的显示面板, 其中, 所述第一端口 ($A1$) 与所述第二端口 ($A2$) 交替输出。

13、如权利要求 10 所述的显示面板, 其中, 所述第 n 级 GOA 单元中的所述上拉控制模块包括一控制晶体管, 所述控制晶体管的栅极用于接收所述第 $n-p$ 级级传信号 ($ST(n-p)$), 其第一电极用于接收所述第 $n-p$ 级扫描信号 ($G(n-p)$), 其第二电极电连接所述第一节点 ($Q(n)$)。

25 14、如权利要求 10 所述的 x 显示面板, 其中, 所述第 n 级 GOA 单元中的所述上拉模块包括:

第一上拉晶体管, 其栅极电连接所述第一节点 ($Q(n)$), 其第一电极用于接收所述第一振荡信号 ($LC1$), 其第二电极电连接所述第一端口 ($A1$), 用于输出所述第 n 级扫描信号 ($G(n)$); 以及,

第二上拉晶体管，其栅极电连接所述第一节点(Q(n))，其第一电极用于接收所述第二振荡信号(LC2)，其第二电极电连接所述第二端口(A2)，用于输出所述第n级扫描信号(G(n))。

15、如权利要求14所述的显示面板，其中，所述第一上拉晶体管与第二上拉晶体管交替工作。

16、如权利要求10所述的显示面板，其中，所述第n级GOA单元中的所述下传模块包括一下传晶体管，其栅极电连接所述第一节点(Q(n))，其第一电极用于接收所述第一振荡信号(LC1)，其第二电极用于输出所述第n+p级级传信号(ST(n+p))。

17、如权利要求10所述的显示面板，其中，所述第n级GOA单元中的所述下拉维持模块包括：

第一维持单元，电连接所述第一节点(Q(n))，并接收所述第一振荡信号(LC1)、所述第一电平信号(VSS)以及所述第n级扫描信号(G(n))；以及，

第二维持单元，电连接所述第一节点(Q(n))，并接收所述第二振荡信号(LC2)、所述第一电平信号(VSS)以及所述第n级扫描信号(G(n))。

18、如权利要求10所述的显示面板，其中，所述第n级GOA单元中的所述下拉模块包括：

第一下拉晶体管，其栅极用于接收所述第n+p+1级扫描信号(G(n+p+1))，其第一电极用于拉低所述第n级扫描信号(G(n))的电位，其第二电极用于接收所述第一电平信号(VSS)；以及，

第二下拉晶体管，其栅极用于接收所述第n+p+1级扫描信号(G(n+p+1))，其第一电极用于拉低所述第一节点(Q(n))的电位，其第二电极用于接收所述第一电平信号(VSS)。

19、如权利要求10所述的显示面板，其中，所述显示面板为一液晶显示面板，或一OLED显示面板。

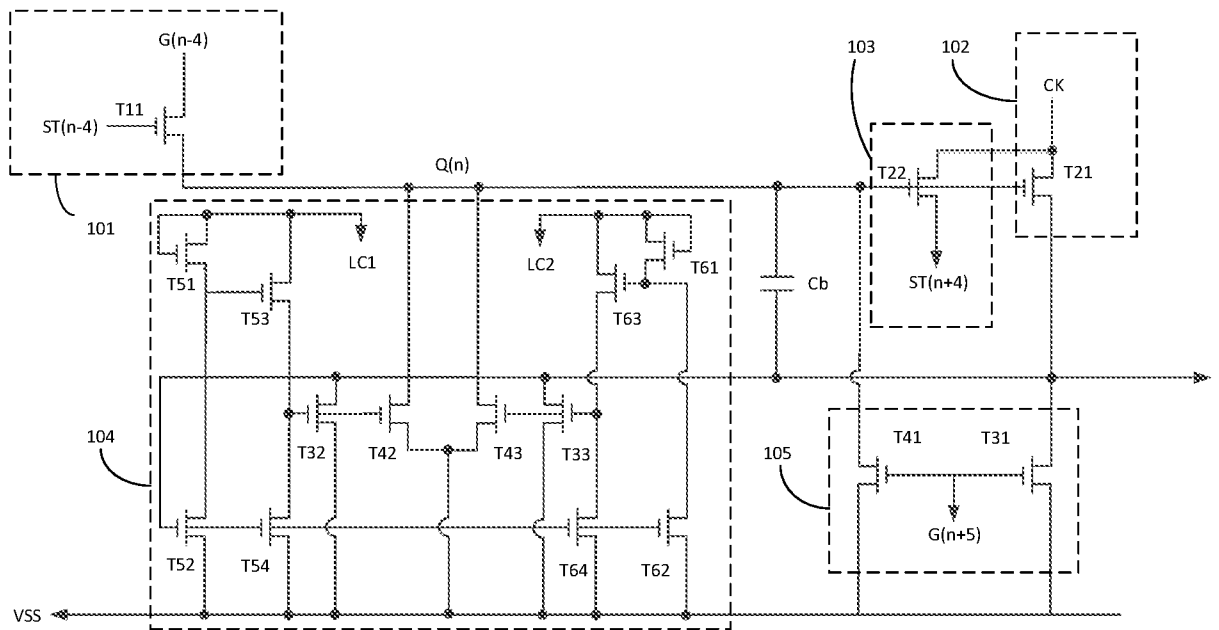


图 1

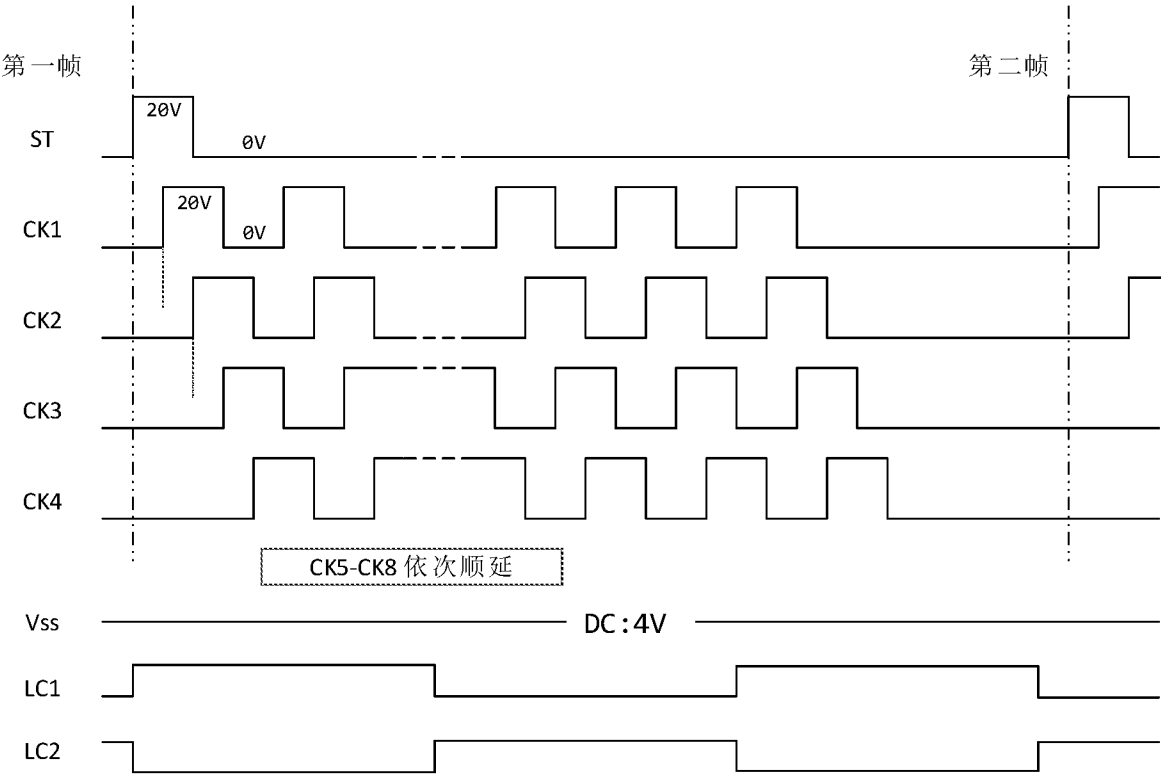


图 2

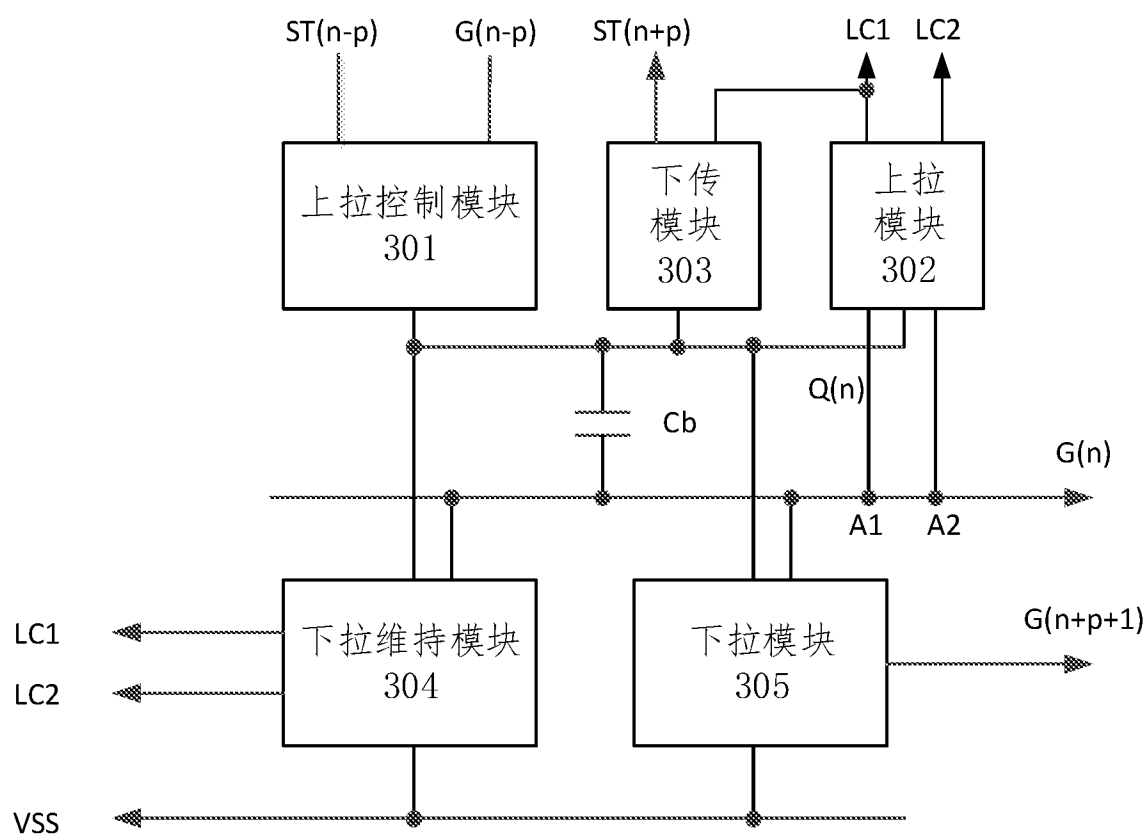


图 3

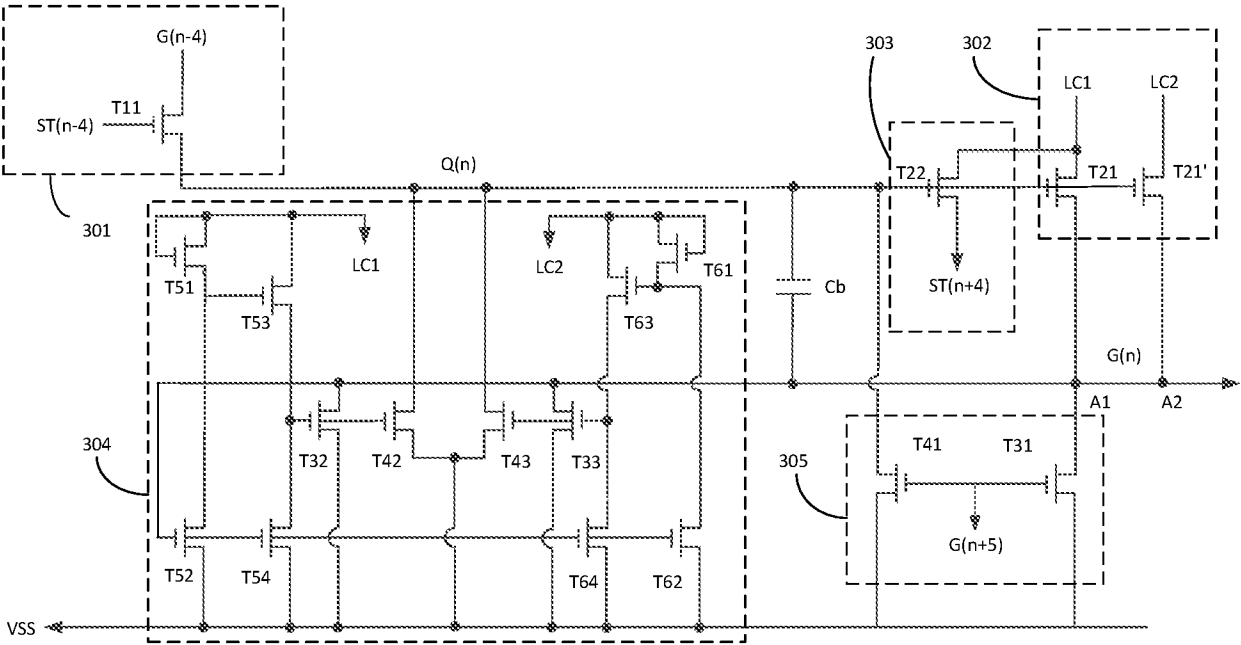


图 4

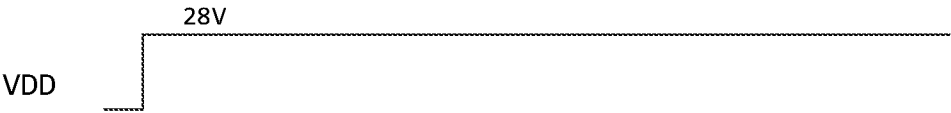


图 5

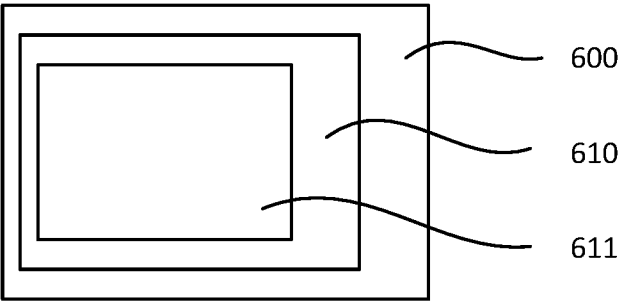


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/092345

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/36(2006.01)i; G09G 3/3266(2016.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNPAT, CNKI, WPI, EPODOC: TCL, 华星光电, 吕晓文, 栅极, 扫描, 驱动, 移位缓存, 移位暂存, 移位寄存, 两个, 第二, 输出, 上拉, 交替, 避免, 抑制, 长时间, GOA, GMD, grid, gate, scan????, driv+, two, second, pull, up, output, shift, buffer, register?, LC?, alternat+, avoid+, TFT?, transistor		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107610736 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 19 January 2018 (2018-01-19) description paragraphs [0063]-[0161], figures 1-5b	1-19
A	CN 106057152 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 26 October 2016 (2016-10-26) entire document	1-19
A	CN 106486080 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 08 March 2017 (2017-03-08) entire document	1-19
A	CN 107424575 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 01 December 2017 (2017-12-01) entire document	1-19
A	CN 108231028 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 29 June 2018 (2018-06-29) entire document	1-19
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 27 November 2020		Date of mailing of the international search report 17 December 2020
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/092345**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 109064964 A (HEFEI XINSHENG OPTOELECTRONIC TECHNOLOGY CO., LTD. et al.) 21 December 2018 (2018-12-21) entire document	1-19
A	CN 110070838 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 30 July 2019 (2019-07-30) entire document	1-19
A	KR 20130121389 A (LG DISPLAY CO., LTD.) 06 November 2013 (2013-11-06) entire document	1-19

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/092345

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107610736	A	19 January 2018	US	2020020264	A1	16 January 2020
				WO	2019062245	A1	04 April 2019
				US	10706760	B2	07 July 2020
CN	106057152	A	26 October 2016	CN	106057152	B	09 November 2018
CN	106486080	A	08 March 2017	None			
CN	107424575	A	01 December 2017	WO	2019024324	A1	07 February 2019
				US	2019043437	A1	07 February 2019
				US	10283067	B2	07 May 2019
CN	108231028	A	29 June 2018	WO	2019140803	A1	25 July 2019
				CN	108231028	B	22 November 2019
CN	109064964	A	21 December 2018	None			
CN	110070838	A	30 July 2019	WO	2020199486	A1	08 October 2020
KR	20130121389	A	06 November 2013	KR	101352289	B1	17 January 2014

国际检索报告

国际申请号

PCT/CN2020/092345

A. 主题的分类 G09G 3/36(2006.01)i; G09G 3/3266(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPDOC: TCL, 华星光电, 吕晓文, 栅极, 扫描, 驱动, 移位缓存, 移位暂存, 移位寄存, 两个, 第二, 输出, 上拉, 交替, 避免, 抑制, 长时间, GOA, GMD, grid, gate, scan????, driv+, two, second, pull, up, output, shift, buffer, register?, LC?, alternat+, avoid+, TFT?, transistor																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 107610736 A (京东方科技集团股份有限公司 等) 2018年 1月 19日 (2018 - 01 - 19) 说明书第[0063]-[0161]段, 附图1-5b</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 106057152 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 106486080 A (深圳市华星光电技术有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 107424575 A (深圳市华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 108231028 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>CN 109064964 A (合肥鑫晟光电科技有限公司 等) 2018年 12月 21日 (2018 - 12 - 21) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 107610736 A (京东方科技集团股份有限公司 等) 2018年 1月 19日 (2018 - 01 - 19) 说明书第[0063]-[0161]段, 附图1-5b	1-19	A	CN 106057152 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 全文	1-19	A	CN 106486080 A (深圳市华星光电技术有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-19	A	CN 107424575 A (深圳市华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 全文	1-19	A	CN 108231028 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文	1-19	A	CN 109064964 A (合肥鑫晟光电科技有限公司 等) 2018年 12月 21日 (2018 - 12 - 21) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 107610736 A (京东方科技集团股份有限公司 等) 2018年 1月 19日 (2018 - 01 - 19) 说明书第[0063]-[0161]段, 附图1-5b	1-19																					
A	CN 106057152 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 全文	1-19																					
A	CN 106486080 A (深圳市华星光电技术有限公司) 2017年 3月 8日 (2017 - 03 - 08) 全文	1-19																					
A	CN 107424575 A (深圳市华星光电半导体显示技术有限公司) 2017年 12月 1日 (2017 - 12 - 01) 全文	1-19																					
A	CN 108231028 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文	1-19																					
A	CN 109064964 A (合肥鑫晟光电科技有限公司 等) 2018年 12月 21日 (2018 - 12 - 21) 全文	1-19																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2020年 11月 27日		国际检索报告邮寄日期 2020年 12月 17日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 彭海良 电话号码 86-(10)-53962513																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 110070838 A (深圳市华星光电半导体显示技术有限公司) 2019年 7月 30日 (2019 - 07 - 30) 全文	1-19
A	KR 20130121389 A (LG DISPLAY CO., LTD.) 2013年 11月 6日 (2013 - 11 - 06) 全文	1-19

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/092345

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107610736	A	2018年 1月 19日	US	2020020264	A1	2020年 1月 16日
				WO	2019062245	A1	2019年 4月 4日
				US	10706760	B2	2020年 7月 7日
CN	106057152	A	2016年 10月 26日	CN	106057152	B	2018年 11月 9日
CN	106486080	A	2017年 3月 8日	无			
CN	107424575	A	2017年 12月 1日	WO	2019024324	A1	2019年 2月 7日
				US	2019043437	A1	2019年 2月 7日
				US	10283067	B2	2019年 5月 7日
CN	108231028	A	2018年 6月 29日	WO	2019140803	A1	2019年 7月 25日
				CN	108231028	B	2019年 11月 22日
CN	109064964	A	2018年 12月 21日	无			
CN	110070838	A	2019年 7月 30日	WO	2020199486	A1	2020年 10月 8日
KR	20130121389	A	2013年 11月 6日	KR	101352289	B1	2014年 1月 17日