

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成21年11月26日(2009.11.26)

【公開番号】特開2007-140490(P2007-140490A)

【公開日】平成19年6月7日(2007.6.7)

【年通号数】公開・登録公報2007-021

【出願番号】特願2006-281363(P2006-281363)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 2 1 A

G 0 9 G 3/20 6 2 1 H

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成21年10月9日(2009.10.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が電流供給線に接続され、ソース又はドレインの他方が第 3 のトランジスタのゲートに接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が前記第 3 のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が前記電流供給線に接続された第 3 のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子と

を含むことを特徴とする半導体装置。

【請求項 2】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が電源線に接続され、ソース又はドレインの他方が第 3 のトランジスタのゲートに接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が前記第 3 のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が電流供給線に接続された第 3 のトランジスタと、前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子と

を含むことを特徴とする半導体装置。

【請求項 3】

前記電源線の電位と前記電流供給線の電位は異なることを特徴とする請求項 2 に記載された半導体装置。

【請求項 4】

前記第 3 のトランジスタのゲートと前記電流供給線の間には保持容量が設けられていることを特徴とする請求項 1 乃至 3 のいずれかに記載された半導体装置。

【請求項 5】

前記第 1 のトランジスタ及び前記第 2 のトランジスタは N チャネル型トランジスタであり、前記第 3 のトランジスタは P チャネル型トランジスタであることを特徴とする請求項 1 乃至 4 のいずれかに記載された半導体装置。

【請求項 6】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が第 4 のトランジスタのゲートに接続され、ソース又はドレインの他方が第 2 のトランジスタおよび第 3 のトランジスタのソース又はドレインの一方に接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が前記第 1 のトランジスタのソース又はドレインの他方および前記第 3 のトランジスタのソース又はドレインの一方に接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと

、電流供給線がゲートに接続され、ソース又はドレインの一方が前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方に接続され、ソース又はドレインの他方が前記第 1 の走査線に接続された第 3 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が前記電流供給線に接続された第 4 のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子と

を含むことを特徴とする半導体装置。

【請求項 7】

前記第 4 のトランジスタのゲートと前記電流供給線の間には、保持容量が設けられていることを特徴とする請求項 6 に記載された半導体装置。

【請求項 8】

前記第 1 のトランジスタ及び前記第 2 のトランジスタは N チャネル型トランジスタであり、前記第 3 のトランジスタ及び前記第 4 のトランジスタは P チャネル型トランジスタであることを特徴とする請求項 6 または 7 に記載された半導体装置。

【請求項 9】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が第 3 のトランジスタのソース又はドレインの他方および第 4 のトランジスタのソース又はドレインの他方に接続され、ソース又はドレインの他方が第 5 のトランジスタのゲートに接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が第 5 のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと、

ソース又はドレインの一方がゲートおよび電流供給線に接続され、ソース又はドレイン

の他方が前記第 1 のトランジスタのソース又はドレインの一方に接続された第 3 のトランジスタと、

ソース又はドレインの一方がゲートおよび前記第 1 の走査線に接続され、ソース又はドレインの他方が前記第 1 のトランジスタのソース又はドレインの一方に接続された第 4 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が電流供給線に接続された第 5 のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子と

を含むことを特徴とする半導体装置。

【請求項 10】

前記第 5 のトランジスタのゲートと前記電流供給線の間には保持容量が設けられていることを特徴とする請求項 9 に記載された半導体装置。

【請求項 11】

前記第 1 のトランジスタ、前記第 2 のトランジスタ、前記第 3 のトランジスタ、及び前記第 4 のトランジスタは N チャネル型トランジスタであり、前記第 5 のトランジスタは P チャネル型トランジスタであることを特徴とする請求項 9 または 10 に記載された半導体装置。

【請求項 12】

前記第 1 の走査信号の振幅は、前記第 2 の走査信号の振幅より大きいことを特徴とする請求項 1 乃至 11 のいずれかに記載された半導体装置。

【請求項 13】

請求項 1 乃至 12 のいずれかに記載の半導体装置を各画素に具備することを特徴とする表示装置。

【請求項 14】

請求項 13 に記載の表示装置を具備することを特徴とする電子機器。

【請求項 15】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が電流供給線に接続され、ソース又はドレインの他方が第 3 のトランジスタのゲートに接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が前記第 3 のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が電流供給線に接続された第 3 のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子とを含む半導体装置において、

前記第 1 の走査線に前記第 1 のトランジスタがオンとなる信号を印加し、前記第 2 の走査線に前記第 2 のトランジスタがオフとなる信号を印加し、結果として前記第 3 のトランジスタがオフとなる第 1 の期間と、

前記第 1 の走査線に前記第 1 のトランジスタがオフとなる信号を印加すると共に、前記第 2 の走査線に前記データ線に印加される電位の内の消灯と対応する電位と等しい所定電位が印加され、前記データ線の電位と前記第 2 のトランジスタのしきい値との和が前記所定電位より低いときにのみ前記第 2 のトランジスタおよび前記第 3 のトランジスタがオンになる第 2 の期間

を含むことを特徴とする半導体装置の駆動方法。

【請求項 16】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が電源線に接続され、ソ

ース又はドレインの他方が第3のトランジスタのゲートに接続された第1のトランジスタと、

第2の走査線がゲートに接続され、ソース又はドレインの一方が第3のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第2のトランジスタと、

前記第1のトランジスタのソース又はドレインの他方および前記第2のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が電流供給線に接続された第3のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子とを含む半導体装置において、

前記第1の走査線に前記第1のトランジスタがオンとなる信号を印加し、前記第2の走査線に前記第2のトランジスタがオフとなる信号を印加し、結果として前記第3のトランジスタがオフとなる第1の期間と、

前記第1の走査線に前記第1のトランジスタがオフとなる信号を印加すると共に、前記第2の走査線に前記データ線に印加される電位の内の消灯と対応する電位と等しい所定電位が印加され、前記データ線の電位と前記第2のトランジスタのしきい値との和が前記所定電位より低いときにのみ前記第2のトランジスタおよび前記第3のトランジスタがオンになる第2の期間を含むことを特徴とする半導体装置の駆動方法。

【請求項17】

更に、前記第1の期間と前記第2の期間の間に、前記第1の走査線に前記第1のトランジスタがオフとなる信号を印加し、且つ前記第2の走査線に前記第2のトランジスタがオフとなる信号を印加する第3の期間を含むことを特徴とする請求項15又は16のいずれかに記載された半導体装置の駆動方法。

【請求項18】

第1の走査線がゲートに接続され、ソース又はドレインの一方が第4のトランジスタのゲートに接続され、ソース又はドレインの他方が第2のトランジスタおよび第3のトランジスタのソース又はドレインの一方に接続された第1のトランジスタと、

第2の走査線がゲートに接続され、ソース又はドレインの一方が前記第1のトランジスタのソース又はドレインの他方および前記第3のトランジスタのソース又はドレインの一方に接続され、ソース又はドレインの他方がデータ線に接続された第2のトランジスタと

、
電流供給線がゲートに接続され、ソース又はドレインの一方が前記第1のトランジスタのソース又はドレインの他方および前記第2のトランジスタのソース又はドレインの一方に接続され、ソース又はドレインの他方が前記第1の走査線に接続された第3のトランジスタと、

前記第1のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が前記電流供給線に接続された第4のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子と

を含む半導体装置において、

前記第1の走査線に前記第1のトランジスタおよび前記第3のトランジスタがオンとなる信号を印加し、前記第2の走査線に前記第2のトランジスタがオフとなる信号を印加し、結果として前記第4のトランジスタがオフとなる第1の期間と、

前記第1の走査線に前記第3のトランジスタがオフとなる信号を印加すると共に、前記第2の走査線に前記データ線に印加される電位の内の消灯と対応する電位と等しい所定電位が印加され、前記データ線の電位と前記第2のトランジスタのしきい値との和が前記所定電位より低いときにのみ前記第1のトランジスタ、前記第2のトランジスタおよび前記第4のトランジスタがオンになる第2の期間を含むことを特徴とする半導体装置の駆動方法。

【請求項 19】

更に、前記第 1 の期間と前記第 2 の期間の間に、前記第 1 の走査線に前記第 3 のトランジスタがオフとなる信号を印加し、且つ前記第 2 の走査線に前記第 2 のトランジスタがオフとなる信号を印加する第 3 の期間を含むことを特徴とする請求項 18 に記載された半導体装置の駆動方法。

【請求項 20】

第 1 の走査線がゲートに接続され、ソース又はドレインの一方が第 3 のトランジスタのソース又はドレインの他方および第 4 のトランジスタのソース又はドレインの他方に接続され、ソース又はドレインの他方が第 5 のトランジスタのゲートに接続された第 1 のトランジスタと、

第 2 の走査線がゲートに接続され、ソース又はドレインの一方が第 5 のトランジスタのゲートに接続され、ソース又はドレインの他方がデータ線に接続された第 2 のトランジスタと、

ソース又はドレインの一方がゲートおよび電流供給線に接続され、ソース又はドレインの他方が前記第 1 のトランジスタのソース又はドレインの一方に接続された第 3 のトランジスタと、

ソース又はドレインの一方がゲートおよび前記第 1 の走査線に接続され、ソース又はドレインの他方が前記第 1 のトランジスタのソース又はドレインの一方に接続された第 4 のトランジスタと、

前記第 1 のトランジスタのソース又はドレインの他方および前記第 2 のトランジスタのソース又はドレインの一方がゲートに接続され、ソース又はドレインの一方が画素電極に接続され、ソース又はドレインの他方が電流供給線に接続された第 5 のトランジスタと、

前記画素電極に接続され、前記画素電極を介して流れる駆動電流によって発光する発光素子とを含む半導体装置において、

前記第 1 の走査線に前記第 1 のトランジスタ及び第 4 のトランジスタがオンとなる信号を印加し、前記第 2 の走査線に前記第 2 のトランジスタがオフとなる信号を印加し、結果として前記第 5 のトランジスタがオフとなる第 1 の期間と、

前記第 1 の走査線に前記第 1 のトランジスタ及び第 4 のトランジスタがオフとなる信号を印加すると共に、前記第 2 の走査線に前記データ線に印加される電位の内の消灯と対応する電位と等しい所定電位が印加され、前記データ線の電位と前記第 2 のトランジスタのしきい値との和が前記所定電位より低いときにのみ前記第 2 のトランジスタおよび前記第 5 のトランジスタがオンになる第 2 の期間を含むことを特徴とする半導体装置の駆動方法

。

【請求項 21】

更に、前記第 1 の期間と前記第 2 の期間の間に、前記第 1 の走査線に前記第 1 のトランジスタ及び第 4 のトランジスタがオフとなる信号を印加し、且つ前記第 2 の走査線に前記第 2 のトランジスタがオフとなる信号を印加する第 3 の期間を含むことを特徴とする請求項 20 に記載された半導体装置の駆動方法。

【請求項 22】

前記第 1 の走査信号の振幅は、前記第 2 の走査信号の振幅より大きいことを特徴とする請求項 15 乃至 21 のいずれかに記載された半導体装置の駆動方法。