

申請日期： 89.4.5	案號： 89106210
類別： H01L 21/60	

(以上各欄由本局填註)

公告本		發明專利說明書		451370
一、 發明名稱	中文	半導體裝置及其製造方法		
	英文	Semiconductor Device and Manufacturing Method Thereof		
二、 發明人	姓名 (中文)	1. 岩崎俊寬 2. 安永雅敏 3. 山田聡 4. 原田耕三		
	姓名 (英文)	1. Toshihiro IWASAKI 2. Masatoshi YASUNAGA 3. Satoshi YAMADA 4. Kozo HARADA		
	國籍	1. 日本 2. 日本 3. 日本 4. 日本		
	住、居所	1. 日本國東京都千代田區丸の内二丁目2番3號三菱電機株式會社內 2. 日本國東京都千代田區丸の内二丁目2番3號三菱電機株式會社內 3. 日本國東京都千代田區丸の内二丁目2番3號三菱電機株式會社內 4. 日本國東京都千代田區丸の内二丁目2番3號三菱電機株式會社內		
三、 申請人	姓名 (名稱) (中文)	1. 三菱電機股份有限公司		
	姓名 (名稱) (英文)	1. 三菱電機株式會社		
	國籍	1. 日本		
	住、居所 (事務所)	1. 日本國東京都千代田區丸の内二丁目2番3號		
	代表人 姓名 (中文)	1. 谷口一郎		
	代表人 姓名 (英文)	1.		
				

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	5. 木村通孝
	姓名 (英文)	5. Michitaka KIMURA
	國籍	5. 日本
	住、居所	5. 日本國東京都千代田區丸の内二丁目2番3號三菱電機株式會社內
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
	代表人 姓名 (中文)	
	代表人 姓名 (英文)	



451370

本案已向

國(地區)申請專利

日本 JP

申請日期

1999/04/19 11-110461

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

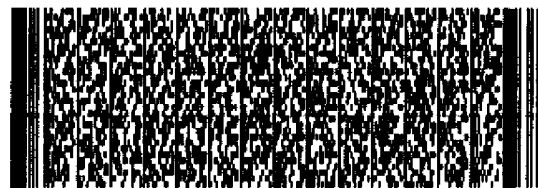
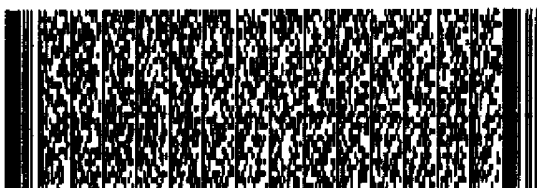
發明背景發明領域

本發明係有關安裝於絕緣電路基板之半導體裝置及製造方法，尤有關自絕緣性觀點限定連接用導體之接合部形狀之半導體裝置及其製造方法。

習知技術說明

圖18顯示一安裝妥之習知半導體裝置典型例。安裝半導體基板於絕緣電路基板上，形成圖18所示半導體裝置之方法已知有如次之方法。亦即，準備於電極焊接區102有接合用基礎金屬膜105之半導體基板，使此半導體基板對準具備防焊劑131，連接用導體113連接於端子電極112之絕緣電路基板111，將連接用基礎金屬膜與連接用導體接合。裝載此半導體基板於絕緣電路基板之際，在熔融連接用導體，將其與連接用基礎金屬膜接合之後，進一步以樹脂114密封絕緣電路基板111與半導體基板101間之隙。如圖18所示，藉上述製程裝載之半導體裝置之連接用基礎金屬膜表面完全為熔融、濡濕擴展而增徑之連接用導體113覆蓋。亦即，並無不為熔融之連接用導體覆蓋之連接用基礎金屬膜。

惟，隨著半導體裝置之高度積體化，電極焊接區間之間隔變成窄距。由於在具有上述構造之半導體裝置中，如圖18所示，連接用導體濡濕、擴展於連接用基礎金屬膜表面上，直徑增大，故連接用導體間之間隙變窄，難以確保絕緣性。又，即使連接用導體不熔融、濡濕擴展，即使在單



五、發明說明 (2)

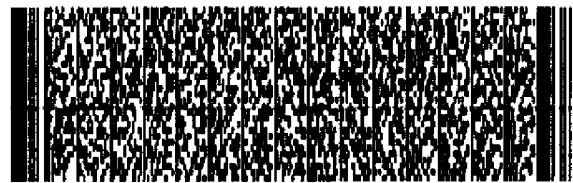
純固相接合情形下，若連接用導體亦壓縮加工擴徑，電極焊接區間變窄，即會發生損及絕緣性情形。

發明概要

本發明目的在於提供一種具備可確實安裝具有狹窄電極焊接區間隔之半導體基板於絕緣電路基板上，同時確實維持絕緣性之配置之半導體裝置及其製造方法。

本發明之半導體裝置中具備形成於半導體基板之主表面上之電極焊接區；覆蓋電路焊接區及半導體基板之主表面之保護絕緣膜；連接用基礎金屬膜，配置成與電極焊接區之連接，俾覆蓋開設於對應保護絕緣膜之電極焊接區之區域之開口部；橋接於絕緣電路基板與半導體基板之間，電導通形成於絕緣電路基板上之端子電極與連接用基礎金屬膜之連接用導體；以及覆蓋連接用導體周圍，充填絕緣電路基板與半導體基板間之間隙之非導電性樹脂；且連接用基礎金屬膜之至少包含外周緣之周緣部區域不為連接用導體所覆蓋。

藉由上述構造，即使隨著半導體裝置高度積體化，電極焊接區之間隔變窄，連接用導體亦不會濡濕擴展、擴徑於連接用基礎金屬膜上，因此，可藉非導電性樹脂確實充填於連接用導體之間。又，在連接用導體不熔融而固相接合情形下，即使沿縱長方向壓縮方向之應力施加於連接用導體，亦因受到非導電性樹脂之拘束，直徑不易變大，而保持良好絕緣性。進一步詳細說明，由於在發生熔融以及固相接合二情形下，連接用導體不覆蓋連接用基礎金屬膜之



五、發明說明 (3)

周緣部，故其端部無法擴徑達一定程度以上。僅在接觸連接用基礎金屬膜之端部縮徑無法實現此種形狀，須互連接用導體全長，使其直徑在一定限度以下。換言之，藉由互連接用導體全長將直徑減至一定限度以下，始可不覆蓋連接用基礎金屬膜之周緣部而與該連接用基礎金屬膜接合。上述效果限於連接用基礎金屬膜之面積大於連接用導體端部，例如在考慮連接用導體與連接用基礎金屬膜之對準誤差，使連接用基礎金屬膜之面積較諸連接用導體端部之直徑留有裕度而更大情形下，或者其他大小關係情形下成立。

因此，即使於高度積體化之半導體裝置中，亦不會在上述接合部位發生絕緣不良，可確保製造成品率之提高，可減低製造成本。且，上述連接用基礎金屬膜形成之目的僅在與連接用導體電導通（接合，或接合前之步驟之連接），其目的並不併及配線、測試焊接區等。

於上述半導體裝置中，較佳地，為連接用導體覆蓋之連接用基礎金屬膜之部份限於對應開設於保護絕緣膜之開口部之區域中之一部份，此部份區域之周圍區域並不為前述連接用導體所覆蓋。

由於藉由採用上述構造，將接合部份限定於開口部中之一部份區域，故即使於更高高度積體化之半導體裝置，仍可確保絕緣性，安裝半導體基板。

又，在某種情形下，於上述半導體裝置中，較佳地，為連接用導體覆蓋之連接用基礎金屬膜之部份限於包含對應



五、發明說明 (4)

開設於保護絕緣膜之開口部之區域之連接用基礎金屬膜中一部份，此一部份區域之周圍區域不為連接用導體所覆蓋。

依半導體裝置之用途，有時候，較佳者係大的接合部份之面積。於此情形下，可藉上述接合部位之構造，擴大接合面積，確保絕緣性。

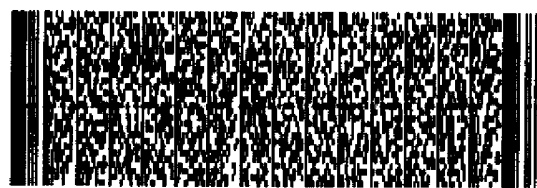
於上述半導體裝置中，較佳地，對應連接用基礎金屬膜之開口部之區域凹向半導體基板側，於其與對應開口部之區域之外側區域間設有梯級部。

在連接部份限於開口部之一部份之區域情形下，連接用導體之接合部份藉上述梯級部，嚴格限制其進一步擴大，因此，容易確保絕緣性。復由於在接合部份限於包含開口部之區域情形下，上述凹部亦局部限定接合部位，故易於確保絕緣性。

於上述半導體裝置中，較佳地，連接用導體大致分成在平行於絕緣電路基板之截面，平面形狀不同之二部份，將面積小之平面形狀部份配置於連接用基礎金屬膜側。

藉由連接用導體作成上述形狀，可限定接合部位於連接用基礎金屬膜之開口部對應區內之更窄區域，即使半導體裝置高度積體化，電極焊接區變得更窄，亦可確保連接用導體間之間隔。

且於安裝時之接合中，基於接合所施壓力容易增高，非導電性樹脂容易排出接合部位外等理由，通常以連接用導體截面積小之部份作為接合部位。亦即，截面積大之部份



五、發明說明 (5)

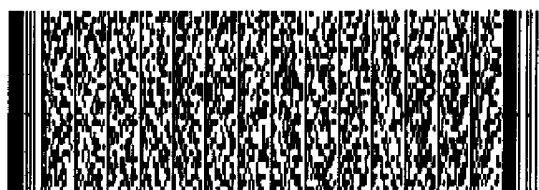
預先連接於半導體基板或絕緣電路基板上。

在形成連接用導體於半導體基板之連接用基礎金屬膜上，接合絕緣電路基板之端子電極與連接用導體情形下，或在其他情形下，於上述本發明半導體裝置中，較佳地，連接用導體大致分成在平行於絕緣電路基板之截面平面形狀不同之二部份，將截面積大之平面形狀部份配置於連接用基礎金屬膜側。

由於在形成連接用導體於連接用基礎金屬膜上之步驟中，連接用導體不會濡濕擴展，故藉由採用上述連接用導體之形狀，可在半導體裝置安裝之際之接合中，將端子電極與連接用導體之接合部位限定於狹窄區域。亦即，在絕緣電路基板上設有非導電性樹脂情形下，於狹窄部份一面排除非導電性樹脂，一面與端子電極接合。又，亦可在非導電性樹脂設於半導體基板側情形下，去除經常出現在端子電極間之非導電性樹脂，達成接合。此種接合於非導電性樹脂限定連接用導體擴大之後進行。結果，即使於高度積體化之半導體裝置中，亦可確保接合部位間之絕緣。

於上述半導體裝置中，較佳地，進一步設置開設有開口部之防焊劑於絕緣電路基板上，俾端子電極可與連接用導體電連接。

藉上述防焊劑可進一步自外側限制端子電極與連接用導體之接合部位附近之連接用導體之形狀。結果，可確保接合部位間之絕緣性，並且可達到更高度積體化。又，藉由嵌入防焊劑，可增加非導電性樹脂與絕緣電路基板之緊貼



五、發明說明(6)

力，可增進成品率及可靠性。

於上述半導體裝置中，非導電性樹脂含有填料，此填料之平均直徑在 $1\mu\text{m}$ (微米)以下，或者，較佳地，填料之最大直徑在 $5\mu\text{m}$ 以下。

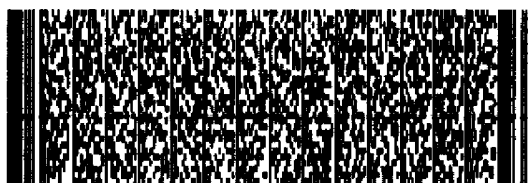
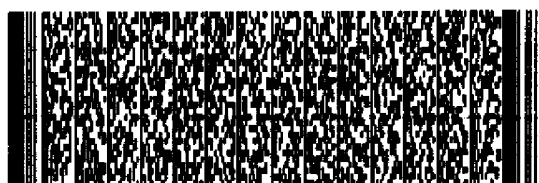
藉由含有填料，可使一般極大之非導電性樹脂之熱膨脹係數與矽等之半導體基板之熱膨脹係數相等。復可提高非導電性樹脂之強度。除此，可減低吸水率。藉由此種非導電性樹脂之特性提昇，即使嵌入非導電性樹脂，亦可藉由採上述填料直徑範圍，確保連接用基礎金屬膜與連接用導體之接合部之可靠性。

於上述半導體裝置中，較佳地，非導電性樹脂所含填料之形狀為球形。

藉由填料形狀成球形，即使夾有非導電性樹脂，於半導體裝置安置之際，填料亦難以嵌入連接用基礎金屬膜與連接用導體之間。又，即使嵌入，應力亦難以集中，不容易因應力負荷而造成接合部位破裂。

於某些狀況下，在上述半導體裝置中，較佳地，於連接用基礎金屬膜與連接用導體之介面，在除了連接用基礎金屬膜外，包含上述介面之周邊區域，均含有填料。

由於非導電性樹脂接觸、圍繞連接用導體，故於接合之際，某一程度之填料混入連接用基礎金屬膜與連接用導體間之周邊之連接用導體中。即使於此情形下，亦藉由非導電性樹脂之拘束，確保連接用導體間之絕緣性。又，在進行經由非導電性樹脂接合連接用導體於設有非導電性樹脂



五、發明說明 (7)

之絕緣電路基板之端子電極之步驟情形下，填料亦混入連接用導體中。即使於此情形下，亦因上述理由而可確保連接用導體間之絕緣性。結果，確保製造方法之多樣性，可減低半導體裝置之製造成本。另外，在使用諸如軟焊料之低熔點材料作為連接用導體情形下，亦無需形成防焊膜於絕緣電路基板上，可謀求低成本化。

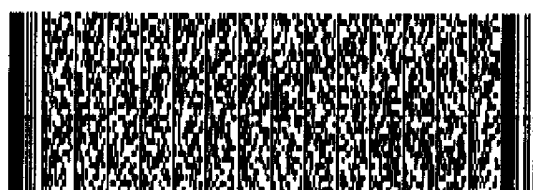
於上述半導體裝置中，較佳地，以轉移成型模被覆。

結果，可不損傷半導體基板予以處理，能確保成品率及可靠性之提高。

於上述半導體裝置中，較佳地，連接用導體之材質為軟焊料、Au、Ag、Cu、Al、Bi、Zn、Sb、In、Pd、Si或其合金。

藉由使用上述材質之連接用導體，可不提高電阻，於較低溫區域接合。且，上述「其合金」若含有軟焊料、Au、Ag、Cu、Al、Bi、Zn、Sb、In、Pd及Si中一種以上，即亦可含有其他元素。

本發明半導體裝置之製造方法係具備形成電極焊接壓於半導體基板之主表面上之步驟，形成保護絕緣膜於電極焊接區及主表面上之步驟，於前述保護絕緣膜對應電極焊接區之區域開設開口部之步驟，形成連接電極焊接區之連接用基礎金屬膜於保護絕緣膜上以覆蓋開口部之步驟，形成端子電極於絕緣電路基板上之步驟，以及電導通設於半導體基板之連接用基礎金屬膜與設於絕緣電路基板之端子電極之步驟者，電導通形成於絕緣電路基板之端子電極與形



五、發明說明 (8)

成於半導體基板上之連接用基礎金屬膜之連接用導體於電導通步驟進行之際，成至少其接合部份周圍與非導電性樹脂接觸，為其圍繞之狀態，予以接合，藉此，電導通端子電極與連接用基礎金屬膜。

因此，於連接用導體接合之際，不會於連接用基礎金屬膜上濡濕擴展、擴徑。又，在連接用導體不熔融而固相接合情形下，即使沿縱長方向壓縮之方向之應力施加於連接用導體，亦因非導電性樹脂之拘束而不會擴徑，保持良好絕緣性。由於在發生熔融及固相接合二情形下，連接用導體不覆蓋連接用基礎金屬膜之周緣部，故其端部無法擴徑達一定程度以上。惟，僅藉由將接觸連接用基礎金屬膜之端部縮徑，無法實現此種形狀，須在連接用導體全長使用其直徑在一定限度以下，方可實現。上述效果限於連接用基礎金屬膜之面積較連接用導體之端部大，例如考慮連接用導體與連接用基礎金屬膜之對準誤差，於連接用基礎金屬膜之面積相較於連接用導體端部之直徑，留有裕度而增大情形下，或於其他大小關係下則成立。

結果，即使高度積體化，電極焊接區狹窄，亦可確保絕緣性。

於上述半導體裝置之製造方法中，較佳地，具備在電導通步驟之前預先將連接用導體之一端部連接於形成在絕緣電路基板上之步驟，以及將非導電性樹脂設在連接連接用導體狀態之絕緣電路基板上俾接觸、圍繞連接用導體周圍之步驟，於電導通步驟中，在以非導電性樹脂接觸、圍繞



五、發明說明 (9)

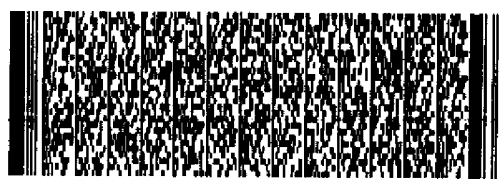
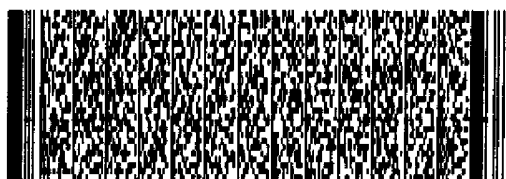
連接用導體周圍狀態下，接合連接用導體之另一端部於形成在半導體基板上之連接用基礎金屬膜。

由於藉由採用上述方法，對較簡單構造構成之絕緣電路基板施以連接用導體之接合、非導電性樹脂之壓附等，故確保可靠性及製品成品率，可不損及絕緣性，製造高度積體化半導體裝置。

於上述半導體裝置之製造方法中，較佳地，在某一條件下，具備於電導通步驟之前，預先將連接用導體之一端部連接於形成在半導體基板上之連接用基礎金屬膜之步驟，以及將非導電性樹脂設在連接連接用導體狀態之半導體基板上俾接觸、圍繞連接用導體周圍之步驟，於電導通步驟中，在以非導電性樹脂接觸、圍繞連接用導體周圍狀態下，接合連接用導體之另一端部於形成在絕緣電路基板上之端子電極。

依生產線或其他因素而定，有時候將連接用導體設在半導體基板側更有效。

又，於上述半導體裝置之製造方法中，較佳地，在其他條件下，具備於電導通步驟之前，預先將連接用導體之一端部連接於形成在絕緣電路基板上之端子電極之步驟，以及將非導電性樹脂設在形成連接用基礎金屬膜狀態之半導體基板上之步驟，於電導通步驟中，連接用導體所接合之另一端部在一面去除非導電性樹脂一面以非導電性樹脂接觸、圍繞其周圍狀態下，接合於形成在半導體基板上之連接用基礎金屬膜。



五、發明說明 (10)

藉由上述方法，於其他條件下，可高效率製造裝載於具有優異絕緣性之接合部之半導體裝置。

復且，於其他條件下，較佳地，上述半導體裝置之製造方法具備於電導通步驟之前，預先將連接用導體之一端部連接於形成在半導體基板上之連接用基礎金屬膜之步驟，以及設置非導電性樹脂於形成有端子電極狀態之絕緣電路基板上之步驟，於電導通步驟中，連接用導體所接合之另一端部在一面去除非導電性樹脂一面以非導電性樹脂接觸、圍繞其周圍狀態下，接合於形成在絕緣電路基板上之端子電極。

結果，於上述其他條件下，可高效率製得具有優異絕緣性之接合部之半導體裝置。

於在另一條件下，較佳地，上述半導體裝置之製造方法具備設有非導電性樹脂以覆蓋絕緣電路基板之步驟，以及於非導電性樹脂對應端子電極之區域開口之步驟，於電導通步驟中，接合絕緣電路基板之連接用導體之端部於半導體基板之連接用基礎金屬膜。

結果，藉由進行上述步驟以及使用連接用導體和裝設非導電性樹脂之絕緣電路基板，可高效率製造裝載於具有優異接合部之半導體裝置。

較佳實施例之說明

其次，使用圖式就本發明實施形態加以說明。

(實施形態1)

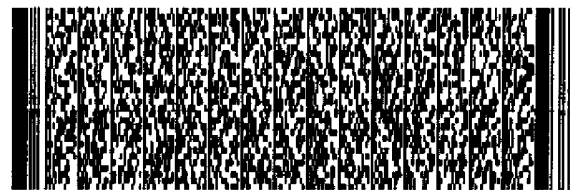
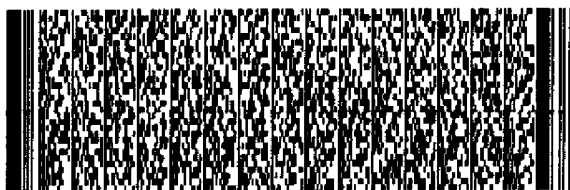
參照圖1及圖2，上述半導體裝置之半導體基板1具有於



五、發明說明 (11)

電極焊接區2之部份開設開口部16之保護絕緣膜3、4，以及覆蓋此開口部，較開口部大之連接用基礎金屬膜5，經由塊狀連接用導體13，與絕緣電路基板11之端子電極12電導通。半導體基板1與絕緣電路基板11間之間隙以非導電性樹脂14填滿。使用單晶矽基板來作為半導體基板。於圖1所示半導體裝置中，連接用導體13在對應連接用基礎金屬膜之開口部16之區域6有不相接之部份。相對於此，於圖2所示半導體裝置中，在連接用基礎金屬膜之開口部之外側區域7有不與連接用導體13相接之區域。

於上述半導體裝置中，連接用導體不會因安裝時之接合而濡濕擴展、擴徑。又，在連接用導體不熔融而固相結合情形下，即使沿縱長方向壓縮方向之應力施加於連接用導體，亦會因非導電性樹脂之拘束而不易增徑，可保持良好絕緣性。由於在發生熔融及固相結合二情形下，連接用導體不覆蓋連接用基礎金屬膜之周緣部，故其端部無法擴徑達一定程度以上。僅使接觸連接用基礎金屬膜之端部變小，無法實現此種形狀，須在連接用導體全長使直徑在一定限度以下方能實現。換言之，藉由在連接用導體全長使直徑在一定限度以下，始可不覆蓋連接用基礎金屬膜而與該連接用基礎金屬膜接合。上述效果限於連接用基礎金屬膜之面積較連接用導體之端部大，例如考慮連接用導體與連接用基礎金屬膜之對準誤差，在使連接用基礎金屬膜之面積較諸連接用導體端部之直徑留有裕度而更大情形下，或者在其他大小關係情形下成立。



五、發明說明 (12)

結果，保持各連接用導體間之間隔寬，改善連接用導體間之絕緣性，可確保半導體裝置之可靠性提高。

上述半導體裝置藉如次所示方法製造。

首先，如圖3所示，形成電極焊接區之金屬膜2藉CVD(化學蒸汽沈積)法成膜於半導體基板1上。其次，藉由甩膠(spin coat)塗覆抗蝕劑51於圖3之構造上(圖4)。此後，在藉由曝光及蝕刻，如圖5所示形成電極焊接壓2後，除去抗蝕劑(圖6)。

其次，藉由CVD法於圖6之構造上形成玻璃塗層3，藉由甩膠，於其上塗覆感光性聚醯亞胺膜4，形成保護絕緣膜(圖7)。此後，如圖8所示，藉由曝光及蝕刻，於保護絕緣膜上開設開口部16。此後，藉由PVD技術形成連接用基礎金屬膜5於圖8之構造上(圖9)。此後，在形成抗蝕劑於圖9之構造上後，進行曝光、蝕刻，如圖10所示，形成連接用基礎金屬膜5。

以下係半導體基板之製造方法。其次就絕緣電路基板之製造方法加以說明。

首先，藉由層疊法或電鍍法，於絕緣電路基板上形成由形成端子電極之金屬膜構成之電極層。其次，於上述構造上形成抗蝕劑後，曝光、蝕刻。其次藉由電鍍用來使連接用導體易於黏接於端子電極之金屬膜，形成端子電極。將連接用導體接合於此端子電極上。除了此連接用導體之上面部，藉非導電性樹脂覆蓋基板表面、連接用導體、端子電極端部等，完成絕緣電路基板。



五、發明說明 (13)

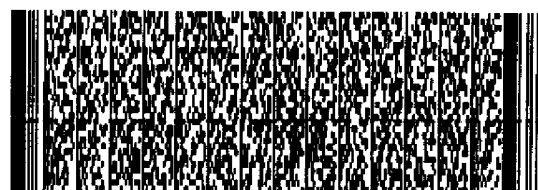
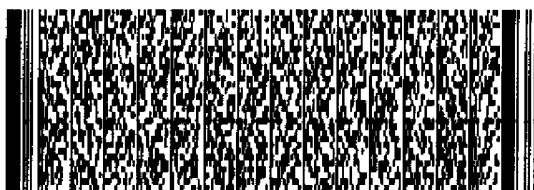
可使用軟焊料、Au及其他來作為連接用導體。如圖11所示，較佳地，連接用導體之形狀具有截面積大致分成二個之二部份，截面積大之部份於接合前預先形成於絕緣電路基板上，截面積小者配置於連接用基礎金屬膜側。如前述，亦有在半導體基板側形成連續用導體，進一步形成非導電性樹脂之情形。

特別是，藉由截面積小者配置於連接用基礎金屬膜側，去除經常存在於連接用基礎金屬膜與連接用導體間之非導電性樹脂，使絕緣電路基板之連接用導體上端部露出非導電性樹脂之部份可在接合前變得更大。結果，可提高連接用基礎金屬膜與連接用導體之接合性，求得成品率、可靠性等提高。

於上述半導體裝置中，較佳地，非導電性樹脂含有填料平均直徑在 $1\mu\text{m}$ 以下，或填料直徑最大值在 $5\mu\text{m}$ 以下之填料。藉由取上述填料直徑，可使熱膨脹率與矽等半導體基板相等，亦可達到強度增高，即使存在於非導電性樹脂，亦不會損及連接用基礎金屬膜與連接用導體之接合部之可靠性。又，較佳地，填料之形狀成球形，俾半導體基板裝載時，填料難以夾在連接用基礎金屬膜與連接用導體之間，即使夾住，亦使應力不易集中。

(實施形態2)

於圖12中，連接用導體13中截面積大之部份22連接於連接用基礎金屬膜5上，截面積小之部份21連接於端子電極12。於上述構造之半導體裝置中，較佳地，連接用導體13



五、發明說明 (14)

預先接合形成於半導體基板側之連接用基礎金屬膜5上。

圖12所示半導體裝置之製造方法如次。半導體基板之製程與形成連接用基礎金屬膜階段之圖10之配置共通。此後，將軟焊料等製成之連接用導體接合於連接用基礎金屬膜5上。較佳地，連接用導體使用截面積大小大致分成二部份者，於此情形下，截面積大之部份接合於連接用基礎金屬膜上。此後，將非導電性樹脂14壓附於保護絕緣膜4及一部份連接用基礎金屬膜上，以覆蓋連接用基礎金屬膜周圍。

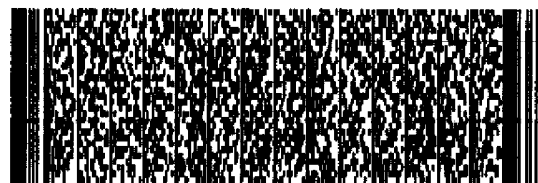
另一方面，絕緣電路基板依照形成端子電極階段之配置構成。此後，對準設於半導體基板上之連接用導體13與絕緣電路基板上之端子電極12，將二者接合。

藉由上述半導體裝置之構造，可確保製造方法之多樣性，可角在更有效設置連接用導體、非導電性樹脂於半導體基板之情形。於此情形下，顯然，較佳地，適用在高度積體化之電極焊接區之間隔狹窄之半導體裝置以確保絕緣性。

且，固然說明非導電性樹脂於半導體基板側之方法，惟，亦可僅設置連接用導體於半導體基板側，設置非導電性樹脂於絕緣電路基板側，於接合之際，在連接用導體之上端部擠掉非導電性樹脂，實現連接用導體與端子電極之接合。

(實施形態3)

參照圖13，上述半導體裝置進一步以轉移成型模被覆於



五、發明說明 (15)

實施形態1所示半導體裝置上。如圖14所示，藉射出成形裝置擠出施以高溫、高壓之環氧樹脂，其次，切除不用部份，形成圖13所示構造。此後，施以後烘焙，進行切斷面形成等。

如上所述，藉由以轉移成型模30被覆，可在工廠中半導體裝置之製造、測試、搬運時，不損傷半導體基板，將其處理，並可確保成品率提高及高可靠性。

(實施形態4)

參照圖15及圖16，本半導體裝置具備設有開設開口部之防焊劑31俾端子電極與連接用導體可連接之絕緣電路基板。圖15之防焊劑與圖16之防焊劑形狀不同，圖16所示防焊劑對非導電性樹脂之拘束較大。藉此構造，可進一步限制形成於端子電極上之連接用導體之形狀。此外，可增加與非導電性樹脂緊貼之力量，確保成品率及可靠性之提高。

(實施形態5)

參照圖17，於本半導體裝置中，於連接用基礎金屬膜與連接用導體之介面，或連接用基礎金屬膜近傍之連接用導體內，含有填料。在裝載半導體基板於絕緣電路基板之際，可以且較佳地於連接用基礎金屬膜與連接用導體之介面夾入某一程度之填料，或者，可以且較佳地依需要如軟焊熔融、接合連接用導體，於連接用基礎金屬膜近傍之連接用導體內含有某一程度之填料。由於與實施形態1一樣，半導體基板與絕緣電路基板間之間隙預先以非導電性樹脂填



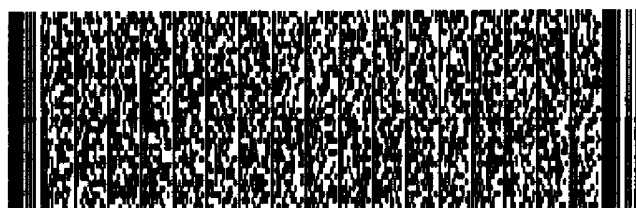
五、發明說明 (16)

滿，故可確保連接用導體間之絕緣性，獲得高可靠性之安裝半導體裝置。又，即使在使用熔融材料作為連接用導體材料情形下，亦無需形成抗蝕劑膜於絕緣電路基板上，可求得低成本化。

以上固然就本發明之實施形態加以說明，惟上述揭露之本發明實施形態畢竟是例示，本發明範圍不限於此等發明實施形態。本發明範圍如申請專利範圍所載，其進一步包含申請專利範圍之記載內容、均等意義及範圍內之全部變更。

元件編號之說明

- | | |
|----|-------------------|
| 1 | 基板 |
| 2 | 電極焊接區 |
| 3 | 保護絕緣膜 |
| 4 | 保護絕緣膜 |
| 5 | 連接用基礎金屬膜 |
| 6 | 連接用基礎金屬膜之開口部16之區域 |
| 7 | 外部區域 |
| 11 | 絕緣電路基板 |
| 12 | 端子電極 |
| 13 | 連接用導體 |
| 14 | 非導電性樹脂 |
| 15 | 填料 |
| 16 | 開口部 |
| 21 | 截面積小之部份 |



五、發明說明 (17)

- 22 截面積大之部份
- 30 轉移成型模
- 31 焊阻
- 51 抗蝕劑
- 101 半導體基板
- 102 電極焊接區
- 103 保護絕緣膜
- 104 保護絕緣膜
- 105 接合用基礎金屬膜
- 111 絕緣電路基板
- 112 端子電極
- 113 連接用導體
- 114 樹脂
- 131 防焊劑



圖式簡單說明

圖1係實施形態1之第1半導體裝置之接合部周邊之剖面圖。

圖2係實施形態1之另一半導體裝置之接合部周邊之剖視圖。

圖3係顯示實施形態1之半導體裝置之電極焊接區金屬成膜時之構造圖。

圖4係顯示抗蝕膜塗覆時之構造之圖式。

圖5係顯示電極焊接區金屬膜蝕刻後之構造之圖式。

圖6係顯示抗蝕劑除去後之構造之圖式。

圖7係顯示塗覆構成保護絕緣膜之玻璃層及感光性聚醯亞胺膜後之構造之圖式。

圖8係顯示蝕刻保護絕緣膜後之構造之圖式。

圖9係顯示於圖8之構造上形成連接用基礎絕緣膜後之構造之圖式。

圖10係蝕刻連接用基礎絕緣膜，製作連接用基礎金屬膜階段之圖式。

圖11係實施形態1之再另一半導體裝置之接合部周邊之剖視圖。

圖12係顯示實施形態2之半導體裝置之剖視圖。

圖13係顯示覆以轉移成型模(transfer mold)之實施形態3之半導體裝置之剖視圖。

圖14係顯示被覆轉移成型模之方法之圖式。

圖15係顯示具備防焊劑之實施形態4之半導體裝置之剖視圖。



圖式簡單說明

圖16係顯示實施形態4中具備另一防焊劑之半導體裝置之剖視圖。

圖17係顯示於接合部位周圍具有填料之實施形態5之半導體裝置之剖視圖。

圖18係顯示習知半導體裝置之圖式。



四、中文發明摘要 (發明之名稱：半導體裝置及其製造方法)

本發明目的在於可達成能裝載具有狹窄電極焊接區間隔之半導體基板於絕緣電路基板上，確保絕緣性之構造之半導體裝置及其製造方法。

其具備形成於半導體基板(1)上之電極焊接區(2)；連接於電極焊接區之連接用基礎金屬膜(5)；電導通連接用基礎金屬膜與絕緣電路基板(11)上之端子電極(12)之連接用導體(13)；以及覆蓋連接用導體周圍，充填二基板間之隙隙之非導電性樹脂(14)；連接用基礎絕緣膜之至少包含外周緣之周緣部區域不為連接用導體所覆蓋。

英文發明摘要 (發明之名稱：Semiconductor Device and Manufacturing Method Thereof)

A semiconductor device allowing a mounting of a semiconductor substrate with narrow electrode pad interval on an insulated circuit board while securing a favorable insulation characteristic and a manufacturing method thereof are obtained. The semiconductor device includes an electrode pad formed on a semiconductor substrate; a connecting underlying metal film connected to the electrode pad; a connecting conductor establishing electrical conduction between the connecting



四、中文發明摘要 (發明之名稱：半導體裝置及其製造方法)

英文發明摘要 (發明之名稱：Semiconductor Device and Manufacturing Method Thereof)

underlying metal film and a terminal electrode on an insulated circuit board ; and non-conductive resin surrounding the connecting conductor and filling a gap between the substrate and the insulated circuit board. Here, the connecting underlying metal film is not covered by the connecting conductor at least in a peripheral region including an outer peripheral portion thereof.



六、申請專利範圍

1. 一種半導體裝置，特徵在於具備：

形成於半導體基板(1)之主表面上之電極焊接區(2)；

覆蓋前述電極焊接區(2)及半導體基板(1)之主表面之保護絕緣膜(3、4)；

配置成連接前述電極焊接區(2)，俾覆蓋開設於對應前述保護絕緣膜(3、4)之前述電極焊接區(2)之區域之開口部之連接用基礎金屬膜(5)；

橋接於前述絕緣電路基板(11)與半導體基板(1)之間，電導通形成於絕緣電路基板(11)上之端子電極(12)與前述連接用基礎金屬膜(5)之連接用導體(13)；以及

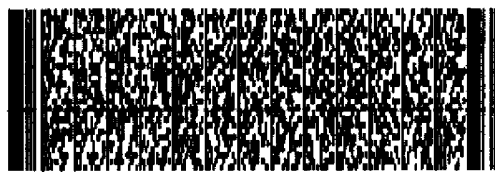
覆蓋前述連接用導體(13)周圍，充填前述絕緣電路基板(11)與半導體基板(1)間之間隙之非導電性樹脂(14)；

前述連接用基礎金屬膜(5)之至少包含外周緣之周緣部區域不覆蓋前述連接用導體(13)。

2. 如申請專利範圍第1項之半導體裝置，其中前述連接用導體(13)所覆蓋連接用基礎金屬膜之部份限於對應開設於前述保護絕緣膜(3、4)之開口部之領域中一部份，此部份區域之周圍區域不為前述接用導體(13)覆蓋。

3. 如申請專利範圍第1項之半導體裝置，其中前述連接用導體(13)所覆蓋連接用基礎金屬膜(5)之部份限於包含對應前述保護絕緣膜(3、4)上所開設開口部之區域之連接用基礎金屬膜(15)中一部份，此部份區域之周圍區域不為前述連接用導體(13)覆蓋。

4. 如申請專利範圍第2項之半導體裝置，其中對應前述



六、申請專利範圍

連接用基礎金屬膜(5)之開口部之區域凹向半導體基板(1)側，在其與對應開口部之區域之外側區域間設有梯級部。

5. 如申請專利範圍第3項之半導體裝置，其中對應前述連接用基礎金屬膜(5)之開口部之區域凹向半導體基板(1)側，在其與對應開口部之區域之外側區域間設有梯級部。

6. 如申請專利範圍第1項之半導體裝置，其中前述連接用導體(13)大致分成在平行於絕緣電路基板(11)之截面平面形狀不同之二部份(21、22)，將面積小之平面形狀部份(21)配置於前述連接用基礎金屬膜(5)側。

7. 如申請專利範圍第1項之半導體裝置，其中前述連接用導體(13)大致分成在平行於絕緣電路基板(11)之截面平面形狀不同之二部份(21、22)，將面積大之平面形狀部份(22)配置於前述連接用基礎金屬膜(5)側。

8. 如申請專利範圍第1項之半導體裝置，其中開設有開口部之焊阻(31)進一步設在前述絕緣電路基板(11)上，俾前述端子電極(12)可與前述連接用導體(13)電連接。

9. 如申請專利範圍第1項之半導體裝置，其中前述非導電性樹脂(14)含有填料(15)，此填料之平均直徑在 $1\mu\text{m}$ 以下，或者，最大填料直徑在 $5\mu\text{m}$ 以下。

10. 如申請專利範圍第1項之半導體裝置，其中於前述連接用基礎金屬膜(5)與連接用導體(13)之介面，於除了連接用基礎金屬膜(5)，包含前述介面之周邊區域，均含有填料。



六、申請專利範圍

11. 如申請專利範圍第1項之半導體裝置，其中以轉移成型模(30)被覆。

12. 如申請專利範圍第1項之半導體裝置，其中前述連接用導體之材質為軟焊料，Au、Ag、Cu、Al、Bi、Zn、Sb、In、Pd、Si或其合金。

13. 一種半導體裝置之製造方法，其係具備；

形成電極焊接區(2)於半導體基板(1)之主表面上之步驟；

於前述電極焊接區(2)及前述主表面上形成保護絕緣膜(3、4)之步驟；

於前述保護絕緣膜(3、4)對應前述電極焊接區(2)之區域開設開口部之步驟；

於前述保護絕緣膜(3、4)上形成連接前述電極焊接區以覆蓋前述開口部之連接用基礎金屬膜(15)之步驟；

於前述電路基板(11)上形成端子電極(12)之步驟；以及
電導通設於前述半導體基板(1)之前述連接用基礎金屬膜(5)與設於前述絕緣電路基板(11)之端子電極(12)之步驟者；特徵在於，

電導通形成於前述絕緣電路基板(11)上之端子電極(12)與形成於前述半導體基板(1)上之連接用基礎金屬膜(5)之連接用導體(13)於前述導電通步驟進行之際，成至少其接合部份之周圍以非導電性樹脂14連接、圍繞之狀態，予以接合，藉此電導通前述端子電極(12)與前述連接用基礎金屬膜(5)。



六、申請專利範圍

14. 如申請專利範圍第13項之半導體裝置之製造方法，其具備於前述電導通步驟之前，預先將前述連接用導體(13)之一端部連接於形成於前述絕緣電路基板(11)上之端子電極(12)之步驟，以及將非導電性樹脂(4)設置在連接前述連接用導體(13)狀態下之絕緣電路基板(11)上，俾連接、圍繞前述連接用導體(13)周圍之步驟，於前述電導通步驟中，在以非導電性樹脂(14)連接、圍繞前述連接用導體(13)周圍狀態下，接合前述連接用導體(13)之另一端部於形成在前述半導體基板(1)上之連接用基礎金屬膜(5)。

15. 如申請專利範圍第13項之半導體裝置之製造方法，其具備於前述電導通步驟之前，預先連接前述連接用導體(13)之一端部於形成在前述半導體基板(1)上之連接用金屬膜之步驟，以及將非導電性樹脂層(14)設置於成形成有前述端子電極(12)狀態之絕緣電路基板(11)上之步驟，於前述電導通步驟中，前述連接用導體(13)所接合之另一端部成一面去除前述非導電性樹脂(14)，一面以非導電性樹脂連接、圍繞其周圍之狀態，接合形成於前述絕緣電路基板(11)之端子電極(12)。

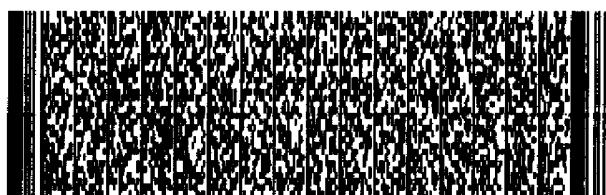


圖 1

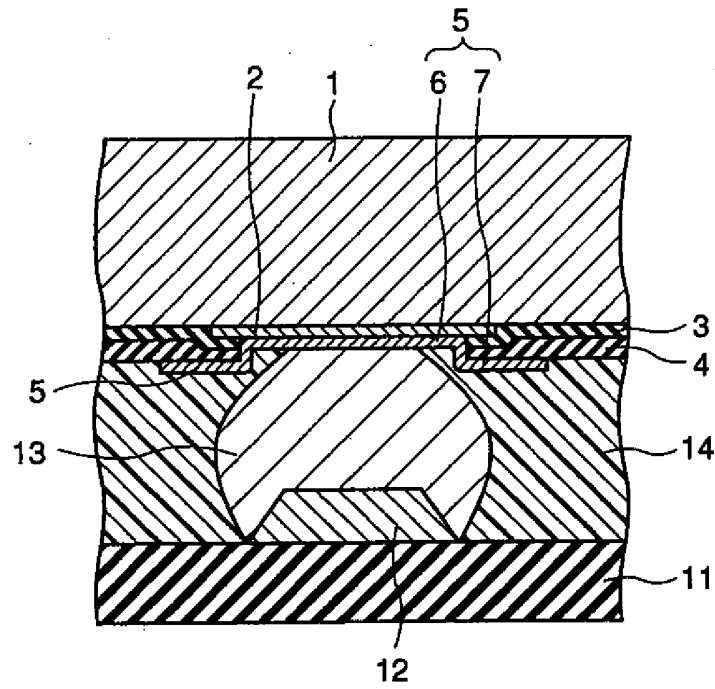


圖 2

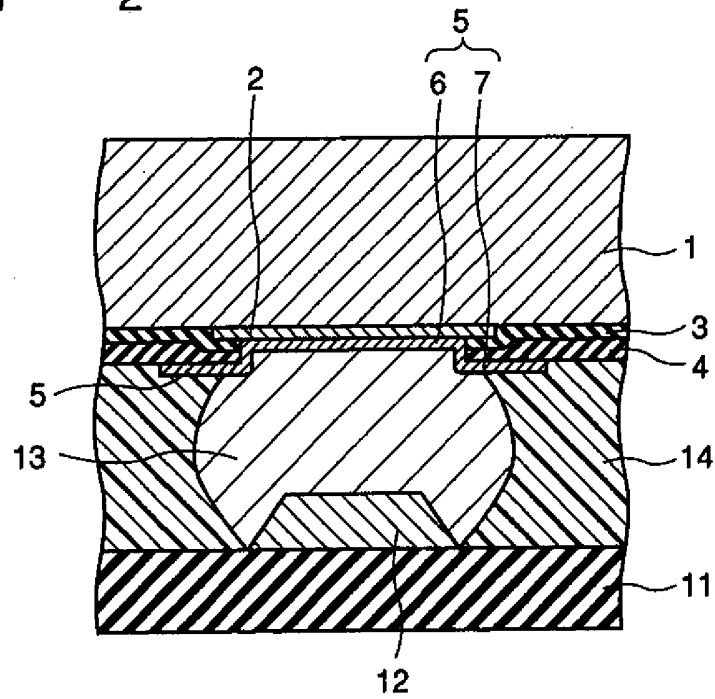


圖 3

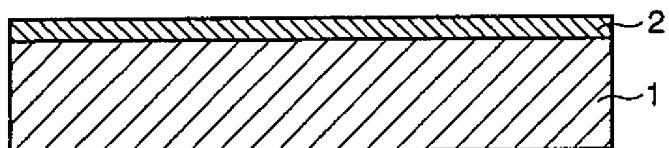


圖 4

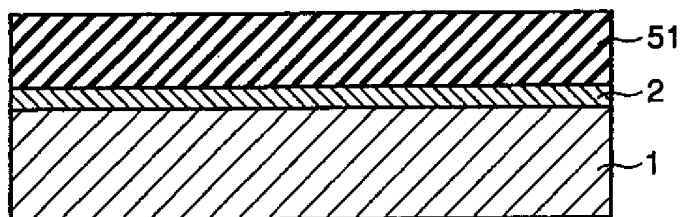
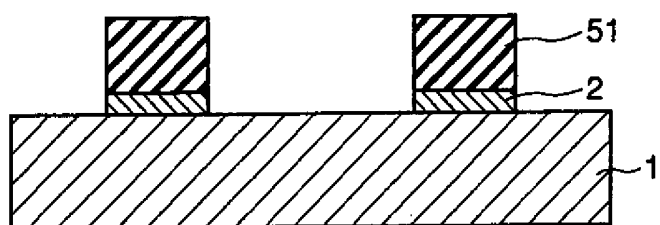
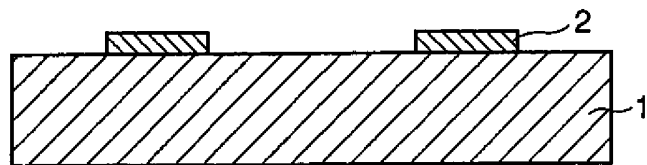


圖 5



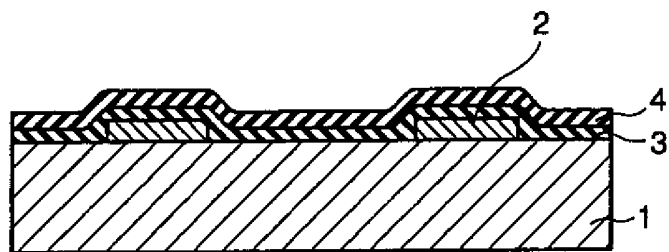
圖

6



圖

7



圖

8

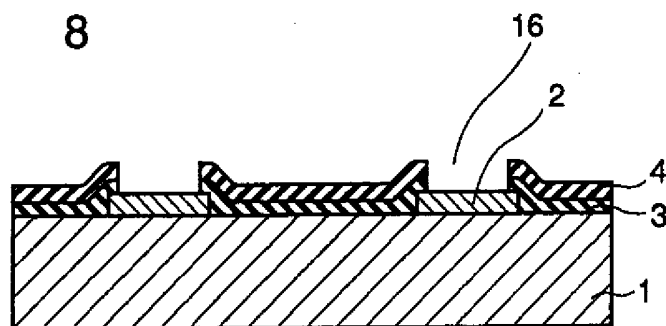


圖 9

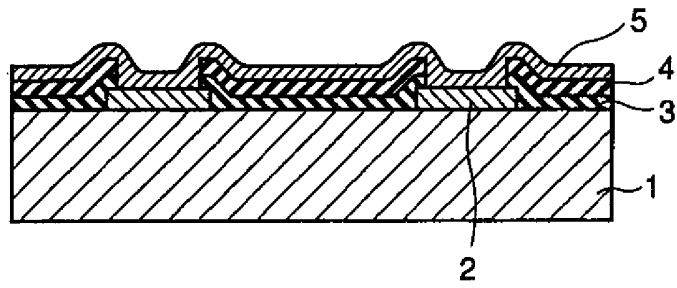


圖 10

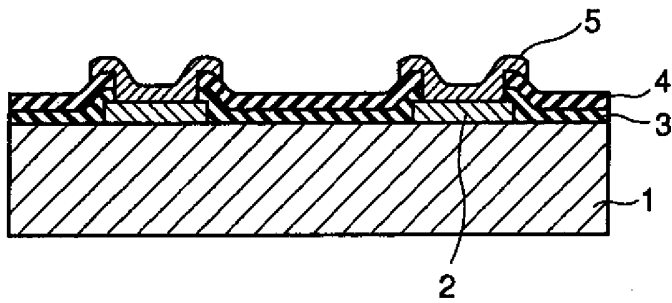


圖 11

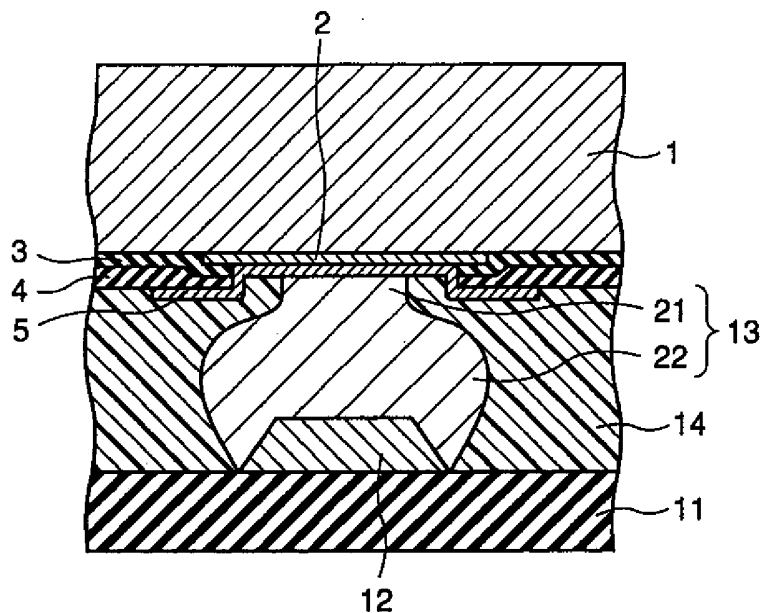
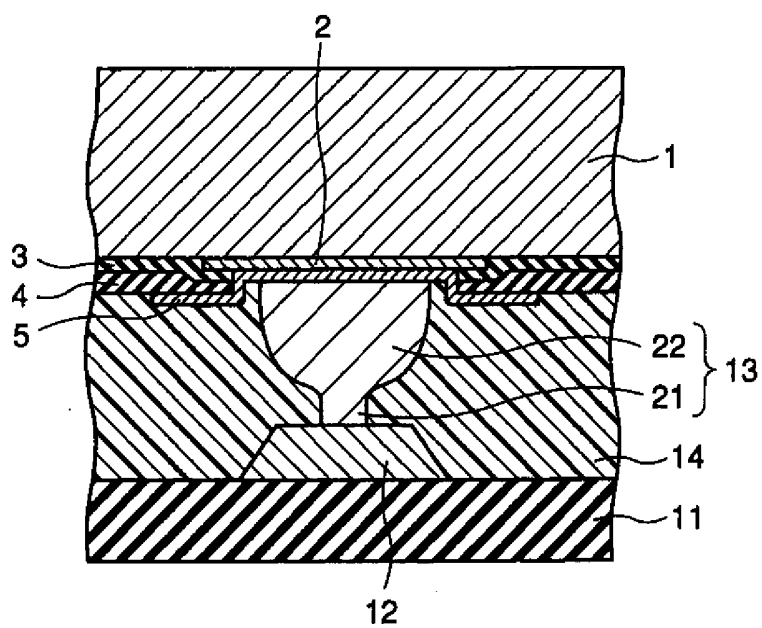


圖 12



451370

圖 13

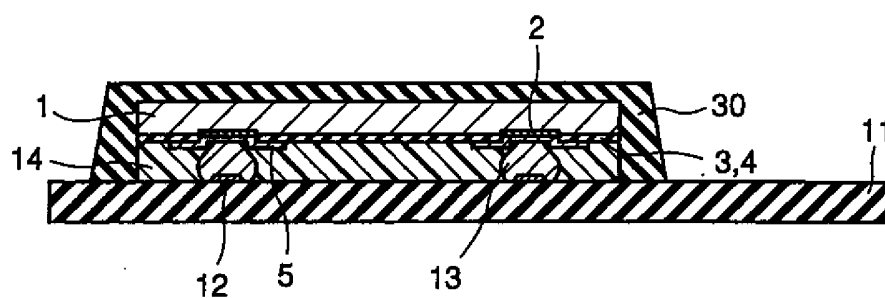


圖 14

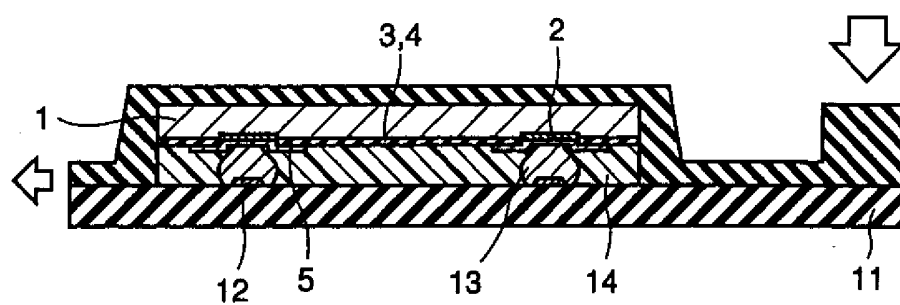


圖 15

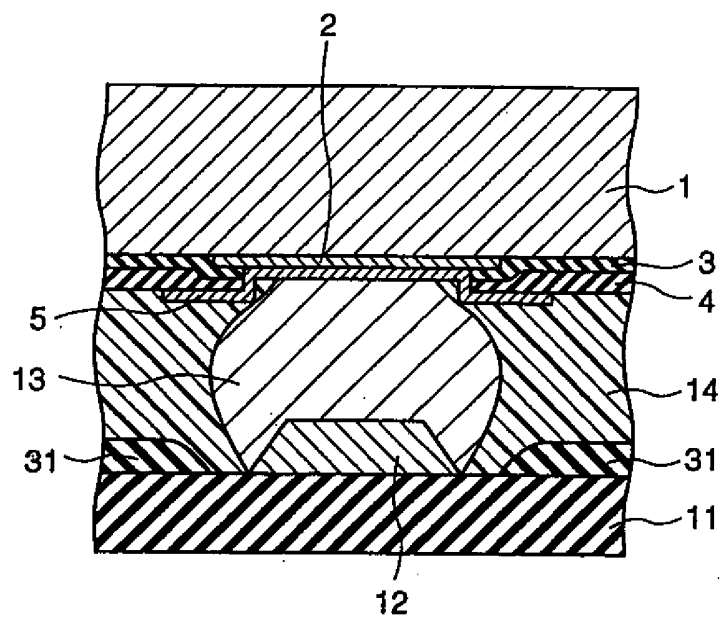


圖 16

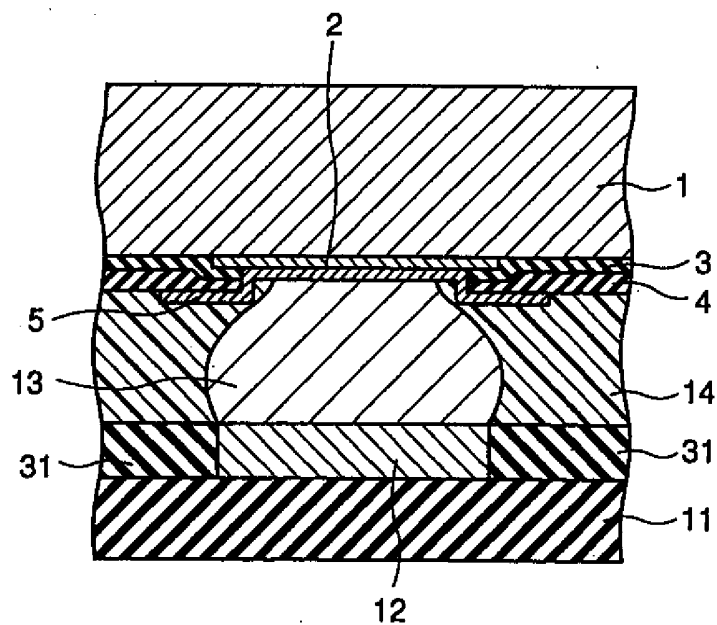


圖 17

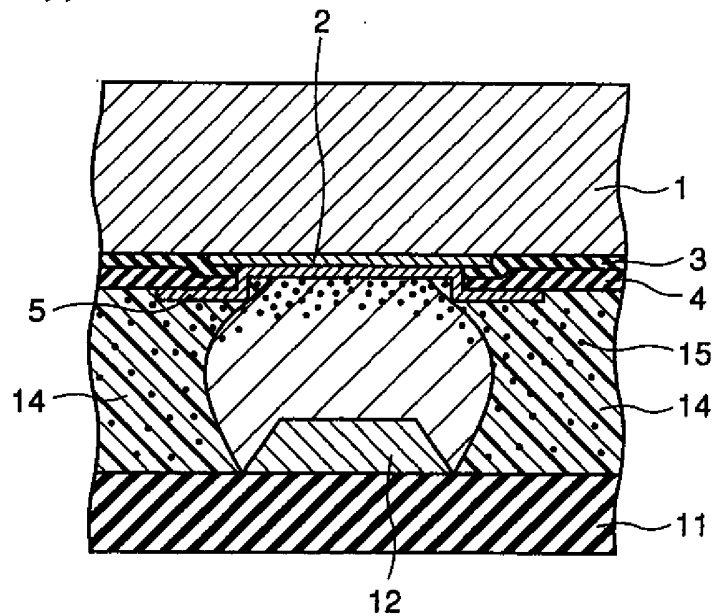


圖 18

