



NORGE

(19) [NO]

[B] (12) **UTLEGNINGSSKRIFT** (11) **Nr. 159823**

STYRET FOR DET
INDUSTRIELLE RETTSVERN

(51) Int. Cl. G 06 F 13/42, H 04 J 3/06

(21) Patentsøknad nr. **834807**

(22) Inngivelsesdag 23.12.83

(24) Løpedag 26.04.83

(62) Avdelt/utskilt fra søknad nr.

(71)(73) Søker/Patenthaver **TELEFONAKTIEBOLAGET
L M ERICSSON,
S-126 25 Stockholm, Sverige.**

(86) Internasjonal søknad nr. PCT/SE83/00163

(86) Internasjonal inngivelsesdag 26.04.83

(85) Videreføringsdag 23.12.83

(41) Alment tilgjengelig fra 23.12.83

(44) Utlegningsdag 31.10.88

(72) Oppfinner **CARL-GUNNAR EDVIN PERNTZ, Huddinge,
STURE GÖSTA ROOS, Bergshamra,
Sverige.**

(74) Fulmektig A/S Oslo Patentkontor
Dr.ing. K.O. Berg, Oslo.

(30) Prioritet begjært 26.04.82, SE, nr. 8202577.

(54) Oppfinnelsens benevnelse **SYNKRONISERINGSAPPARAT VED OVERFØRING
AV INFORMASJON PÅ EN SIMPLEKS BUSS.**

(57) Sammendrag
Synkroniseringsapparat i et telekommunikasjonssystem av TDM typen i hvilket informasjon overføres i til-delte tidsluker, i simpleks dataoverføring mellom et antall like sender/mottagermoduler (A-N) som er tilkoblet en felles buss. Bussen er inndelt i tre seksjoner, idet alle sendere (S) suksessivt tilkobles den første seksjonen (B1) og alle mottagere (R) tilkobles sluttseksjonen (B3) i samme orden som senderene. Tidsforsinkelsen mellom senderene og bussen er den samme for alle sendere og utgjør en fast verdi, hvorved den totale forsinkelse på den første seksjonen av bussen bestemmes av antallet tilkoblede sendere. Det samme forhold gjelder mottagerene slik at forsinkelsen på sluttseksjonene (B3) av bussen også er fast verdi. Mellomseksjonen (B2) av bussen strekker seg fra den sist tilkoblede sender til den først tilkoblede mottager, og er variabel i lengde slik at i forhold til størrelsen av nevnte faste tidsforsinkelser gir den en valgbar forutbestemt totale tidsforsinkelse mellom sender og mottager i modulen. Hver av modulene (A-N) inneholder en lokal klokkeoscillator (CL) som er felles for respektive sender og mottager. Foruten interne klokkesignaler, kjenner oscillatoren også rammesynkroniseringspulser (FS) for synkronisering av øvrige moduler (slavemoduler) hver gang modulen velges som

(56) Anførte publikasjoner Ingen.

Oppfinnelsen vedrører et synkroniseringsapparat i et telekommunikasjonssystem av tidsdeling-multipleks (TDM) typen i hvilket informasjon overføres i tildelte tidsluker i enveis dataoverføring mellom et antall like sender/mottagermoduler som er tilkoblet av en felles buss, for å muliggjøre overføring gjennom bussen fra vilkårlige sendere til vilkårlige mottagere i inntilliggende tidsluker uten tidsforskjell mellom overføringssekvenser i respektive tidsluker.

For å oppnå at dataoverføring skjer tidsmessig korrekt, må signaler for synkronisering mellom sender og mottager også sendes ut på bussen.

I kjente apparater, som f.eks. i L M Ericsson-selskapets beskrivelse med katalogkode X/Yg 118909 Ue vedrørende regionalprosessorbussen i AXE 110 telefonsentralen, utnyttes separat klokkeutstyr for bussen, hvilket innebærer at informasjonen med overlegg forsinkes og klokkes ut på bussen med hjelp av den separate klokkesignalenheten.

For en kombinasjon av sender og mottager i den samme modulen, kreves der i det kjente apparatet separate klokkesignaler og eventuelt klokkeoscillatorer i begge senderene og mottagerne for synkronisering mot bussen. Dette medfører forsinkelse ved informasjonsoverføringen, dårlig kapasitetsutnyttelse på bussen og en komplisert maskinvarestruktur. Dessuten er det vanskelig å oppnå høy pålitelighet med sentral matning av klokkesignaler.

Apparatet som løser det nevnte problem kjennetegnes av de trekk som fremgår av patentkravene. Det utgjøres av en buss som er beregnet for simplex informasjonsoverføring som er tilkoblet et antall moduler, hvor hver av disse omfatter en sender og en mottager. En vilkårlig valgt modul utgjør hovedmodulen og sender synkroniseringspulser samt data til de andre modulene (slavemodulene). Synkroniseringspulsene anvendes for å fastlegge tidsluker i TDM systemet.

Med hensyn til overføringsretningen, blir alle senderene

159823

2

suksessivt tilkoblet bussens begynnelsesseksjon, mens alle mottagerene tilkobles sluttseksjonen av samme i den samme rekkefølge som senderene. Dette muliggjør anbringelse av begynnelses- og sluttseksjonene i parallelle ledere i den samme kabel. Bussens mellomseksjon, som strekker seg fra den sist tilkoblede sender til den først tilkoblede mottager, er dimensjonert slik at forsinkelsen av informasjonen gjennom bussen for transmisjon fra sender til mottager i en og samme modul, ifølge eksempelet nedenfor blir minst en tidsluke eller mer. Tidsforsinkelsen kan også være mindre enn en tidsluke i visse tilfeller. Ettersom synkroniseringspulsen og datainformasjonen går samme vei, synkroniseres hver av slavemodulene til å innta en relativ fasestilling som svarer til dens posisjon på bussen. Derved klokkes data ut i den samme lokale klokkefase uansett sendermodulen, og klokkes inn i den neste lokale klokkefase uansett mottagermodulen. Forsinkelsen av en tidsluke gjennom bussen gjør at den samme klokkeoscillatoren kan anvendes for både sender og mottager i en modul. Bussens anordning og dimensjonering muliggjør interferensfri overføring av første informasjon mellom et vilkårlig valgt modulpar, og andre informasjon mellom et andre vilkårlig valgt modulpar, under anvendelse av to innbyrdes tilliggende tidsluker, også videre inntil alle tidsluker er belagt.

25

Fordeler ved apparatet ifølge oppfinnelsen relativt kjente apparater er :

Bedre kapasitetsutnyttelse av bussen oppnås ved utformingen av bussen og synkroniseringsmåten. Ingen omklokkingsenhet på bussens mellomseksjon er nødvendig. Sender- og mottagerklokker er de samme for den respektive modul, uansett hvorvidt modulen er en hovedmodul eller en slavemodul, dvs. hovedmodul og slavemodul er like, hvorved oppnås enhetlig maskinvare.

35

Apparatet ifølge oppfinnelsen er beskrevet nærmere nedenfor ved hjelp av en utførelsesform og med henvisning til de vedlagte tegninger, på hvilket fig. 1 er et forenklet blokk-

skjema over apparatet ifølge oppfinnelsen,
fig. 2 er et blokkskjema av sender/mottagerutstyret som inn-
går i den respektive modul, og
fig. 3 er et tidsdiagram som viser hvorledes datainforma-
sjonen og synkroniseringspulsene opptrer tidsmessig under
5 overføring mellom sender og mottager gjennom bussen.

Bussen er, som nevnt, oppdelt i tre seksjoner, en første
seksjon B1 tilkoblet modulenes senderutganger, en andre
10 mellomseksjon B2 og en tredje sluttseksjon B3, som er til-
koblet modulenes mottagerinnnganger.

Bussen er tilpasset for en høy overføringshastighet,
eksempelvis 8 MHz bussklokkingsfrekvens. Hvis forsinkelsen
15 velges til en tidsluke, blir den 125 ns, hvilket er for-
holdsvis kort i forhold til en hel ramme.

Som nevnt tidligere fastlegges en bestemt tidsforsinkelse,
f.eks. tilsvarende en tidsluke mellom senderen og mottageren
20 i samme modul. Samme tidsforsinkelse gjelder tilfeldig over-
føring, dvs. uansett hvilken modul som er senderen og hvilken
modul som er mottageren, ved at en synkroniseringspuls sendt
fra hovedmodulen overføres parallellt til datasignaler fra
den respektive sendermodul. Nevnte tidsforsinkelse bestemmes
25 av bussens ulike seksjoner B1, B2, B3. Seksjonene B1 og B3
består av parallelle ledninger i samme kabel, og de gir en
fast tidsforsinkelse avhengig av antallet moduler omfattende
både sender og mottager som er tilkoblet bussen. Ettersom
30 antallet moduler kan variere, og derved den faste delen
av tidsforsinkelsen, er bussens mellomseksjon B2 variabel
og justerbar i lengde slik at den ønskede sammenlagte tids-
forsinkelse av minst en tidsluke alltid oppnås uavhengig av
den faste tidsforsinkelsen i busseksjonene B1 og B3. Kabel-
lengden fra sender til buss og fra buss til mottager er også
35 forutbestemt. Bussen kan være en kabelbuss med kabelkontakter
som tilkoblingsorgan.

Som det fremgår av fig. 1, er et antall moduler A-N tilkoblet
en felles buss, idet hver modul inneholder en sender S og en

159823

4

mottager R. Bussen er delt i 3 seksjoner, en første seksjon B1 ved bussens begynnelse til hvilken alle sendere S er tilkoblet, en andre seksjon B2 som utgjør bussens midtseksjon, og en tredje seksjon B3 som er sluttseksjonen til hvilken alle mottagerene R er tilkoblet. Senderene er tilkoblet bussen i en bestemt orden og mottagerene er tilkoblet bussen i samme orden.

For å oppnå formålet med oppfinnelsen, nemlig tilveiebringelsen av en synkroniseringsmåte som tillater utveksling av informasjon mellom tilfeldige sendere og mottagere i inntil-liggende tidsluker uten tidsspill, omfatter apparatet ifølge oppfinnelsen også utstyr i nevnte moduler A-N, bortsett fra nevnte bussarrangement.

Som det vil fremgå av fig. 2, omfatter hver modul A-N et tidslukelager TM av typen INTEL 2148, i hvilket data fra og til bussen henholdsvis innleses og utleses under styring av signaler fra en kontinuerlig trinnforskyvende tidsluketeller TSC av typen 74LD161 og et styrelager CM av typen INTEL 2148. Tidsluketelleren styres av en lokal klokkeoscillator CL av typen MOTOROLA MC 4024, tilhørende modulen og felles for sender og mottager, idet denne oscillator også genererer synkroniseringspulser FS til bussen, og dessuten genererer øvrige interne styresignaler. Styrelageret CM er på kjent måte styrt av en mikroprosessor CP av typen MOTOROLA 6801, hvilken ikke er vist på figuren.

For overføring til bussen, sender styrelageret CM adresser til tidslukelageret TM ved klokking fra tidsluketelleren, slik at data kan veksle tidsluke i TDM systemet. Adressen utpeker den celle i lageret TM fra hvilket data skal utleses under den aktuelle tidsluken. Datautgangene fra lageret TM er tilkoblet inngangene på en holdekrets L1 i form av en D-vippe av typen 74LS373, i hvilken data lagres for utmatning i det rette øyeblikket til inngangene på en buss-sender BS av typen AMD 26LS31. Utmatning av data fra holdekretsen L1 foretas under styringen av et internt klokkesignal CS som kontinuerlig utmates via tidsluketelleren TSC. Et signal

TE (time slot enable) mates fra styrelageret CM via holde-
kretsen til en inngang på buss-senderen BC, hvorved utmatningen
av synkroniseringspuls og data fra bussenderen BS til bussen
styres. Oscillatoren CL leverer en synkroniseringspuls til
5 bussen en gang per ramme via tidsluketelleren TSC for å
synkronisere tidslukene. Rammesynkroniseringspulsen FS over-
føres i tidsluke 0 (null) til en inngang på en OG-krets O1,
hvis andre inngang oppnår det kontinuerlig sendte interne
klokkesignalet fra en utgang på tidsluketelleren TSC, som
10 er det samme signal som styrer utmatningen av data fra
holdekretsen L1. OG-kretsen aktiveres en gang pr. ramme for
sending av synkroniseringspulsen til buss-senderen. Det er kun
den modul som er valgt som hovedmodul som leverer synkroniserings-
pulser til bussen. Mottak av data og synkroniseringspulser
15 fra bussen til modulen finner sted kontinuerlig i en buss-
mottager BR av typen AMD 26LS32, som sender fra sine utganger
data til inngangene på en ytterligere holdekrets L2, en
D-vippe av typen 74LS373. Informasjonen klokkes inn i holde-
kretsen under styring av det interne klokkesignalet CS som
20 er det samme signalet som klokker ut data til bussen, men
ettersom informasjonen gjennom bussen er forsinket med en
tidsluke, er det interne klokkesignalet i dette tilfellet
invertert gjennom en inverteringskrets I, idet det samme
grunnklokkesignal således styrer både utklokkingen og inn-
25 klokkingen av data henholdsvis til og fra bussen. Fasefor-
holdet mellom klokkesignalene er avhengig av størrelsen av
forsinkelsen gjennom bussen. Holdekretsen L2 har utganger
tilkoblet inngangene på tidslukelageret TM. Når informasjonen
i holdekretsen skal mates inn i tidslukelageret TM, styres
30 sistnevnte av et signal DS (Data Select) fra styrelageret CM
til holdekretsen L2, idet klokkesignalene fra tidsluketel-
leren TSC da tjener som peker for innskrivning i riktig
adresse i lageret.

35 Rammesynkroniseringspulsen som er sendt gjennom bussen tas
fra en utgang på bussmottageren BR og tilføres en første
inngang på en fasekomparator PC av typen MC 4044. Ramme-
synkroniseringspulsen FS som er generert av lokaloscil-
latoren CL og utmatet via tidsluketelleren, påtrykkes en

159823

6

andre inngang på fasekomparatoren. Sistnevnte foretar således på kjent måte en sammenligning mellom fasestillingene hos den lokalt genererte synkroniseringspuls og synkroniseringspuls overført gjennom bussen. Sammenligningsresultatet er en spenning U , som anvendes til å styre frekvensen hos klokkeoscillatoren CL , slik at den alltid er stabil. Klokkefrekvensen øker og minsker i avhengighet av hvorledes den relative fasestilling mellom de to signaler varierer, og dermed den resulterende spenningen U .

10

Figur 3 er et tidsdiagram som viser hvorledes en modul A sender i en tidsluke og mottar sin egen informasjon i mottageren en tidsluke senere. Som tidligere nevnt bør det innverterte klokkesignalet brukes for å kunne klokke den mottatte informasjonen i midten av datapulsen.

15

Diagrammet viser også hvorledes rammesynkroniseringspuls FS forflyttes i tid fra senderen i en hovedmodul B gjennom bussen til mottagerene A, B og C. Som det vil fremgå av fig. 2 mottar slavemottageren A denne rammesynkroniseringspuls og foretar en fasesammenligning med sin egen lokale klokke. Hvis fasestillingen ikke er korrekt, styres fasen slik at synkroniseringspuls vil fremkomme i midten i dens egne tidsluke 0 (null).

20

25

Som det ytterligere vil fremgå av fig. 3, er de relative fasestillingene hele tiden de samme. Forsinkelsen er, som det vil fremgå, en tidsluke. Tidspunktet når informasjonen skal begynne å sendes og mottas i de ulike modulene er avhengig av senderenes og mottagerenes posisjoner på bussen. Ettersom alle mottagerene ligger etter senderene med hensyn til forsinkelse, er det således mulig å påbegynne sending i en tidsluke før utsendt informasjon fra foregående tidsluke er blitt mottatt. Dette er en fordel som eksempelvis ikke er mulig å oppnå i en ringebuss.

30

35

P a t e n t k r a v

1. Synkroniseringsapparat i et telekommunikasjonssystem av
tidsdelingsmultiplekstypen, i hvilket informasjon overføres
5 i tildelte tidsluker i enveis dataoverføring mellom et an-
tall like sender/mottagermoduler (A-N) som er tilkoblet en
felles buss, for å muliggjøre overføring gjennom bussen fra
vilkårlige sendere (S) til vilkårlige mottagere (R) i inntil-
10 liggende tidsluker uten tidsforskjell mellom overførings-
sekvenser i respektive tidsluker, k a r a k t e r i s e r t
v e d at nevnte buss er inndelt i et antall seksjoner, at
der er en første seksjon (B1) til hvilken nevnte sendere (S)
er tilkoblet i en gitt orden, at avstanden mellom sender-
15 utgangen og bussinngangen er forutbestemt slik at en fast
tidsforsinkelse oppnås som er den samme for hver modul, og
at den totale faste tidsforsinkelsen gjennom nevnte første
busseksjon (B1) er avhengig av antallet tilkoblede moduler
(A-N),
at der er en buss-sluttseksjon (B3) til hvilken nevnte mot-
20 tagere (R) er tilkoblet i den samme orden som senderene,
at avstanden mellom bussutgang og mottagerinngang er forut-
bestemt slik at en fast tidsforsinkelse oppnås som er den
samme for hver modul, og at den totale faste tidsforsinkelse
gjennom sluttseksjonen (B3) er avhengig av antallet til-
25 koblete moduler (A-N),
at der er en mellomseksjon (B2) som har variabel lengde
og strekker seg fra den sist tilkoblede senderen (S) til
den først tilkoblede mottageren (R), idet lengden av nevnte
mellomseksjon, i forhold til størrelsen av nevnte faste
30 tidsforsinkelser, justeres til å gi en valgbar, forutbestemt
total tidsforsinkelse mellom sender og mottager i den samme
modulen,
at hver av nevnte moduler (A-N) inneholder en klokkesignal-
35 enhet (CL) som er felles for dens egen sender og mottager,
idet nevnte klokkesignalenhet sender, foruten interne klokke-
signaler (CR), en ramme-synkroniseringspuls (FS) en gang pr.
ramme til inngangen på nevnte buss via en bussender (BS) hver
gang modulen velges som hovedmodul, at nevnte rammesynkroni-
seringspuls (FS) for synkronisering av øvrige slavemoduler

sendes parallelt med datainformasjonene fra respektive sender, og at et tidslukelager (TM) lagrer data som skrives inn fra og leses ut til bussen under styring av signaler fra et styrelager (CM) som er tilkoblet tidslukelagerets (TM) adresseinnganger, og samt signaler fra et tidslukelager (TSC) som også er tilkoblet tidslukelageret (TM), idet datainformasjonen leses ut til bussen via en første holdekrets (L1) og bussenderen (BS), og at data skrives inn i tidslukelageret (TM) fra bussen via en bussmottager (BR) og en andre holdekrets (L2), idet den felles klokke (CL) styrer lesning og innskriving.

2. Apparat som angitt i krav 1, k a r a k t e r i - s e r t v e d at nevnte styresignaler fra klokkesignalenheten (CL) for utlesing og innskriving av informasjon til og fra bussen består av klokkesignaler fra det samme grunnklokkesignalet i et bestemt faseforhold til hverandre.

3. Apparat som angitt i krav 1, k a r a k t e r i - s e r t v e d at nevnte første busseksjon (B1) og nevnte tredje busseksjon (B3) er anordnet på parallelle ledninger i den samme kabelen.

4. Apparat som angitt i krav 1, k a r a k t e r i - s e r t v e d at en fasekomparator (PC) er innrettet til å motta rammesynkroniseringssignalet fra bussen og å sammenligne det med den lokalt genererte rammesynkroniseringspuls, idet forskjellen angis som en spenning (U) som korrigerer fasestillingen hos oscillatoren.

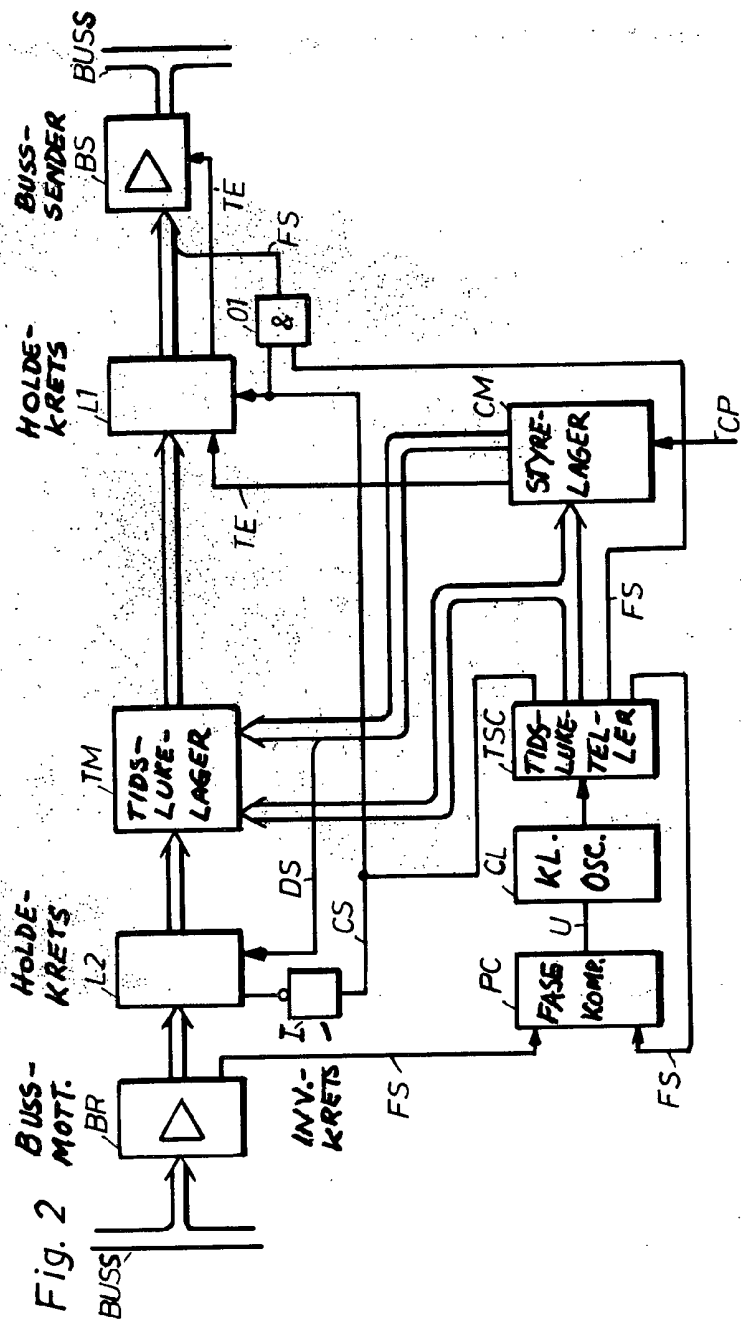


Fig. 2

Fig. 3

