



(12) 发明专利

(10) 授权公告号 CN 102347063 B

(45) 授权公告日 2015. 02. 25

(21) 申请号 201010243662. 3

US 2001/0044227 A1, 2001. 11. 22,

(22) 申请日 2010. 07. 29

审查员 李铎

(73) 专利权人 群联电子股份有限公司

地址 中国台湾苗栗县竹南镇群义路 1 号

(72) 发明人 林为鸿 李均锋 陈昌志

(74) 专利代理机构 北京同立钧成知识产权代理  
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G11C 7/18(2006. 01)

(56) 对比文件

US 2009/0093136 A1, 2009. 04. 09,

US 2009/0093136 A1, 2009. 04. 09,

CN 2850020 Y, 2006. 12. 20,

CN 201594595 U, 2010. 09. 29,

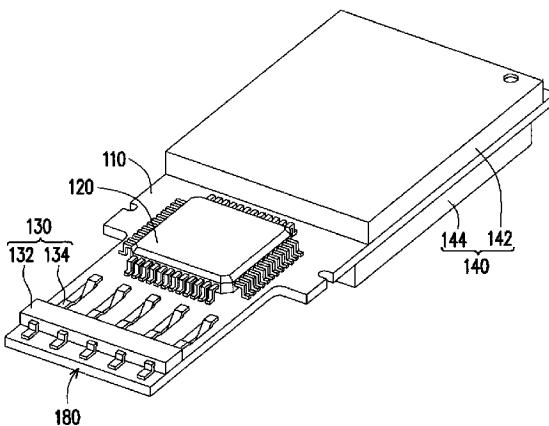
权利要求书2页 说明书6页 附图6页

(54) 发明名称

储存装置及制造储存装置的方法

(57) 摘要

本发明涉及一种储存装置及制造储存装置的方法，其包括电路板、控制电路元件、端子模组与储存电路元件。电路板包括第一表面、第二表面、连接端、多个孔洞、多个金属接点与多个金属导电片。孔洞是从第一表面贯穿至第二表面，并且金属接点是暴露于第一表面上。控制电路元件与储存电路元件配置于电路板上。端子模组配置在第一表面上并具有多个弹性端子，且每一弹性端子具有第一接触部与第二接触部。第一接触部分别地接触金属接点并且第二接触部分别地穿过孔洞突出于第二表面。多个金属导电片配置在第二表面上且位于孔洞与连接端之间。基于此，本发明可有效地缩小储存装置的体积。



1. 一种储存装置，其特征在于，包括：

一电路板，包括一第一表面、相对于所述第一表面的一第二表面、一连接端、多个孔洞与多个金属接点，其中所述多个孔洞从所述第一表面贯穿至所述第二表面，所述多个金属接点暴露于所述第一表面上并且每一所述金属接点对应每一所述孔洞来配置；

一控制电路元件，配置在所述第一表面上；

一端子模组，配置在所述第一表面上，其中所述端子模组具有多个弹性端子，每一所述弹性端子具有一第一接触部与一第二接触部，所述多个第一接触部分别地接触所述多个金属接点并且所述多个第二接触部分别地穿过所述多个孔洞突出于所述第二表面；

一储存电路元件，配置于所述第一表面上并且电性连接至所述控制电路元件；以及

多个金属导电片，配置在所述第二表面上，其中所述多个金属导电片位于所述多个孔洞与所述连接端之间且所述多个金属导电片与所述控制电路元件电性连接；以及

一封胶体，通过一系统级封装技术覆盖所述电路板上的所述控制电路元件、所述端子模组与所述储存电路元件，

其中该控制电路元件位于该端子模组与该储存电路元件之间，并且所述端子模组的每一所述多个弹性端子从每一所述多个金属接点朝该控制电路元件的方向延伸至每一所述多个孔洞，

其中所述端子模组还具有一固定结构，每一所述弹性端子还具有一固定部，并且所述多个弹性端子的所述多个固定部固定于所述固定结构中，

其中所述固定结构具有一前表面、一后表面与 4 个侧边，所述前表面具有一凹槽，所述多个第二接触部位于所述凹槽内，并且所述多个第一接触部突出于所述 4 个侧边的其中之一，其中所述固定结构的所述前表面面向所述电路板的所述第一表面。

2. 根据权利要求 1 所述的储存装置，其特征在于，在所述第二表面上所述多个弹性端子与所述多个金属导电片的排列符合通用串行总线 3.0 传输标准。

3. 一种制造储存装置的方法，其特征在于，包括：

配置一电路板，其中所述电路板包括一第一表面、相对于所述第一表面的一第二表面、一连接端、多个孔洞与多个金属接点，所述多个孔洞从所述第一表面贯穿至所述第二表面，所述多个金属接点暴露于所述第一表面上并且每一所述金属接点对应每一所述孔洞来配置；

形成多个金属导电片于所述第二表面上，其中所述多个金属导电片位于所述连接端与所述多个孔洞之间；

接合一控制电路元件至所述第一表面上并且将所述控制电路元件与所述多个金属导电片电性连接；

接合一端子模组至所述第一表面上，所述端子模组具有多个弹性端子，每一所述弹性端子具有一第一接触部与一第二接触部，所述多个第一接触部分别地接触所述多个金属接点并且所述多个第二接触部分别地穿过所述多个孔洞突出于所述第二表面；以及

接合一储存电路元件至所述第一表面上并将所述储存电路元件与所述控制电路元件电性连接，其中该控制电路元件位于该端子模组与该储存电路元件之间，并且所述端子模组的每一所述多个弹性端子从每一所述多个金属接点朝该控制电路元件的方向延伸至每一所述多个孔洞，

通过一系统级封装技术形成一封胶体来覆盖所述控制电路元件、所述端子模组与所述储存电路元件，

其中所述端子模组还具有一固定结构，所述固定结构具有一前表面、一后表面与 4 个侧边，所述前表面具有一凹槽，所述多个第二接触部位于所述凹槽内，并且所述多个第一接触部突出于所述 4 个侧边的其中之一，

其中接合所述端子模组至所述电路板的所述第一表面上的步骤包括：

将所述固定结构的所述前表面面向所述电路板的所述第一表面并且接合所述固定结构至所述电路板的所述第一表面上。

4. 根据权利要求 3 所述的制造储存装置的方法，其特征在于，在所述第二表面上所述多个弹性端子与所述多个金属导电片的排列符合通用串行总线 3.0 传输标准。

## 储存装置及制造储存装置的方法

### 技术领域

[0001] 本发明涉及一种储存装置及其制造方法,尤其涉及一种使用非易失性存储器作为储存媒体的储存装置及制造储存装置的方法。

### 背景技术

[0002] 随着多媒体技术的发展,所制作的数字文件变得愈来愈大。传统的1.44MB软盘虽然携带方便,但其容量已无法满足目前的需求。另外,传统磁盘结构式的硬盘虽可提供大容量的储存空间,但因其体积较大而造成使用者携带不方便。由于可覆写式非易失性存储器具有资料非易失性、省电、体积小与无机械结构等的特性,适合便携式应用,最适合使用于这类便携式由电池供电的产品上。随身盘就是一种以NAND型快闪存储器(Flash Memory)作为储存媒体的储存装置。

[0003] 一般来说,随身盘会包括电路板、控制电路元件、储存电路元件以及用以与主机连接的数个弹性端子与金属导电片(也称为连接器或连接接口)。虽然控制电路元件与储存电路元件的微小化,可适度缩小随身盘的体积,但碍于连接器的尺寸,随身盘的更进一步微型化有相当大的困难度。因此,如何在电路板上配置控制电路元件、储存电路元件与连接器以缩小随身盘的体积为此领域技术人员所致力于解决的问题。

### 发明内容

[0004] 本发明提供一种储存装置及制造储存装置的方法,其能够有效地缩小储存装置的体积。

[0005] 本发明实施例提供一种储存装置,其包括电路板、控制电路元件、端子模组与储存电路元件。电路板包括第一表面、相对于此第一表面的第二表面、一连接端、多个孔洞、多个金属接点与多个金属导电片,其中这些孔洞从第一表面贯穿至第二表面,这些金属接点暴露于第一表面上并且每一金属接点对应每一孔洞来配置。控制电路元件配置在电路板上。端子模组配置在第一表面上,其中此端子模组具有多个弹性端子,每一弹性端子具有第一接触部与第二接触部,这些第一接触部分别地接触这些金属接点并且这些第二接触部分别地穿过这些孔洞突出于第二表面。储存电路元件配置于电路板上并且电性连接至控制电路元件。多个金属导电片配置在第二表面上,其中这些金属导电片位于这些孔洞与连接端之间且这些金属导电片与控制电路元件电性连接。

[0006] 在本发明的一实施例中,上述的端子模组还具有一固定结构,每一弹性端子还具有一固定部,并且这些弹性端子的固定部固定于此固定结构中。

[0007] 在本发明的一实施例中,上述的固定结构的形状为长条状,这些第一接触部穿出于此固定结构的一侧边,并且这些第二接触部穿出于该固定结构的另一侧边。

[0008] 在本发明的一实施例中,上述的固定结构具有前表面、后表面与4个侧边,此前表面具有凹槽,上述第二接触部位于此凹槽内,并且上述第一接触部突出于此些侧边的其中之一,其中此固定结构的前表面面向电路板的第一表面。

[0009] 在本发明的一实施例中，上述的储存电路元件位于电路板的第一表面上。

[0010] 在本发明的一实施例中，上述的储存电路元件位于电路板的第二表面上。

[0011] 在本发明的一实施例中，上述的储存电路元件包括第一储存电路模组与第二储存电路模组，此第一储存电路模组配置在电路板的第一表面上并且此第二储存电路模组配置在电路板的第二表面上。

[0012] 在本发明的一实施例中，上述的储存装置还包括封胶体，其中上述控制电路元件位于第一表面上并且此封胶体覆盖位于电路板的第一表面上的控制电路元件、端子模组与储存电路元件。

[0013] 在本发明的一实施例中，其中在此第二表面上上述弹性端子与此些金属导电片的排列符合通用串行总线 3.0 传输标准。

[0014] 本发明实施例提供一种制造储存装置的方法。本方法包括配置电路板，其中此电路板包括第一表面、相对于第一表面的第二表面、一连接端、多个孔洞与多个金属接点，此些孔洞从第一表面贯穿至第二表面，此些金属接点暴露于第一表面上并且每一金属接点对应每一孔洞来配置。本方法也包括形成多个金属导电片于第二表面上，其中此些金属导电片位于连接端与孔洞之间。本方法也包括接合控制电路元件至电路板上并且将控制电路元件与此些金属导电片电性连接。本方法也包括接合端子模组至电路板的第一表面上，其中此端子模组具有多个弹性端子，每一弹性端子具有第一接触部与第二接触部，此些第一接触部分别地接触此些金属接点并且此些第二接触部分别地穿过此些孔洞突出于第二表面。本方法还包括接合储存电路元件至此电路板上并将储存电路元件与控制电路元件电性连接。

[0015] 在本发明的一实施例中，上述的端子模组还具有一固定结构，此固定结构的形状为一长条状，此些第一接触部穿出于固定结构的一侧边，并且此些第二接触部穿出于固定结构的另一侧边。并且，上述的接合端子模组至电路板的第一表面上的步骤包括：接合固定结构至电路板的第一表面上。

[0016] 在本发明的一实施例中，上述的端子模组还具有一固定结构，此固定结构具有一前表面、一后表面与 4 个侧边，前表面具有一凹槽，此些第二接触部位于该凹槽内，并且此些第一接触部突出于该些侧边的其中之一。并且，上述接合端子模组至电路板的第一表面上的步骤包括：将固定结构的前表面面向电路板的第一表面并且接合固定结构至电路板的该第一表面上。

[0017] 在本发明的一实施例中，上述的接合储存电路元件至电路板上的步骤包括：接合此储存电路元件于第一表面上。

[0018] 在本发明的一实施例中，上述的接合储存电路元件至电路板上的步骤包括：接合储存电路元件于第二表面上。

[0019] 在本发明的一实施例中，上述的储存电路元件包括第一储存电路模组与第二储存电路模组，并且上述的接合储存电路元件至电路板上的步骤包括：将第一储存电路模组接合于第一表面上并且将第二储存电路模组接合在第二表面上。

[0020] 在本发明的一实施例中，上述的制造储存装置的方法还包括：形成封胶体来覆盖第一表面上的控制电路元件、端子模组与储存电路元件。

[0021] 基于上述，本发明实施例的储存装置及制造储存装置的方法，能够有效地缩小储

存装置的体积。

[0022] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合附图作详细说明如下。

### 附图说明

- [0023] 图 1 是本发明第一实施例的储存装置的立体图。
- [0024] 图 2 是本发明第一实施例的储存装置的另一立体图。
- [0025] 图 3 是图 1 的立体分解图。
- [0026] 图 4 是本发明第二实施例的储存装置的立体图。
- [0027] 图 5 是本发明第二实施例的储存装置的另一立体图。
- [0028] 图 6 是图 4 的立体分解图。
- [0029] 图 7 是图 5 的立体分解图。
- [0030] 图 8 是本发明第二实施例制造储存装置的流程图。

[0031] 主要元件符号说明 :

- [0032] 110、410 : 电路板 ; 120、420 : 控制电路元件 ;
- [0033] 130、430 : 端子模组 ; 132、432 : 固定结构 ;
- [0034] 134、434 : 弹性端子 ; 140、440 : 储存电路元件 ;
- [0035] 142 : 第一储存电路模组 ; 144 : 第二储存电路模组 ;
- [0036] 150、450 : 金属导电片 ; 180、480 : 连接端 ;
- [0037] 202、402 : 第一表面 ; 204、404 : 第二表面 ;
- [0038] 206、406 : 孔洞 ; 208、408 : 金属接点 ;
- [0039] 352、652 : 固定部 ; 354、654 : 第二接触部 ;
- [0040] 356、656 : 第一接触部 ; 490 : 封胶体 ;
- [0041] 502 : 前表面 ; 504 : 后表面 ;
- [0042] 512、514、516、518 : 侧边 ; S801、S803、S805 : 步骤。

### 具体实施方式

[0043] 图 1 是本发明第一实施例的储存装置的立体图、图 2 是本发明第一实施例的储存装置的另一立体图并且图 3 是图 1 的立体分解图。

[0044] 请参照图 1、图 2 与图 3, 储存装置包括电路板 110、控制电路元件 120、端子模组 130 与储存电路元件 140。在本实施例中, 控制电路元件 120、端子模组 130 与储存电路元件 140 可是以表面粘着技术 (SurfaceMount Technology, 简称为 :SMT) 粘着至电路板 110 上。

[0045] 电路板 110 具有第一表面 202、第二表面 204 与连接端 180。电路板 110 的第一表面 202 与第二表面 204 上可配置多个电路元件, 并且这些电路元件可通过在电路板 110 上所配置的线路来电性连接。连接端 180 是用以连接至主机系统的对接连接器。也就是说, 储存装置是以从连接端 180 的方向来插入至主机系统。

[0046] 在本实施例中, 电路板 110 具有两个孔洞 206 与多个金属接点 208。孔洞 206 是从第一表面 202 贯穿至第二表面 204, 金属接点 208 是暴露于第一表面 202 上, 并且金属接点 208 位于连接端 180 与孔洞 206 之间。特别是, 金属接点 208 是分别地对应孔洞 206 来

布设。例如，在本实施例中，一个金属接点会对应一个孔洞。然而，必须了解的是，在另一实施例中，多个金属接点也可仅对应一个孔洞。

[0047] 控制电路元件 120 为储存装置的主要控制电路。例如，控制电路元件 120 包括微处理器单元、缓冲存储器、主机接口模组、快闪存储器接口模组、错误检查与校正模组与电源管理模组等。控制电路元件 120 是配置于电路板 110 的第一表面 202 上，其中孔洞 206 是配置在金属接点 208 与控制电路元件 120 之间。必须了解的是，控制电路元件 120 也可以是配置于电路板 110 的第二表面 204 上。

[0048] 端子模组 130 配置在电路板 110 的第一表面 202 上。端子模组 130 包括固定结构 132 与多个弹性端子 134。在本发明实施例中，固定结构 132 用以将弹性端子 134 固定于电路板 110 上。然而，本发明不限于此，在本发明另一实施例中，弹性端子 134 可直接地焊接至电路板 110 的第一表面 202 上，而无需固定结构 132。

[0049] 在本实施例中，固定结构 132 为长条形。然而，必须了解的是，本发明不限于此，在本发明另一实施例中，固定结构 132 也可是圆柱形或其他形状。

[0050] 每一弹性端子 134 具有固定部 352、第二接触部 354 与第一接触部 356。弹性端子 134 的固定部 352 是固定在固定结构 132 中，第二接触部 354 是突出于固定结构 132 的一侧并且第一接触部 356 是突出于固定结构 132 的另一侧。特别是，第二接触部 354 分别地穿过孔洞 206 突出于第二表面 204 并且第一接触部 356 分别地接触金属接点 208。

[0051] 储存电路元件 140 是配置在电路板 110 上并且用以储存资料的非易失性存储器。在本实施例中，储存电路元件 140 为多层存储单元 (MultiLevel Cell, 简称为 :MLC) NAND 快闪存储器电路。然而，必须了解的是，本发明不限于此，在本发明另一实施例中，储存电路元件 140 也可为单层存储单元 (Single Level Cell, 简称为 :SLC) NAND 快闪存储器电路或其他可覆写式非易失性存储器元件。

[0052] 储存电路元件 140 包括第一储存电路模组 142 与第二储存电路模组 144，其中第一储存电路模组 142 位于电路板 110 的第一表面 202 上并且第二储存电路模组 144 位于电路板 110 的第二表面 204 上。

[0053] 必须了解的是，尽管在本发明实施例中，储存电路元件 140 是同时包括位于第一表面 202 的第一储存电路模组 142 与位于第二表面 204 的第二储存电路模组 144。然而，本发明不限于此，在本发明另一实施例中，第一储存电路模组 142 与第二储存电路模组 144 也可择一配置。也就是说，储存电路元件 140 也可仅包括位于第一表面 202 的第一储存电路模组 142 或位于第二表面 204 的第二储存电路模组 144。

[0054] 在本发明实施例中，电路板 110 还包括金属导电片 150。金属导电片 150 是配置在电路板 110 的第二表面 204 上且位于连接端 180 与孔洞 206 之间。在本实施例中，在第二表面 204 上金属导电片 150 和突出于第二表面 204 的第二接触部 354 的排列符合通用串行总线 (UniversalSerial Bus, 简称为 :USB) 3.0 传输标准。

[0055] 图 4 是本发明第二实施例的储存装置的立体图、图 5 是本发明第二实施例的储存装置的另一立体图、图 6 是图 4 的立体分解图并且图 7 是图 5 的立体分解图。

[0056] 请参照图 4、图 5、图 6 与图 7，储存装置包括电路板 410、控制电路元件 420、端子模组 430、储存电路元件 440 与封胶体 490。在本实施例中，控制电路元件 420、端子模组 430 与储存电路元件 440 是通过系统级封装 (System In Package, 简称为 :SIP) 技术使用封胶

体 490 来进行封装。

[0057] 电路板 410 具有第一表面 402、第二表面 404 与连接端 480。电路板 410 的第一表面 402 与第二表面 404 上可配置多个电路元件，并且这些电路元件可通过在电路板 410 上所配置的导线来电性连接。

[0058] 在本实施例中，电路板 410 具有多个孔洞 406 与多个金属接点 408。孔洞 406 是从第一表面 402 贯穿至第二表面 404，金属接点 408 是暴露于第一表面 402 上，并且金属接点 408 是位于连接端 480 与孔洞 406 之间。特别是，金属接点 408 是分别地对应孔洞 406 来布设。也就是说，一个金属接点会对应一个孔洞。

[0059] 控制电路元件 420 为储存装置的主要控制电路。例如，控制电路元件 420 包括微处理器单元、缓冲存储器、主机接口模组、快闪存储器接口模组、错误检查与校正模组与电源管理模组等。控制电路元件 420 是配置于电路板 410 的第一表面 402 上，其中孔洞 406 是位于金属接点 408 与控制电路元件 420 之间。

[0060] 端子模组 430 配置在电路板 410 的第一表面 402 上。端子模组 430 包括固定结构 432 与多个弹性端子 434。

[0061] 在本实施例中，固定结构 432 具有前表面 502、后表面 504 与 4 个侧边（即，侧边 512、侧边 514、侧边 516 与侧边 518）。特别是，固定结构 432 的前表面 502 面向电路板 410 的第一表面 402 并且具有凹槽 522。

[0062] 每一弹性端子 434 具有固定部 652、第二接触部 654 与第一接触部 656。弹性端子 434 的固定部 652 是固定在固定结构 432 中，第二接触部 654 是位于该凹槽内，并且第一接触部 656 穿出固定结构 432 的侧边 514。特别是，第二接触部 654 分别地穿过孔洞 406 突出于第二表面 404 并且第一接触部 656 分别地接触金属接点 408。

[0063] 储存电路元件 440 是配置在电路板 410 上并且位于第一表面 402 上。储存电路元件 440 是用以储存资料的非易失性存储器。在本实施例中，储存电路元件 440 为多层存储单元 (Multi Level Cell, 简称为 :MLC) NAND 快闪存储器电路。然而，必须了解的是，本发明不限于此，在本发明另一实施例中，储存电路元件 440 也可为单层存储单元 (Single Level Cell, 简称为 :SLC) NAND 快闪存储器电路或其他可覆写式非易失性存储器电路元件。

[0064] 在本发明实施例中，电路板 410 还包括金属导电片 450。金属导电片 450 是配置在电路板 410 的第二表面 404 上且位于连接端 480 与孔洞 406 之间。在本实施例中，在第二表面 404 上金属导电片 450 和突出于第二表面 404 的第二接触部 654 的排列符合 USB 3.0 传输标准。

[0065] 图 8 是本发明第二实施例的制造储存装置的流程图。

[0066] 请参照图 8，首先，配置电路板 410 (步骤 S801)。接着，接合控制电路元件 420、端子模组 430 与储存电路元件 440 至电路板 410 (步骤 S803)。具体来说，在步骤 S803 中，控制电路元件 420 与储存电路元件 440 会被接合至电路板 410 的第一表面 402 上。并且，在步骤 S803 中端子模组 430 会被接合至电路板 410 的第一表面 402 上以使得弹性端子 434 的第一接触部 656 分别地接触金属接点 408 且弹性端子 434 的第二接触部 654 分别地穿过孔洞 406 突出于电路板 410 的第二表面 404。例如，控制电路元件 420、端子模组 430 与储存电路元件 440 是使用打线接合 (wire bonding) 或覆晶接合 (flip chip bonding) 的方式接合至电路板 410。

[0067] 之后,在电路板 410 的第一表面 402 上形成封胶体 490 以覆盖控制电路元件 420、端子模组 430 与储存电路元件 440(步骤 S805)。

[0068] 综上所述,本发明实施例的储存装置的结构及其制造方法可有效地缩小储存装置的体积。

[0069] 虽然本发明已以实施例揭示如上,但其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,可作适当更改与等同替换,故本发明的保护范围应以权利要求书所界定的范围为准。

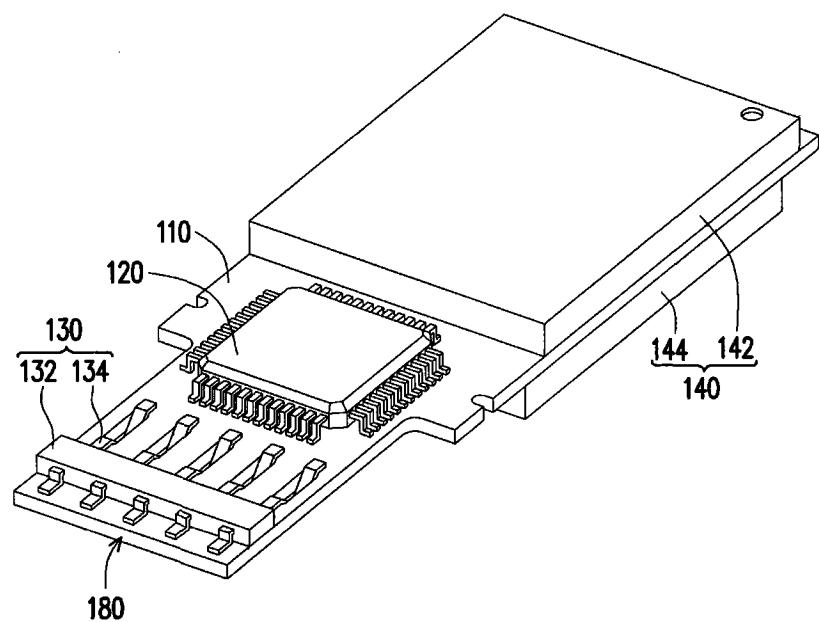


图 1

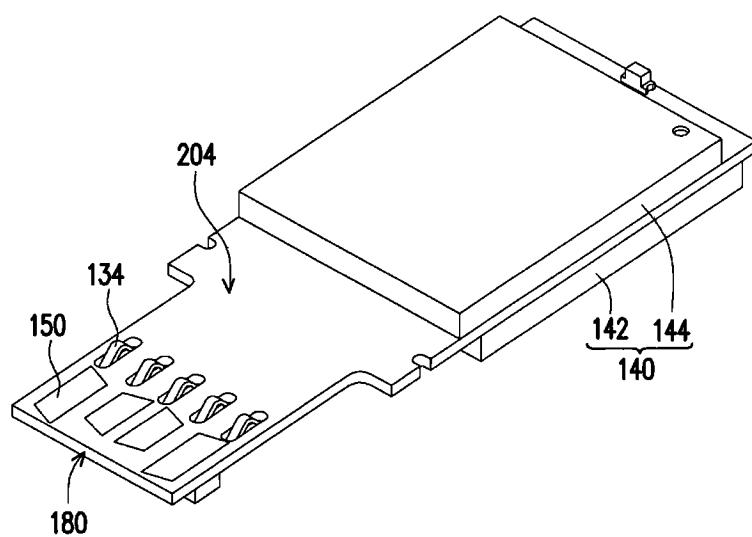


图 2

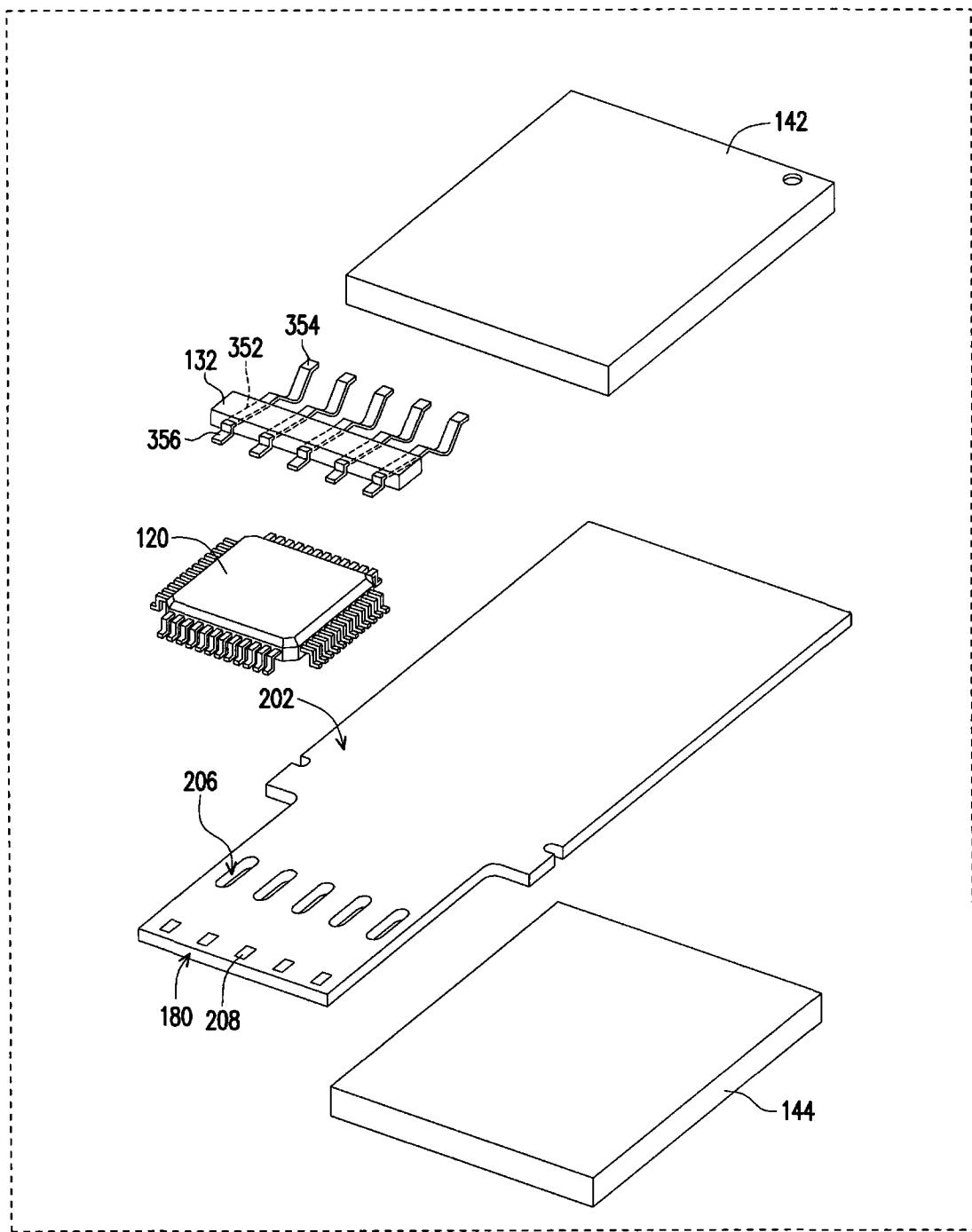


图 3

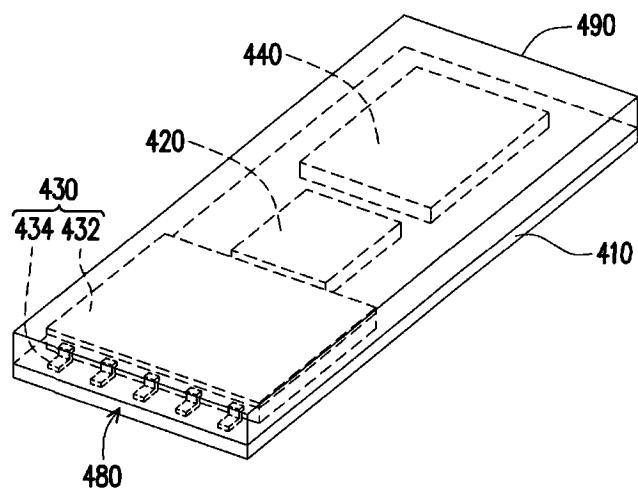


图 4

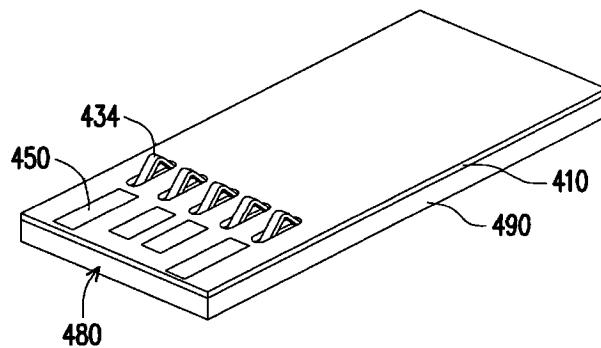


图 5

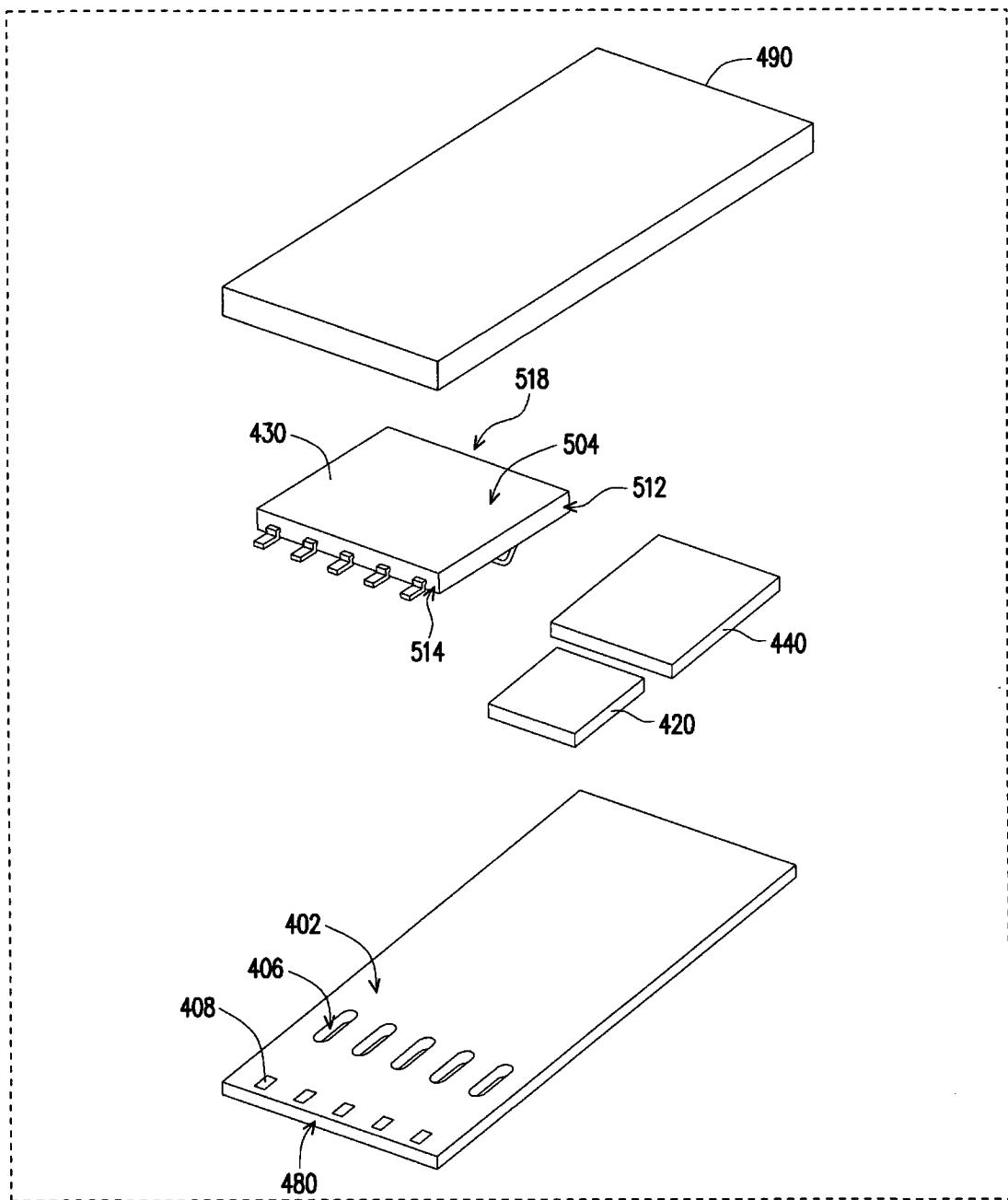


图 6

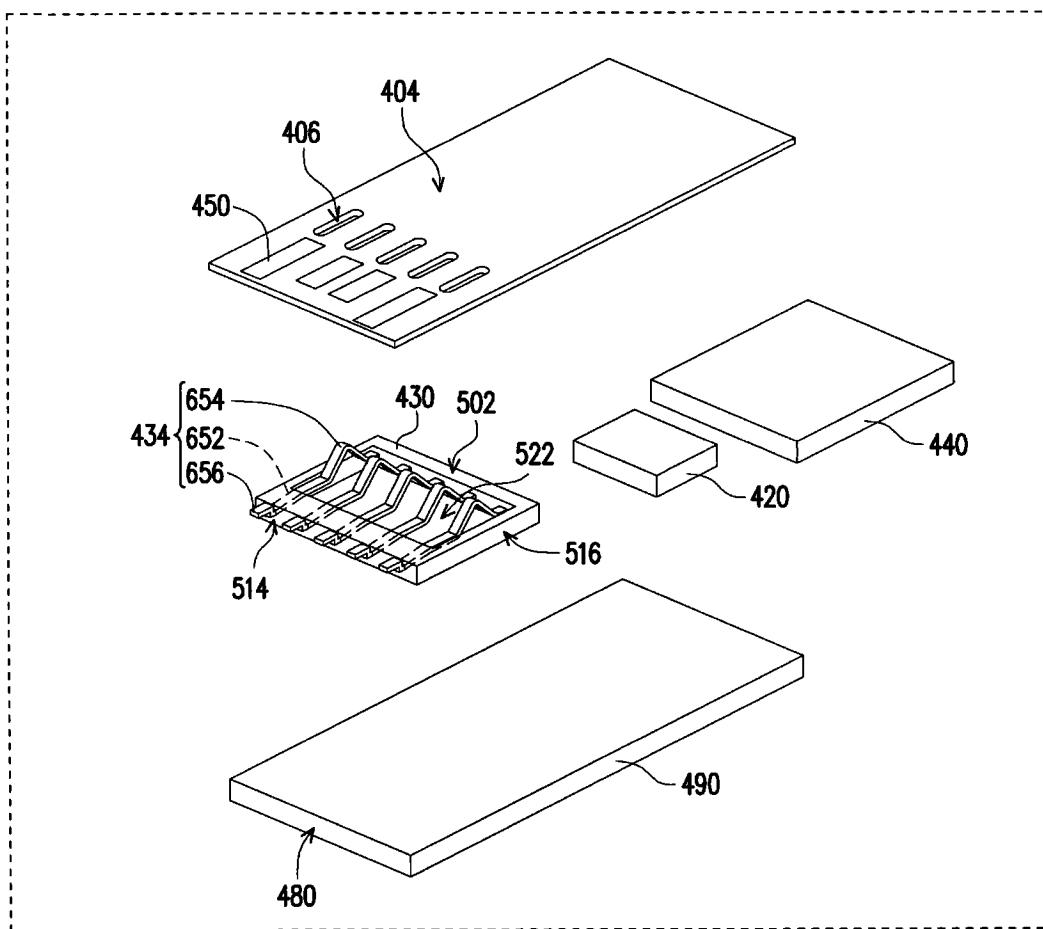


图 7

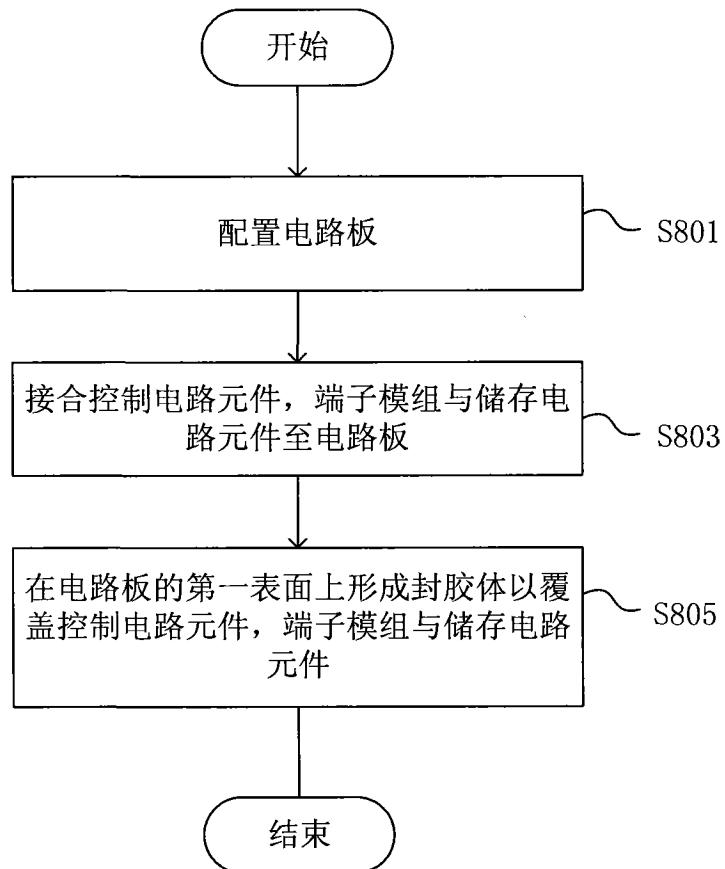


图 8