

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6639772号
(P6639772)

(45) 発行日 令和2年2月5日(2020.2.5)

(24) 登録日 令和2年1月7日(2020.1.7)

(51) Int.Cl.	F 1
HO2H 9/02 (2006.01)	HO2H 9/02 H
HO1L 21/822 (2006.01)	HO1L 27/04 H
HO1L 27/04 (2006.01)	HO2H 9/04 A
HO2H 9/04 (2006.01)	

請求項の数 9 外国語出願 (全 16 頁)

(21) 出願番号	特願2014-178782 (P2014-178782)
(22) 出願日	平成26年9月3日(2014.9.3)
(65) 公開番号	特開2015-61508 (P2015-61508A)
(43) 公開日	平成27年3月30日(2015.3.30)
審査請求日	平成29年8月29日(2017.8.29)
(31) 優先権主張番号	14/029, 618
(32) 優先日	平成25年9月17日(2013.9.17)
(33) 優先権主張国・地域又は機関	米国(US)

(73) 特許権者	500520743 ザ・ボーイング・カンパニー The Boeing Company アメリカ合衆国、60606-2016 イリノイ州、シカゴ、ノース・リバーサイド・プラザ、100
(74) 代理人	100086380 弁理士 吉田 梢
(74) 代理人	100103078 弁理士 田中 達也
(74) 代理人	100130650 弁理士 鈴木 泰光
(74) 代理人	100135389 弁理士 白井 尚

最終頁に続く

(54) 【発明の名称】高電流事象緩和回路

(57) 【特許請求の範囲】

【請求項 1】

被保護回路に結合される保護回路であって、電源と特定のノードの間に結合されるとともに、特定の抵抗値を備えている第一抵抗素子と、

接地部と特定のノードの間に結合される電圧調整器と、

前記特定のノードと前記接地部の間に結合されるバイパスコンデンサと、

前記特定のノードと被保護回路の間に結合される第二抵抗素子と、

前記被保護回路に提供されるバイアス電流の大きさが、前記被保護回路に関連した第一動作電流範囲内に留まり、前記被保護回路に関連したラッチアップ保持電流値より低く留まることを可能にするように、前記電源の電圧に基づいて、前記特定の抵抗値が選択され、

前記第一抵抗素子が、抵抗器あるいは電流源を含んでいる、保護回路であって、

前記被保護回路がラッチアップ状態である時間が、前記第二抵抗素子の抵抗と、バイパスコンデンサの容量に基づいている、保護回路。

【請求項 2】

更に、第一抵抗素子と電圧調整器に結合した被保護回路を含み、前記第一抵抗素子と電圧調整器を介して、バイアス電流を生成する、請求項 1 に記載の保護回路。

【請求項 3】

電圧調整器と第一抵抗素子が、被保護回路と荷電粒子との衝突によって生じる高電流事

、もはやラッチアップ保持電流値を超えるになると、前記集積回路は、ラッチアップ状態から通常動作状態に遷移できる（例えば、ラッチアップ状態から抜け出しができる）。集積回路が、長時間ラッチアップ状態に留まっていると、前記集積回路内で潜在的故障が発生する可能性がある。潜在的故障は、すぐに誤りを発生させない集積回路への損傷を示し、従って、このような損傷は、検出が難しい。例えば、集積回路の領域は、前記集積回路を流れる電流によって溶融する可能性があるが、前記集積回路は、しばらくするまで検出可能な誤りを発生させない可能性がある。

【0004】

いくつかの集積回路は、ラッチアップ復元回路を用いて、ラッチアップ状態を検出し、一つ以上の電源から前記集積回路を分離できる。一つ上の電源を分離した後、一つ以上の電源上でオンオフを行い、電圧レベルをリセットし、集積回路をラッチアップ状態から復元できる。ラッチアップ状態の検出と、一つ以上の電源からの集積回路の分離は、数百ナノ秒程度の時間がかかる可能性がある。集積回路を流れる電流量、及び／又は前記集積回路の温度に依存して、前記集積回路が、一つ以上の電源から分離される前に、潜在的故障が発生する可能性がある。従って、ラッチアップ復元回路は、潜在的故障が集積回路内で発生しないほど、十分に高速では動作しない可能性がある。追加的に、ラッチアップ状態の検出、及び一つ以上の電源からの集積回路の分離に用いられる回路素子は、ラッチアップ復元回路にコストと複雑さを加える。

【発明の概要】

【0005】

本明細書で開示される特定の実施形態は、高電流事象の被保護回路上への影響を緩和するように構成した保護回路を含む高電流事象緩和回路を提供する。保護回路は、被保護回路に結合でき、前記被保護回路にバイアス電流を提供するように構成できる。保護回路は、電圧調整器に結合した第一抵抗素子を含んでいてもよい。被保護回路に提供されるバイアス電流の大きさは、第一抵抗素子の第一抵抗値に関連していてもよい。第一抵抗素子の第一抵抗値は、バイアス電流の大きさが、通常動作中の被保護回路の動作電流範囲内であり、前記大きさが、ラッチアップ保持電流値より低くなるように選択できる。第一抵抗値のこののような選択によって、保護回路は、被保護回路が、高電流事象後に、ラッチアップ状態から通常動作状態に自動的に遷移可能なように構成できる。

【0006】

更に、保護回路は、第一抵抗素子と電圧調整器に結合したバイパスコンデンサと、前記バイパスコンデンサと被保護回路の間に結合した第二抵抗素子と、を含んでいてもよい。第二抵抗素子は、保護回路のエネルギーの一部を散逸させ、前記エネルギーの一部を被保護回路に提供しないことによって、前記被保護回路に提供されるエネルギーを低減するように構成できる。例えば、第二抵抗素子は、エネルギーの一部を熱に変換することによって、前記エネルギーの一部を散逸できる。第二抵抗素子の第二抵抗値は、被保護回路内の潜在的故障の発生に関連した、閾値エネルギーレベル、閾値温度、潜在的損傷閾値ラッチアップ時間、又はそれらの組合せに基づいて選択できる。第二抵抗値のこののような選択によって、第二抵抗素子は、十分なエネルギーを散逸させ、被保護回路が、潜在的故障に曝される前に、ラッチアップ状態から抜け出るように構成できる。例えば、被保護回路が、ラッチアップ事象に曝されると、第二抵抗素子は、前記被保護回路に提供されるエネルギーの一部を十分に散逸させ、前記被保護回路が、潜在的故障に曝される前に、前記被保護回路が、ラッチアップ状態から抜け出ることを可能にする。

【0007】

ラッチアップ保持電流値より低い大きさのバイアス電流を、被保護回路に提供することによって、保護回路は、前記被保護回路が高電流事象後にラッチアップ状態から自動的に抜け出しが可能にする。従って、高電流レベルを検出し、一つ以上の電源から集積回路を分離し、ラッチアップ状態から復元するラッチアップ復元回路に比べて、保護回路のコスト及び複雑さを低減できる。更に、保護回路の十分なエネルギーを散逸させることによって、前記保護回路は、被保護回路が、潜在的故障に曝される前に、前記被保護回路が、

10

20

30

40

50

ラッチアップ状態から抜け出ることを可能にする。従って、高電流事象が発生する可能性がある環境で、ラッチアップに曝される集積回路又は他の半導体装置を使用できる。

【0008】

特定の実施形態では、保護回路は、被保護回路に結合するように構成した第一抵抗素子を含んでいる。第一抵抗素子は、特定の抵抗値を備えている。更に、保護回路は、第一抵抗素子に結合した電圧調整器を含んでいる。特定の抵抗値は、被保護回路に提供されるバイアス電流の大きさが、前記被保護回路に関連した第一動作電流範囲内に留まり、前記被保護回路に関連したラッチアップ保持電流値より低く留まることを可能にするように選択する。

【0009】

別の特定の実施形態では、回路は、被保護回路を含んでいる。更に、回路は、被保護回路に結合した保護回路を含んでいる。保護回路は、第一抵抗素子を含んでいる。更に、保護回路は、第一抵抗素子に結合した電圧調整器を含んでいる。保護回路は、電圧調整器と第一抵抗素子に結合したバイパスコンデンサを含んでいる。更に、保護回路は、バイパスコンデンサと被保護回路の間に結合した第二抵抗素子を含んでいる。

【0010】

別の特定の実施形態では、方法は、被保護回路にバイアス電流を提供することを含んでいる。バイアス電流は、被保護回路に結合した保護回路によって提供される。更に、方法は、被保護回路をラッチアップ状態に入らせる高電流事象中、保護回路のエネルギーを散逸させることを含んでいる。保護回路は、十分なエネルギーを散逸させ、被保護回路が、ラッチアップ状態から自動的に抜け出ることを可能にする。

【0011】

更に、本開示内容は、以下の付記による実施形態を含んでいる。

【0012】

付記1. 被保護回路への結合用に構成され、特定の抵抗値を備えている第一抵抗素子と、前記第一抵抗素子に結合され、前記特定の抵抗値を選択し、前記被保護回路へ提供されるバイアス電流の大きさが、前記被保護回路に関連した第一動作電流範囲内に留まり、前記被保護回路に関連したラッチアップ保持電流値より低く留まることを可能にする電圧調整器と、を含んでいる保護回路。

【0013】

付記2. 更に、第一抵抗素子と電圧調整器に結合した被保護回路を含み、前記第一抵抗素子と電圧調整器を介して、バイアス電流を生成する、付記1の保護回路。

【0014】

付記3. 電圧調整器と第一抵抗素子が、荷電粒子と被保護回路との衝突によって生じる高電流事象の影響を緩和するように構成されている、付記1の保護回路。

【0015】

付記4. バイアス電流の大きさが、ラッチアップ保持電流値より低いことによって、被保護回路が、高電流事象後、ラッチアップ状態から通常動作状態に自動的に遷移可能な、付記1の保護回路。

【0016】

付記5. ラッチアップ状態から通常動作状態への被保護回路の遷移中、前記被保護回路が、一つ以上の電源に結合されたままである、付記4の保護回路。

【0017】

付記6. 第一抵抗素子が、抵抗器を含んでいる、付記1の保護回路。

【0018】

付記7. 第一抵抗素子が、電流源を含んでいる、付記1の保護回路。

【0019】

付記8. 更に、第一抵抗素子、電圧調整器、及び被保護回路に結合したバイパスコンデンサと、前記バイパスコンデンサと被保護回路の間に結合した第二抵抗素子と、を含んでいる、付記1の回路。

10

20

30

40

50

【0020】

付記9. 第一抵抗素子が、電源と特定のノードの間に結合され、電圧調整器とバイパスコンデンサが、前記特定のノードと接地部の間に結合され、第二抵抗素子が、前記特定のノードと被保護回路の間に結合されている、付記8の保護回路。

【0021】

付記10. 被保護回路と、前記被保護回路に結合した保護回路と、を含み、前記保護回路が、第一抵抗素子、前記第一抵抗素子に結合した電圧調整器、前記電圧調整器と第一抵抗素子に結合したバイパスコンデンサ、及び前記バイパスコンデンサと被保護回路の間に結合した第二抵抗素子を含んでいる、回路。

【0022】

10

付記11. 第二抵抗素子が、保護回路からエネルギーの一部を散逸させ、前記エネルギーの散逸させた部分を被保護回路に提供しないことによって、高電流事象中、前記被保護回路に提供されるエネルギーを低減するように構成されている、付記10の回路。

【0023】

付記12. 被保護回路が、ラッチアップ状態から通常動作状態に遷移可能なように、第二抵抗素子の特定の抵抗値が選択され、保護回路に結合した電源を分離しない、付記10の回路。

【0024】

付記13. 第二抵抗素子の特定の抵抗値が、閾値エネルギーレベル、閾値温度、潜在的損傷閾値ラッチアップ時間、又はそれらの組合せに基づいて選択される、付記10の回路。

20

【0025】

付記14. バイパスコンデンサの容量値が、閾値エネルギーレベル、閾値温度、潜在的損傷閾値ラッチアップ時間、又はそれらの組合せ、及び被保護回路のスイッチングノイズ許容範囲に基づいて選択される、付記13の回路。

【0026】

付記15. 高電流事象中、被保護回路に提供されるエネルギーが、閾値エネルギーレベルに到達しないように、第二抵抗素子とバイパスコンデンサが構成され、前記閾値エネルギーレベルが、被保護回路内の可能な潜在的故障に関連している、付記10の回路。

【0027】

付記16. バイパスコンデンサの容量値が、0.1 μ F以下であり、第二抵抗素子の抵抗値が、10 Ω 以下である、付記10の回路。

30

【0028】

付記17. 被保護回路にバイアス電流を提供し、前記バイアス電流が、被保護回路に結合した保護回路によって提供され、高電流事象中、前記被保護回路をラッチアップ状態に入らせる前記保護回路のエネルギーを散逸させる方法であって、前記保護回路が、十分なエネルギーを散逸させ、前記被保護回路が、ラッチアップ状態から自動的に抜け出ることを可能にする方法。

【0029】

付記18. 保護回路のエネルギーを散逸させることで、高電流事象中、被保護回路の温度を閾値温度より低く維持する、付記17の方法。

40

【0030】

付記19. 保護回路のエネルギーを散逸させることで、被保護回路が、ラッチアップ状態である時間を、潜在的損傷閾値ラッチアップ時間より短く維持する、付記17の方法。

【0031】

付記20. 保護回路が、バイパスコンデンサと、前記バイパスコンデンサと被保護回路の間に結合した抵抗素子と、を含み、時間が、前記抵抗素子の抵抗と、バイパスコンデンサの容量に基づいている、付記19の方法。

【0032】

説明される形状、機能、及び利点は、様々な実施形態で別個に実現でき、更に、他の実施形態と組み合わせてもよく、それらの更なる詳細は、以降の説明及び図面を参照しなが

50

ら開示される。

【図面の簡単な説明】

【0033】

【図1】高電流事象緩和回路の特定の実施形態を示す図である。

【図2】高電流事象を緩和する方法の特定の実施形態を示すフローチャートである。

【発明を実施するための形態】

【0034】

本開示内容の特定の実施形態は、図面を参照しながら以降で説明する。説明では、共通の要素は、図面にわたって共通の参照番号によって指示されている。

【0035】

図1は、一般に100と指示される高電流事象緩和回路の特定の実施形態を示す図である。本明細書で用いる場合、高電流事象は、被保護回路104に損傷を発生させるのに十分な大きさを備えている過渡的電流を誘導する任意の事象を指す。例えば、保護回路102が、第一バイパスコンデンサ116(C1)等のバイパスコンデンサを含む場合、高電流事象は、第一バイパスコンデンサ116(C1)の放電を発生させるのに十分な、特定の大きさを備えている過渡的電流を誘導する事象であってもよい。高電流事象の例は、静電気放電(ESD)、荷電粒子の衝突、又は被保護回路104の過渡的電流を発生させる他の事象を含んでいてもよい。高電流事象緩和回路100は、航空機(例えば、固定翼航空機又は回転翼航空機)、衛星、宇宙船、揚陸艇又は舟艇等のプラットフォーム、又は高電流事象緩和回路100の被保護回路104と、一つ以上の荷電粒子との衝突によって発生する高電流事象に曝される環境で用いられるように構成した別の実質的に自閉型の構造、又はプラットフォーム内に含まれていてもよい。例えば、高電流事象緩和回路100は、宇宙放射線又は原子核放射線等の放射線に関連した荷電粒子との衝突に曝される環境で使用するように構成できる。

【0036】

高電流事象緩和回路100は、被保護回路104に結合した保護回路102を含んでいてもよい。被保護回路104は、高電流事象中にラッチアップに曝される特定の集積回路若しくは半導体装置、又は集積回路若しくは半導体装置の一部を含んでいてもよい。例えば、被保護回路104は、高電流事象中にラッチアップに曝される演算増幅器(オペアンプ)を含んでいてもよい。保護回路102による保護は、既存の静電気放電(ESD)保護に追加するものであってもよいし、その代わりとなるものであってもよい。例えば、電源に結合したESD回路は、前記電源からの過渡的電圧スパイクの影響を緩和できるが、前記ESD回路は、荷電粒子と、被保護回路104の表面との衝突によって生じる高電流事象の影響を緩和できない可能性がある。保護回路102は、このような衝突によって生じる高電流事象の影響を緩和するように構成できる。例えば、保護回路102は、被保護回路104に内蔵することも、一つ以上の電源及び対応するESD回路から下流に配置することもできる。

【0037】

高電流事象中、荷電粒子と被保護回路104の間の衝突は、被保護回路104の過渡的高電流を誘導する可能性がある。過渡的高電流が、閾値電流値を超えると、被保護回路104は、ラッチアップ状態に入る可能性がある。例えば、過渡的高電流は、オペアンプの電力経路の間に、低インピーダンス路(例えば、短絡)を形成させ、前記過渡的高電流が、電力経路の間を流れる可能性がある。過渡的高電流が散逸した後、被保護回路104(例えば、オペアンプ)は、被保護回路104を流れる電流の大きさが、ラッチアップ保持電流値を超えている限り、ラッチアップ状態に留まる可能性がある。過渡的高電流が散逸した後、被保護回路104を流れる電流の大きさは、被保護回路104に提供されるバイアス電流等の電流の大きさまで減少するかもしれない。ラッチアップ保持電流値が、閾値電流値より小さい場合、被保護回路104に提供される電流の大きさが、閾値電流値とラッチアップ保持電流値の間である間は、被保護回路104は、ラッチアップ状態に留まる。

10

20

30

40

50

【0038】

保護回路102は、被保護回路104にバイアス電流136(I_{BIAS})を提供し、被保護回路104が、ラッチアップ状態から通常動作状態に自動的に遷移する(例えば、ラッチアップ状態から自動的に抜け出る)ことを可能にすることによって、被保護回路104への高電流事象の影響を緩和するように構成できる。例えば、高電流事象は、荷電粒子と被保護回路104との衝突によって発生し、被保護回路104の過渡的高電流を誘導する可能性がある。保護回路102は、バイアス電流136(I_{BIAS})の大きさを、ラッチアップ保持電流値より低く、及び被保護回路104の動作電流範囲内に維持するように構成できる。本明細書で更に説明するように、保護回路102の一つ以上の回路素子の一つ以上の電気的特性を適切に選択することによって、保護回路102は、ラッチアップ保持電流値を超えない大きさを備えているバイアス電流136(I_{BIAS})を提供できる。

10

【0039】

保護回路102を含まない回路では、高電流事象によって、高電流事象の終了後(例えば、過渡的高電流が散逸した後)、電源が分離されるまで、又は電源のオンオフが行われるまで、未保護回路に提供されるバイアス電流の大きさが、ラッチアップ保持電流値を超える可能性がある。しかし、被保護回路104が受け取るバイアス電流136(I_{BIAS})の大きさは、ラッチアップ保持電流値を超ないので、被保護回路104を流れる電流は、過渡的高電流が散逸した後、ラッチアップ保持電流値より低下する。従って、被保護回路104は、高電流事象が終了した後(例えば、過渡的高電流が散逸した後)、被保護回路104を流れる電流を低減するために、一つ以上の電源から分離することなく、及び一つ以上の電源上でオンオフを行うことなく、ラッチアップ状態から自動的に抜け出ることを可能にする。例えば、被保護回路104は、ラッチアップ状態から通常動作状態への被保護回路104の遷移中に、一つ以上の電源に結合されたままであってもよい。一つ以上の電源は、高電流事象全体の間、リセットしなくてもよく、オンオフしなくてもよい。保護回路102は、受動型回路であってもよい。例えば、保護回路102は、バイアス電流136(I_{BIAS})の大きさを能動的に制御するように構成したトランジスタ又はスイッチを含まなくてもよい。別の例として、保護回路102は、電流レベル又は電圧レベルを検出する回路を含まなくてもよい。従って、保護回路102は、検出又は分離等の任意の能動的動作を行うことなく、被保護回路がラッチアップ状態から自動的に抜け出ることを可能にする。追加的に、保護回路102は、既存のESD回路等のように、高電流事象中、接地部(例えば、シャント)への追加の経路を提供することなく、被保護回路104への高電流事象の影響を緩和できる。保護回路102は、受動型回路であるので、複雑さを低減でき、能動型のラッチアップ復元回路に比べて、より小さくできる(例えば、使用するチップ面積が小さくなる)。荷電粒子との衝突に曝される環境で用いる回路は、能動型ラッチアップ復元回路では超えてしまうサイズ制限(例えば、チップ面積の制限)がある。しかし、保護回路102は、チップ面積を低減することによってこのような回路で使用できる。従って、保護回路102は、被保護回路104が、荷電粒子との衝突によって生じるラッチアップ状態から自動的に抜け出ることを可能にする受動型のスイッチレス回路であってもよい。

20

【0040】

追加的に、保護回路102は、被保護回路104が、潜在的故障に曝される前に、ラッチアップ状態から抜け出ることを可能にする。保護回路102は、エネルギーの一部を散逸させ、被保護回路104に前記エネルギーの一部を提供しないことによって、被保護回路104に提供されるエネルギーを低減できる。例えば、保護回路102は、エネルギーの一部を熱に変換することによって、保護回路102の前記エネルギーの一部を散逸できる。被保護回路104に提供されるエネルギーを低減することによって、保護回路102は、高電流事象中、被保護回路104の領域の間の金属線の溶融又はドーパントの移動等の潜在的故障に曝される前に、被保護回路104が、ラッチアップ状態から抜け出ることを可能にする。

30

【0041】

40

50

保護回路 102 は、抵抗素子 110 (R1)、114 (R2)、120 (R3)、及び 124 (R4)、電圧調整器 112 (U1)、及び 122 (U2)、バイパスコンデンサ 116 (C1)、及び 126 (C2)、電源経路 130 (V_{DD+}) 及び 132 (V_{DD-}) を含んでいてもよい。保護回路 102 の第一部分は、正の電源経路 130 (V_{DD+}) と第一ノード 118 の間に結合した第一抵抗素子 110 (R1)、接地部 134 と第一ノード 118 の間に結合した第一電圧調整器 112 (U1)、接地部 134 と第一ノード 118 の間に結合した第一バイパスコンデンサ 116 (C1)、第一ノード 118 と被保護回路 104 の間に結合した (例えば、第一バイパスコンデンサ 116 (C1) と被保護回路 104 の間に結合した) 第二抵抗素子 114 (R2) を含んでいてもよい。保護回路 102 の第二部分は、負の電源経路 132 (V_{DD-}) と第二ノード 128 の間に結合した第三抵抗素子 120 (R3)、接地部 134 と第二ノード 128 の間に結合した第二電圧調整器 122 (U2)、接地部 134 と第二ノード 128 の間に結合した第二バイパスコンデンサ 126 (C2)、第二ノード 128 と被保護回路 104 の間に結合した (例えば、第二バイパスコンデンサ 126 (C2) と被保護回路 104 の間に結合した) 第四抵抗素子 124 (R4) を含んでいてもよい。

【0042】

正の電源経路 130 (V_{DD+}) と負の電源経路 132 (V_{DD-}) によって駆動されると、保護回路 102 は、被保護回路 104 にバイアス電流 136 (I_{BIAS}) を提供できる。例えば、正の電源経路 130 (V_{DD+}) と負の電源経路 132 (V_{DD-}) は、正の電源及び負の電源に各々結合し、バイアス電流 136 (I_{BIAS}) が、保護回路 102 を介して、被保護回路 104 に流れることを可能にする。

【0043】

バイアス電流 136 (I_{BIAS}) の大きさは、第一抵抗素子 110 (R1) と第二抵抗素子 114 (R2) に関連させることができる。第一抵抗素子 110 (R1) は、保護回路 102 に所定の抵抗値を提供する任意の回路素子を含んでいてもよい。例えば、第一抵抗素子 110 (R1) は、抵抗器であってもよい。別の例として、第一抵抗素子 110 (R1) は、バイアス電流 136 (I_{BIAS}) を生成するように構成した電流源であってもよい。第二抵抗素子 114 (R2) は、保護回路 102 のエネルギーを散逸させる抵抗器等の、任意の回路素子を含んでいてもよい。バイアス電流 136 (I_{BIAS}) に関連したスイッチングノイズは、第一バイパスコンデンサ 116 (C1) の使用によって低減できる。例えば、第一バイパスコンデンサ 116 (C1) は、被保護回路 104 のスイッチングノイズ許容範囲内に、スイッチングノイズを低減するように構成できる。

【0044】

第一ノード 118 における電圧レベルは、異なる温度にわたって実質的に一定であってもよい。例えば、第一電圧調整器 112 (U1) は、第一ノード 118 における電圧レベルが、実質的に温度に依存しないように構成できる。第一電圧調整器 112 (U1) は、異なる温度にわたって第一ノード 118 における電圧レベルを維持できる任意の装置を含んでいてもよい。例えば、第一電圧調整器 112 (U1) は、広い温度範囲にわたって、実質的に一定で、温度に依存しない電圧を提供するツエナーダイオード等のダイオードを含んでいてもよい。従って、被保護回路 104 に提供されるバイアス電圧は、異なる温度にわたって実質的に一定であってもよい。

【0045】

バイアス電流 136 (I_{BIAS}) とバイアス電圧を受け取ることで、被保護回路は、通常動作状態で一つ以上の機能を実行可能であってもよい。例えば、被保護回路 104 が、オペアンプであり、通常動作状態である場合、前記オペアンプは、二つの入力電圧を比較できる。しかし、高電流事象中、被保護回路 104 は、通常動作状態からラッチアップ状態に遷移する可能性がある。高電流事象は、被保護回路 104 を介して (例えば、オペアンプの電源経路の間で)、過渡的高電流を誘導する可能性がある。ラッチアップ状態の間、被保護回路 104 (例えば、オペアンプ) は、二つの入力電圧を誤って比較する可能性がある。保護回路 102 は、被保護回路 104 への高電流事象の影響を緩和するように構成

10

20

30

40

50

できる。例えば、保護回路 102 は、被保護回路 104 に提供されるバイアス電流 136 (I_{BIAS}) の大きさを、ラッチアップ保持電流値より低く維持することによって、被保護回路 104 が、ラッチアップ状態から通常動作状態に自動的に遷移可能なように構成できる。バイアス電流 136 (I_{BIAS}) の大きさは、保護回路 102 の一つ以上の電気的特性に基づいて決定できる。

【0046】

被保護回路 104 への高電流事象の影響を緩和するために、保護回路 102 は、被保護回路 104 の一つ以上の電気的特性に基づいて設計できる（例えば、保護回路 102 の一つ以上の電気的特性を選択できる）。被保護回路 104 の一つ以上の電気的特性は、被保護回路 104 の解析、被保護回路 104 に関連した実験データ、又はそれらの組合せによって決定できる。一つ以上の電気的特性は、被保護回路 104 と同じ（又は同様の）試験回路への模擬的高電流事象を調べることによって決定できる。例えば、レーザを用いて、試験回路の高電流事象をシミュレートできる（試験回路は、被保護回路 104 と同じ種類のオペアンプを含んでいてもよい）。模擬的高電流事象中、試験回路を調べ、オシロスコープ等の一つ以上の器具を用いて、電流レベル、電圧レベル、温度、エネルギーレベル、又はそれらの組合せ等の測定を行ってもよい。測定を行い、被保護回路 104 の一つ以上の特性に対応する試験回路の一つ以上の電気的特性を決定できる。例えば、ラッチアップ保持電流値及び閾値電流値は、試験回路がいつラッチアップ状態に入るか（例えば、試験回路を流れる電流が、いつ増大するか）を示す測定に基づいて決定できる。模擬的高電流事象は、試験回路内に潜在的故障を発生させる過渡的高電流を誘導する可能性がある。閾値エネルギーレベル、閾値温度、潜在的損傷閾値ラッチアップ時間、又はそれらの組合せは、潜在的故障が発生したときの試験回路の電圧、電流、エネルギーレベル、温度、試験回路への模擬的高電流事象の印加と潜在的故障の発生との間の時間、又はそれらの組合せの測定に基づいて決定できる。

【0047】

保護回路 102 は、被保護回路 104 の一つ以上の電気的特性に基づいて設計し、保護回路 102 が、被保護回路 104 への高電流事象の影響を緩和できるようにする。保護回路 102 の設計過程では、保護回路 102 の一つ以上の回路素子は、被保護回路 104 の一つ以上の電気的特性に基づいて選択できる。例えば、第一抵抗素子 110 (R1) の第一抵抗値は、本明細書で更に説明するように、被保護回路 104 の動作電流範囲とラッチアップ保持電流値に基づいて選択できる。選択に基づいて、保護回路 102 に、第一抵抗を備えている特定の抵抗素子を含めてよい。設計過程中、他の回路素子の他の電気的特性を同様に選択することもできる。

【0048】

第一抵抗値は、被保護回路 104 に関連した動作電流範囲に基づいて、及び被保護回路 104 に関連したラッチアップ保持電流値に基づいて選択できる。第一抵抗値は、被保護回路 104 が、通常動作状態かラッチアップ状態かにかかわらず、バイアス電流 136 (I_{BIAS}) の大きさが特定の値を超えない（例えば、特定の範囲内にある）ように選択できる。例えば、第一抵抗素子 110 (R1) の第一抵抗値は、バイアス電流 136 (I_{BIAS}) の大きさがラッチアップ保持電流値より低くなるように十分に高く、バイアス電流 136 (I_{BIAS}) の大きさが被保護回路 104 に関連した動作電流範囲内になるように十分に低く選択できる。特定の実施形態では、第一抵抗素子 110 (R1) の第一抵抗値は、2 k 以上であってもよい。例えば、保護回路 102 が、正の 13 V 電源と負の 13 V 電源によって駆動され、被保護回路 104 の最小動作電流が、5 ミリアンペア (mA) であり、ラッチアップ保持電流値が、10 mA であれば、第一抵抗値は、約 2.5 k となる。この場合、第一抵抗素子 110 (R1) として約 2.5 k の抵抗器を用いることで、バイアス電流 136 (I_{BIAS}) の大きさは、（例えば、被保護回路 104 の動作電流範囲内で）5 mA より大きくなり、（例えば、ラッチアップ保持電流値の）10 mA より低くなる。第一抵抗素子 110 (R1) の第一抵抗値は、第一電圧調整器 112 (U1) に関連した異なる動作電流範囲に基づいて更に選択できる。例えば、第一抵抗値は、バイアス電

10

20

30

40

50

流 1 3 6 (I_{BIAS}) の大きさが、被保護回路 1 0 4 の動作電流範囲内になる、第一電圧調整器 1 1 2 (U 1) の異なる動作電流範囲内になる、及びラッチアップ保持電流値より低くなるように適切に選択できる。バイアス電流 1 3 6 (I_{BIAS}) の大きさが、異なる動作電流範囲内にある場合、第一電圧調整器 1 1 2 (U 1) は、調整中であってもよい(例えば、第一電圧調整器 1 1 2 (U 1) は、第一ノード 1 1 8 の電圧レベルを調整できる)。被保護回路 1 0 4 の動作範囲、及び第一電圧調整器 1 1 2 (U 1) の異なる動作範囲は、バイアス電流 1 3 6 (I_{BIAS}) の大きさが両方の範囲内にあるように、重複していてよい。

【 0 0 4 9 】

第一バイパスコンデンサ 1 1 6 (C 1) の第一容量値は、バイアス電流 1 3 6 (I_{BIAS}) に関連したスイッチングノイズを低減し、被保護回路 1 0 4 がラッチアップ状態である時間を短縮するように選択できる。例えば、被保護回路 1 0 4 がラッチアップ状態に入った後、被保護回路 1 0 4 に提供されるエネルギーは、第一バイパスコンデンサ 1 1 6 (C 1) の放電から発生する。被保護回路 1 0 4 が、ラッチアップ状態である時間は、被保護回路 1 0 4 に提供されるエネルギー量に基づき、それは、第一バイパスコンデンサ 1 1 6 (C 1) によって放電されるエネルギーに関連している。例えば、追加のエネルギーが、被保護回路 1 0 4 に提供されると、被保護回路 1 0 4 を流れる過渡的高電流は、ラッチアップ保持電流値より高いままである可能性がある。被保護回路 1 0 4 が、エネルギーを受け取ると(例えば、被保護回路 1 0 4 が、ラッチアップ状態のままであると)、被保護回路 1 0 4 の温度が増大する可能性がある。

【 0 0 5 0 】

第一バイパスコンデンサ 1 1 6 (C 1) の第一容量値を適切に選択することで、被保護回路 1 0 4 に提供されるエネルギー量、及び被保護回路 1 0 4 がラッチアップ状態である時間を短縮できる。例えば、第一容量値は、被保護回路 1 0 4 がラッチアップ状態である時間を短縮するほど十分に低く、スイッチングノイズを、被保護回路 1 0 4 のスイッチングノイズ許容範囲内にできるほど十分に高く選択できる。特定の実施形態では、第一容量値は、スイッチングノイズを、被保護回路 1 0 4 のスイッチングノイズ許容範囲内にできる最小容量値となるように選択できる。例えば、第一容量値は、0.1 μ F 以下であってもよい。別の例として、第一容量値は、1 μ F のバイパスコンデンサより少なくとも一桁小さな大きさであってもよい。

【 0 0 5 1 】

第二抵抗素子 1 1 4 (R 2) の第二抵抗値は、保護回路 1 0 2 が被保護回路 1 0 4 に提供されるエネルギーを低減可能なように選択できる。被保護回路 1 0 4 に提供されるエネルギーを低減することで、被保護回路 1 0 4 がラッチアップ状態である間、被保護回路 1 0 4 を介して流れる過渡的高電流を、ラッチアップ保持電流値より低くでき、保護回路 1 0 2 からの一つ以上の電源を分離する必要はない。例えば、第二抵抗素子 1 1 4 (R 2) は、保護回路 1 0 2 からのエネルギーの一部を散逸させ、被保護回路 1 0 4 にエネルギーのその部分(例えば、散逸させた部分)を提供しないことによって、被保護回路 1 0 4 に提供されるエネルギーを低減するように構成できる。上で説明したように、エネルギーは、被保護回路 1 0 4 がラッチアップ状態のとき、第一バイパスコンデンサ 1 1 6 (C 1) によって放電され、第二抵抗素子 1 1 4 (R 2) は、保護回路 1 0 2 のエネルギーの一部を散逸させ、被保護回路 1 0 4 に提供されるエネルギーを低減できる。例えば、第二抵抗素子 1 1 4 (R 2) は、エネルギーの一部を熱に変換することによって、保護回路 1 0 2 の前記エネルギーの一部を散逸できる。しかし、第一バイパスコンデンサ 1 1 6 (C 1) と被保護回路 1 0 4 の間に第二抵抗素子 1 1 4 (R 2) を含むことは、被保護回路 1 0 4 のスイッチングノイズを増大させる可能性がある。第二抵抗値は、スイッチングノイズが被保護回路 1 0 4 のスイッチングノイズ許容範囲を超えることなく、保護回路 1 0 2 のエネルギーを散逸させるほど十分に高く選択できる。特定の実施形態では、第二抵抗値は、10 以下であってもよい。別の実施形態では、第二抵抗値は、ほぼ 0 であってもよい(例えば、第二抵抗素子 1 1 4 (R 2) は、保護回路 1 0 2 に含まれていなくてもよい)。第二抵抗値は更に、被

10

20

30

40

50

保護回路 104 がラッチアップ状態にある間、第二抵抗素子 114 (R2) の第一インピーダンスが、被保護回路 104 の第二インピーダンスより大きくなるように選択できる。

【0052】

被保護回路が、ラッチアップ状態である時間は、第一バイパスコンデンサ 116 (C1) の第一容量値と、第二抵抗素子 114 (R2) の第二抵抗値に基づいて決定できる。例えば、時間は、第一容量値、第二抵抗値、及び被保護回路 104 のラッチアップ特性（例えば、ラッチアップ保持電流値又はラッチアップ保持電圧値）に関連していてもよい。時間は更に、被保護回路 104 に提供されるバイアス電流 136 (I_{BIAS}) の大きさに関連していてもよい。時間は更に、第一抵抗素子 110 (R1) の第一抵抗値に関連していてもよい。特定の実施形態では、時間と第一抵抗値の間の関係は、二次的関係であってもよい。第一容量値と第二抵抗値（及び第一抵抗値）を適切に選択することによって、保護回路 102 は、被保護回路 104 に提供されるエネルギーを低減し、時間が潜在的損傷閾値ラッチアップ時間を超えないように構成できる。閾値時間は、被保護回路 104 内の可能な潜在的故障と関連していてもよい。被保護回路 104 に提供されるエネルギーを低減することで、被保護回路 104 は、潜在的損傷閾値ラッチアップ時間を超える前に、ラッチアップ状態から自動的に抜け出ることを可能にする。追加的に、被保護回路 104 に提供されるエネルギーを低減することで、前記エネルギーが閾値エネルギーレベルを超えないようにし、被保護回路 104 の温度が閾値温度を超えないようにできる。閾値エネルギーレベルと閾値温度は、被保護回路 104 内の可能な潜在的故障に関連していてもよい。上で説明したように、潜在的損傷閾値ラッチアップ時間、閾値エネルギーレベル、及び閾値温度は、被保護回路 104 と同様の試験回路において、潜在的故障の発生に関連した値を測定することによって決定できる。例えば、潜在的故障は、試験回路の温度が 400 を超えると、前記試験回路で発生する可能性がある。潜在的故障は、試験回路の領域の間のドーパント原子の移動を含んでいてもよい。この例では、第一容量値と第二抵抗値は、被保護回路 104 の温度が 400 を超えないように選択できる。別の例として、潜在的故障は、試験回路に提供されるエネルギー量が閾値エネルギーレベルを超えたときの、前記試験回路の一本以上の金属線のエレクトロマイグレーションを含んでいてもよい。閾値エネルギーレベルは、試験回路の閾値電流密度に対応していてもよい。この例では、第一容量値と第二抵抗値は、被保護回路 104 に提供されるエネルギー量が、閾値エネルギーレベルを超えないように選択できる。従って、第一容量値と第二抵抗値は、潜在的損傷閾値ラッチアップ時間、閾値エネルギーレベル、閾値温度、又はそれらの組合せに基づいて選択できる。被保護回路 104 に提供されるエネルギーを低減することによって、保護回路 102 は、被保護回路 104 の一つ以上が、被保護回路 104 内の可能な潜在的故障に関連した一つ以上の閾値を超えないようにする。

【0053】

第三抵抗素子 120 (R3) の第三抵抗値、第四抵抗素子 124 (R4) の第四抵抗値、及び第二バイパスコンデンサ 126 (C2) の第二容量値等の、保護回路 102 の第二部分の電気的特性は、第一抵抗素子 110 (R1) の第一抵抗値、第二抵抗素子 114 (R2) の第二抵抗値、及び第一バイパスコンデンサ 116 (C1) の第一容量値と同様に、各々選択できる。ただし、保護回路 102 の第二部分は、負極性の高電流事象の影響を緩和できる一方、保護回路 102 の第一部分は、正極性の高電流事象を緩和できる。

【0054】

高電流事象緩和回路 100 の動作中、保護回路 102 は、電源レール 130 と 132 を介して、一つ以上の電源に結合し、被保護回路 104 へのバイアス電流 136 (I_{BIAS}) を提供できる。バイアス電流 136 (I_{BIAS}) の大きさは、被保護回路 104 に関連した動作電流範囲内で、ラッチアップ保持電流値より低くてもよい。高電流事象中、被保護回路 104 はラッチアップ状態に入り、過渡的高電流は被保護回路 104 を介して流れることができる。バイアス電流 136 (I_{BIAS}) の大きさは、ラッチアップ保持電流値より低いままである。保護回路 102 は、保護回路 102 からエネルギーの一部を散逸させ、前記エネルギーの散逸させた部分を被保護回路 104 に提供しないことによって、被保護回路 1

10

20

30

40

50

04に提供されるエネルギーを低減できる。バイアス電流136(I_{BIAS})の大きさをラッチアップ保持電流値より低く維持し、保護回路102のエネルギーの一部を散逸させることによって、保護回路102は、高電流事象が終了したとき、被保護回路104を流れる電流の大きさを、ラッチアップ保持電流値より低下させる。被保護回路104を流れる電流の大きさが、ラッチアップ保持電流値より低下すると、被保護回路104は、ラッチアップ状態から通常動作状態に自動的に遷移する。

【0055】

被保護回路104にバイアス電流136(I_{BIAS})を提供し、バイアス電流136(I_{BIAS})が、ラッチアップ保持電流値を超えないようにすることによって、保護回路102は、高電流が終了したとき、被保護回路104が、ラッチアップ状態から自動的に抜け出ることを可能にし、被保護回路104を分離しなくてもよい。保護回路102は、受動型回路であるので、保護回路102は、電流レベル又は電圧レベルを検出し、一つ以上の電源から集積回路を分離する能動型ラッチアップ復元回路より、高速のラッチアップ復元を提供する。追加的に、保護回路102は、スイッチを用いて、バイアス電圧又は電流を制御するか、又はオンオフを行う能動型ラッチアップ復元回路より、高速のラッチアップ復元を提供する。従って、保護回路102は、高電流レベルを検出すること、一つ以上の電源から集積回路を分離すること、オンオフを行うこと、又はスイッチを用いてバイアス電圧又はバイアス電流を制御することで、集積回路が、ラッチアップ状態から抜け出るようにする能動型ラッチアップ復元回路に比べて、コスト及び複雑さを低減できる。より高速のラッチアップ復元、及びコストと複雑さの低減によって、保護回路102は、放射線に曝される環境等の、荷電粒子との衝突によって生じる高電流事象に曝される環境での使用を可能にする。更に、保護回路102のエネルギーの一部を(例えば、第二抵抗素子114(R_2)を介して)散逸させることによって、保護回路102は、被保護回路104が、被保護回路104内の可能な潜在的故障に関連した一つ以上の閾値を超えないようにする。従って、保護回路102を含む高電流事象緩和回路100を使用することによって、宇宙空間又は電離放射線環境等の、高電流事象に曝される環境で使用するように構成した装置に、ラッチアップ状態に曝される集積回路を含めることができる。

【0056】

図2は、高電流事象を緩和する方法200の特定の実施形態を示すフローチャートである。高電流事象は、図1の高電流事象緩和回路100等の高電流事象緩和回路を使用することによって、緩和できる。高電流事象緩和回路は、被保護回路が、過渡的高電流に曝される可能性がある環境で使用できる。例えば、高電流事象緩和回路は、高エネルギー粒子又はイオンとの衝突によって生じる高電流事象に曝される可能性がある、宇宙空間又は電離放射線環境で使用するように構成した装置に含めることができる。

【0057】

方法200は、202において、被保護回路にバイアス電流を提供することを含んでいる。例えば、バイアス電流は、図1のバイアス電流136(I_{BIAS})を含んでいてもよく、被保護回路は、図1の被保護回路104を含んでいてもよい。バイアス電流は、被保護回路に結合した保護回路によって提供される。例えば、保護回路は、図1の保護回路102を含んでいてもよい。保護回路は、受動型回路であってもよい(例えば、保護回路は、スイッチ又はトランジスタ等の能動素子を含まなくてもよい)。バイアス電流の大きさは、保護回路の第一抵抗素子の第一抵抗値、及び保護回路の電源電圧に関連していてよい。第一抵抗素子は、図1の第一抵抗素子110(R_1)を含んでいてもよい。第一抵抗は、保護回路が、バイアス電流の大きさを、被保護回路に関連したラッチアップ保持電流値より低く維持できるように選択する。

【0058】

エネルギーは、204において、高電流事象中、保護回路内で散逸させることができる。高電流事象は、被保護回路を、ラッチアップ状態に入らせることができる。例えば、高電流事象は、過渡的高電流が被保護回路を介して流れるように誘導し、閾値ラッチアップ電流を超える過渡的高電流によって、前記被保護回路をラッチアップ状態に入らせる。保護

10

20

30

40

50

回路から被保護回路に提供されるエネルギーは、前記被保護回路を、ラッチアップ状態に入らさせることもできる。被保護回路は、前記被保護回路を流れる電流が、もはやラッチアップ保持電流値を超えるまで、ラッチアップ状態に留まる可能性がある。保護回路は、高電流事象が終了した後、被保護回路が、ラッチアップ状態に留まるのではなく、ラッチアップ状態から自動的に抜け出るように構成できる。

【0059】

保護回路は、十分なエネルギーを散逸させ、被保護回路が、ラッチアップ状態から自動的に抜け出ることを可能にする。被保護回路は、前記被保護回路を流れる電流がラッチアップ保持電流値より低いとき、ラッチアップ状態から自動的に抜け出ることができる。例えば、高電流事象が終了したとき（例えば、散逸させたとき）、被保護回路を流れる電流は、（前記被保護回路に提供されるバイアス電流の大きさ、及び保護回路のエネルギー低減に基づいて）ラッチアップ保持電流値より低下できる。従って、保護回路は、エネルギーを散逸させ、高電流事象が終了した後、被保護回路が、ラッチアップ状態に留まらないように構成できる。例えば、保護回路は、被保護回路に提供されるエネルギーを低減するように構成した第二抵抗素子を含んでいてもよい。第二抵抗素子は、図1の第二抵抗素子114（R2）を含んでいてもよい。第二抵抗素子は、エネルギーの一部を熱に変換する等、保護回路のエネルギーの一部を散逸させ、被保護回路に前記エネルギーの一部を提供しないことによって、前記被保護回路に提供されるエネルギーを低減できる。保護回路で散逸させるエネルギーの量は、第二抵抗素子の第二抵抗値に関連していてもよい。保護回路のエネルギーの一部を散逸させ、バイアス電流の大きさをラッチアップ保持電流値より低く維持することによって、高電流事象が終了した後、被保護回路を流れる電流は、ラッチアップ保持電流値より低下し、前記被保護回路は、ラッチアップ状態から自動的に抜け出る。

10

20

【0060】

更に、被保護回路に提供されるエネルギーを低減することで、前記被保護回路への高電流事象の影響を緩和できる。潜在的故障等の被保護回路への損傷は、高電流事象の電流密度、及びそれに続く被保護回路のラッチアップに基づいている可能性がある。例えば、大きな電流密度を備えている高電流事象は、小さな電流密度を備えている高電流事象より素早く、被保護回路への損傷を発生させる可能性がある。被保護回路に提供されるエネルギーを低減することで、前記被保護回路に関連した電流密度を低減でき、前記被保護回路がラッチアップ状態である時間を短くできる。例えば、潜在的故障は、被保護回路に提供されるエネルギーが、閾値エネルギーレベルを超えていたとき、前記被保護回路の温度が、閾値温度を超えていたとき、又は前記被保護回路がラッチアップ状態である時間が、潜在的損傷閾値ラッチアップ時間を超えていたとき、前記被保護回路で発生する可能性がある。被保護回路に提供されるエネルギーの量は、第二抵抗素子の第二抵抗値、及び保護回路のバイパスコンデンサの容量値に関連していてもよい。バイパスコンデンサは、図1の第一バイパスコンデンサ116（C1）を含んでいてもよい。従って、第二抵抗値と容量値を適切に選択することで、被保護回路に提供されるエネルギーが、閾値エネルギーレベルを超えないようにする。第二抵抗値と容量値を適切に選択することで、被保護回路の温度が、閾値温度を超えないようにすることも、及び／又は時間が、潜在的損傷閾値ラッチアップ時間を超えないようにすることもできる。

30

40

【0061】

保護回路の十分なエネルギーを散逸させることによって、図2の方法200は、被保護回路が、高電流事象後、ラッチアップ状態から自動的に抜け出ることを可能にする。例えば、高電流事象が終了した後、保護回路のエネルギーの散逸によって、及びバイアス電流の大きさが、ラッチアップ保持電流値より低く留まっていることによって、被保護回路を流れる電流がラッチアップ電流保持値より低下したとき、前記被保護回路は、ラッチアップ状態から自動的に抜け出ることができる。追加的に、受動型回路を用いてエネルギーを散逸させることによって、方法200は、電流レベルを検出する回路、集積回路から電源を分離する回路、又は一つ以上のスイッチを用いて、電圧又は電流レベルを制御する回路等の能動型回路を用いる場合より高速に、被保護回路が、ラッチアップ状態から自動的に抜け出

50

ることを可能にする。従って、方法 200 を行うために用いられる保護回路は、能動型のラッチアップ復元回路に比べて、コスト及び複雑さを低減できる。速度及び複雑さについての利点のために、方法 200 を用いて、荷電粒子との衝突に曝される環境での高電流事象を緩和できる。更に、保護回路の十分なエネルギーを散逸させることによって、方法 200 は、被保護回路がラッチアップ状態である時間を、潜在的損傷閾値ラッチアップ時間より短く維持できる。

【 0 0 6 2 】

上で説明した例は、本開示内容を示しているが、それを限定するものではない。本開示内容の原理に従って、様々な修正及び変形が可能であることも理解されるべきである。従って、本開示内容は、以降の請求項及びそれらの均等物によって規定される。

10

【 0 0 6 3 】

本明細書で説明した例示は、様々な実施形態の構造の一般的な理解を提供するものである。例示は、本明細書で説明した構造又は方法を利用する、装置及びシステムの、要素及び特徴の全ての完全な説明として役立つものではない。本開示内容を検討することで、多くの他の実施形態も、当業者には明らかとなる。本開示内容から、他の実施形態を利用することも、導くこともでき、本開示内容の範囲から逸脱することなく、構造的及び論理的代替え及び変更を行うこともできる。例えば、方法のステップは、図面に示したものと異なる順番で実行することも、一つ以上の方法のステップを省略することもできる。従って、本開示内容及び図面は、限定的なものではなく、例示的なものと見なすべきである。

【 0 0 6 4 】

20

更に、本明細書では、具体的な例を示し説明してきたが、同じ結果又は同様の結果を実現するように設計した任意のそれに続く構成を、図示した具体的な実施形態と置き換えることもできる。本開示内容は、様々な実施形態の任意の及び全てのそれに続く適応又は変形を含有するものである。上記の実施形態の組合せ、及び本明細書で具体的に説明していない他の実施形態も、本説明を検討することで当業者に明らかとなる。

【 0 0 6 5 】

本開示内容の要約は、請求項の範囲又は意味の解釈、又は制限を行うために用いられないという理解と共に提出される。更に、上記の詳細な説明では、本開示内容を簡素化するために、様々な特徴を共にグループ化することも、単一の実施形態で説明することもできる。以降の請求項で反映されるように、請求される主題は、任意の開示された例の形態の決して全てではないものを対象としてもよい。

30

【図1】

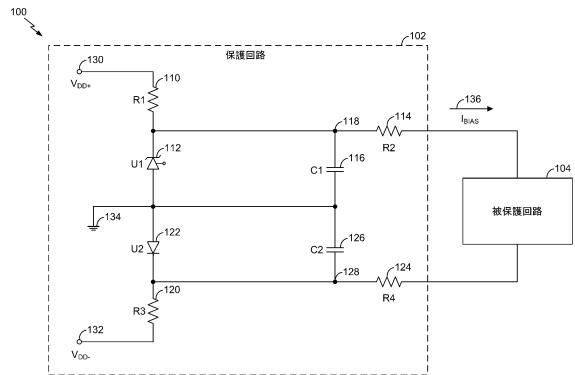


FIG. 1

【図2】

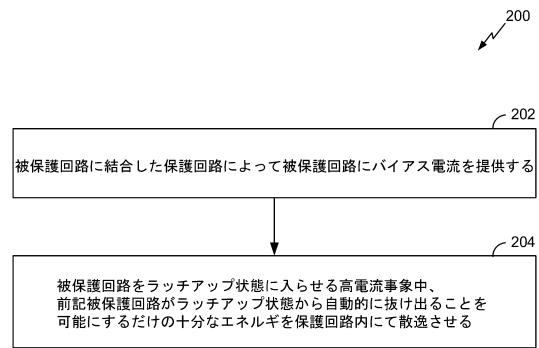


FIG. 2

フロントページの続き

(74)代理人 100161274
弁理士 土居 史明

(74)代理人 100168044
弁理士 小淵 景太

(74)代理人 100168099
弁理士 鈴木 伸太郎

(72)発明者 ケイ チェスナット
アメリカ合衆国、イリノイ州 60606-2016、シカゴ、ノース リバーサイド プラザ
100、ザ・ボーリング・カンパニー内

(72)発明者 ロバート エム・マルチネリ
アメリカ合衆国、イリノイ州 60606-2016、シカゴ、ノース リバーサイド プラザ
100、ザ・ボーリング・カンパニー内

(72)発明者 アンソニー シー・ル
アメリカ合衆国、イリノイ州 60606-2016、シカゴ、ノース リバーサイド プラザ
100、ザ・ボーリング・カンパニー内

(72)発明者 マリアン ドゥーリー
アメリカ合衆国、イリノイ州 60606-2016、シカゴ、ノース リバーサイド プラザ
100、ザ・ボーリング・カンパニー内

審査官 阿部 陽

(56)参考文献 特開平03-184409(JP, A)
特開平06-273481(JP, A)
実開昭58-124964(JP, U)

(58)調査した分野(Int.Cl., DB名)

H02H 9/00-9/08
H02J 1/00
H01L 27/04