

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 3 部門第 4 区分

【発行日】平成23年10月20日(2011.10.20)

【公開番号】特開2010-65305(P2010-65305A)

【公開日】平成22年3月25日(2010.3.25)

【年通号数】公開・登録公報2010-012

【出願番号】特願2008-235013(P2008-235013)

【国際特許分類】

C 2 3 C 14/06 (2006.01)

H 0 1 L 21/285 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

H 0 1 L 21/28 (2006.01)

【F I】

C 2 3 C 14/06 N

H 0 1 L 21/285 S

H 0 1 L 21/88 R

H 0 1 L 21/88 N

H 0 1 L 21/28 3 0 1 R

【手続補正書】

【提出日】平成23年9月6日(2011.9.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に第 1 の膜をスパッタリング成膜する第 1 チャンバーと、  
 前記第 1 チャンバーによって前記第 1 の膜を成膜した後に、前記基板を加熱した状態で  
 前記第 1 の膜上に金属膜をスパッタリング成膜する第 2 チャンバーと、  
 前記第 2 チャンバーによって前記金属膜を成膜した後に、前記基板を加熱しない状態で  
 前記金属膜上に第 2 の膜をスパッタリング成膜する第 3 のチャンバーと、  
 前記第 1 乃至第 3 のチャンバーを互いに接続する基板搬送室と、  
 前記基板搬送室に接続されダミー基板を収容するダミー収容室と、  
 装置の動作を制御する制御部と、  
 を具備し、

前記制御部は、複数の前記基板が前記第 1 乃至第 3 チャンバーにおいて連続的に成膜処理された後に、処理待ち状態が所定時間経過した後、前記ダミー収容室内の前記ダミー基板を前記基板搬送室を介して前記第 2 チャンバー内に搬送し、前記第 2 チャンバー内で前記ダミー基板を加熱し、その状態で前記ダミー基板上に前記金属膜をスパッタリング成膜し、その後、前記第 2 チャンバー内の前記ダミー基板を前記基板搬送室を介して前記第 3 チャンバー内に搬送し、前記第 3 チャンバー内で前記ダミー基板を加熱しない状態で前記金属膜上に前記第 2 の膜をスパッタリング成膜し、その後、前記第 3 チャンバーにおいて、前記第 2 チャンバーによって前記金属膜が成膜された前記基板を加熱しない状態で前記金属膜上に前記第 2 の膜をスパッタリング成膜するように制御することを特徴とするスパッタリング装置。

【請求項 2】

基板上に第 1 の膜をスパッタリング成膜する第 1 チャンバーと、  
前記第 1 チャンバーによって前記第 1 の膜を成膜した後に、前記基板を加熱した状態で前記第 1 の膜上に金属膜をスパッタリング成膜する第 2 チャンバーと、  
前記第 2 チャンバーによって前記金属膜を成膜した後に、前記基板を加熱しない状態で前記金属膜上に第 2 の膜をスパッタリング成膜する第 3 のチャンバーと、  
前記第 1 乃至第 3 のチャンバーを互いに接続する基板搬送室と、  
前記基板搬送室に接続された、ダミー基板を収容するダミー収容室と、  
前記基板搬送室に接続された、前記ダミー基板を加熱するための加熱室と、  
装置の動作を制御する制御部と、  
を具備し、

前記制御部は、複数の前記基板が前記第 1 乃至第 3 チャンバーにおいて連続的に成膜処理された後に、処理待ち状態が所定時間経過した後、前記ダミー収容室内の前記ダミー基板を前記基板搬送室を介して前記加熱室内に搬送し、前記加熱室内で前記ダミー基板を加熱し、その後、前記加熱室内の前記ダミー基板を前記基板搬送室を介して前記第 3 チャンバー内に搬送し、前記第 3 チャンバー内で前記ダミー基板を加熱しない状態で前記第 2 の膜をスパッタリング成膜し、その後、前記第 3 チャンバーにおいて、前記第 2 チャンバーによって前記金属膜が成膜された前記基板を加熱しない状態で前記金属膜上に前記第 2 の膜をスパッタリング成膜するように制御することを特徴とするスパッタリング装置。

【請求項 3】

請求項 1 又は 2 において、前記所定時間は、1 分間以上であることを特徴とするスパッタリング装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、前記基板は、半導体ウェハであり、前記第 1 の膜は、TiN 膜又は TaN 膜であり、前記金属膜は Al 膜又は Al 合金膜であり、前記第 2 の膜は、TiN 膜、TaN 膜、Ti 膜と TiN 膜の積層膜、Ta 膜と TaN 膜の積層膜のいずれかであることを特徴とするスパッタリング装置。

【請求項 5】

基板上に第 1 の膜をスパッタリング成膜する第 1 チャンバーと、  
前記第 1 チャンバーによって前記第 1 の膜を成膜した後に、前記基板を加熱した状態で前記第 1 の膜上に金属膜をスパッタリング成膜する第 2 チャンバーと、  
前記第 2 チャンバーによって前記金属膜を成膜した後に、前記基板を加熱しない状態で前記金属膜上に第 2 の膜をスパッタリング成膜する第 3 のチャンバーと、  
前記第 1 乃至第 3 のチャンバーを互いに接続する基板搬送室と、  
前記基板搬送室に接続されダミー基板を収容するダミー収容室と、  
装置の動作を制御する制御部と、  
を具備するスパッタリング装置によって前記基板上に前記第 1 の膜、前記金属膜及び前記第 2 の膜を順に積層する工程を有する半導体装置の製造方法であって、

前記工程は、複数の前記基板が前記第 1 乃至第 3 チャンバーにおいて連続的に成膜処理された後に、処理待ち状態が所定時間経過した後、前記ダミー収容室内の前記ダミー基板を前記基板搬送室を介して前記第 2 チャンバー内に搬送し、前記第 2 チャンバー内で前記ダミー基板を加熱し、その状態で前記ダミー基板上に前記金属膜をスパッタリング成膜し、その後、前記第 2 チャンバー内の前記ダミー基板を前記基板搬送室を介して前記第 3 チャンバー内に搬送し、前記第 3 チャンバー内で前記ダミー基板を加熱しない状態で前記金属膜上に前記第 2 の膜をスパッタリング成膜し、その後、前記第 3 チャンバーにおいて、前記第 2 チャンバーによって金属膜が成膜された前記基板を加熱しない状態で前記金属膜上に第 2 の膜をスパッタリング成膜する工程を有することを特徴とする半導体装置の製造方法。

【請求項 6】

基板上に第 1 の膜をスパッタリング成膜する第 1 チャンバーと、  
前記第 1 チャンバーによって前記第 1 の膜を成膜した後に、前記基板を加熱した状態で

前記第 1 の膜上に金属膜をスパッタリング成膜する第 2 チャンバーと、

前記第 2 チャンバーによって前記金属膜を成膜した後に、前記基板を加熱しない状態で前記金属膜上に第 2 の膜をスパッタリング成膜する第 3 のチャンバーと、

前記第 1 乃至第 3 のチャンバーを互いに接続する基板搬送室と、

前記基板搬送室に接続された、ダミー基板を収容するダミー収容室と、

前記基板搬送室に接続された、前記ダミー基板を加熱するための加熱室と、

装置の動作を制御する制御部と、

を具備するスパッタリング装置によって前記基板上に前記第 1 の膜、前記金属膜及び前記第 2 の膜を順に積層する工程を有する半導体装置の製造方法であって、

前記工程は、複数の前記基板が前記第 1 乃至第 3 チャンバーにおいて連続的に成膜処理された後に、処理待ち状態が所定時間経過した後、前記ダミー収容室内の前記ダミー基板を前記基板搬送室を介して前記加熱室内に搬送し、前記加熱室内で前記ダミー基板を加熱し、その後、前記加熱室内の前記ダミー基板を前記基板搬送室を介して前記第 3 チャンバー内に搬送し、前記第 3 チャンバー内で前記ダミー基板を加熱しない状態で前記第 2 の膜をスパッタリング成膜し、その後、前記第 3 チャンバーにおいて、前記第 2 チャンバーによって前記金属膜が成膜された前記基板を加熱しない状態で前記金属膜上に第 2 の膜をスパッタリング成膜する工程を有することを特徴とする半導体装置の製造方法。