

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 3 月 27 日(27.03.2014)



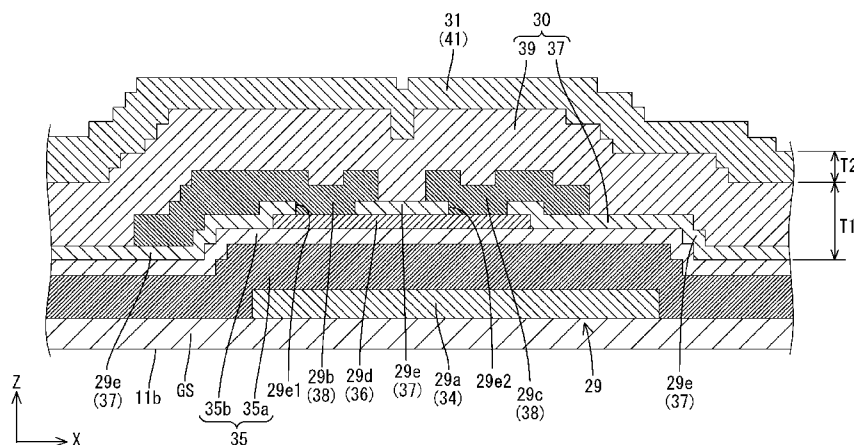
(10) 国際公開番号
WO 2014/046031 A1

- (51) 国際特許分類:
G02F 1/1368 (2006.01) *G09F 9/30* (2006.01)
G02F 1/1333 (2006.01) *H01L 21/336* (2006.01)
G02F 1/1345 (2006.01) *H01L 29/786* (2006.01)
- (21) 国際出願番号: PCT/JP2013/074817
- (22) 国際出願日: 2013 年 9 月 13 日(13.09.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-208229 2012 年 9 月 21 日(21.09.2012) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 岡部 達(OKABE Tohru). 錦 博彦(NISHIKI Hirohiko). 原 猛(HARA Takeshi). 紀藤 賢一(KITOH Kenichi). 越智 久雄(OCHI Hisao).
- (74) 代理人: 特許業務法人暁合同特許事務所(AKATSUKI UNION PATENT FIRM); 〒4600008 愛知県名古屋市中区栄二丁目 1 番 1 号 日土地名古屋ビル 5 階 Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND DISPLAY DEVICE

(54) 発明の名称: 半導体装置及び表示装置



(57) Abstract: An array substrate (semiconductor device) (11b) comprising: a display unit TFT (display unit transistor) (17) arranged in a display unit (AA); a non-display unit TFT (non-display unit transistor) (29) arranged in a non-display unit (NAA); an upper layer-side insulation unit (31) arranged in the non-display unit (NAA) and comprising a second interlayer insulation film (41); and a lower layer-side insulation unit (30) arranged in the non-display unit (NAA), comprising a first interlayer insulation film (39), and laminated on the lower layer side of the upper layer-side insulation unit (31).

(57) 要約: アレイ基板(半導体装置) 11bは、表示部AAに配される表示部用TFT(表示部用トランジスタ) 17と、非表示部NAAに配される非表示部用TFT(非表示部用トランジスタ) 29と、非表示部NAAに配されるとともに第2層間絶縁膜41からなる上層側絶縁部31と、非表示部NAAに配されるとともに第1層間絶縁膜39からなる上層側絶縁部31の下層側に積層される下層側絶縁部30と、を備える。



WO 2014/046031 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, 添付公開書類:
MR, NE, SN, TD, TG).

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体装置及び表示装置

技術分野

[0001] 本発明は、半導体装置及び表示装置に関する。

背景技術

[0002] 液晶表示装置に用いられる液晶パネルには、各画素の動作を制御するためのスイッチング素子としてTFTを行列状に多数個設けられている。従来では、TFTに用いられる半導体膜としては、アモルファスシリコンなどのシリコン半導体を用いられるのが一般的であったが、近年では、半導体膜としてより電子移動度が高い酸化物半導体を用いることが提案されている。このような酸化物半導体を用いたTFTをスイッチング素子として用いた液晶表示装置の一例が下記特許文献1に記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-230744号公報

[0004] (発明が解決しようとする課題)

酸化物半導体は、電子移動度が高いため、TFTをより小型化することができて液晶パネルにおける開口率の向上を図ることができるのに加えて、TFTが設けられたアレイ基板上に様々な回路部を設けることを可能とする。その一方、酸化物半導体は、他の膜や外部からの水分を取り込むと、その電気的な特性が変化し易く、それに起因して上記した回路部が正常に作動しなくなるおそれがあった。

発明の概要

[0005] 本発明は上記のような事情に基づいて完成されたものであって、非表示部用トランジスタに動作不良が発生し難くすることを目的とする。

[0006] (課題を解決するための手段)

本発明の半導体装置は、基板と、前記基板上に形成される第1金属膜と、

少なくとも前記第1金属膜上に形成される第1絶縁膜と、前記第1絶縁膜上に形成される半導体膜と、少なくとも前記半導体膜上に形成される第2金属膜と、少なくとも前記第2金属膜上に形成される第2絶縁膜と、前記第2絶縁膜上に形成される有機絶縁膜と、前記有機絶縁膜上に形成される第1透明電極膜と、少なくとも前記第1透明電極膜上に形成される第3絶縁膜と、少なくとも前記第3絶縁膜上に形成される第2透明電極膜と、前記基板の板面内において画像を表示する表示部と、前記表示部に配される表示部用トランジスタであって、前記第1金属膜からなる第1ゲート電極部と、前記半導体膜からなり前記第1ゲート電極部と平面に視て重畳する第1チャネル部と、前記第2金属膜からなり前記第1チャネル部に接続される第1ソース電極部と、前記第2金属膜からなり前記第1チャネル部に接続される第1ドレイン電極部とを少なくとも有する表示部用トランジスタと、前記表示部に配されるとともに前記第1透明電極膜からなる第1透明電極部と、前記表示部に配されるとともに前記第2絶縁膜、前記有機絶縁膜及び前記第3絶縁膜からなり前記第1ドレイン電極部と平面に視て重畳する位置にコンタクトホールが貫通して形成されてなる第1絶縁部と、前記表示部に配されるとともに前記第2透明電極膜からなり前記コンタクトホールを通して前記第1ドレイン電極部に接続される第2透明電極部と、前記基板の板面内において前記表示部外に配される非表示部と、前記非表示部に配される非表示部用トランジスタであって、前記第1金属膜からなる第2ゲート電極部と、前記半導体膜からなり前記第2ゲート電極部と平面に視て重畳する第2チャネル部と、前記第2金属膜からなり前記第2チャネル部に接続される第2ソース電極部と、前記第2金属膜からなり前記第2チャネル部に接続される第2ドレイン電極部とを少なくとも有する非表示部用トランジスタと、前記非表示部に配されるとともに前記第3絶縁膜からなる上層側絶縁部と、前記非表示部に配されるとともに少なくとも前記第2絶縁膜からなり前記上層側絶縁部の下層側に積層される下層側絶縁部と、を備える。

[0007] このようにすれば、基板の板面内のうちの表示部に配された表示部用トラ

ンジスタにおける第1ゲート電極部がONされると、第1チャネル部を介して第1ソース電極部と第1ドレイン電極部とが通電することで、第1ドレイン電極部に接続された第2透明電極部が充電され、もって第2透明電極部と第1透明電極部との間に生じる電位差に基づいて表示部に画像を表示することが可能とされる。

[0008] ところで、有機絶縁膜に用いられる材料は、吸湿し易い性質を有する場合が多くなっている。有機絶縁膜が含有する水分が半導体膜に取り込まれて劣化が生じると、半導体膜の電氣的な特性が変化するおそれがある。表示部用トランジスタは、第1ソース電極部と第1ドレイン電極部との間を流れる電流量が少ないため、半導体膜からなる第1チャネル部が劣化してその電氣的な特性が変化したとしてもその動作に悪影響が及ぶ可能性は低いものの、非表示部用トランジスタは、第2ソース電極部と第2ドレイン電極部との間を流れる電流量が多くなる場合があり、そのような非表示部用トランジスタに関しては、半導体膜からなる第2チャネル部が劣化してその電氣的な特性が変化すると動作に悪影響が及ぶ可能性が高くなる。

[0009] その点、上記したように非表示部用トランジスタは、第3絶縁膜からなる上層側絶縁部と少なくとも第2絶縁膜からなる下層側絶縁部との間に有機絶縁膜を有していないから、半導体膜からなる第2チャネル部が劣化し難くなっており、もって第2チャネル部の電氣的な特性が変化し難くなっている。これにより、非表示部用トランジスタに動作不良が生じ難くなる。

[0010] 本発明の実施態様として、次の構成が好ましい。

(1) 前記下層側絶縁部は、前記上層側絶縁部よりも膜厚が相対的に大きなものとされる。このようにすれば、下層側絶縁部の膜厚が、上層側絶縁部の膜厚よりも相対的に大きくなっているから、当該半導体装置の製造過程において、第3絶縁膜（上層側絶縁部）を成膜する際に第2絶縁膜（下層側絶縁部）よりも下層側がダメージを受け難くすることができる。

[0011] (2) 少なくとも前記半導体膜と前記第2金属膜との間に介在する形で形成されて前記半導体膜を保護する保護膜を備えており、前記表示部用トランジ

スタは、前記保護膜からなり前記第1チャンネル部と平面に視て重畳する位置に2つの第1開口部が貫通して形成されてなる第1保護部を有していて、前記第1ソース電極部が2つの前記第1開口部のうち的一方を通して前記第1チャンネル部に接続されるのに対し、前記第1ドレイン電極部が2つの前記第1開口部のうちの他方を通して前記第1チャンネル部に接続されており、前記非表示部用トランジスタは、前記保護膜からなり前記第2チャンネル部と平面に視て重畳する位置に2つの第2開口部が貫通して形成されてなる第2保護部を有していて、前記第2ソース電極部が2つの前記第2開口部のうち的一方を通して前記第2チャンネル部に接続されるのに対し、前記第2ドレイン電極部が2つの前記第2開口部のうちの他方を通して前記第2チャンネル部に接続されており、前記下層側絶縁部は、前記第2絶縁膜と前記保護膜とからなるものとされる。このようにすれば、半導体膜と第2金属膜との間に介在する保護膜により半導体膜を保護することができるから、製造過程において第2金属膜を成膜する際にも、半導体膜からなる第1チャンネル部及び第2チャンネル部がエッチングされ難くなる。しかも、下層側絶縁部が第2絶縁膜と保護膜とからなるものとされているから、当該半導体装置の製造過程において、第3絶縁膜を成膜する際に第2絶縁膜及び保護膜よりも下層側がダメージを受け難くすることができる。また、保護膜からなる第1保護部には、2つの第1開口部が形成されることで、第1チャンネル部に対して第1ソース電極部及び第1ドレイン電極部をそれぞれ接続することができる。また、保護膜からなる第2保護部には、2つの第2開口部が形成されることで、第2チャンネル部に対して第2ソース電極部及び第2ドレイン電極部をそれぞれ接続することができる。

[0012] (3) 前記保護膜は、酸化シリコンからなる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜を酸化または還元し難い材料であることから、表示部用トランジスタ及び非表示部用トランジスタにおいて半導体膜の上層側にあって半導体膜を保護する保護膜の材料を酸化シリコンとすることで、半導体膜からなる第1チャンネル部及び第2チャンネル部

の電氣的な特性が変化し難くなる。

[0013] (4) 前記表示部用トランジスタは、前記第1絶縁部を構成する前記第2絶縁膜の膜厚が、前記第1絶縁部を構成する前記第3絶縁膜の膜厚よりも大きく、且つ前記非表示部用トランジスタが有する前記下層側絶縁部を構成する前記第2絶縁膜の膜厚と同一とされる。このようにすれば、第2絶縁膜が表示部と非表示部とで同一の膜厚をもって成膜されているので、成膜工程を1回で済ませることができる。これにより、タクトタイムの短縮化などを図ることができる。

[0014] (5) 前記第3絶縁膜は、窒化シリコンからなる。窒化シリコンは、例えば酸化シリコンなどに比べると、成膜時に水素を含有し易いため、その水素により半導体膜が還元されるおそれがあるものの、非表示部用トランジスタにおいて少なくとも第2絶縁膜からなる下層側絶縁部の膜厚が、第3絶縁膜からなる上層側絶縁部の膜厚よりも大きくされることで、半導体膜からなる第2チャネル部が還元され難くなり、もって第2チャネル部の電氣的な特性が変化し難くなっている。

[0015] (6) 前記有機絶縁膜は、アクリル系樹脂材料からなる。アクリル系樹脂材料は、吸水し易い性質を有しているため、その水分により半導体膜が劣化するおそれがあるものの、非表示部用トランジスタにおいて少なくとも第2絶縁膜からなる下層側絶縁部の膜厚が、第3絶縁膜からなる上層側絶縁部の膜厚よりも大きくされることで、半導体膜からなる第2チャネル部が劣化し難くなり、もって第2チャネル部の電氣的な特性が変化し難くなっている。

[0016] (7) 前記半導体膜は、酸化物半導体からなる。酸化物半導体は、酸化または還元され易い性質を有するものの、非表示部用トランジスタが有機絶縁膜を有さない構成とされることで、半導体膜からなる第2チャネル部が劣化し難くなっているため、第2チャネル部の電氣的な特性が変化し難くなっている。

[0017] (8) 前記表示部に配され、前記第1ゲート電極部に接続されることで前記表示部用トランジスタに対して走査信号を伝送する走査信号線と、前記非表

示部に配され、前記走査信号線に接続されるとともに前記走査信号を供給するバッファ回路部とを備えており、前記非表示部用トランジスタは、前記バッファ回路部を構成している。このようにすれば、バッファ回路部を構成する非表示部用トランジスタでは、第2ソース電極部と第2ドレイン電極部との間を流れる電流量が、表示部用トランジスタの第1ソース電極部と第1ドレイン電極部との間を流れる電流量よりも大きくなる傾向にあるため、非表示部用トランジスタの第2チャネル部をなす半導体膜が他の膜や外部からの水分によって劣化して電氣的な特性が変化すると、正常に作動しなくなる可能性がより高くなっている。ところが、上記したように非表示部用トランジスタは、有機絶縁膜を有していないことで第2チャネル部が劣化し難くなっているから、バッファ回路部を構成する非表示部用トランジスタに動作不良が生じ難くなる。

[0018] (9) 前記第2絶縁膜は、酸化シリコンからなる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜を酸化または還元し難い材料であることから、非表示部用トランジスタにおいて下層側絶縁部を構成する第2絶縁膜の材料を酸化シリコンとすることで、半導体膜からなる第2チャネル部の電氣的な特性がより変化し難くなる。

[0019] (10) 前記第1絶縁膜は、窒化シリコンからなる下層側第1絶縁膜と、前記下層側第1絶縁膜と前記半導体膜との間に配されて酸化シリコンからなる上層側第1絶縁膜との積層構造とされる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜を酸化または還元し難い材料であることから、表示部用トランジスタ及び非表示部用トランジスタにおいて下層側第1絶縁膜と半導体膜との間に配される上層側第1絶縁膜の材料を酸化シリコンとすることで、半導体膜からなる第1チャネル部及び第2チャネル部の電氣的な特性が変化し難くなる。

[0020] (11) 前記第2絶縁膜及び前記第3絶縁膜は、前記表示部及び前記非表示部の全域において平面に視たパターンが同一とされている。このようにすれば、例えば、第3絶縁膜を成膜してパターニングした後、その第3絶縁膜を

レジストとして用いて第2絶縁膜をパターニングすることが可能とされる。これにより、第2絶縁膜をパターニングするのにマスクが不要となるので、製造設備の簡素化及び製造コストの低減などを図ることができる。しかも、第2絶縁膜をパターニングするに際して、有機絶縁膜をレジストとして用いることがないので、有機絶縁膜のパターンの自由度を高くすることができ、それにより非表示部において第3絶縁膜からなる上層側絶縁部と少なくとも第2絶縁膜からなる下層側絶縁部との間に有機絶縁膜を介在させない構成を実現することが可能とされる。

[0021] 次に、上記課題を解決するために、本発明の表示装置は、上記した半導体装置と、前記半導体装置と対向するように配置された対向基板と、前記半導体装置と前記対向基板との間に配置された液晶層とを備える。

[0022] このような表示装置によると、上記した半導体装置が非表示部用トランジスタに動作不良が発生し難くなっているから、動作信頼性などに優れる。

[0023] (発明の効果)

本発明によれば、非表示部用トランジスタに動作不良が発生し難くすることができる。

図面の簡単な説明

[0024] [図1]本発明の実施形態1に係るドライバを実装した液晶パネルとフレキシブル基板と制御回路基板との接続構成を示す概略平面図

[図2]液晶表示装置の長辺方向に沿った断面構成を示す概略断面図

[図3]液晶パネルの断面構成を示す概略断面図

[図4]液晶パネルを構成するアレイ基板の配線構成を概略的に示す平面図

[図5]表示部用TFTの配線構成を示す平面図

[図6]表示部における画素の平面構成を示す平面図

[図7]図6のvii-vii線断面図

[図8]非表示部用TFTの断面構成を示す断面図

[図9]本発明の実施形態2に係る非表示部用TFTの断面構成を示す断面図

[図10]表示部用TFTの断面構成を示す断面図

[図11]本発明の実施形態3に係る非表示部用TFTの断面構成を示す断面図

[図12]本発明の実施形態4に係る非表示部用TFTの断面構成を示す断面図

[図13]本発明の実施形態5に係る非表示部用TFTの断面構成を示す断面図

[図14]本発明の実施形態6に係る表示部用TFTの断面構成を示す断面図

[図15]非表示部用TFTの断面構成を示す断面図

[図16]本発明の実施形態7に係る非表示部用TFTの断面構成を示す断面図

発明を実施するための形態

[0025] <実施形態1>

本発明の実施形態1を図1から図8によって説明する。本実施形態では、液晶表示装置10について例示する。なお、各図面の一部にはX軸、Y軸及びZ軸を示しており、各軸方向が各図面で示した方向となるように描かれている。また、上下方向については、図2などを基準とし、且つ同図上側を表側とするとともに同図下側を裏側とする。

[0026] 液晶表示装置10は、図1及び図2に示すように、画像を表示可能な表示部AA及び表示部AA外の非表示部NAAを有する液晶パネル（表示装置）11と、液晶パネル11を駆動するドライバ（パネル駆動部）21と、ドライバ21に対して各種入力信号を外部から供給する制御回路基板（外部の信号供給源）12と、液晶パネル11と外部の制御回路基板12とを電氣的に接続するフレキシブル基板（外部接続部品）13と、液晶パネル11に光を供給する外部光源であるバックライト装置（照明装置）14とを備える。また、液晶表示装置10は、相互に組み付けた液晶パネル11及びバックライト装置14を収容・保持するための表裏一対の外装部材15、16をも備えており、このうち表側の外装部材15には、液晶パネル11の表示部AAに表示された画像を外部から視認させるための開口部15aが形成されている。本実施形態に係る液晶表示装置10は、携帯型情報端末（電子ブックやPDAなどを含む）、携帯電話（スマートフォンなどを含む）、ノートパソコン（タブレット型ノートパソコンなどを含む）、デジタルフォトフレーム、携帯型ゲーム機、電子インクペーパーなどの各種電子機器（図示せず）に用い

られるものである。このため、液晶表示装置 10 を構成する液晶パネル 11 の画面サイズは、数インチ～10 数インチ程度とされ、一般的には小型または中小型に分類される大きさとされている。

[0027] 先にバックライト装置 14 について簡単に説明する。バックライト装置 14 は、図 2 に示すように、表側（液晶パネル 11 側）に向けて開口した略箱形をなすシャーシ 14a と、シャーシ 14a 内に配された図示しない光源（例えば冷陰極管、LED、有機 EL など）と、シャーシ 14a の開口部を覆う形で配される図示しない光学部材とを備える。光学部材は、光源から発せられる光を面状に変換するなどの機能を有するものである。

[0028] 続いて、液晶パネル 11 について説明する。液晶パネル 11 は、図 1 に示すように、全体として縦長な方形状（矩形状）をなしており、その長辺方向における一方の端部側（図 1 に示す上側）に片寄った位置に表示部（アクティブエリア）AA が配されるとともに、長辺方向における他方の端部側（図 1 に示す下側）に片寄った位置にドライバ 21 及びフレキシブル基板 13 がそれぞれ取り付けられている。この液晶パネル 11 において表示部 AA 外の領域が、画像が表示されない非表示部（ノンアクティブエリア）NAA とされ、この非表示部 NAA は、表示部 AA を取り囲む略枠状の領域（後述する CF 基板 11a における額縁部分）と、長辺方向の他方の端部側に確保された領域（後述するアレイ基板 11b のうち CF 基板 11a とは重畳せずに露出する部分）とからなり、このうちの長辺方向の他方の端部側に確保された領域にドライバ 21 及びフレキシブル基板 13 の実装領域（取付領域）が含まれている。液晶パネル 11 における短辺方向が各図面の X 軸方向と一致し、長辺方向が各図面の Y 軸方向と一致している。なお、図 1 では、CF 基板 11a よりも一回り小さな枠状の一点鎖線が表示部 AA の外形を表しており、当該実線よりも外側の領域が非表示部 NAA となっている。

[0029] 続いて、液晶パネル 11 に接続される部材について説明する。制御回路基板 12 は、図 1 及び図 2 に示すように、バックライト装置 14 におけるシャーシ 14a の裏面（液晶パネル 11 側とは反対側の外面）にネジなどにより

取り付けられている。この制御回路基板 12 は、紙フェノールないしはガラスエポキシ樹脂製の基板上に、ドライバ 21 に各種入力信号を供給するための電子部品が実装されるとともに、図示しない所定のパターンの配線（導電路）が配線形成されている。この制御回路基板 12 には、フレキシブル基板 13 の一方の端部（一端側）が図示しない ACF（Anisotropic Conductive Film）を介して電氣的に且つ機械的に接続されている。

[0030] フレキシブル基板（FPC 基板）13 は、図 2 に示すように、絶縁性及び可撓性を有する合成樹脂材料（例えばポリイミド系樹脂等）からなる基材を備え、その基材上に多数本の配線パターン（図示せず）を有しており、長さ方向についての一方の端部が既述した通りシャーシ 14a の裏面側に配された制御回路基板 12 に接続されるのに対し、他方の端部（他端側）が液晶パネル 11 におけるアレイ基板 11b に接続されているため、液晶表示装置 10 内では断面形状が略 U 型となるよう折り返し状に屈曲されている。フレキシブル基板 13 における長さ方向についての両端部においては、配線パターンが外部に露出して端子部（図示せず）を構成しており、これらの端子部がそれぞれ制御回路基板 12 及び液晶パネル 11 に対して電氣的に接続されている。これにより、制御回路基板 12 側から供給される入力信号を液晶パネル 11 側に伝送することが可能とされている。

[0031] ドライバ 21 は、図 1 に示すように、内部に駆動回路を有する LSI チップからなるものとされ、信号供給源である制御回路基板 12 から供給される信号に基づいて作動することで、信号供給源である制御回路基板 12 から供給される入力信号を処理して出力信号を生成し、その出力信号を液晶パネル 11 の表示部 AA へ向けて出力するものとされる。このドライバ 21 は、平面に視て横長の方形状をなす（液晶パネル 11 の短辺に沿って長手状をなす）とともに、液晶パネル 11（後述するアレイ基板 11b）の非表示部 NAA に対して直接実装され、つまり COG（Chip On Glass）実装されている。なお、ドライバ 21 の長辺方向が X 軸方向（液晶パネル 11 の短辺方向）と一致し、同短辺方向が Y 軸方向（液晶パネル 11 の長辺方向）と一致してい

る。

[0032] 改めて液晶パネル 11 について説明する。液晶パネル 11 は、図 3 に示すように、一对の基板 11 a, 11 b と、両基板 11 a, 11 b 間に介在し、電界印加に伴って光学特性が変化する物質である液晶分子を含む液晶層 11 c とを備え、両基板 11 a, 11 b が液晶層 11 c の厚さ分のギャップを維持した状態で図示しないシール剤によって貼り合わせられている。本実施形態に係る液晶パネル 11 は、動作モードが IPS (In-Plane Switching) モードをさらに改良した FFS (Fringe Field Switching) モードであり、一对の基板 11 a, 11 b のうちのアレイ基板 11 b 側に後述する画素電極部 (第 2 透明電極部) 18 及び共通電極部 (第 1 透明電極部) 22 を共に形成し、且つこれら画素電極部 18 と共通電極部 22 とを異なる層に配してなるものである。一对の基板 11 a, 11 b のうち表側 (正面側) が CF 基板 (対向基板) 11 a とされ、裏側 (背面側) がアレイ基板 (半導体装置) 11 b とされる。これら CF 基板 11 a 及びアレイ基板 11 b は、ほぼ透明な (高い透光性を有する) ガラス基板 GS を備えており、当該ガラス基板 GS 上に各種の膜を積層形成してなるものとされる。このうち、CF 基板 11 a は、図 1 及び図 2 に示すように、短辺寸法がアレイ基板 11 b と概ね同等であるものの、長辺寸法がアレイ基板 11 b よりも小さなものとされるときともに、アレイ基板 11 b に対して長辺方向についての一方 (図 1 に示す上側) の端部を揃えた状態で貼り合わせられている。従って、アレイ基板 11 b のうち長辺方向についての他方 (図 1 に示す下側) の端部は、所定範囲にわたって CF 基板 11 a が重なり合うことがなく、表裏両板面が外部に露出した状態とされており、ここにドライバ 21 及びフレキシブル基板 13 の実装領域が確保されている。なお、両基板 11 a, 11 b の内面側には、液晶層 11 c に含まれる液晶分子を配向させるための配向膜 11 d, 11 e がそれぞれ形成されている。また、両基板 11 a, 11 b の外面側には、それぞれ偏光板 11 f, 11 g が貼り付けられている。

[0033] まず、アレイ基板 11 b の内面側 (液晶層 11 c 側、CF 基板 11 a との

対向面側）に既知のフォトリソグラフィ法によって積層形成された各種の膜について説明する。アレイ基板 1 1 b には、図 7 に示すように、下層（ガラス基板 G S）側から順に第 1 金属膜（ゲート金属膜）3 4、ゲート絶縁膜（第 1 絶縁膜）3 5、半導体膜 3 6、保護膜 3 7、第 2 金属膜（ソース金属膜）3 8、第 1 層間絶縁膜（第 2 絶縁膜）3 9、有機絶縁膜 4 0、第 1 透明電極膜 2 3、第 2 層間絶縁膜（第 3 絶縁膜）4 1、第 2 透明電極膜 2 4 が積層形成されている。

[0034] 第 1 金属膜 3 4 は、チタン（T i）及び銅（C u）の積層膜により形成されている。ゲート絶縁膜 3 5 は、窒化シリコン（S i N x）からなる下層側ゲート絶縁膜（下層側第 1 絶縁膜）3 5 a と、酸化シリコン（S i O 2）からなる上層側ゲート絶縁膜（上層側第 1 絶縁膜）3 5 b との積層膜により形成されている。半導体膜 3 6 は、酸化物半導体の一種であるインジウム（I n）、ガリウム（G a）及び亜鉛（Z n）を含む酸化物薄膜からなるものとされる。半導体膜 3 6 をなすインジウム（I n）、ガリウム（G a）及び亜鉛（Z n）を含む酸化物薄膜は、非晶質または結晶質とされている。この半導体膜 3 6 は、表示部 A A においては後述する表示部用 T F T 1 7 の第 1 チャネル部 1 7 d などを構成するのに対し、非表示部 N A A においては後述する非表示部用 T F T 2 9 の第 2 チャネル部 2 9 d などを構成している。保護膜 3 7 は、酸化シリコン（S i O 2）からなるものとされている。

[0035] 第 2 金属膜 3 8 は、チタン（T i）及び銅（C u）の積層膜により形成されている。第 1 層間絶縁膜 3 9 は、酸化シリコン（S i O 2）からなるものとされている。有機絶縁膜 4 0 は、有機材料であるアクリル系樹脂材料（例えばポリメタクリル酸メチル樹脂（P M M A））からなり、平坦化膜として機能するものである。第 1 透明電極膜 2 3 及び第 2 透明電極膜 2 4 は、I T O（Indium Tin Oxide）或いは Z n O（Zinc Oxide）といった透明電極材料からなる。第 2 層間絶縁膜 4 1 は、窒化シリコン（S i N x）からなり、詳しくは後述するが平面に視たパターンが上記した第 1 層間絶縁膜 3 9 と同一とされる。上記した各膜のうち、第 1 透明電極膜 2 3 及び第 2 透明電極膜 2

4は、アレイ基板11bの表示部AAにのみ形成され、非表示部NAAには形成されていないのに対し、ゲート絶縁膜35、保護膜37、第1層間絶縁膜39及び第2層間絶縁膜41といった絶縁材料からなる各絶縁膜（有機絶縁膜40を除いた各絶縁膜）については、アレイ基板11bのほぼ全面にわたるベタ状のパターン（一部に開口を有する）として形成されている。また、第1金属膜34、半導体膜36及び第2金属膜38は、アレイ基板11bの表示部AA及び非表示部NAAの双方に所定のパターンでもって形成されている。

[0036] 続いて、アレイ基板11bにおける表示部AA内に存在する構成について順次に詳しく説明する。アレイ基板11bの表示部AAには、図5及び図6に示すように、スイッチング素子である表示部用TFET（表示部用トランジスタ）17及び画素電極部18が多数個ずつマトリクス状に並んで設けられるとともに、これら表示部用TFET17及び画素電極部18の周りには、格子状をなすゲート配線（走査信号線、行制御線）19及びソース配線（列制御線、データ線）20が取り囲むようにして配設されている。言い換えると、格子状をなすゲート配線19及びソース配線20の交差部に、表示部用TFET17及び画素電極部18が行列状に並列配置されている。ゲート配線19は、第1金属膜34からなるのに対し、ソース配線20は、第2金属膜38からなり、相互の交差部位間にはゲート絶縁膜35及び保護膜37が介在する形で配されている。詳しくは次述するが、ゲート配線19とソース配線20とが、それぞれ表示部用TFET17の第1ゲート電極部17aと第1ソース電極部17bとに接続され、画素電極部18が表示部用TFET17の第1ドレイン電極部17cに接続されている（図7）。また、本実施形態では、表示部用TFET17がゲート配線19上に載る形で配されている（図6）。

[0037] 表示部用TFET17は、図7に示すように、第1金属膜34からなる第1ゲート電極部17aと、半導体膜36からなり第1ゲート電極部17aと平面に視て重畳する第1チャネル部17dと、保護膜37からなり第1チャネ

ル部 17 d と平面に視て重畳する位置に 2 つの第 1 開口部 17 e 1, 17 e 2 が貫通して形成されてなる第 1 保護部 17 e と、第 2 金属膜 38 からなり 2 つの第 1 開口部 17 e 1, 17 e 2 のうちの一方の第 1 開口部 17 e 1 を通して第 1 チャネル部 17 d に接続される第 1 ソース電極部 17 b と、第 2 金属膜 38 からなり 2 つの第 1 開口部 17 e 1, 17 e 2 のうちの他方の第 1 開口部 17 e 2 を通して第 1 チャネル部 17 d に接続される第 1 ドレイン電極部 17 c とを有している。このうち、第 1 チャネル部 17 d は、第 1 ソース電極部 17 b と第 1 ドレイン電極部 17 c とを架け渡して両電極 17 b, 17 c 部間での電子の移動を可能としている。ここで、第 1 チャネル部 17 d をなす半導体膜 36 は、インジウム (In)、ガリウム (Ga) 及び亜鉛 (Zn) を含む酸化物薄膜であり、このインジウム (In)、ガリウム (Ga) 及び亜鉛 (Zn) を含む酸化物薄膜は、電子移動度がアモルファスシリコン薄膜などに比べると、例えば 20 倍～50 倍程度と高くなっているため、表示部用 TFT 17 を容易に小型化して画素電極部 18 の透過光量を極大化することができ、もって高精細化及び低消費電力化などを図る上で好適とされる。このようなインジウム (In)、ガリウム (Ga) 及び亜鉛 (Zn) を含む酸化物薄膜を有する表示部用 TFT 17 は、第 1 ゲート電極部 17 a が最下層に配され、その上層側にゲート絶縁膜 35 を介して第 1 チャネル部 17 d が積層されてなる、逆スタガ型とされており、一般的なアモルファスシリコン薄膜を有する TFT と同様の積層構造とされる。

[0038] 画素電極部 18 は、図 6 及び図 7 に示すように、第 2 透明電極膜 24 からなり、ゲート配線 19 とソース配線 20 とに囲まれた領域において全体として平面に視て縦長の方形状（矩形状）をなすとともに、縦長のスリット 18 a が複数本（図 6 では 3 本）設けられることで略櫛歯状に形成されている。この画素電極部 18 は、第 2 層間絶縁膜 41 上に形成されており、次述する共通電極部 22 との間に第 2 層間絶縁膜 41 が介在している。画素電極部 18 の下層側には、第 1 層間絶縁膜 39、有機絶縁膜 40 及び第 2 層間絶縁膜 41 からなり、第 1 ドレイン電極部 17 c と平面に視て重畳する位置にコン

タクトホールCHが貫通して形成された第1絶縁部25が配されている。画素電極部18は、このコンタクトホールCHを通して表示部用TF T 17の第1ドレイン電極部17cに接続されているので、表示部用TF T 17の第1ゲート電極部17aをONすると、第1チャネル部17dを介して第1ソース電極部17bと第1ドレイン電極部17cとが通電することで、画素電極部18に所定の電位を印加することができる。なお、このコンタクトホールCHは、第2層間絶縁膜41を成膜する際に、マスクを用いて第2層間絶縁膜41に開口部をパターニングし、その開口部が形成された第2層間絶縁膜41をレジストとして用いて下層側の第1層間絶縁膜39及び有機絶縁膜40をエッチングすることで、第1層間絶縁膜39及び有機絶縁膜40に第2層間絶縁膜41の開口部に連通する開口部をそれぞれ形成してなるものとされる。共通電極部22は、第1透明電極膜23からなり、アレイ基板11bの表示部AAにおけるほぼ全面にわたる、いわゆるベタ状のパターンとされる。共通電極部22は、第1絶縁部25を構成する有機絶縁膜40と第2層間絶縁膜41との間に挟まれる形で配されている。共通電極部22には、図示しない共通配線から共通電位（基準電位）が印加されるので、上記のように表示部用TF T 17により画素電極部18に印加する電位を制御することで、両電極18、22間に所定の電位差を生じさせることができる。両電極18、22間に電位差が生じると、液晶層11cには、画素電極部18のスリット18aによってアレイ基板11bの板面に沿う成分に加えて、アレイ基板11bの板面に対する法線方向の成分を含むフリンジ電界（斜め電界）が印加されるので、液晶層11cに含まれる液晶分子のうち、スリット18aに存在するものに加えて、画素電極部18上に存在するものもその配向状態を適切にスイッチングすることができる。もって、液晶パネル11の開口率が高くなって十分な透過光量が得られるとともに、高い視野角性能を得ることができる。なお、アレイ基板11bには、ゲート配線19に並行するとともに画素電極部18を横切りつつ、ゲート絶縁膜35、保護膜37、第1層間絶縁膜39、有機絶縁膜40及び第2層間絶縁膜41を介して重畳す

る容量配線（図示せず）を設けることも可能である。

[0039] 続いて、CF基板11aにおける表示部AA内に存在する構成について詳しく説明する。CF基板11aには、図3に示すように、R（赤色）、G（緑色）、B（青色）等の各着色部が、アレイ基板11b側の各画素電極部18と平面に視て重畳するよう多数個マトリクス状に並列して配置されたカラーフィルタ11hが設けられている。カラーフィルタ11hをなす各着色部間には、混色を防ぐための略格子状の遮光層（ブラックマトリクス）11iが形成されている。遮光層11iは、上記したゲート配線19及びソース配線20と平面に視て重畳する配置とされる。カラーフィルタ11hび遮光層11iの表面には、配向膜11dが設けられている。なお、当該液晶パネル11においては、R（赤色）、G（緑色）、B（青色）の3色の着色部及びそれらと対向する3つの画素電極部18の組によって表示単位である1つの表示画素が構成されている。表示画素は、Rの着色部を有する赤色画素と、Gの着色部を有する緑色画素と、Bの着色部を有する青色画素とからなる。これら各色の画素は、液晶パネル11の板面において行方向（X軸方向）に沿って繰り返し並べて配されることで、画素群を構成しており、この画素群が列方向（Y軸方向）に沿って多数並んで配されている。

[0040] 次に、アレイ基板11bにおける非表示部NAA内に存在する構成について詳しく説明する。アレイ基板11bの非表示部NAAのうち、表示部AAにおける短辺部に隣り合う位置には、図4に示すように、列制御回路部27が設けられているのに対し、表示部AAにおける長辺部に隣り合う位置には、行制御回路部28が設けられている。列制御回路部27及び行制御回路部28は、ドライバ21からの出力信号を表示部用TF T17に供給するための制御を行うことが可能とされている。列制御回路部27及び行制御回路部28は、表示部用TF T17と同じインジウム（In）、ガリウム（Ga）及び亜鉛（Zn）を含む酸化物薄膜（半導体膜36）をベースとしてアレイ基板11b上にモノリシックに形成されており、それにより表示部用TF T17への出力信号の供給を制御するための制御回路を有している。列制御回

路部 27 及び行制御回路部 28 は、アレイ基板 11b の製造工程において表示部用 TFT 17 などをパターニングする際に既知のフォトリソグラフィ法により同時にアレイ基板 11b 上にパターニングされている。

[0041] このうち、列制御回路部 27 は、図 4 に示すように、表示部 AA における図 4 に示す下側の短辺部に隣り合う位置、言い換えると Y 軸方向について表示部 AA とドライバ 21 との間となる位置に配されており、X 軸方向に沿って延在する横長な方形状の範囲に形成されている。この列制御回路部 27 は、表示部 AA に配されたソース配線 20 に接続されるとともに、ドライバ 21 からの出力信号に含まれる画像信号を、各ソース配線 20 に振り分けるスイッチ回路（RGB スイッチ回路）を有している。具体的には、ソース配線 20 は、アレイ基板 11b の表示部 AA において X 軸方向に沿って多数本が並列配置されるとともに、R（赤色）、G（緑色）、B（青色）の各色の画素をなす各表示部用 TFT 17 にそれぞれ接続されているのに対して、列制御回路部 27 は、スイッチ回路によってドライバ 21 からの画像信号を R、G、B の各ソース配線 20 に振り分けて供給している。また、列制御回路部 27 は、レベルシフト回路や ESD 保護回路などの付属回路を備えることも可能である。

[0042] これに対し、行制御回路部 28 は、図 4 に示すように、表示部 AA における図 4 に示す左側の長辺部に隣り合う位置に配されており、Y 軸方向に沿って延在する縦長な範囲に形成されている。行制御回路部 28 は、表示部 AA に配されたゲート配線 19 に接続されるとともに、ドライバ 21 からの出力信号に含まれる走査信号を、各ゲート配線 19 に所定のタイミングで供給して各ゲート配線 19 を順次に走査する走査回路を有している。具体的には、ゲート配線 19 は、アレイ基板 11b の表示部 AA において Y 軸方向に沿って多数本が並列配置されているのに対して、行制御回路部 28 は、走査回路によってドライバ 21 からの制御信号（走査信号）を、表示部 AA において図 4 に示す上端位置のゲート配線 19 から下端位置のゲート配線 19 に至るまで順次に供給することで、ゲート配線 19 の走査を行っている。また、行

制御回路部 28 には、レベルシフト回路や ESD 保護回路などの付属回路を備えることも可能である。なお、列制御回路部 27 及び行制御回路部 28 は、アレイ基板 11b 上に形成された接続配線によってドライバ 21 に接続されている。

[0043] この行制御回路部 28 に備えられる走査回路には、図 4 に示すように、ゲート配線 19 に接続されるとともに走査信号を増幅させてゲート配線 19 に出力するバッファ回路部 26 が含まれている。そして、このバッファ回路部 26 には、非表示部用 T F T（非表示部用トランジスタ）29 が備えられている。この非表示部用 T F T 29 は、アレイ基板 11b の板面のうち非表示部 N A A に配されるとともに、アレイ基板 11b の製造工程において表示部用 T F T 17 と同時に形成されている。非表示部用 T F T 29 は、走査回路において行われる信号処理の最終段において走査信号を出力するためのものであるため、取り扱う電流量が表示部用 T F T 17 が取り扱う電流量よりも大きなものとなっている。

[0044] 非表示部用 T F T 29 の積層構造について説明する。非表示部用 T F T 29 は、図 8 に示すように、第 1 金属膜 34 からなる第 2 ゲート電極部 29a と、半導体膜 36 からなり第 2 ゲート電極部 29a と平面に視て重畳する第 2 チャネル部 29d と、保護膜 37 からなり第 2 チャネル部 29d と平面に視て重畳する位置に 2 つの第 2 開口部 29e1, 29e2 が貫通して形成されてなる第 2 保護部 29e と、第 2 金属膜 38 からなり 2 つの第 2 開口部 29e1, 29e2 のうちの一方の第 2 開口部 29e1 を通して第 2 チャネル部 29d に接続される第 2 ソース電極部 29b と、第 2 金属膜 38 からなり 2 つの第 2 開口部 29e1, 29e2 のうちの他方の第 2 開口部 29e2 を通して第 2 チャネル部 29d に接続される第 2 ドレイン電極部 29c とを有している。このうち、第 2 チャネル部 29d は、第 2 ソース電極部 29b と第 2 ドレイン電極部 29c とを架け渡して両電極部 29b, 29c 間での電子の移動を可能としている。この第 2 チャネル部 29d をなす半導体膜 36 は、表示部用 T F T 17 の第 1 チャネル部 17d と同一のインジウム (In

）、ガリウム（Ga）及び亜鉛（Zn）を含む酸化物薄膜とされている。また、非表示部用TF T 2 9は、表示部用TF T 1 7と同様に、第2ゲート電極部2 9 aが最下層に配され、その上層側にゲート絶縁膜3 5を介して第2チャンネル部2 9 dが積層されてなる、逆スタガ型とされている。

[0045] そして、上記した非表示部用TF T 2 9に対して上層側には、図8に示すように、下層側絶縁部3 0及び上層側絶縁部3 1の順で積層配置されている。下層側絶縁部3 0は、第1層間絶縁膜3 9及び保護膜3 7からなるのに対し、上層側絶縁部3 1は、第2層間絶縁膜4 1からなるものとされており、両絶縁部3 0、3 1間には有機絶縁膜4 0が介在していない。つまり、非表示部用TF T 2 9に対する上層側には、有機絶縁膜4 0が存在しない構成とされている。従って、下層側絶縁部3 0を構成する第1層間絶縁膜3 9と、上層側絶縁部3 1を構成する第2層間絶縁膜4 1とは、表示部AAにおいて平面に視て互いに重畳する位置にコンタクトホールCHとなる開口部を共に有する（図7を参照）とともに、非表示部NAAにおいて共に非表示部用TF T 2 9上に積層されているので、平面に視たパターンがほぼ同一であると言えるのに対し、有機絶縁膜4 0は、表示部AAにおいてコンタクトホールCHとなる開口部を有するものの、非表示部NAAでは非表示部用TF T 2 9上に積層されることがなく、第1層間絶縁膜3 9及び第2層間絶縁膜4 1とは平面に視たパターンが異なっていると言える。その上で、下層側絶縁部3 0は、上層側絶縁部3 1よりも膜厚が相対的に大きなものとされている。詳しくは、下層側絶縁部3 0（第1層間絶縁膜3 9及び保護膜3 7）の膜厚T 1は、上層側絶縁部3 1（第2層間絶縁膜4 1）の膜厚T 2の約2倍程度とされている。より具体的には、上層側絶縁部3 1の膜厚T 2は、約100 nm程度とされるのに対し、下層側絶縁部3 0の膜厚T 1は、約200 nm程度とされる。また、下層側絶縁部3 0を構成する第1層間絶縁膜3 9の膜厚は、上層側絶縁部3 1を構成する第2層間絶縁膜4 1の膜厚よりも相対的に大きなものとされている。さらには、表示部用TF T 1 7が有する第1絶縁部2 5を構成する第1層間絶縁膜3 9は、図7及び図8に示すように、そ

の膜厚が第1絶縁部25を構成する第2層間絶縁膜41よりも大きくなっており、非表示部用TF T 29と平面視重畳する下層側絶縁部30を構成する第1層間絶縁膜39の膜厚と同じとされている。従って、アレイ基板11bの製造過程で行われる第1層間絶縁膜39の成膜工程を1回で済ませることができる。また、表示部用TF T 17が有する第1絶縁部25を構成する第2層間絶縁膜41は、その膜厚が非表示部用TF T 29と平面視重畳する上層側絶縁部31の膜厚T2と同じとされる。なお、本実施形態では、「上層側」及び「下層側」の記載に関しては、ガラス基板GSの板面に対する法線方向についてガラス基板GSに近づく側（図7及び図8に示す下側）を「下層側」とし、ガラス基板GSから遠ざかる側（図7及び図8に示す上側）を「上層側」としている。また、上記したように非表示部用TF T 29において下層側絶縁部30及び上層側絶縁部31の間に有機絶縁膜40が介在しない構成とされると、表示部用TF T 17が有するコンタクトホールCHを形成する際に、仮に有機絶縁膜40をレジストとして用いたパターニングを行うと、下層側絶縁部30を構成する第1層間絶縁膜39がエッチングされてしまう。そのため、本実施形態では、表示部用TF T 17が有するコンタクトホールCHを形成する際に、第2層間絶縁膜41をレジストとして用いて下層側の第1層間絶縁膜39及び有機絶縁膜40をエッチングするようにしており、それにより有機絶縁膜40に係るパターンの自由度を高めて非表示部用TF T 29において下層側絶縁部30及び上層側絶縁部31の間に有機絶縁膜40が介在しない構成を実現するとともに、マスクの使用枚数の削減をも図ることができる。

[0046] 上記のような構成により次の作用及び効果を得ることができる。すなわち、有機絶縁膜40に用いられるアクリル系樹脂材料は、吸湿し易い性質を有しているため、有機絶縁膜40が含有する水分が半導体膜36に取り込まれて劣化が生じると、半導体膜36の電氣的な特性が変化するおそれがある。アレイ基板11bの表示部AAに配された表示部用TF T 17は、第1ソース電極部17bと第1ドレイン電極部17cとの間を流れる電流量が少ない

ため、半導体膜 36 からなる第 1 チャネル部 17 d が、有機絶縁膜 40 が含有する水分によって劣化してその電気的な特性が変化したとしてもその動作に悪影響が及ぶ可能性は低くなっている。ところが、アレイ基板 11 b の非表示部 N A A に配された非表示部用 T F T 29 は、行制御回路部 28 の走査回路において行われる信号処理の最終段において走査信号を出力するためのものであるため、取り扱う電流量が表示部用 T F T 17 が取り扱う電流量よりも多くなっており、そのため仮に半導体膜 36 からなる第 2 チャネル部 29 d が劣化してその電気的な特性が変化すると動作に悪影響が及ぶ可能性が高くなっている。特に、この半導体膜 36 は、酸化物半導体であるインジウム (I n)、ガリウム (G a) 及び亜鉛 (Z n) を含む酸化物薄膜からなるものであり、酸化または還元され易い性質を有するとともに、酸化または還元されるのに伴ってその電気的な特性が変化し易い性質を有しているため、非表示部用 T F T 29 が有する第 2 チャネル部 29 d の劣化が問題となっていた。また、有機絶縁膜 40 が水分を含有した状態でその上層側に第 2 層間絶縁膜 41 が成膜されると、成膜に伴う高温環境下において水分が蒸発することで、第 2 層間絶縁膜 41 が多孔質となって外部からの水分を取り込み易くなり、結果として第 2 層間絶縁膜 41 から半導体膜 36 へと水分が供給されるおそれもあった。

[0047] その点、本実施形態では、非表示部用 T F T 29 は、その上層側に有機絶縁膜 40 を有さない積層構造とされているので、半導体膜 36 からなる第 2 チャネル部 29 d が水分によって劣化する事態が生じ難くなっている。また、有機絶縁膜 40 が存在しなければ、第 2 層間絶縁膜 41 からなる上層側絶縁部 31 が多孔質になることも避けられるので、外部からの水分が半導体膜 36 からなる第 2 チャネル部 29 d に供給されるのも抑制することができる。しかも、第 1 層間絶縁膜 39 及び保護膜 37 からなる下層側絶縁部 30 の膜厚 T 1 が、第 2 層間絶縁膜 41 からなる上層側絶縁部 31 の膜厚 T 2 よりも相対的に大きくなっているから、アレイ基板 11 b の製造過程において、第 2 層間絶縁膜 41 (上層側絶縁部 31) を成膜する際に第 1 層間絶縁膜 3

9（下層側絶縁部30）よりも下層側がダメージを受け難くすることができる。特に、第2層間絶縁膜41の成膜に際しては、プラズマCVD法が用いられ、第1層間絶縁膜39及び保護膜37よりも下層側がダメージを受けることが懸念されるため、下層側絶縁部30の膜厚T1を上記のような設定とするのが好ましい。これにより、非表示部用TF T29に動作不良が生じ難くなる。

[0048] さらに、第1層間絶縁膜39をなす酸化シリコンは、窒化シリコンやアクリル系樹脂材料に比べると、半導体膜36を酸化または還元し難い材料であることから、第1層間絶縁膜39からなる下層側絶縁部30の膜厚T1を十分に大きく確保することで、半導体膜36からなる第2チャネル部29dの電気的な特性をより変動し難くすることができる。また、第2層間絶縁膜41をなす窒化シリコンは、酸化シリコンに比べると、成膜時に水素を含有し易く、その水素により半導体膜36が還元されるおそれがあるものの、第1層間絶縁膜39からなる下層側絶縁部30の膜厚T1を十分に大きく確保することで、第2層間絶縁膜41が含有する水素によって半導体膜36からなる第2チャネル部29dが還元され難くなり、もって、第2チャネル部29dの電気的な特性を変動し難くすることができる。また、半導体膜36に対して上層側に配される保護膜37及び下層側に配されるゲート絶縁膜35の上層側ゲート絶縁膜35bが共に酸化シリコンからなるので、半導体膜36が酸化または還元され難くなっており、それにより半導体膜36からなる第2チャネル部29dの電気的な特性をより変動し難くすることができる。

[0049] 以上説明したように本実施形態のアレイ基板（半導体装置）11bは、ガラス基板（基板）GSと、ガラス基板GS上に形成される第1金属膜34と、少なくとも第1金属膜34上に形成されるゲート絶縁膜（第1絶縁膜）35と、ゲート絶縁膜35上に形成される半導体膜36と、少なくとも半導体膜35上に形成される第2金属膜38と、少なくとも第2金属膜38上に形成される第1層間絶縁膜（第2絶縁膜）39と、第1層間絶縁膜39上に形成される有機絶縁膜40と、有機絶縁膜40上に形成される第1透明電極膜

23と、少なくとも第1透明電極膜23上に形成される第2層間絶縁膜（第3絶縁膜）41と、少なくとも第2層間絶縁膜41上に形成される第2透明電極膜24と、ガラス基板GSの板面内において画像を表示する表示部AAと、表示部AAに配される表示部用TF T（表示部用トランジスタ）17であって、第1金属膜34からなる第1ゲート電極部17aと、半導体膜36からなり第1ゲート電極部17aと平面に視て重畳する第1チャネル部17dと、第2金属膜38からなり第1チャネル部17dに接続される第1ソース電極部17bと、第2金属膜38からなり第1チャネル部17dに接続される第1ドレイン電極部17cとを少なくとも有する表示部用TF T17と、表示部AAに配されるとともに第1透明電極膜23からなる共通電極部（第1透明電極部）22と、表示部AAに配されるとともに第1層間絶縁膜39、有機絶縁膜40及び第2層間絶縁膜41からなり第1ドレイン電極部17cと平面に視て重畳する位置にコンタクトホールCHが貫通して形成されてなる第1絶縁部25と、表示部AAに配されるとともに第2透明電極膜24からなりコンタクトホールCHを通して第1ドレイン電極部17cに接続される画素電極部（第2透明電極部）18と、ガラス基板GSの板面内において表示部AA外に配される非表示部NAAと、非表示部NAAに配される非表示部用TF T（非表示部用トランジスタ）29であって、第1金属膜34からなる第2ゲート電極部29aと、半導体膜36からなり第2ゲート電極部29aと平面に視て重畳する第2チャネル部29dと、第2金属膜38からなり第2チャネル部29dに接続される第2ソース電極部29bと、第2金属膜38からなり第2チャネル部29dに接続される第2ドレイン電極部29cとを少なくとも有する非表示部用TF T29と、非表示部NAAに配されるとともに第2層間絶縁膜41からなる上層側絶縁部31と、非表示部NAAに配されるとともに少なくとも第1層間絶縁膜39からなり上層側絶縁部31の下層側に積層される下層側絶縁部30と、を備える。

[0050] このようにすれば、ガラス基板GSの板面内のうちの表示部AAに配された表示部用TF T17における第1ゲート電極部17aがONされると、第

1 チャンネル部 17 d を介して第 1 ソース電極部 17 b と第 1 ドレイン電極部 17 c とが通電することで、第 1 ドレイン電極部 17 c に接続された画素電極部 18 が充電され、もって画素電極部 18 と共通電極部 22 との間に生じる電位差に基づいて表示部 A A に画像を表示することが可能とされる。

[0051] ところで、有機絶縁膜 40 に用いられる材料は、吸湿し易い性質を有する場合が多くなっている。有機絶縁膜 40 が含有する水分が半導体膜 36 に取り込まれて劣化が生じると、半導体膜 36 の電氣的な特性が変化するおそれがある。表示部用 TFT 17 は、第 1 ソース電極部 17 b と第 1 ドレイン電極部 17 c との間を流れる電流量が少ないため、半導体膜 36 からなる第 1 チャンネル部 17 d が劣化してその電氣的な特性が変化したとしてもその動作に悪影響が及ぶ可能性は低いものの、非表示部用 TFT 29 は、第 2 ソース電極部 29 b と第 2 ドレイン電極部 29 c との間を流れる電流量が多くなる場合があり、そのような非表示部用 TFT 29 に関しては、半導体膜 36 からなる第 2 チャンネル部 29 d が劣化してその電氣的な特性が変化すると動作に悪影響が及ぶ可能性が高くなる。

[0052] その点、上記したように非表示部用 TFT 29 は、第 2 層間絶縁膜 41 からなる上層側絶縁部 31 と少なくとも第 1 層間絶縁膜 39 からなる下層側絶縁部 30 との間に有機絶縁膜 40 を有していないから、半導体膜 36 からなる第 2 チャンネル部 29 d が劣化し難くなくっており、もって第 2 チャンネル部 29 d の電氣的な特性が変化し難くなくしている。これにより、非表示部用 TFT 29 に動作不良が生じ難くなる。

[0053] また、下層側絶縁部 30 は、上層側絶縁部 31 よりも膜厚 T1 が相対的に大きなものとされる。このようにすれば、下層側絶縁部 30 の膜厚 T1 が、上層側絶縁部 31 の膜厚 T2 よりも相対的に大きくなっているから、当該アレイ基板 11 b の製造過程において、第 2 層間絶縁膜 41（上層側絶縁部 31）を成膜する際に第 1 層間絶縁膜 39（下層側絶縁部 30）よりも下層側がダメージを受け難くすることができる。

[0054] また、少なくとも半導体膜 36 と第 2 金属膜 38 との間に介在する形で形

成されて半導体膜 36 を保護する保護膜 37 を備えており、表示部用 TFT 17 は、保護膜 37 からなり第 1 チャネル部 17 d と平面に視て重畳する位置に 2 つの第 1 開口部 17 e 1, 17 e 2 が貫通して形成されてなる第 1 保護部 17 e を有していて、第 1 ソース電極部 17 b が 2 つの第 1 開口部 17 e 1, 17 e 2 のうちの一方を通して第 1 チャネル部 17 d に接続されるのに対し、第 1 ドレイン電極部 17 c が 2 つの第 1 開口部 17 e 1, 17 e 2 のうちの他方を通して第 1 チャネル部 17 d に接続されており、非表示部用 TFT 29 は、保護膜 37 からなり第 2 チャネル部 29 d と平面に視て重畳する位置に 2 つの第 2 開口部 29 e 1, 29 e 2 が貫通して形成されてなる第 2 保護部 29 e を有していて、第 2 ソース電極部 29 b が 2 つの第 2 開口部 29 e 1, 29 e 2 のうちの一方を通して第 2 チャネル部 29 d に接続されるのに対し、第 2 ドレイン電極部 29 c が 2 つの第 2 開口部 29 e 1, 29 e 2 のうちの他方を通して第 2 チャネル部 29 d に接続されており、下層側絶縁部 30 は、第 2 絶縁膜 39 と保護膜 37 とからなるものとされる。このようにすれば、半導体膜 36 と第 2 金属膜 38 との間に介在する保護膜 37 により半導体膜 36 を保護することができるから、製造過程において第 2 金属膜 38 を成膜する際にも、半導体膜 36 からなる第 1 チャネル部 17 d 及び第 2 チャネル部 29 d がエッチングされ難くなる。しかも、下層側絶縁部 30 が第 1 層間絶縁膜 39 と保護膜 37 とからなるものとされているから、当該アレイ基板 11 b の製造過程において、第 2 層間絶縁膜 40 を成膜する際に第 1 層間絶縁膜 39 及び保護膜 37 よりも下層側がダメージを受け難くすることができる。また、保護膜 37 からなる第 1 保護部 17 e には、2 つの第 1 開口部 17 e 1, 17 e 2 が形成されることで、第 1 チャネル部 17 d に対して第 1 ソース電極部 17 b 及び第 1 ドレイン電極部 17 c をそれぞれ接続することができる。また、保護膜 37 からなる第 2 保護部 29 e には、2 つの第 2 開口部 29 e 1, 29 e 2 が形成されることで、第 2 チャネル部 29 d に対して第 2 ソース電極部 29 b 及び第 2 ドレイン電極部 29 c をそれぞれ接続することができる。

- [0055] また、保護膜 37 は、酸化シリコンからなる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜 36 を酸化または還元し難い材料であることから、表示部用 TFT 17 及び非表示部用 TFT 29 において半導体膜 36 の上層側にあつて半導体膜 36 を保護する保護膜 37 の材料を酸化シリコンとすることで、半導体膜 36 からなる第 1 チャネル部 17d 及び第 2 チャネル部 29d の電氣的な特性が変化し難くなる。
- [0056] また、表示部用 TFT 17 は、第 1 絶縁部 25 を構成する第 1 層間絶縁膜 39 の膜厚が、第 1 絶縁部 25 を構成する第 2 層間絶縁膜 41 の膜厚 T2 よりも大きく、且つ非表示部用 TFT 29 が有する下層側絶縁部 30 を構成する第 1 層間絶縁膜 39 の膜厚と同一とされる。このようにすれば、第 1 層間絶縁膜 39 が表示部 AA と非表示部 NAA とで同一の膜厚でもって成膜されているので、成膜工程を 1 回で済ませることができる。これにより、タクトタイムの短縮化などを図ることができる。
- [0057] また、第 2 層間絶縁膜 41 は、窒化シリコンからなる。窒化シリコンは、例えば酸化シリコンなどに比べると、成膜時に水素を含有し易いため、その水素により半導体膜 36 が還元されるおそれがあるものの、非表示部用 TFT 29 において少なくとも第 1 層間絶縁膜 39 からなる下層側絶縁部 30 の膜厚 T1 が、第 2 層間絶縁膜 41 からなる上層側絶縁部 31 の膜厚 T2 よりも大きくされることで、半導体膜 36 からなる第 2 チャネル部 29d が還元され難くなり、もって第 2 チャネル部 29d の電氣的な特性が変化し難くなっている。
- [0058] また、有機絶縁膜 40 は、アクリル系樹脂材料からなる。アクリル系樹脂材料は、吸水し易い性質を有しているため、その水分により半導体膜 36 が劣化するおそれがあるものの、非表示部用 TFT 29 において少なくとも第 1 層間絶縁膜 39 からなる下層側絶縁部 30 の膜厚 T1 が、第 2 層間絶縁膜 41 からなる上層側絶縁部 31 の膜厚 T2 よりも大きくされることで、半導体膜 36 からなる第 2 チャネル部 29d が劣化し難くなり、もって第 2 チャネル部 29d の電氣的な特性が変化し難くなっている。

[0059] また、半導体膜 36 は、酸化物半導体からなる。酸化物半導体は、酸化または還元され易い性質を有するものの、非表示部用 TFT 29 が有機絶縁膜 40 を有さない構成とされることで、半導体膜 36 からなる第 2 チャネル部 29d が劣化し難くなっている。第 2 チャネル部 29d の電気的な特性が変化し難くなっている。また、半導体膜 36 を酸化物半導体とすると、製造過程において第 2 金属膜 38 を成膜する際にエッチングされ易くなるものの、半導体膜 36 と第 2 金属膜 38 との間には保護膜 37 が介在しており、半導体膜 36 が保護膜 37 によって保護されるので、第 2 金属膜 38 を成膜する際にエッチングされ難くなっている。

[0060] また、表示部 AA に配され、第 1 ゲート電極部 17a に接続されることで表示部用 TFT 17 に対して走査信号を伝送するゲート配線（走査信号線）19 と、非表示部 NAA に配され、ゲート配線 19 に接続されるとともに走査信号を供給するバッファ回路部 26 とを備えており、非表示部用 TFT 29 は、バッファ回路部 26 を構成している。このようにすれば、バッファ回路部 26 を構成する非表示部用 TFT 29 では、第 2 ソース電極部 29b と第 2 ドレイン電極部 29c との間を流れる電流量が、表示部用 TFT 17 の第 1 ソース電極部 17b と第 1 ドレイン電極部 17c との間を流れる電流量よりも大きくなる傾向にあるため、非表示部用 TFT 29 の第 2 チャネル部 29d をなす半導体膜 36 が他の膜や外部からの水分によって劣化して電気的な特性が変化すると、正常に作動しなくなる可能性がより高くなっている。ところが、上記したように非表示部用 TFT 29 は、有機絶縁膜 40 を有していないことで第 2 チャネル部 29d が劣化し難くなっているから、バッファ回路部 26 を構成する非表示部用 TFT 29 に動作不良が生じ難くなる。

[0061] また、第 1 層間絶縁膜 39 は、酸化シリコンからなる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜 36 を酸化または還元し難い材料であることから、非表示部用 TFT 29 において下層側絶縁部 30 を構成する第 1 層間絶縁膜 39 の材料を酸化シリコンとすること

で、半導体膜 3 6 からなる第 2 チャネル部 2 9 d の電気的な特性がより変化し難くなる。

[0062] また、ゲート絶縁膜 3 5 は、窒化シリコンからなる下層側ゲート絶縁膜（下層側第 1 絶縁膜） 3 5 a と、下層側ゲート絶縁膜 3 5 a と半導体膜 3 6 との間に配されて酸化シリコンからなる上層側ゲート絶縁膜（上層側第 1 絶縁膜） 3 5 b との積層構造とされる。酸化シリコンは、例えば窒化シリコンや有機絶縁材料などに比べると、半導体膜 3 6 を酸化または還元し難い材料であることから、表示部用 T F T 1 7 及び非表示部用 T F T 2 9 において下層側ゲート絶縁膜 3 5 a と半導体膜 3 6 との間に配される上層側ゲート絶縁膜 3 5 b の材料を酸化シリコンとすることで、半導体膜 3 6 からなる第 1 チャネル部 1 7 d 及び第 2 チャネル部 2 9 d の電気的な特性が変化し難くなる。

[0063] また、第 1 層間絶縁膜 3 9 及び第 2 層間絶縁膜 4 1 は、表示部 A A 及び非表示部 N A A の全域において平面に視たパターンが同一とされている。このようにすれば、例えば、第 2 層間絶縁膜 4 1 を成膜してパターンニングした後、その第 2 層間絶縁膜 4 1 をレジストとして用いて第 1 層間絶縁膜 3 9 をパターンニングすることが可能とされる。これにより、第 1 層間絶縁膜 3 9 をパターンニングするのにマスクが不要となるので、製造設備の簡素化及び製造コストの低減などを図ることができる。しかも、第 1 層間絶縁膜 3 9 をパターンニングするに際して、有機絶縁膜 4 0 をレジストとして用いることがないので、有機絶縁膜 4 0 のパターンの自由度を高くすることができ、それにより非表示部 N A A において第 2 層間絶縁膜 4 1 からなる上層側絶縁部 3 1 と少なくとも第 1 層間絶縁膜 3 9 からなる下層側絶縁部 3 0 との間に有機絶縁膜 4 0 を介在させない構成を実現することが可能とされる。

[0064] また、本実施形態に係る液晶パネル（表示装置） 1 1 は、上記したアレイ基板 1 1 b と、アレイ基板 1 1 b と対向するように配置された C F 基板（対向基板） 1 1 a と、アレイ基板 1 1 b と C F 基板 1 1 a との間に配置された液晶層 1 1 c とを備える。このような液晶パネル 1 1 によると、上記したアレイ基板 1 1 b が非表示部用 T F T 2 9 に動作不良が発生し難くなっている

から、動作信頼性などに優れる。

[0065] <実施形態 2>

本発明の実施形態 2 を図 9 または図 10 によって説明する。この実施形態 2 では、非表示部 N A A において第 1 層間絶縁膜 1 3 9 を二層構造としたものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0066] 本実施形態に係る第 1 層間絶縁膜 1 3 9 は、図 9 及び図 10 に示すように、表示部 A A では一層構造とされるものの、非表示部 N A A においては二層構造とされている。非表示部 N A A において非表示部用 T F T 1 2 9 と平面視重畳する第 1 層間絶縁膜 1 3 9 は、下層側第 1 層間絶縁膜 1 3 9 a と、上層側第 1 層間絶縁膜 1 3 9 b とからなる。表示部 N A A において表示部用 T F T 1 1 7 と平面視重畳する第 1 層間絶縁膜 1 3 9 は、下層側第 1 層間絶縁膜 1 3 9 a のみからなる。アレイ基板 1 1 1 b の製造過程では、まず下層側第 1 層間絶縁膜 1 3 9 a が表示部 A A 及び非表示部 N A A の双方に成膜された後、上層側第 1 層間絶縁膜 1 3 9 b が非表示部 N A A にのみ選択的に成膜されている。下層側第 1 層間絶縁膜 1 3 9 a 及び上層側第 1 層間絶縁膜 1 3 9 b は、共に第 2 層間絶縁膜 1 4 1 と同じ膜厚 T 2 とされている。従って、非表示部 N A A において第 1 層間絶縁膜 1 3 9 の膜厚は、第 2 層間絶縁膜 1 4 1 の膜厚 T 2 の約 2 倍とされている。

[0067] <実施形態 3>

本発明の実施形態 3 を図 11 によって説明する。この実施形態 3 では、上記した実施形態 1 よりも第 1 層間絶縁膜 2 3 9 の膜厚を薄くしたものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0068] 本実施形態に係る第 1 層間絶縁膜 2 3 9 は、図 11 に示すように、膜厚 T 3 が第 2 層間絶縁膜 2 4 1 の膜厚 T 2 の約 1.5 倍とされる。第 1 層間絶縁膜 2 3 9 の膜厚を設定するに際しては、例えば、窒化シリコンからなる第 2 層間絶縁膜 2 4 1 の水素含有量に応じて第 1 層間絶縁膜 2 3 9 の膜厚を変更

することができる。本実施形態では、第2層間絶縁膜241の水素含有量が上記した実施形態1に記載した第2層間絶縁膜41の水素含有量よりも少ないため、第1層間絶縁膜239の膜厚T3を実施形態1に記載した第1層間絶縁膜39の膜厚よりも薄くしている。

[0069] <実施形態4>

本発明の実施形態4を図12によって説明する。この実施形態4では、上記した実施形態1よりも第1層間絶縁膜339の膜厚を厚くしたものを示す。なお、上記した実施形態1と同様の構造、作用及び効果について重複する説明は省略する。

[0070] 本実施形態に係る第1層間絶縁膜339は、図12に示すように、膜厚T4が第2層間絶縁膜341の膜厚T2の約3倍とされる。本実施形態では、第2層間絶縁膜341の水素含有量が上記した実施形態1に記載した第2層間絶縁膜41の水素含有量よりも多いため、第1層間絶縁膜339の膜厚T4を実施形態1に記載した第1層間絶縁膜39の膜厚よりも厚くしている。

[0071] <実施形態5>

本発明の実施形態5を図13によって説明する。この実施形態5では、第1層間絶縁膜439の膜厚をさらに変更したものを示す。なお、上記した実施形態1と同様の構造、作用及び効果について重複する説明は省略する。

[0072] 本実施形態に係る第1層間絶縁膜439は、図13に示すように、膜厚T5がゲート絶縁膜435の膜厚T6とほぼ等しいものとされる。

[0073] <実施形態6>

本発明の実施形態6を図14及び図15によって説明する。この実施形態6では、上記した実施形態1に記載した保護膜37を除去したものを示す。なお、上記した実施形態1と同様の構造、作用及び効果について重複する説明は省略する。

[0074] 本実施形態に係るアレイ基板511bは、図14及び図15に示すように、半導体膜536上に第2金属膜538が直接積層されており、両膜536、538の間に上記した実施形態1に記載した保護膜37が介在しない構成

とされる。このような構成によれば、表示部用 T F T 5 1 7 は、図 1 4 に示すように、半導体膜 5 3 6 からなる第 1 チャネル部 5 1 7 d の両端部上に、第 2 金属膜 5 3 8 からなる第 1 ソース電極部 5 1 7 b 及び第 1 ドレイン電極部 5 1 7 c が直接積層されることで、それぞれの接続が図られている。同様に、非表示部用 T F T 5 2 9 は、図 1 5 に示すように、半導体膜 5 3 6 からなる第 2 チャネル部 5 2 9 d の両端部上に、第 2 金属膜 5 3 8 からなる第 2 ソース電極部 5 2 9 b 及び第 2 ドレイン電極部 5 2 9 c が直接積層されることで、それぞれの接続が図られている。そして、非表示部用 T F T 5 2 9 における下層側絶縁部 5 3 0 は、第 1 層間絶縁膜 5 3 9 のみからなるものとされる。第 1 層間絶縁膜 5 3 9 のみからなる下層側絶縁部 5 3 0 の膜厚 T 7 は、第 2 層間絶縁膜 5 4 1 からなる上層側絶縁部 5 3 1 の膜厚 T 2 よりも相対的に大きなものとされる。このような構成であっても、当該アレイ基板 5 1 1 b の製造過程において、第 2 層間絶縁膜 5 4 1（上層側絶縁部 5 3 1）を成膜する際に第 1 層間絶縁膜 5 3 9（下層側絶縁部 5 3 0）よりも下層側がダメージを受け難くすることができる。

[0075] <実施形態 7>

本発明の実施形態 7 を図 1 6 によって説明する。この実施形態 7 では、非表示部用 T F T 6 2 9 を構成する第 2 保護部 6 2 9 e の形態を変更したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0076] 本実施形態に係る非表示部用 T F T 6 2 9 を構成する第 2 保護部 6 2 9 e は、図 1 6 に示すように、第 2 チャネル部 6 2 9 d に対する第 2 ドレイン電極部 6 2 9 c の接続箇所よりも第 2 ソース電極部 6 2 9 b 側とは反対側（図 1 6 に示す右側）の部分が除去されている。つまり、第 2 保護部 6 2 9 e に形成された 2 つの第 2 開口部 6 2 9 e 1, 6 2 9 e 2 のうち、第 2 ドレイン電極部 6 2 9 c 側の第 2 開口部 6 2 9 e 2 の形成範囲が拡張されている。従って、第 2 ドレイン電極部 6 2 9 c は、第 2 チャネル部 6 2 9 d の端部上に直接積層される形で接続されている。

[0077] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

(1) 上記した各実施形態以外にも、下層側絶縁部（第1層間絶縁膜及び保護膜）の膜厚の相対値（特に上層側絶縁部をなす第2層間絶縁膜の膜厚に対する相対値）や絶対値については適宜に変更可能である。下層側絶縁部の膜厚を変更するに際しては、窒化シリコンからなる第2層間絶縁膜の水素含有量が多ければ、下層側絶縁部の膜厚を大きくし、逆に第2層間絶縁膜の水素含有量が少なければ、下層側絶縁部の膜厚を小さくすればよい。

[0078] (2) 上記した各実施形態では、非表示部に配される非表示部用TFTとして、走査回路において行われる信号処理の最終段において走査信号を出力するためのものを例示したが、それ以外の機能を担う非表示部用TFTについても本発明を適用することが可能である。

[0079] (3) 非表示部には、様々な機能を担う非表示部用TFTが設けられているが、そのような非表示部用TFTの全てについて、有機絶縁膜を除去する必要はない。具体的には、走査回路において行われる信号処理の最終段において走査信号を出力するための非表示部用TFTに対して接続され、取り扱う電流量が小さな非表示部用TFTについては、有機絶縁膜を残存させることも可能である。このように有機絶縁膜を極力残存させることで、歩留まりを向上させることができる。

[0080] (4) 上記した各実施形態では、非表示部に配される行制御回路部が有する非表示部用TFTについて例示したが、非表示部に配される列制御回路部が有する非表示部用TFTについても本発明は同様に適用可能である。

[0081] (5) 上記した各実施形態以外にも、ゲート絶縁膜、保護膜、第1層間絶縁膜、有機絶縁膜、及び第2層間絶縁膜における具体的な材料については、それぞれ適宜に変更することが可能である。

[0082] (6) 上記した各実施形態では、半導体膜に用いる酸化物半導体をインジウム(In)、ガリウム(Ga)及び亜鉛(Zn)を含む酸化物薄膜とした

場合を示したが、他の種類の酸化物半導体を用いることも可能である。具体的には、インジウム（I n）、シリコン（S i）及び亜鉛（Z n）を含む酸化物、インジウム（I n）、アルミニウム（A l）及び亜鉛（Z n）を含む酸化物、錫（S n）、シリコン（S i）及び亜鉛（Z n）を含む酸化物、錫（S n）、アルミニウム（A l）及び亜鉛（Z n）を含む酸化物、錫（S n）、ガリウム（G a）及び亜鉛（Z n）を含む酸化物、ガリウム（G a）、シリコン（S i）及び亜鉛（Z n）を含む酸化物、ガリウム（G a）、アルミニウム（A l）及び亜鉛（Z n）を含む酸化物、インジウム（I n）、銅（C u）及び亜鉛（Z n）を含む酸化物、錫（S n）、銅（C u）及び亜鉛（Z n）を含む酸化物などを用いることができる。

[0083] （7）上記した各実施形態では、表示部用 T F T、非表示部用 T F T、列制御回路部及び行制御回路部が半導体膜としてインジウム（I n）、ガリウム（G a）及び亜鉛（Z n）を含む酸化物薄膜を有する構成のものを示したが、それ以外にも、例えば、アモルファスシリコン（a - S i）または多結晶シリコンなどからなる半導体膜を用いることも可能である。多結晶シリコンとしては、例えば C G シリコン（Continuous Grain Silicon）薄膜を用いることができる。

[0084] （8）上記した各実施形態では、動作モードが F F S モードとされた液晶パネルについて例示したが、それ以外にも I P S（In-Plane Switching）モードまたは V A（Vertical Alignment：垂直配向）モードなどの他の動作モードとされた液晶パネルについても本発明は適用可能である。

[0085] （9）上記した各実施形態では、第 1 金属膜及び第 2 金属膜がチタン（T i）及び銅（C u）の積層膜により形成される場合を示したが、例えばチタンに代えてモリブデン（M o）、窒化モリブデン（M o N）、窒化チタン（T i N）、タングステン（W）、ニオブ（N b）、モリブデン－チタン合金（M o T i）、モリブデン－タングステン合金（M o W）などを用いることも可能である。それ以外にも、チタン、銅、アルミニウムなどの単層の金属膜を用いることも可能である。

- [0086] (10) 上記した各実施形態では、ドライバをアレイ基板上に直接COG実装したものを示したが、アレイ基板に対してACFを介して接続したフレキシブル基板上にドライバを実装するようにしたものも本発明に含まれる。
- [0087] (11) 上記した各実施形態では、アレイ基板の非表示部に列制御回路部及び行制御回路部を設けるようにした場合を示したが、列制御回路部と行制御回路部とのいずれかを省略し、その機能をドライバに担わせることも可能である。
- [0088] (12) 上記した各実施形態では、縦長な方形状をなす液晶パネルを例示したが、横長な方形状をなす液晶パネルや正方形をなす液晶パネルにも本発明は適用可能である。
- [0089] (13) 上記した各実施形態に記載した液晶パネルに対して、タッチパネルや視差バリアパネル（スイッチ液晶パネル）などの機能性パネルを積層する形で取り付けようにしたものも本発明に含まれる。
- [0090] (14) 上記した各実施形態では、液晶表示装置が備えるバックライト装置としてエッジライト型のものを例示したが、直下型のバックライト装置を用いるようにしたものも本発明に含まれる。
- [0091] (15) 上記した各実施形態では、外部光源であるバックライト装置を備えた透過型の液晶表示装置を例示したが、本発明は、外光を利用して表示を行う反射型液晶表示装置にも適用可能であり、その場合はバックライト装置を省略することができる。
- [0092] (16) 上記した各実施形態では、液晶表示装置のスイッチング素子としてTFTを用いたが、TFT以外のスイッチング素子（例えば薄膜ダイオード（TFD））を用いた液晶表示装置にも適用可能であり、またカラー表示する液晶表示装置以外にも、白黒表示する液晶表示装置にも適用可能である。
- [0093] (17) 上記した各実施形態では、表示パネルとして液晶パネルを用いた液晶表示装置を例示したが、他の種類の表示パネル（PDP（プラズマディスプレイパネル）や有機ELパネルなど）を用いた表示装置にも本発明は適

用可能である。その場合、バックライト装置を省略することが可能である。

[0094] (18) 上記した各実施形態では、小型または中小型に分類され、携帯型情報端末、携帯電話、ノートパソコン、デジタルフォトフレーム、携帯型ゲーム機、電子インクペーパーなどの各種電子機器などに用いられる液晶パネルを例示したが、画面サイズが例えば20インチ～90インチで、中型または大型（超大型）に分類される液晶パネルにも本発明は適用可能である。その場合、液晶パネルをテレビ受信装置、電子看板（デジタルサイネージ）、電子黒板などの電子機器に用いることが可能とされる。

[0095] (19) 上記した各実施形態では、コンタクトホールを形成するに際して、開口部を形成した第2層間絶縁膜をレジストとして用いて第1層間絶縁膜及び有機絶縁膜をエッチングするようにした場合を示したが、例えば第1層間絶縁膜、有機絶縁膜及び第2層間絶縁膜を成膜する際にそれぞれに別途に開口部をパターニングするようにしても構わない。

[0096] (20) 上記した各実施形態では、表示部用TFTがゲート配線上に載る形で配されるものを示したが、表示部用TFTがゲート配線とは平面に視て非重畳となる位置に配されるものも本発明に含まれる。その場合、ゲート配線の一部から第1ゲート電極部を枝分かれする形で形成すればよい。また、表示部用TFTを所定の配線上に載る形で配する構成とすることも可能である。

符号の説明

[0097] 11…液晶パネル（表示装置）、11a…CF基板（対向基板）、11b, 111b, 511b…アレイ基板（半導体装置）、11c…液晶層、17, 117, 517…表示部用TFT（表示部用トランジスタ）、17a…第1ゲート電極部、17b, 517b…第1ソース電極部、17c, 517c…第1ドレイン電極部、17d, 517d…第1チャネル部、17e…第1保護部、17e1, 17e2…第1開口部、18…画素電極部（第2透明電極部）、19…ゲート配線（走査信号線）、22…共通電極部（第1透明電極部）、23…第1透明電極膜、24…第2透明電極膜、25…第1絶縁部

、 2 6 …バッファ回路部、 2 9, 1 2 9, 5 2 9, 6 2 9 …非表示部用 T F T (非表示部用トランジスタ)、 2 9 a …第 2 ゲート電極部、 2 9 b, 5 2 9 b, 6 2 9 b …第 2 ソース電極部、 2 9 c, 5 2 9 c, 6 2 9 c …第 2 ドレイン電極部、 2 9 d, 5 2 9 d, 6 2 9 d …第 2 チャネル部、 2 9 e, 6 2 9 e …第 2 保護部、 2 9 e 1, 2 9 e 2, 6 2 9 e 1, 6 2 9 e 2 …第 2 開口部、 3 0, 5 3 0 …下層側絶縁部、 3 1, 5 3 1 …上層側絶縁部、 3 4 …第 1 金属膜、 3 5, 4 3 5 …ゲート絶縁膜 (第 1 絶縁膜)、 3 5 a …下層側ゲート絶縁膜 (下層側第 1 絶縁膜)、 3 5 b …上層側ゲート絶縁膜 (上層側第 1 絶縁膜)、 3 6, 5 2 6 …半導体膜、 3 7 …保護膜、 3 8, 5 2 8 …第 2 金属膜、 3 9, 1 3 9, 2 3 9, 3 3 9, 4 3 9, 5 3 9 …第 1 層間絶縁膜 (第 2 絶縁膜)、 4 0 …有機絶縁膜、 4 1, 1 4 1, 2 4 1, 3 4 1, 5 4 1 …第 2 層間絶縁膜 (第 3 絶縁膜)、 A A …表示部、 C H …コンタクトホール、 G S …ガラス基板 (基板)、 N A A …非表示部、 T 1 ~ T 7 …膜厚

請求の範囲

[請求項1]

基板と、

前記基板上に形成される第1金属膜と、

少なくとも前記第1金属膜上に形成される第1絶縁膜と、

前記第1絶縁膜上に形成される半導体膜と、

少なくとも前記半導体膜上に形成される第2金属膜と、

少なくとも前記第2金属膜上に形成される第2絶縁膜と、

前記第2絶縁膜上に形成される有機絶縁膜と、

前記有機絶縁膜上に形成される第1透明電極膜と、

少なくとも前記第1透明電極膜上に形成される第3絶縁膜と、

少なくとも前記第3絶縁膜上に形成される第2透明電極膜と、

前記基板の板面内において画像を表示する表示部と、

前記表示部に配される表示部用トランジスタであって、前記第1金属膜からなる第1ゲート電極部と、前記半導体膜からなり前記第1ゲート電極部と平面に視て重畳する第1チャネル部と、前記第2金属膜からなり前記第1チャネル部に接続される第1ソース電極部と、前記第2金属膜からなり前記第1チャネル部に接続される第1ドレイン電極部とを少なくとも有する表示部用トランジスタと、

前記表示部に配されるとともに前記第1透明電極膜からなる第1透明電極部と、

前記表示部に配されるとともに前記第2絶縁膜、前記有機絶縁膜及び前記第3絶縁膜からなり前記第1ドレイン電極部と平面に視て重畳する位置にコンタクトホールが貫通して形成されてなる第1絶縁部と、

前記表示部に配されるとともに前記第2透明電極膜からなり前記コンタクトホールを通して前記第1ドレイン電極部に接続される第2透明電極部と、

前記基板の板面内において前記表示部外に配される非表示部と、

前記非表示部に配される非表示部用トランジスタであって、前記第1金属膜からなる第2ゲート電極部と、前記半導体膜からなり前記第2ゲート電極部と平面に視て重畳する第2チャンネル部と、前記第2金属膜からなり前記第2チャンネル部に接続される第2ソース電極部と、前記第2金属膜からなり前記第2チャンネル部に接続される第2ドレイン電極部とを少なくとも有する非表示部用トランジスタと、

前記非表示部に配されるとともに前記第3絶縁膜からなる上層側絶縁部と、

前記非表示部に配されるとともに少なくとも前記第2絶縁膜からなり前記上層側絶縁部の下層側に積層される下層側絶縁部と、を備える半導体装置。

[請求項2] 前記下層側絶縁部は、前記上層側絶縁部よりも膜厚が相対的に大きなものとされる請求項1記載の半導体装置。

[請求項3] 少なくとも前記半導体膜と前記第2金属膜との間に介在する形で形成されて前記半導体膜を保護する保護膜を備えており、

前記表示部用トランジスタは、前記保護膜からなり前記第1チャンネル部と平面に視て重畳する位置に2つの第1開口部が貫通して形成されてなる第1保護部を有していて、前記第1ソース電極部が2つの前記第1開口部のうち的一方を通して前記第1チャンネル部に接続されるのに対し、前記第1ドレイン電極部が2つの前記第1開口部のうち他方を通して前記第1チャンネル部に接続されており、

前記非表示部用トランジスタは、前記保護膜からなり前記第2チャンネル部と平面に視て重畳する位置に2つの第2開口部が貫通して形成されてなる第2保護部を有していて、前記第2ソース電極部が2つの前記第2開口部のうち的一方を通して前記第2チャンネル部に接続されるのに対し、前記第2ドレイン電極部が2つの前記第2開口部のうち他方を通して前記第2チャンネル部に接続されており、

前記下層側絶縁部は、前記第2絶縁膜と前記保護膜とからなるもの

とされる請求項 2 記載の半導体装置。

[請求項 4] 前記保護膜は、酸化シリコンからなる請求項 3 記載の半導体装置。

[請求項 5] 前記表示部用トランジスタは、前記第 1 絶縁部を構成する前記第 2 絶縁膜の膜厚が、前記第 1 絶縁部を構成する前記第 3 絶縁膜の膜厚よりも大きく、且つ前記非表示部用トランジスタが有する前記下層側絶縁部を構成する前記第 2 絶縁膜の膜厚と同一とされる請求項 2 から請求項 4 のいずれか 1 項に記載の半導体装置。

[請求項 6] 前記第 3 絶縁膜は、窒化シリコンからなる請求項 2 から請求項 5 のいずれか 1 項に記載の半導体装置。

[請求項 7] 前記有機絶縁膜は、アクリル系樹脂材料からなる請求項 2 から請求項 6 のいずれか 1 項に記載の半導体装置。

[請求項 8] 前記半導体膜は、酸化物半導体からなる請求項 1 から請求項 7 のいずれか 1 項に記載の半導体装置。

[請求項 9] 前記表示部に配され、前記第 1 ゲート電極部に接続されることで前記表示部用トランジスタに対して走査信号を伝送する走査信号線と、
前記非表示部に配され、前記走査信号線に接続されるとともに前記走査信号を供給するバッファ回路部とを備えており、
前記非表示部用トランジスタは、前記バッファ回路部を構成している請求項 1 から請求項 8 のいずれか 1 項に記載の半導体装置。

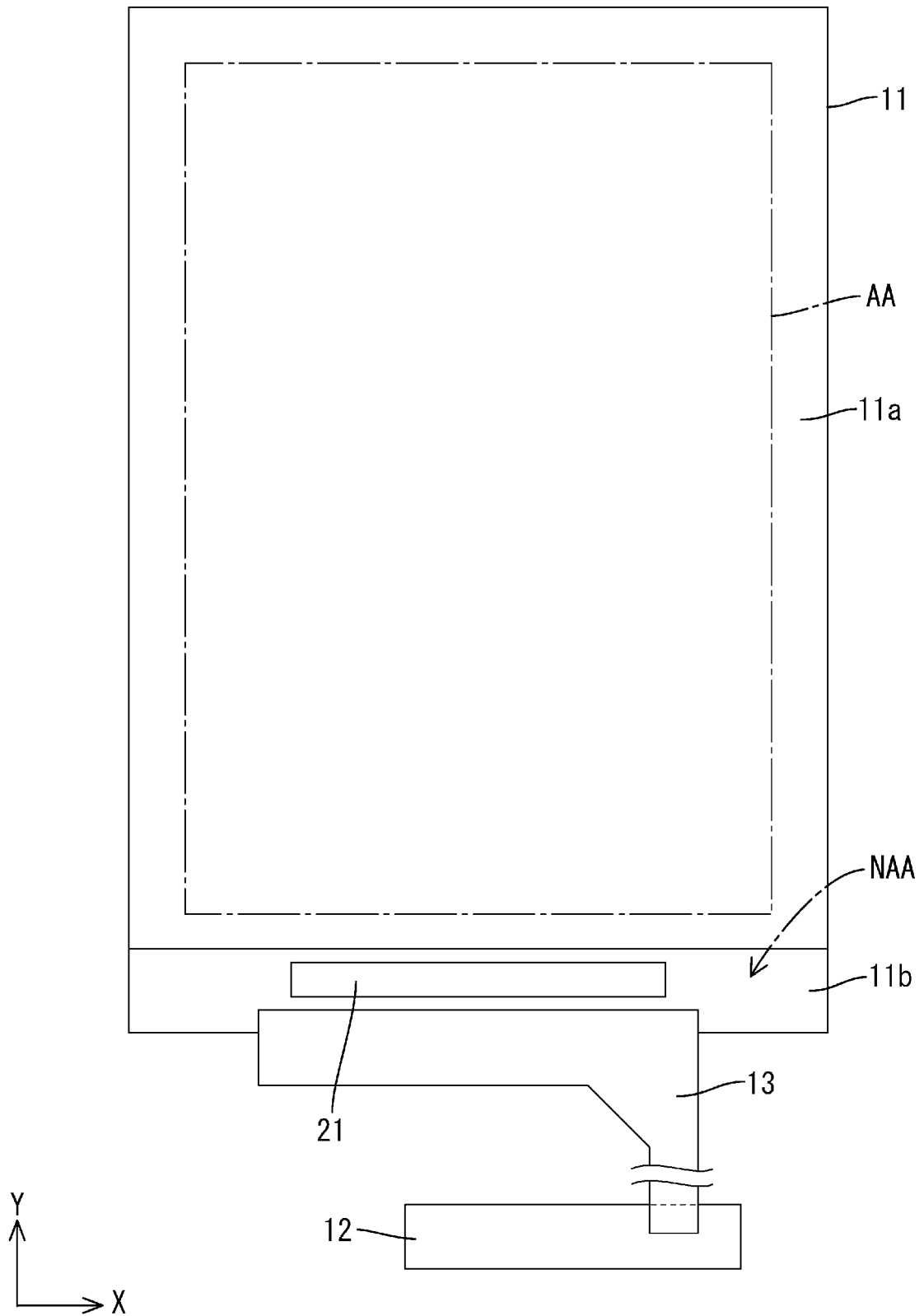
[請求項 10] 前記第 2 絶縁膜は、酸化シリコンからなる請求項 1 から請求項 9 のいずれか 1 項に記載の半導体装置。

[請求項 11] 前記第 1 絶縁膜は、窒化シリコンからなる下層側第 1 絶縁膜と、前記下層側第 1 絶縁膜と前記半導体膜との間に配されて酸化シリコンからなる上層側第 1 絶縁膜との積層構造とされる請求項 1 から請求項 10 のいずれか 1 項に記載の半導体装置。

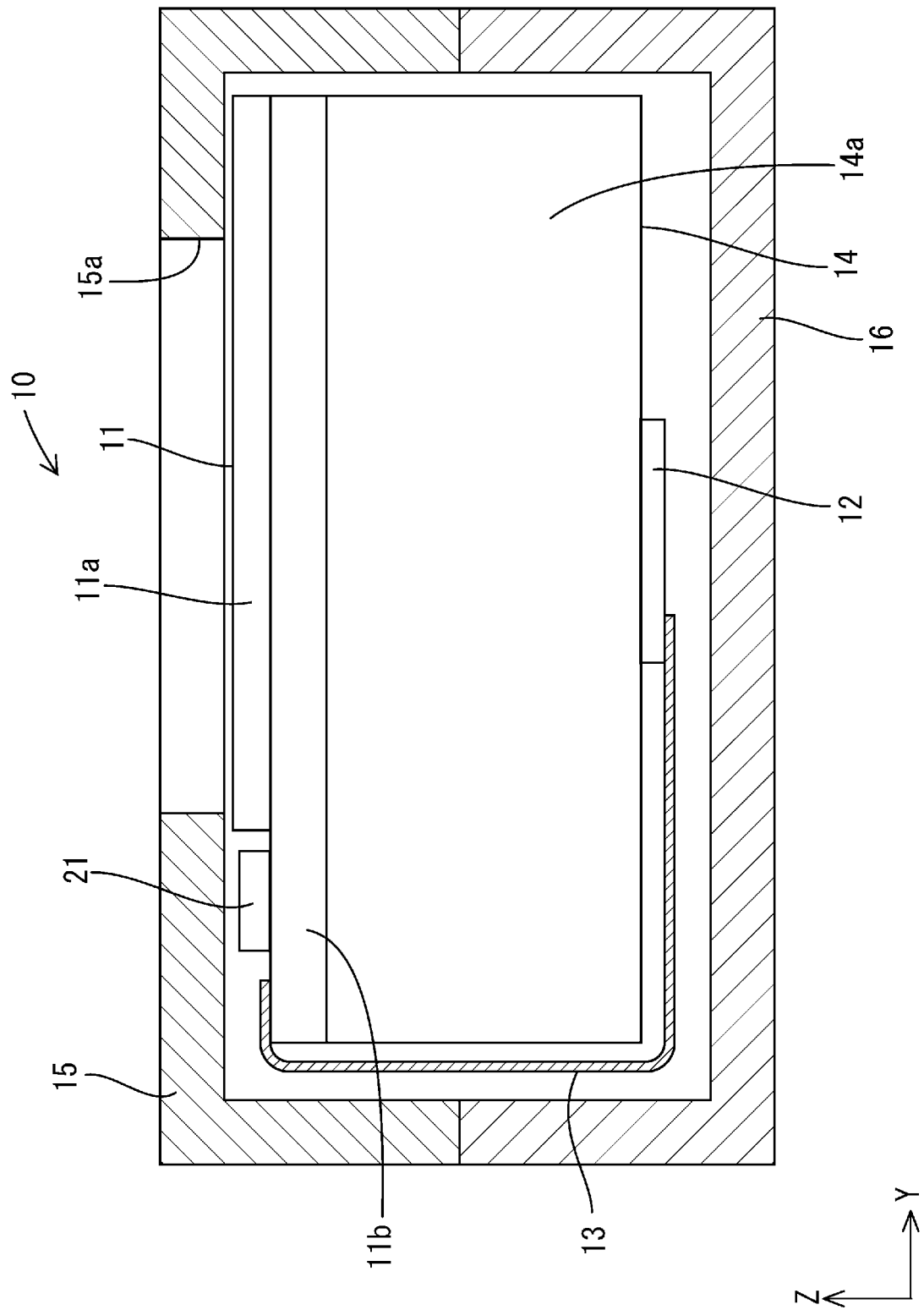
[請求項 12] 前記第 2 絶縁膜及び前記第 3 絶縁膜は、前記表示部及び前記非表示部の全域において平面に視たパターンが同一とされている請求項 1 から請求項 11 のいずれか 1 項に記載の半導体装置。

[請求項13] 請求項1 から請求項12 のいずれか1 項に記載の半導体装置と、前記半導体装置と対向するように配置された対向基板と、前記半導体装置と前記対向基板との間に配置された液晶層とを備える表示装置。

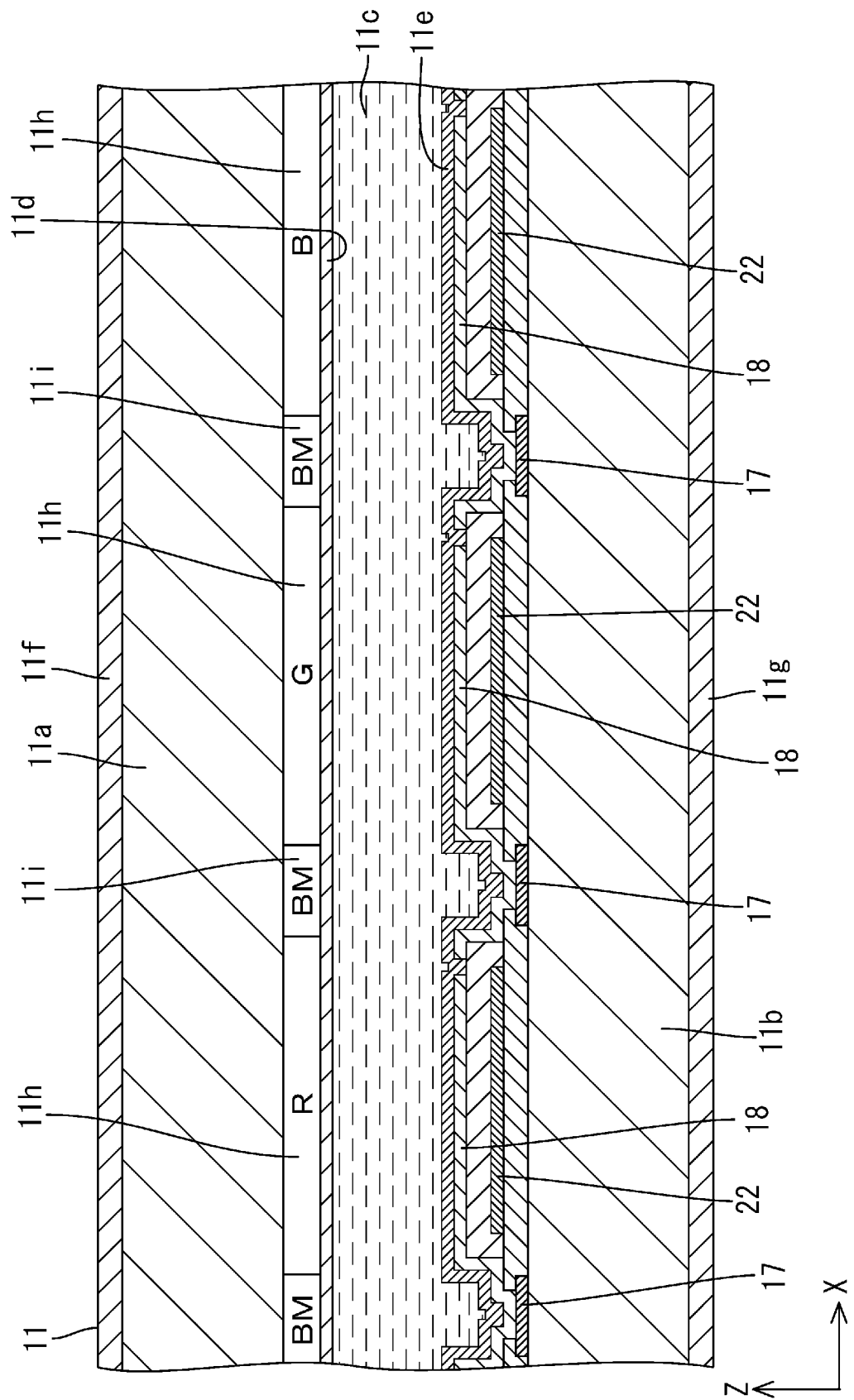
[図1]



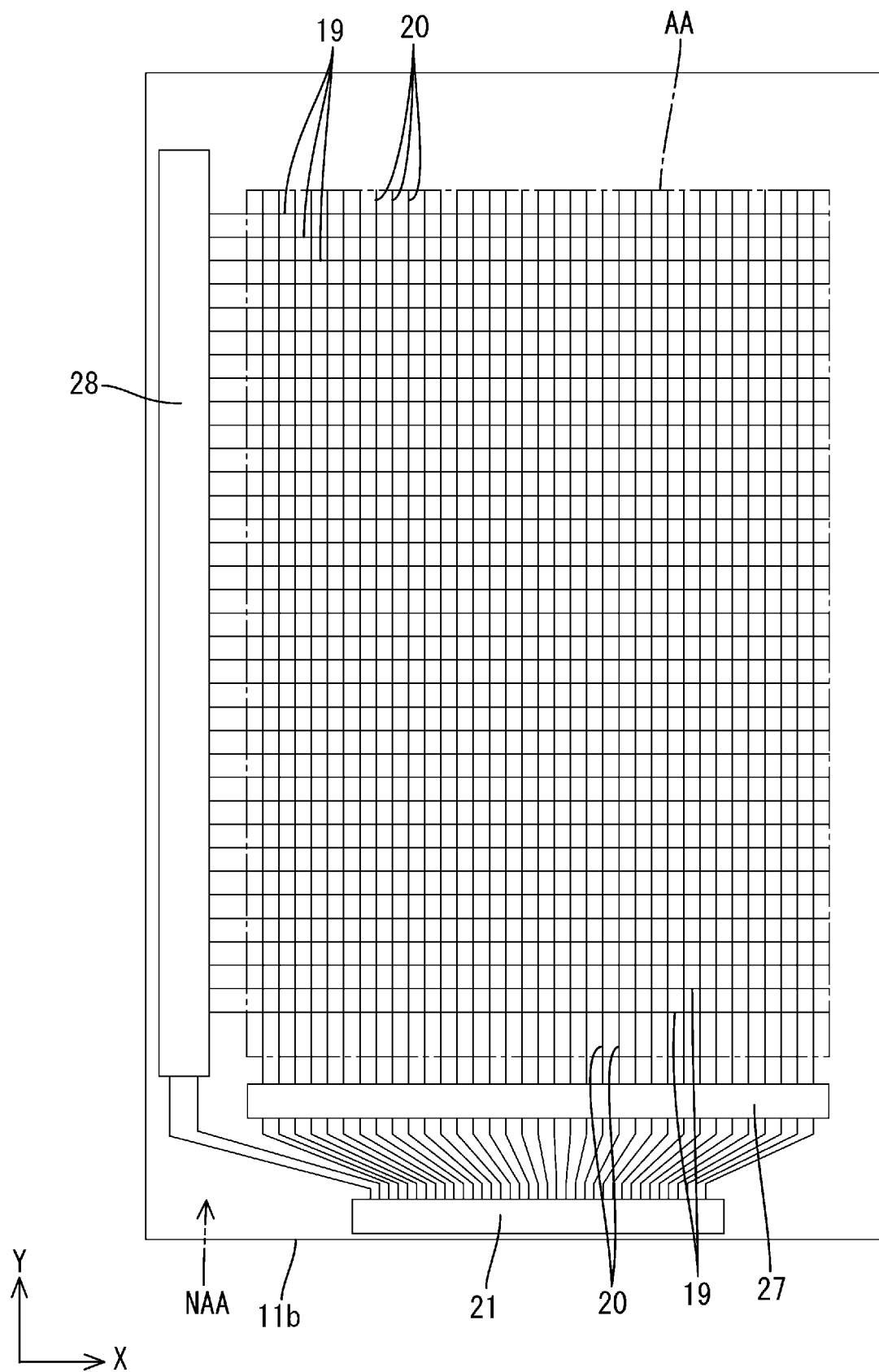
[図2]



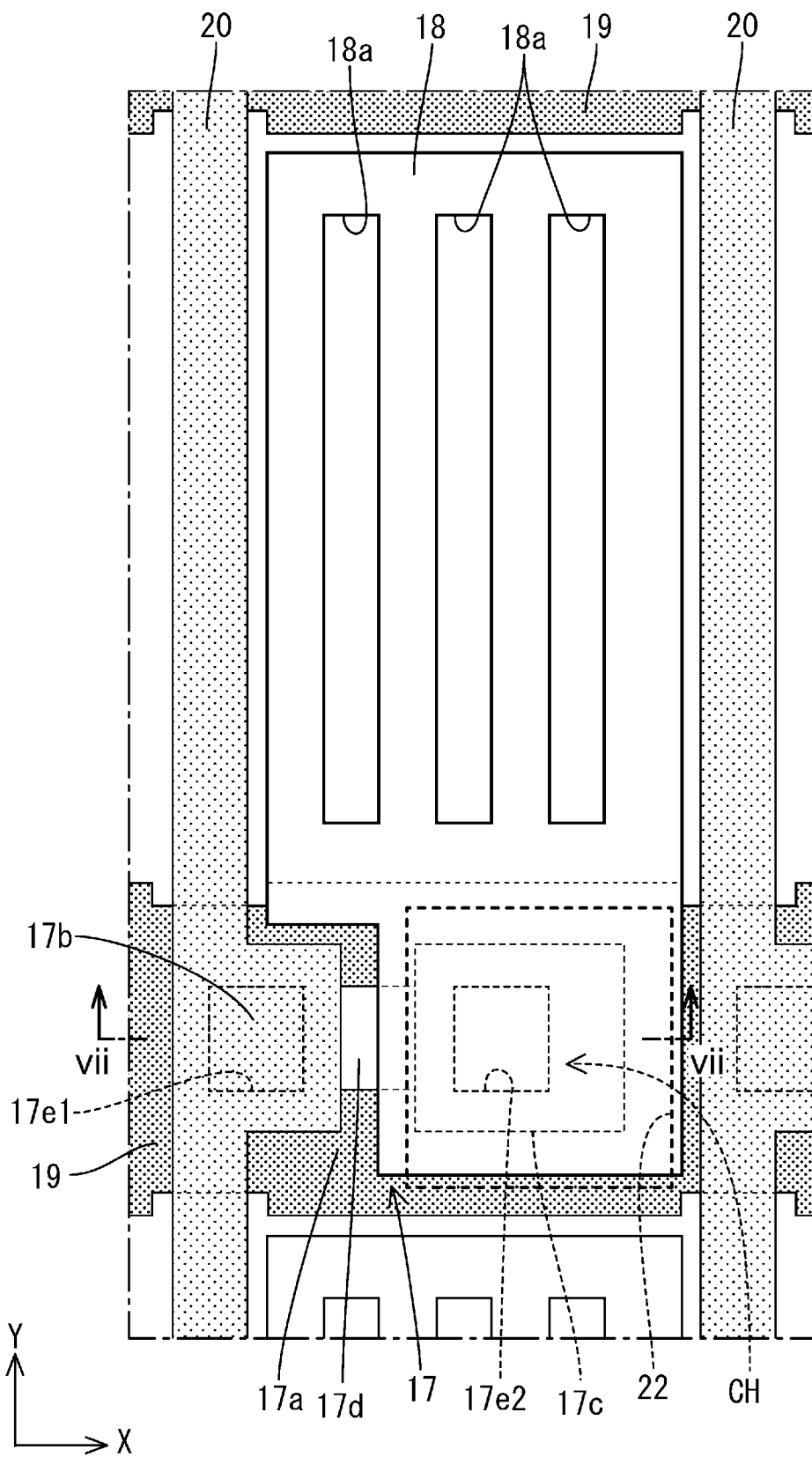
[図3]



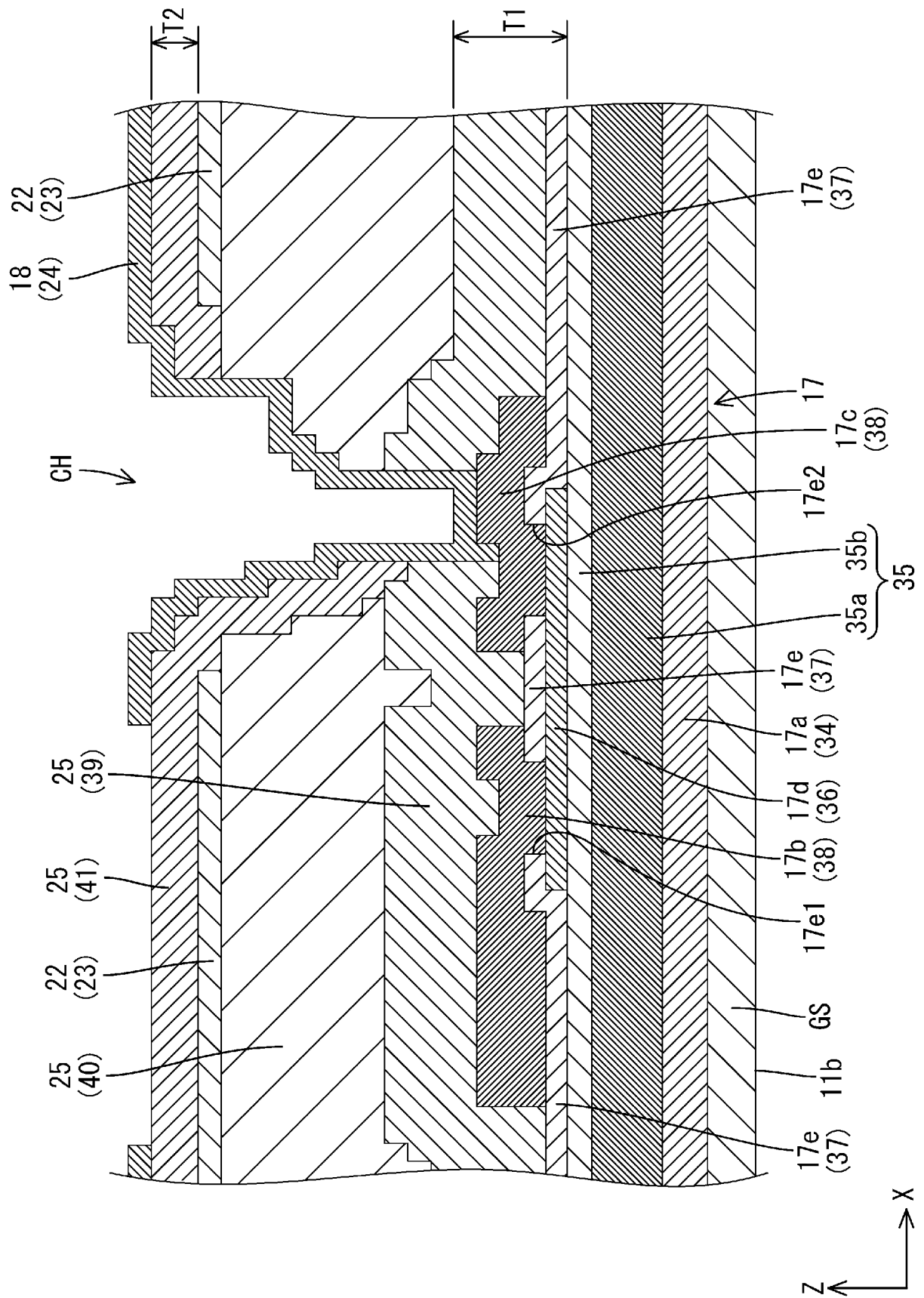
[図4]



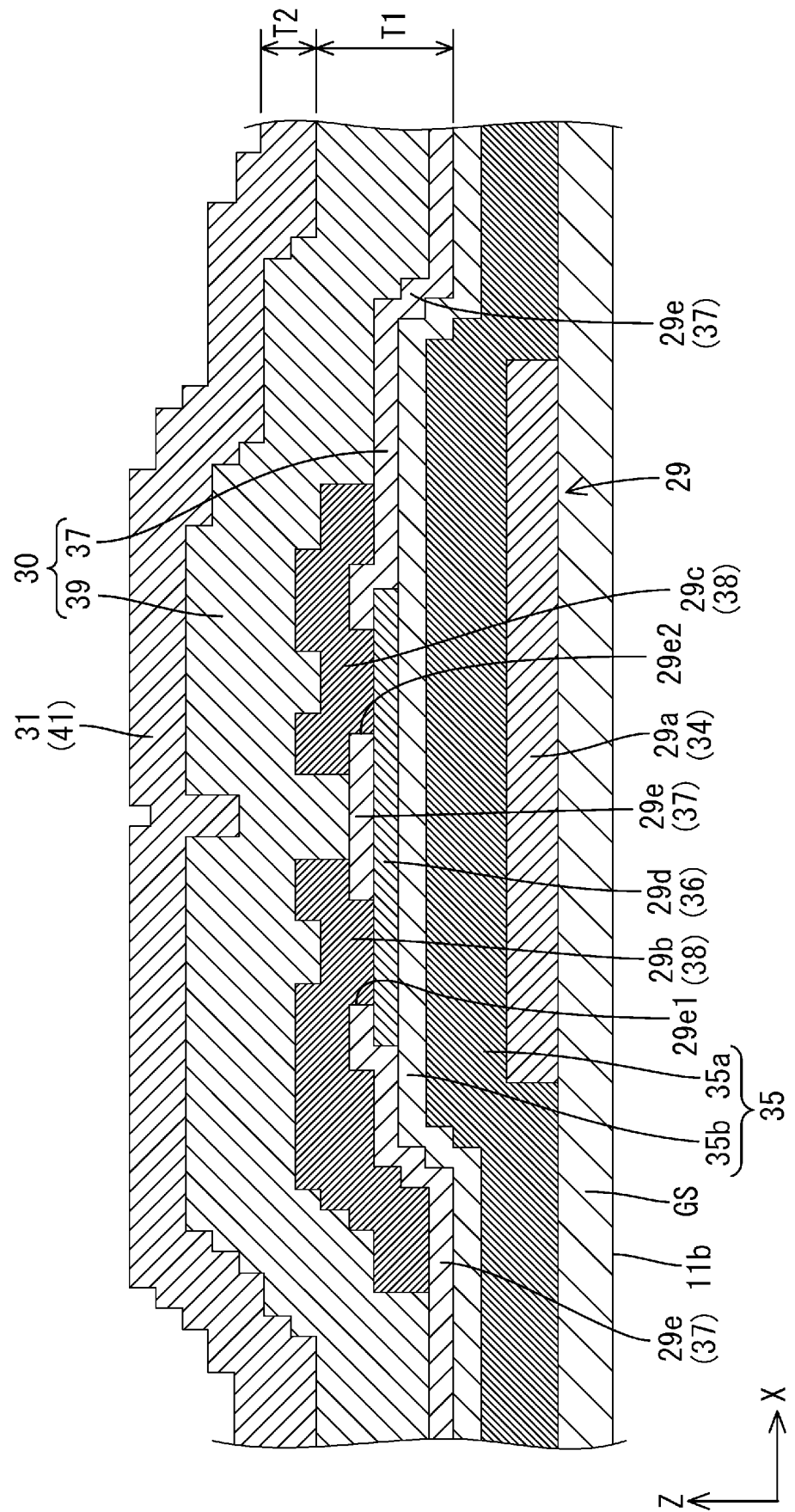
[図6]



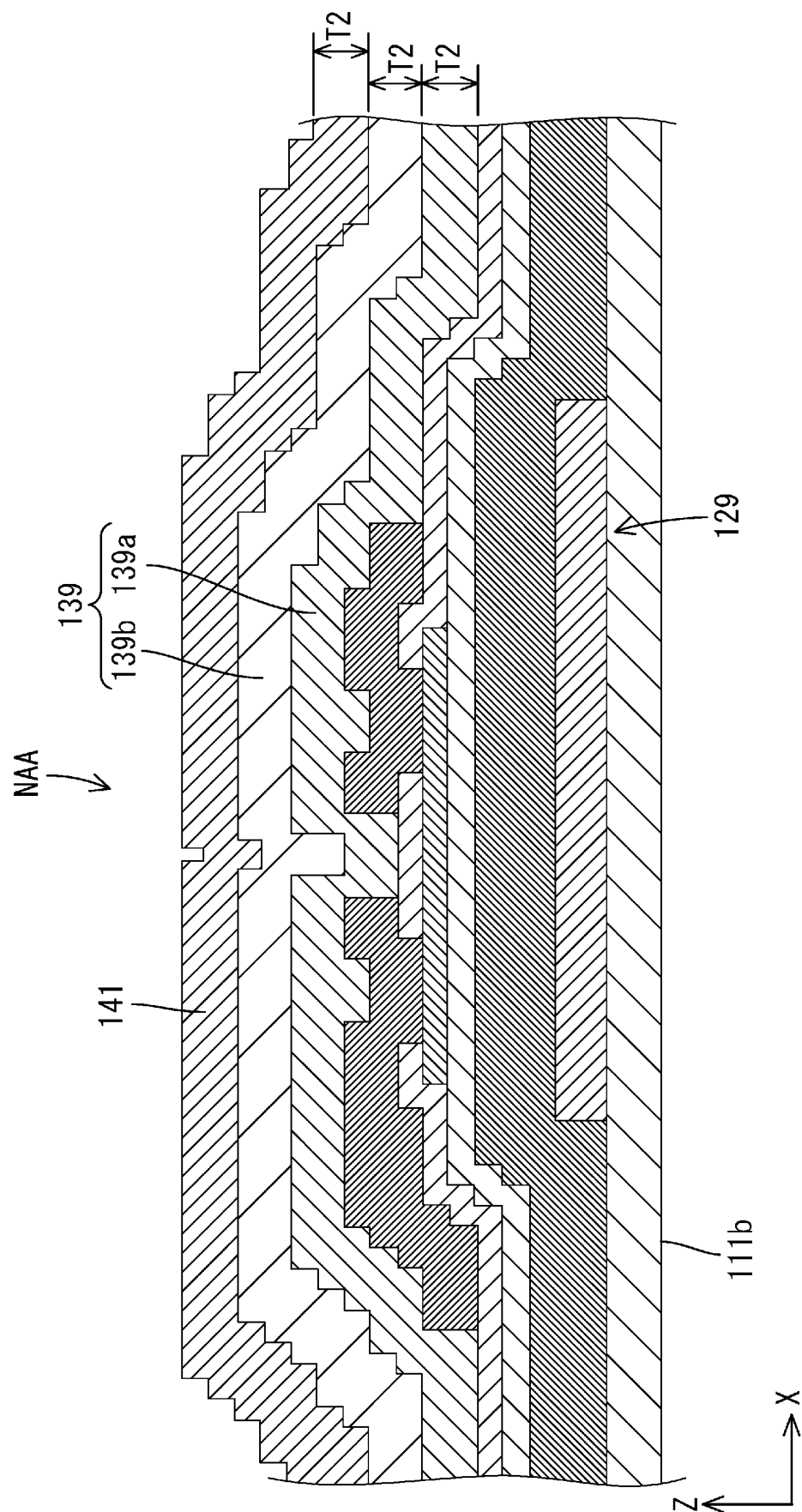
[図7]



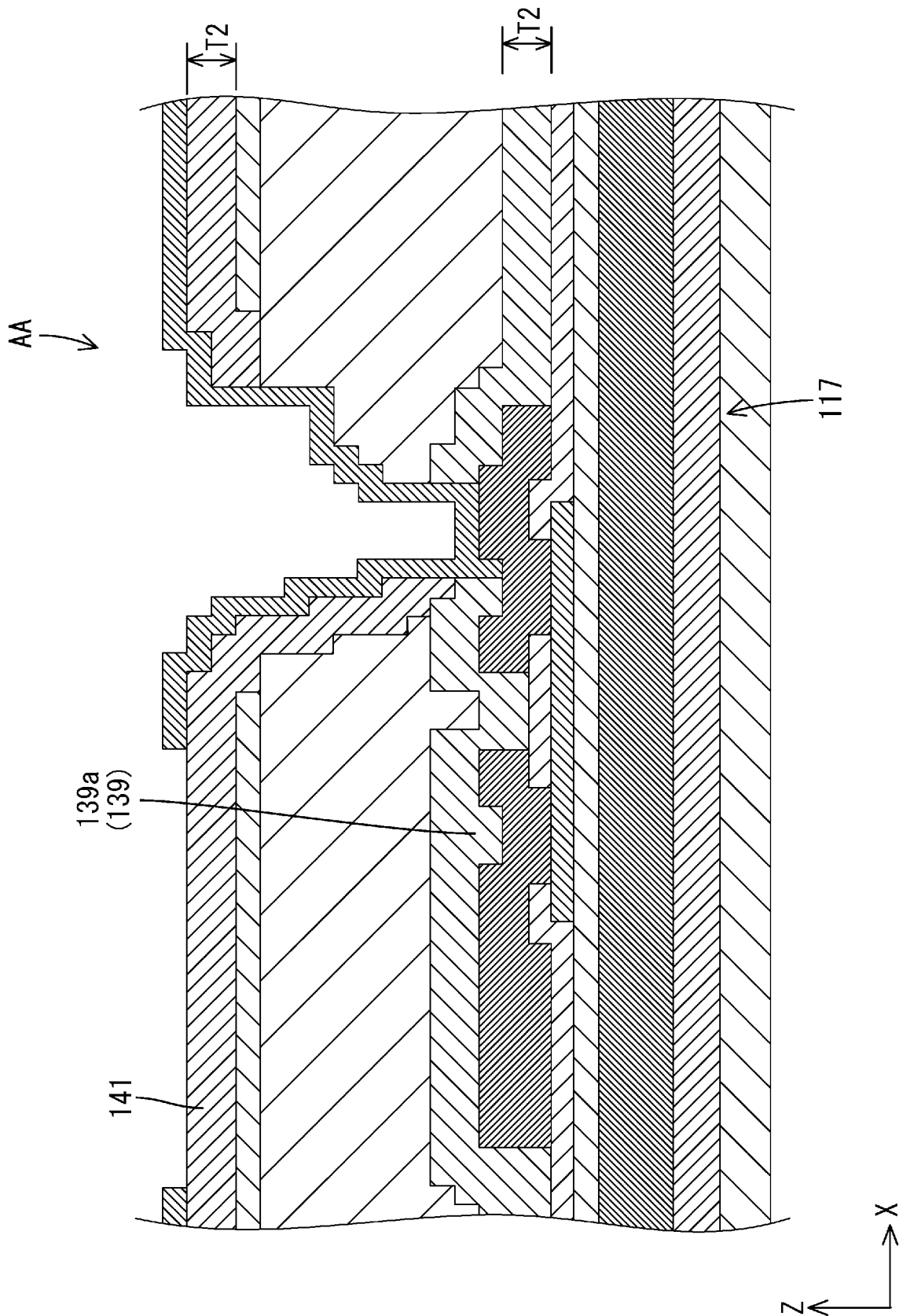
[図8]



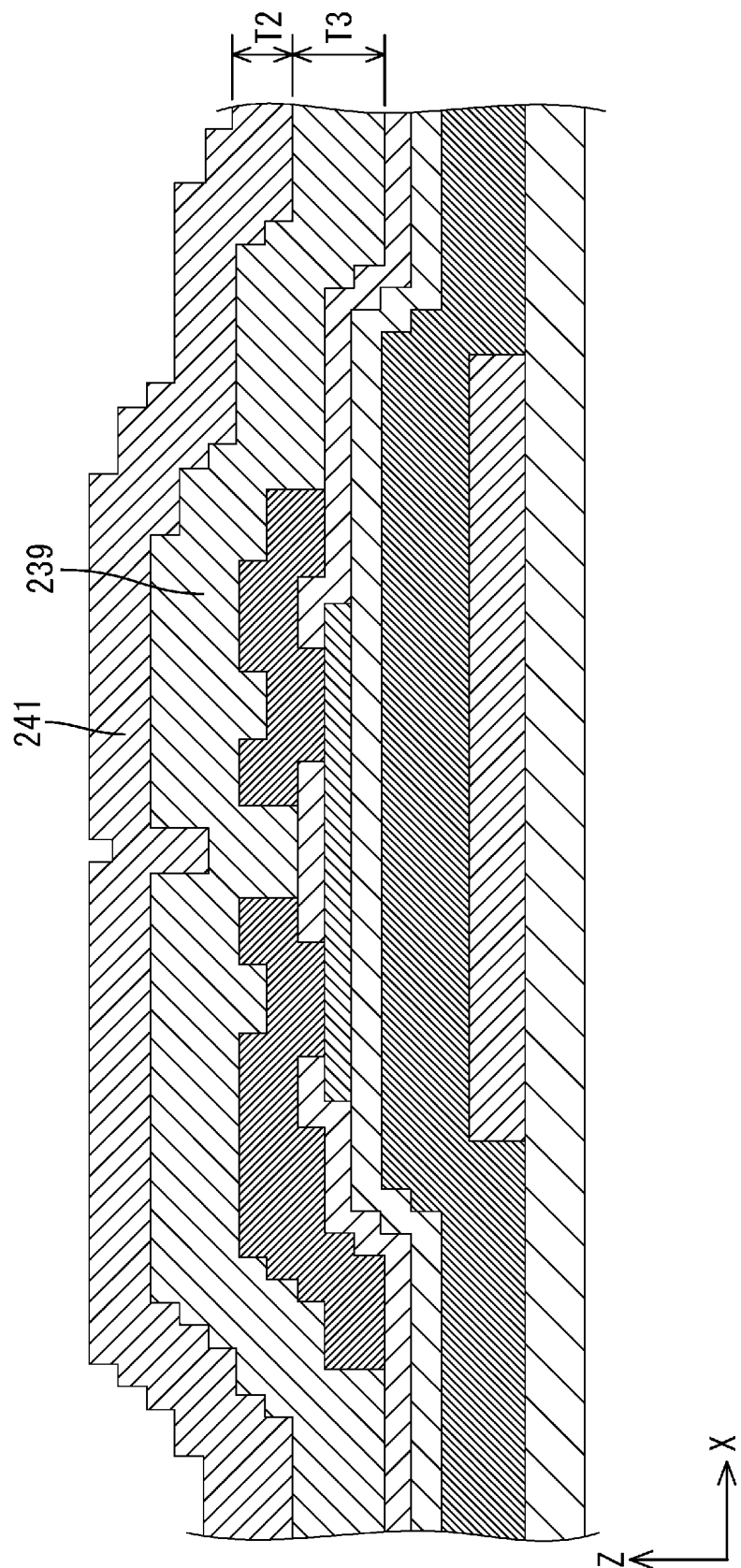
[図9]



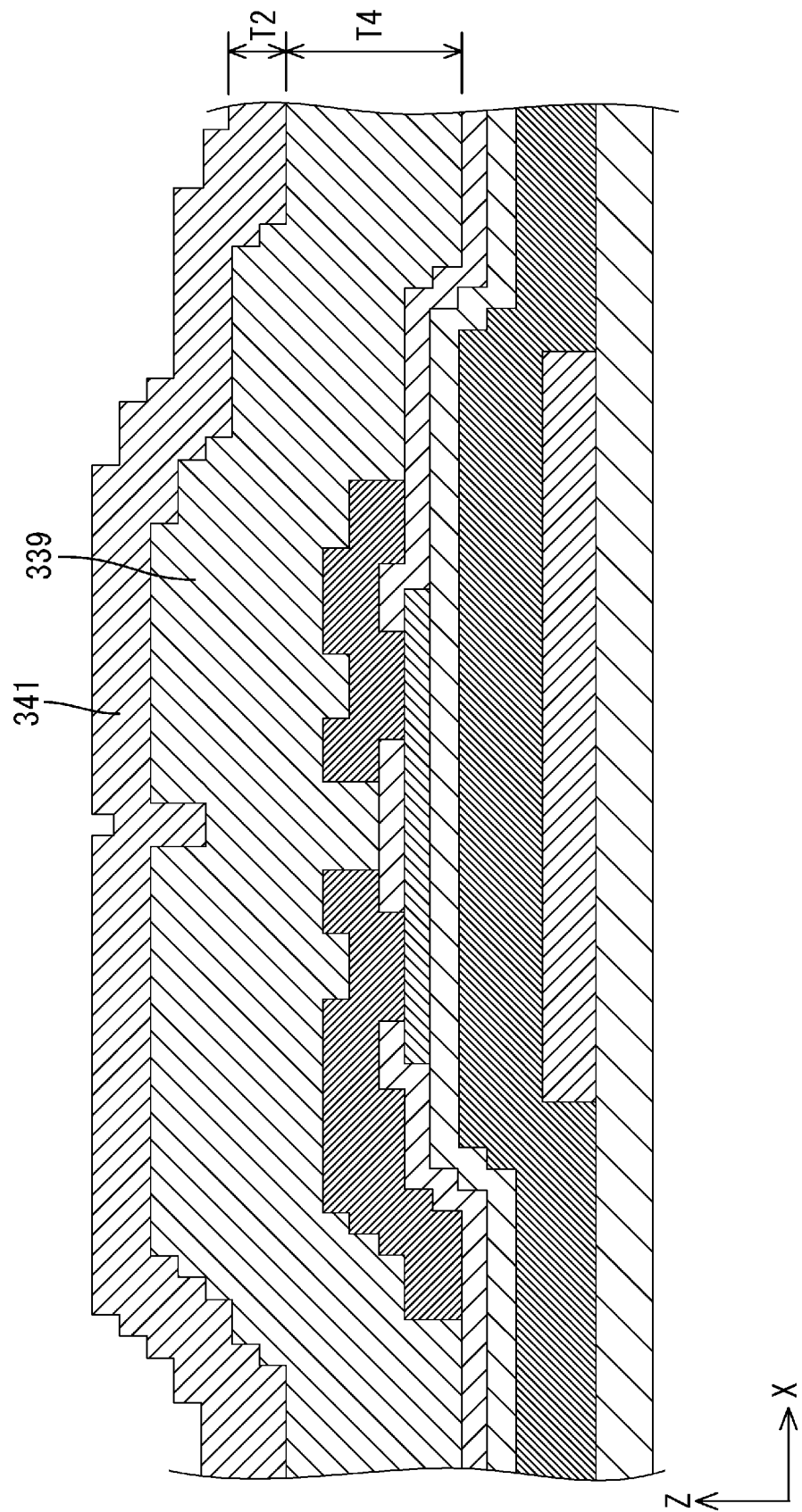
[図10]



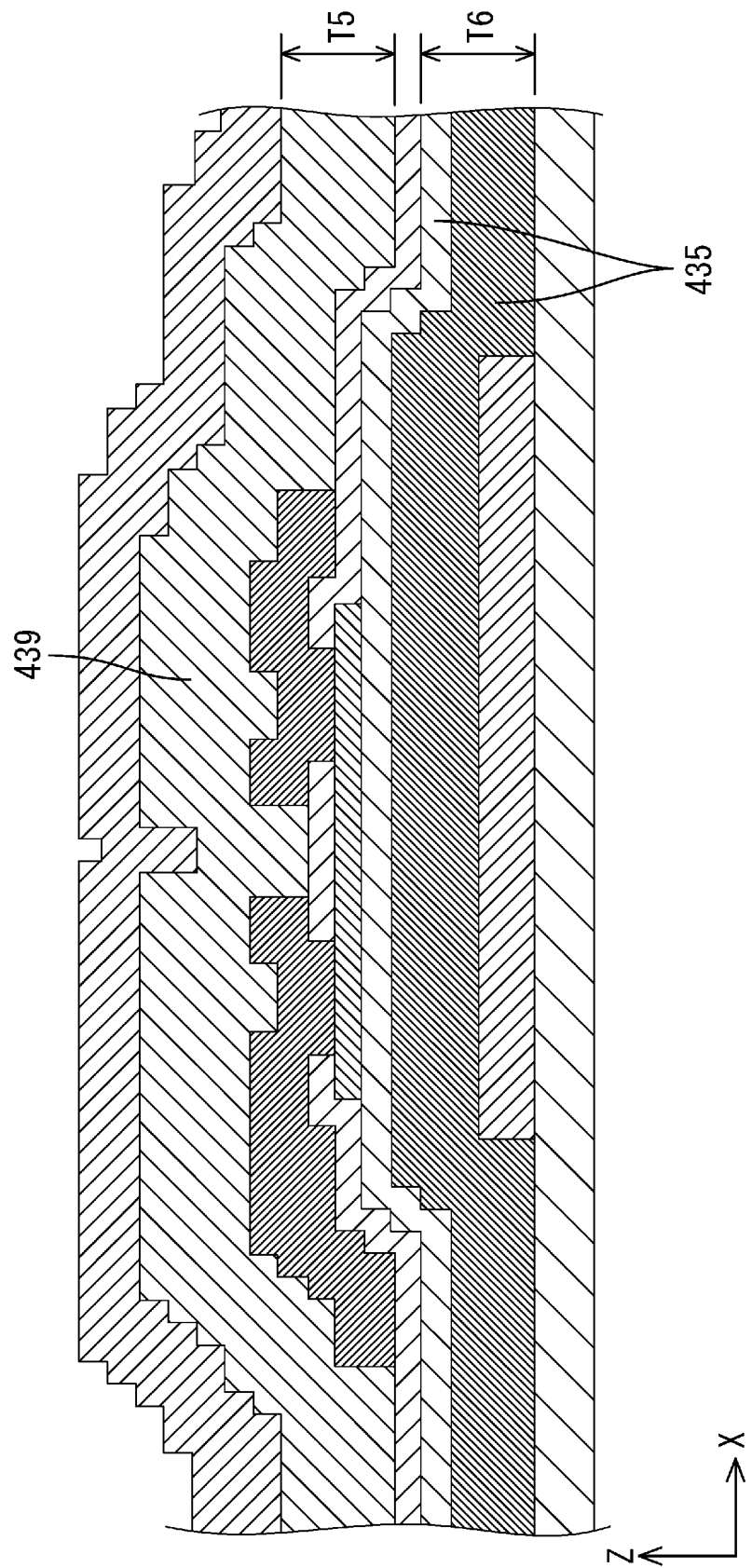
[図11]



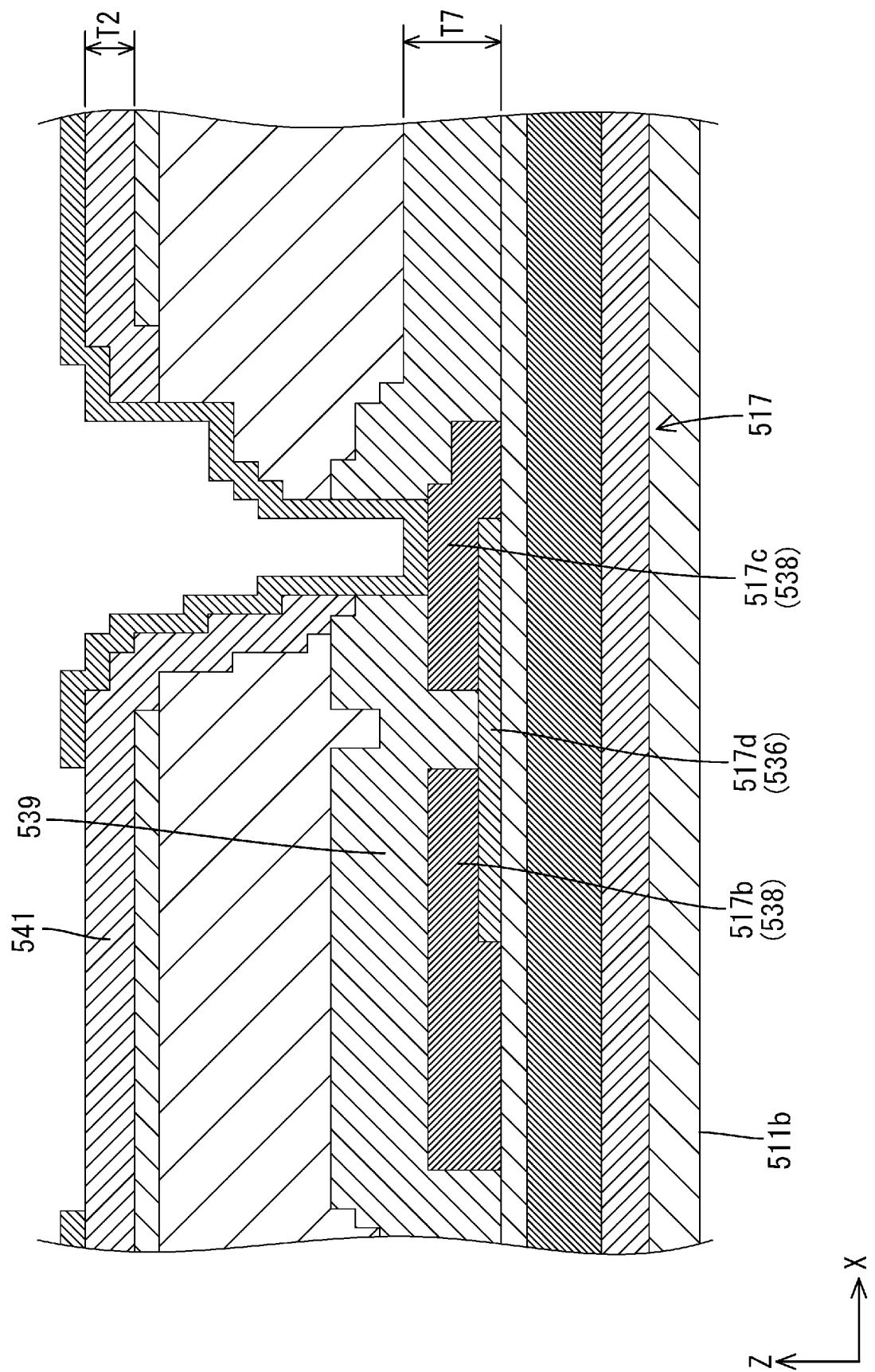
[図12]



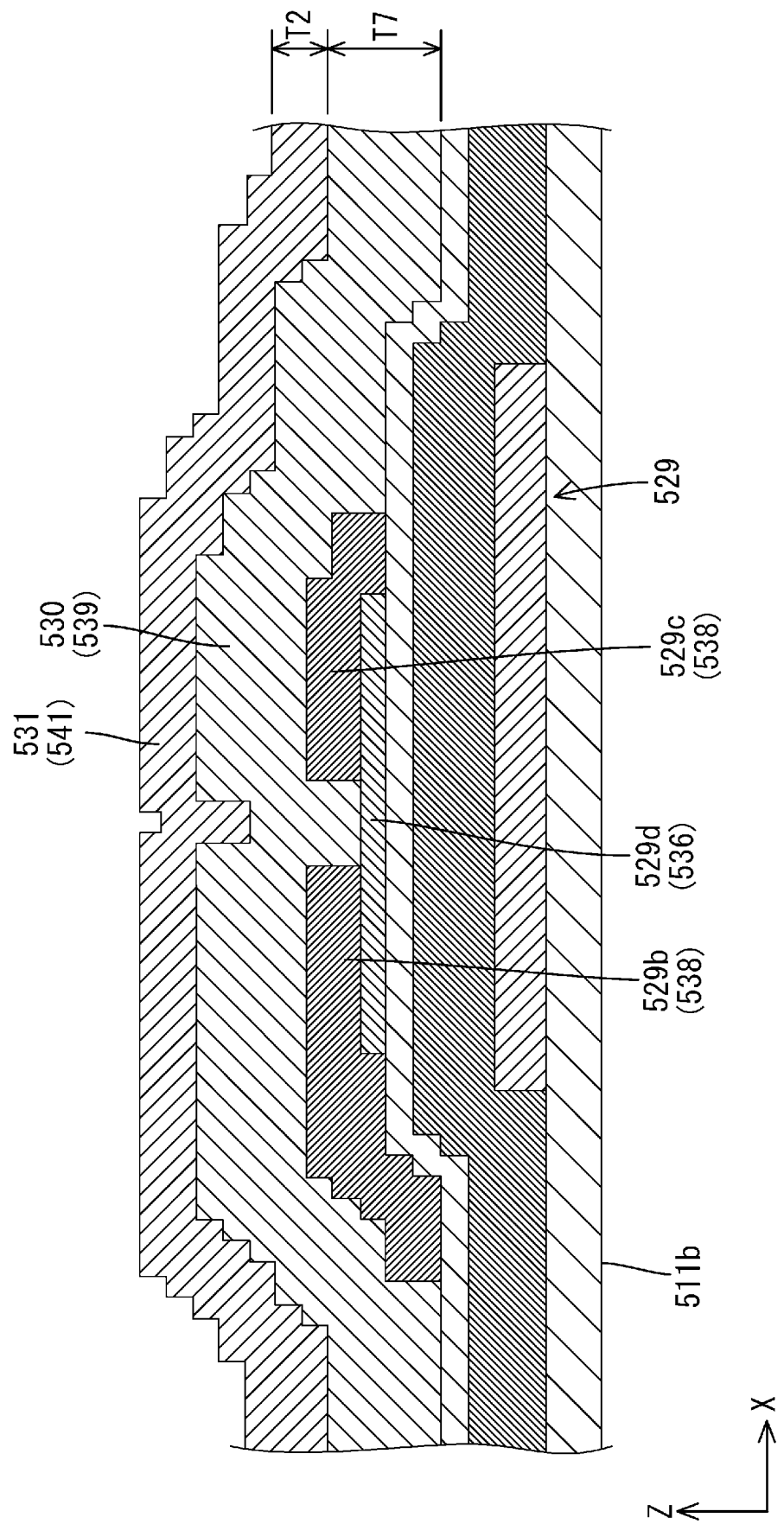
[図13]



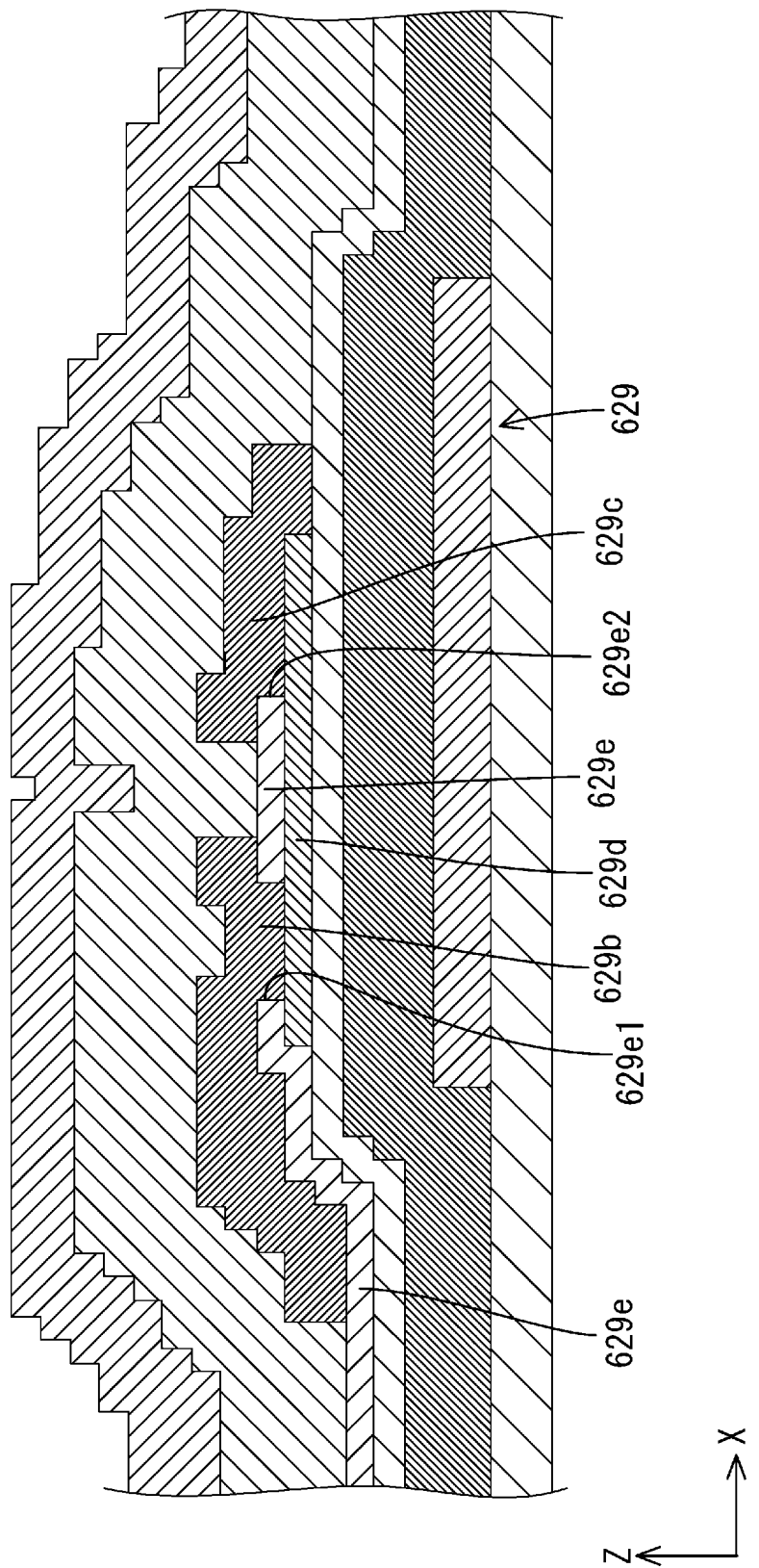
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/074817

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1368(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i,
G09F9/30(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1368, G02F1/1333, G02F1/1345, G09F9/30, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2010-27851 A (Hitachi Displays, Ltd.), 04 February 2010 (04.02.2010), entire text; all drawings & US 2010-12940 A1	1, 12-13 9 2-7
X Y A	WO 2012-32749 A1 (Sharp Corp.), 15 March 2012 (15.03.2012), entire text; all drawings & US 2013-188110 A1	1, 8, 10-13 9 2-7
A	JP 2011-49539 A (Semiconductor Energy Laboratory Co., Ltd.), 10 March 2011 (10.03.2011), entire text; all drawings & WO 2011-13596 A1 & US 2011-24751 A1 & CN 102473734 A	2-7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 November, 2013 (18.11.13)

Date of mailing of the international search report
10 December, 2013 (10.12.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/074817

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-89874 A (Semiconductor Energy Laboratory Co., Ltd.), 17 April 2008 (17.04.2008), entire text; all drawings & US 2009-224245 A1	9
A	WO 2012-86513 A1 (Sharp Corp.), 28 June 2012 (28.06.2012), entire text; all drawings (Family: none)	1
A	JP 2011-103452 A (Semiconductor Energy Laboratory Co., Ltd.), 26 May 2011 (26.05.2011), entire text; all drawings & WO 2011-46003 A1 & US 2011-84271 A1	1

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G02F1/1368(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i, G09F9/30(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G02F1/1368, G02F1/1333, G02F1/1345, G09F9/30, H01L21/336, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	J P 2 0 1 0 - 2 7 8 5 1 A (株式会社 日立ディスプレイズ) 2 0 1 0 . 0 2 . 0 4、全文、全図 & U S 2 0 1 0 - 1 2 9 4 0 A 1	1, 12-13 9 2-7
X Y A	W O 2 0 1 2 - 3 2 7 4 9 A 1 (シャープ株式会社) 2 0 1 2 . 0 3 . 1 5、全文、全図 & U S 2 0 1 3 - 1 8 8 1 1 0 A 1	1, 8, 10-13 9 2-7

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 1 1 . 2 0 1 3

国際調査報告の発送日

1 0 . 1 2 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

山口 裕之

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 9 3

2 L

2 9 1 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	J P 2011-49539 A (株式会社半導体エネルギー研究所) 2011.03.10、全文、全図 & WO 2011-13596 A1 & US 2011-24751 A1 & CN 102473734 A	2-7
Y	J P 2008-89874 A (株式会社半導体エネルギー研究所) 2008.04.17、全文、全図 & US 2009-224245 A1	9
A	WO 2012-86513 A1 (シャープ株式会社) 2012.06.28、全文、全図 (ファミリーなし)	1
A	J P 2011-103452 A (株式会社半導体エネルギー研究所) 2011.05.26、全文、全図 & WO 2011-46003 A1 & US 2011-84271 A1	1