

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成16年11月11日(2004.11.11)

【公開番号】特開2001-223351(P2001-223351A)

【公開日】平成13年8月17日(2001.8.17)

【出願番号】特願2000-327663(P2000-327663)

【国際特許分類第7版】

H 01 L 27/146

H 01 L 31/10

H 04 N 5/335

【F I】

H 01 L 27/14 A

H 04 N 5/335 E

H 04 N 5/335 U

H 01 L 31/10 A

【手続補正書】

【提出日】平成15年11月18日(2003.11.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

一導電型の第1の半導体層内の反対導電型の第2の半導体層に形成された受光ダイオードと、一導電型の第3の半導体層内の反対導電型の第4の半導体層に形成された、前記受光ダイオードに隣接する光信号検出用の絶縁ゲート型電界効果トランジスタとを備えた固体撮像素子において、

前記受光ダイオードの部分は、前記第2の半導体層の表層に一導電型の不純物領域を有し、前記絶縁ゲート型電界効果トランジスタの部分は、前記第4の半導体層の表層に形成された一導電型のソース領域及びドレイン領域と、該ソース領域とドレイン領域の間のチャネル領域と、該チャネル領域上にゲート絶縁膜を介して形成されたゲート電極と、前記ドレイン領域にドレイン電極を接続するための該ドレイン領域よりも高濃度の一導電型のコンタクト層と、前記チャネル領域下の前記第4の半導体層内部に形成された反対導電型の高濃度埋込層とを有し、

前記第1の半導体層と前記第3の半導体層とが接続し、前記第2の半導体層と前記第4の半導体層とが前記受光ダイオードで発生した光発生電荷を蓄積可能に電気的に接続し、かつ前記ドレイン領域が延在して該ドレイン領域とほぼ同じ不純物濃度を有する前記不純物領域が形成され、更に前記コンタクト層は前記ドレイン領域に電極を接続可能で、前記受光ダイオードの受光部並びに該受光ダイオードと前記絶縁ゲート型電界効果トランジスタの接続部分を避けた位置に形成されていることを特徴とする固体撮像素子。

【請求項2】

前記絶縁ゲート型電界効果トランジスタのゲート電極はリング状を有し、前記ソース領域は前記ゲート電極によって囲まれた前記第4の半導体層の表層に形成され、前記ドレイン領域は前記ゲート電極を囲むように前記第4の半導体層の表層に形成されていることを特徴とする請求項1記載の固体撮像素子。

【請求項3】

前記絶縁ゲート型電界効果トランジスタのゲート電極及びその周辺は遮光されていること

を特徴とする請求項 1 又は 2 の何れか一に記載の固体撮像素子。

【請求項 4】

前記絶縁ゲート型電界効果トランジスタのソース領域に負荷回路が接続されてソースフォロワ回路を構成していることを特徴とする請求項 1 乃至 3 の何れか一に記載の固体撮像素子。

【請求項 5】

前記ソースフォロワ回路のソース出力は映像信号出力端子に接続されていることを特徴とする請求項 4 記載の固体撮像素子。

【請求項 6】

反対導電型の半導体基体層内に形成された一導電型の第 1 の埋込層と、前記半導体基体層の上方に形成され、かつ前記第 1 の埋込層と接続する一導電型の第 1 の半導体層と、該第 1 の半導体層の表層に形成された反対導電型の第 2 の半導体層とを有する受光ダイオード領域と、

前記反対導電型の半導体基体層内に形成された該半導体基体層よりも高い不純物濃度を有する反対導電型の第 2 の埋込層と、前記半導体基体層の上方に形成され、かつ前記第 1 の半導体層と接続する一導電型の第 3 の半導体層と、該第 3 の半導体層の表層に形成され、前記受光ダイオードで発生した光発生電荷を蓄積可能に前記第 2 の半導体層と電気的に接続された反対導電型の第 4 の半導体層と、該第 4 の半導体層の表層に形成された一導電型のチャネルドープ層と、該チャネルドープ層の下の前記第 4 の半導体層内部に形成され、該第 4 の半導体層よりも高い不純物濃度を有する反対導電型の高濃度埋込層とを有し、該受光ダイオード領域に隣接して形成された絶縁ゲート型電界効果トランジスタ領域とを備え、該受光ダイオード領域と絶縁ゲート型電界効果トランジスタ領域の表面にゲート絶縁膜が形成されてなる固体撮像素子基板を準備する工程と、

前記チャネルドープ層下の前記第 4 の半導体層内部に形成された前記反対導電型の高濃度埋込層の上部に、前記ゲート絶縁膜を介して前記反対導電型の高濃度埋込層を覆うゲート電極を形成する工程と、

前記ゲート電極をマスクとして前記固体撮像素子基板の表層に一導電型不純物を導入して、前記ゲート電極の両側の第 4 の半導体層の表層に一導電型のソース領域及びドレイン領域を形成するとともに、前記第 2 半導体層の表層に一導電型の不純物領域を形成する工程と、

受光部となる前記不純物領域の一部及び前記受光ダイオード領域と絶縁ゲート型電界効果トランジスタ領域の接続部分を少なくとも覆うレジスト膜を形成した後、前記ゲート電極及び前記レジスト膜をマスクとして一導電型不純物を導入して、前記ドレイン領域と接続し、前記ドレイン領域よりも高濃度のコンタクト層を形成する工程とを有することを特徴とする固体撮像素子の製造方法。

【請求項 7】

前記固体撮像素子と同一の基板に、該固体撮像素子を駆動する CMOS 回路を構成する低濃度ドレイン (LDD) 構造の MOS トランジスタを有し、前記ドレイン領域は、前記 CMOS 回路の MOS トランジスタの低濃度ドレイン領域を形成する際に同時に形成することを特徴とする請求項 6 記載の固体撮像素子の製造方法。

【請求項 8】

前記固体撮像素子と同一の基板に、該固体撮像素子を駆動する CMOS 回路を構成する低濃度ドレイン (LDD) 構造の MOS トランジスタを有し、前記コンタクト層は、前記 CMOS 回路の MOS トランジスタの高濃度ドレイン領域を形成する際に同時に形成することを特徴とする請求項 6 又は 7 記載の固体撮像素子の製造方法。

【請求項 9】

前記ゲート電極はリング状を有し、前記ソース領域は前記ゲート電極によって囲まれた前記第 4 の半導体層の表層に形成し、前記ドレイン領域は前記ゲート電極を囲むように前記第 4 の半導体層の表層に形成することを特徴とする請求項 6 乃至 8 の何れか一に記載の固体撮像素子の製造方法。

**【請求項 10】**

半導体基体層の表層に形成された一導電型の第1の半導体層、及び該第1の半導体層の表層に形成された反対導電型の第2の半導体層を有する受光ダイオード領域と、

前記第1の半導体層と接続する一導電型の第3の半導体層、該第3の半導体層の表層に形成され、前記受光ダイオードで発生した光発生電荷を蓄積可能に前記第2の半導体層と電気的に接続された反対導電型の第4の半導体層、該第4の半導体層の表層に形成された一導電型のチャネルドープ層、及び該チャネルドープ層の下の前記第4の半導体層内部に形成され、該第4の半導体層よりも高い不純物濃度を有する反対導電型の高濃度埋込層を有し、前記受光ダイオード領域に隣接して形成された絶縁ゲート型電界効果トランジスタ領域と

を備え、該受光ダイオード領域と絶縁ゲート型電界効果トランジスタ領域の表面にゲート絶縁膜が形成されてなる固体撮像素子基板を準備する工程と、

前記チャネルドープ層下の第4の半導体層内部に形成された前記高濃度埋込層の上部に、前記ゲート絶縁膜を介して前記高濃度埋込層を覆うゲート電極を形成する工程と、

前記ゲート電極をマスクとして前記固体撮像素子基板の表層に一導電型不純物を導入して、前記ゲート電極の両側の第4の半導体層の表層に一導電型のソース領域及びドレイン領域を形成するとともに、前記第2半導体層の表層に一導電型の不純物領域を形成する工程と、

受光部となる前記不純物領域の一部及び前記受光ダイオード領域と絶縁ゲート型電界効果トランジスタ領域の接続部分を少なくとも覆うレジスト膜を形成した後、前記ゲート電極及び前記レジスト膜をマスクとして一導電型不純物を導入して、前記ドレイン領域と接続し、前記ドレイン領域よりも高濃度のコンタクト層を形成する工程とを有することを特徴とする固体撮像素子の製造方法。

**【請求項 11】**

前記ゲート電極はリング状を有し、前記ソース領域は前記ゲート電極によって囲まれた前記第4の半導体層の表層に形成し、前記ドレイン領域は前記ゲート電極を囲むように前記第4の半導体層の表層に形成することを特徴とする請求項10記載の固体撮像素子の製造方法。

**【請求項 12】**

請求項1乃至5の何れか一に記載の固体撮像素子を備えた固体撮像装置。

**【手続補正2】**

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

**【課題を解決するための手段】**

上記課題を解決するため、この発明は固体撮像素子に係り、その基本構成として、図2(a)に示すように、受光ダイオード111の第1のウエル領域(第2の半導体層)15aと光信号検出用の絶縁ゲート型電界効果トランジスタ(MOSトランジスタ)112の第2のウエル領域(第4の半導体層)15bとが受光ダイオード111で発生した光発生電荷を蓄積可能に電気的に接続し、光信号検出用MOSトランジスタ112のゲート電極下でチャネル領域下の第2のウエル領域15b内に光発生電荷を蓄積する高濃度埋込層(キャリアポケット)25を有している。そして、光信号検出用MOSトランジスタ112は低濃度のドレイン領域を有し、かつ受光ダイオード111部の不純物領域17と光信号検出用MOSトランジスタ112部の低濃度のドレイン領域17aが一体的に形成されていることを特徴としている。

**【手続補正3】**

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】削除

【補正の内容】