

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4844278号
(P4844278)

(45) 発行日 平成23年12月28日(2011.12.28)

(24) 登録日 平成23年10月21日(2011.10.21)

| | | | | | |
|--------------------------|--------------|------------------|--------|------|---------|
| (51) Int.Cl. | F I | | | | |
| HO 1 G | 4/12 | (2006.01) | HO 1 G | 4/12 | 3 5 2 |
| HO 1 G | 4/30 | (2006.01) | HO 1 G | 4/12 | 3 6 1 |
| HO 1 G | 4/008 | (2006.01) | HO 1 G | 4/30 | 3 0 1 B |
| | | | HO 1 G | 4/30 | 3 0 1 C |
| | | | HO 1 G | 4/30 | 3 0 1 D |
| 請求項の数 14 (全 12 頁) 最終頁に続く | | | | | |

| | | | |
|-----------|------------------------------|-----------|--------------------|
| (21) 出願番号 | 特願2006-211565 (P2006-211565) | (73) 特許権者 | 000006231 |
| (22) 出願日 | 平成18年8月3日(2006.8.3) | | 株式会社村田製作所 |
| (65) 公開番号 | 特開2008-41786 (P2008-41786A) | | 京都府長岡京市東神足1丁目10番1号 |
| (43) 公開日 | 平成20年2月21日(2008.2.21) | (74) 代理人 | 100085143 |
| 審査請求日 | 平成21年4月13日(2009.4.13) | | 弁理士 小柴 雅昭 |
| | | (72) 発明者 | 元木 章博 |
| | | | 京都府長岡京市東神足1丁目10番1号 |
| | | | 株式会社村田製作所内 |
| | | (72) 発明者 | 小川 誠 |
| | | | 京都府長岡京市東神足1丁目10番1号 |
| | | | 株式会社村田製作所内 |
| | | (72) 発明者 | 国司 多通夫 |
| | | | 京都府長岡京市東神足1丁目10番1号 |
| | | | 株式会社村田製作所内 |
| 最終頁に続く | | | |

(54) 【発明の名称】 積層セラミック電子部品

(57) 【特許請求の範囲】

【請求項1】

積層された複数のセラミック層および前記セラミック層間の特定の界面に沿って形成された内部電極をもって構成され、かつ相対向する第1および第2の主面と前記第1および第2の主面間を連結する第1および第2の端面ならびに第1および第2の側面とを有する、直方体状の部品本体を備え、

前記内部電極は、その端縁の一部が前記部品本体の前記第1および第2の端面の少なくとも一方上に露出しており、

前記内部電極が露出した、前記部品本体の少なくとも前記端面上にめっきを直接施すことにより形成された外部電極をさらに備え、前記外部電極は、前記部品本体の前記端面上に位置する主要部分と前記第1および第2の主面の各一部上に回り込む主面回り込み部分とを有し、

前記外部電極の前記主面回り込み部分と前記部品本体との間に、ガラスフリットを含む主面ダミー電極が形成される、
積層セラミック電子部品。

【請求項2】

前記主面ダミー電極は、Cu、Ni、PdもしくはAg、またはこれらの少なくとも1種を含む合金からなる導電性金属を含む、請求項1に記載の積層セラミック電子部品。

【請求項3】

前記主面ダミー電極は、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉

未およびガラスフリットを分散させたペーストを焼き付けることによって形成されたものである、請求項 1 または 2 に記載の積層セラミック電子部品。

【請求項 4】

その端縁の一部が前記部品本体の前記第 1 および第 2 の端面の少なくとも一方上に露出しかつ前記外部電極の前記主要部分に接するように、前記セラミック層間の特定の界面に沿って、ガラスフリットを含む静電容量形成に実質的に寄与しない内部ダミー電極が形成される、請求項 1 ないし 3 のいずれかに記載の積層セラミック電子部品。

【請求項 5】

前記外部電極は、前記部品本体の前記第 1 および第 2 の側面の各一部上に回り込む側面回り込み部分をさらに有し、前記外部電極の前記側面回り込み部分と前記部品本体との間に、ガラスフリットを含む側面ダミー電極が形成される、請求項 1 ないし 4 のいずれかに記載の積層セラミック電子部品。

10

【請求項 6】

積層された複数のセラミック層および前記セラミック層間の特定の界面に沿って形成された内部電極をもって構成され、かつ相対向する第 1 および第 2 の主面と前記第 1 および第 2 の主面間を連結する第 1 および第 2 の端面ならびに第 1 および第 2 の側面とを有する、直方体状の部品本体を備え、

前記内部電極は、その端縁の一部が前記部品本体の前記第 1 および第 2 の端面の少なくとも一方上に露出しており、

前記内部電極が露出した、前記部品本体の少なくとも前記端面上にめっきを直接施すことにより形成された外部電極をさらに備え、前記外部電極は、前記部品本体の前記端面上に位置する主要部分を有し、

20

その端縁の一部が前記部品本体の前記第 1 および第 2 の端面の少なくとも一方上に露出しかつ前記外部電極の前記主要部分に接するように、前記セラミック層間の特定の界面に沿って、ガラスフリットを含む静電容量形成に実質的に寄与しない内部ダミー電極が形成される、積層セラミック電子部品。

【請求項 7】

前記内部ダミー電極は、前記内部電極が形成された前記セラミック層間の界面に沿って形成されるとともに、前記内部電極が形成された前記セラミック層間の界面とは異なる界面に沿っても形成される、請求項 6 に記載の積層セラミック電子部品。

30

【請求項 8】

前記外部電極は、前記部品本体の前記第 1 および第 2 の側面の各一部上に回り込む側面回り込み部分をさらに有し、前記内部ダミー電極は、その端縁の一部が前記第 1 および第 2 の側面上に露出しかつ前記外部電極の前記側面回り込み部分に接している、請求項 6 または 7 に記載の積層セラミック電子部品。

【請求項 9】

前記内部ダミー電極は、導電成分として、Cu、Ni、Pd もしくは Ag、またはこれらの少なくとも 1 種を含む合金を含む、請求項 6 ないし 8 のいずれかに記載の積層セラミック電子部品。

【請求項 10】

前記内部ダミー電極は、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉末およびガラスフリットを分散させたペーストを焼き付けることによって形成されたものである、請求項 6 ないし 9 のいずれかに記載の積層セラミック電子部品。

40

【請求項 11】

前記外部電極は、前記部品本体の前記第 1 および第 2 の側面の各一部上に回り込む側面回り込み部分をさらに有し、前記外部電極の前記側面回り込み部分と前記部品本体との間に、ガラスフリットを含む側面ダミー電極が形成される、請求項 6 ないし 10 のいずれかに記載の積層セラミック電子部品。

【請求項 12】

積層された複数のセラミック層および前記セラミック層間の特定の界面に沿って形成さ

50

れた内部電極をもって構成され、かつ相対向する第1および第2の主面と前記第1および第2の主面間を連結する第1および第2の端面ならびに第1および第2の側面とを有する、直方体状の部品本体を備え、

前記内部電極は、その端縁の一部が前記部品本体の前記第1および第2の端面の少なくとも一方上に露出しており、

前記内部電極が露出した、前記部品本体の少なくとも前記端面上にめっきを直接施すことにより形成された外部電極をさらに備え、前記外部電極は、前記部品本体の前記端面上に位置する主要部分と前記部品本体の前記第1および第2の側面の各一部上に回り込む側面回り込み部分とを有し、

前記外部電極の前記側面回り込み部分と前記部品本体との間に、ガラスフリットを含む側面ダミー電極が形成される、積層セラミック電子部品。

10

【請求項13】

前記側面ダミー電極は、導電成分として、Cu、Ni、PdもしくはAg、またはこれらの少なくとも1種を含む合金を含む、請求項12に記載の積層セラミック電子部品。

【請求項14】

前記側面ダミー電極は、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉末およびガラスフリットを分散させたペーストを焼き付けることによって形成されたものである、請求項12または13に記載の積層セラミック電子部品。

【発明の詳細な説明】

【技術分野】

20

【0001】

この発明は、積層セラミック電子部品に関するもので、特に、外部電極が部品本体の外表面上に直接めっきを施すことによって形成された、積層セラミック電子部品に関するものである。

【背景技術】

【0002】

たとえば積層セラミックコンデンサのような積層セラミック電子部品に対しては、小型化の要望がある。しかしながら、たとえば積層セラミックコンデンサにおいて、小型化の要望を満たすため、部品本体を小型化すると、一般に、取得し得る静電容量が小さくなってしまふ。そこで、静電容量を確保しつつ、小型化の要望を満たし得る対策として、外部電極の体積を小さくすることが考えられる。

30

【0003】

従来、外部電極は、一般に、ディップ法により形成された導電性ペーストの焼き付けによる厚膜層を下地とし、その上にめっき膜を形成した層構造を有している。ここで、仮に、導電性ペーストの焼き付けによる厚膜層を省略し、めっき膜のみをもって外部電極を形成することができれば、外部電極の厚みを非常に薄くできる。したがって、その分、積層セラミックコンデンサの小型化を図ることができ、あるいは、その分、部品本体における容量形成部に充てることできる。

【0004】

上述のように、外部電極をめっき膜のみによって形成した積層セラミックコンデンサが、たとえば特開2005-340663号(特許文献1)に記載されている。この特許文献1では、部品本体の端面における複数の内部電極の露出部をつなぐように、端面上に直接、無電解めっきによるめっき膜を形成することによって、外部電極を形成することが記載されている。さらに、特許文献1では、部品本体の端面に隣接する2つの主面の各一部上にも回り込んで外部電極が形成されるようにするため、内部電極と同様の形成方法によってダミー電極を形成し、このダミー電極を、部品本体の主面側にも露出させることが記載されている。

40

【0005】

しかしながら、特許文献1に記載の積層セラミックコンデンサでは、めっきによる外部電極と部品本体との界面に沿って水分が浸入しやすく、そのため、絶縁抵抗が劣化すると

50

いう問題を招くことがある。特に、部品本体の2つの主面上に位置する外部電極の先端部からの水分の浸入が顕著であることがわかっている。

【特許文献1】特開2005-340663号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、この発明の目的は、上述のような問題を解決し得る積層セラミック電子部品を提供しようとすることである。

【課題を解決するための手段】

【0007】

この発明に係る積層セラミック電子部品は、積層された複数のセラミック層およびセラミック層間の特定の界面に沿って形成された内部電極をもって構成され、かつ相対向する第1および第2の主面と第1および第2の主面間を連結する第1および第2の端面ならびに第1および第2の側面とを有する、直方体状の部品本体を備えている。上記内部電極は、その端縁の一部が部品本体の第1および第2の端面の少なくとも一方上に露出しており、内部電極が露出した、部品本体の少なくとも端面上にめっきを直接施すことにより、外部電極が形成される。

【0008】

このような構成の積層セラミック電子部品において、この発明の第1の局面では、外部電極は、部品本体の端面上に位置する主要部分と第1および第2の主面の各一部上に回り込む主面回り込み部分とを有して、前述した技術的課題を解決するため、外部電極の上記主面回り込み部分と部品本体との間に、ガラスフリットを含む主面ダミー電極が形成されることを特徴としている。

【0009】

この発明の第2の局面では、外部電極は、部品本体の端面上に位置する主要部分を有して、前述した技術的課題を解決するため、その端縁の一部が部品本体の第1および第2の端面の少なくとも一方上に露出しかつ外部電極の主要部分に接するように、セラミック層間の特定の界面に沿って内部ダミー電極が形成されることを特徴としている。この内部ダミー電極は、静電容量形成に実質的に寄与するものではない。そして、内部ダミー電極にもガラスフリットが含まれる。

【0010】

上述の内部ダミー電極は、内部電極が形成されセラミック層間の界面に沿って形成されるばかりでなく、内部電極が形成されたセラミック層間の界面とは異なる界面に沿っても形成されることが好ましい。

【0011】

外部電極が、部品本体の第1および第2の側面の各一部上に回り込む側面回り込み部分をさらに有しているとき、上述した内部ダミー電極は、その端縁の一部が第1および第2の側面上に露出しかつ外部電極の側面回り込み部分に接していることが好ましい。

【0012】

この発明の第3の局面では、外部電極は、部品本体の端面上に位置する主要部分と部品本体の第1および第2の側面の各一部上に回り込む側面回り込み部分とを有して、前述した技術的課題を解決するため、外部電極の側面回り込み部分と部品本体との間に、ガラスフリットを含む側面ダミー電極が形成されることを特徴としている。

【0013】

上述した主面ダミー電極、内部ダミー電極および側面ダミー電極は、これらが組み合わされて、1個の積層セラミック電子部品において適用されてもよい。すなわち、1個の積層セラミック電子部品において、主面ダミー電極および内部ダミー電極の組合せ、主面ダミー電極および側面ダミー電極の組合せ、内部ダミー電極および側面ダミー電極の組合せ、ならびに、主面ダミー電極、内部ダミー電極および側面ダミー電極の組合せが可能である。

10

20

30

40

50

【0014】

この発明において、上述した主面ダミー電極、内部ダミー電極および側面ダミー電極は、導電成分として、Cu、Ni、PdもしくはAg、またはこれらの少なくとも1種を含む合金を含むことが好ましい。

【0015】

また、主面ダミー電極、内部ダミー電極および側面ダミー電極は、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉末およびガラスフリットを分散させたペーストを焼き付けることによって形成されたものであることが好ましい。

【発明の効果】

【0016】

この発明の第1の局面によれば、外部電極の主面回り込み部分と部品本体との隙間が、主面ダミー電極に含まれるガラスフリットにより充填されるため、この隙間への水分の浸入が防止される。したがって、積層セラミック電子部品の絶縁抵抗の劣化が抑制され、耐湿負荷特性が向上する。

【0017】

この発明の第2の局面によれば、内部ダミー電極が形成されることにより、部品本体の端面と外部電極との界面でのシール性を高めることができるので、積層セラミック電子部品の絶縁抵抗の劣化が抑制され、耐湿負荷特性が向上する。

【0018】

この発明の第3の局面によれば、外部電極の側面回り込み部分と部品本体との間に、側面ダミー電極が形成されるので、部品本体の側面に沿う水分の浸入を防止することができ、積層セラミック電子部品の絶縁抵抗の劣化が抑制され、耐湿負荷特性が向上する。

【0019】

上述した主面ダミー電極、内部ダミー電極および側面ダミー電極を組合せると、水分浸入防止の効果をより高めることができる。

【0020】

前述した第2の局面において、内部ダミー電極が、内部電極が形成されたセラミック層間の界面に沿って形成されるばかりでなく、内部電極が形成されたセラミック層間の界面とは異なる界面に沿っても形成されると、部品本体の端面上に露出する内部電極と内部ダミー電極との間隔ならびに内部ダミー電極相互間の間隔を狭くすることができ、めっきを適用して外部電極を形成する場合、めっき析出物が架橋しやすくなり、連続的なめっき膜をもって外部電極を形成することが容易になる。また、めっきを適用して外部電極を形成する場合、外部電極の主面回り込み部分を形成することが容易になる。

【0021】

外部電極が側面回り込み部分をさらに有し、上述の内部ダミー電極が、部品本体の端面上に露出しかつ外部電極の側面回り込み部分に接していると、部品本体の側面に沿う水分の浸入をも防止することができる。

【発明を実施するための最良の形態】

【0022】

図1は、この発明の一実施形態による積層セラミック電子部品1を断面で示す正面図である。図示した積層セラミック電子部品1は、積層セラミックコンデンサを構成している。

【0023】

積層セラミック電子部品1は、積層された複数のセラミック層2ならびにセラミック層2間の特定の界面に沿って形成された第1および第2の内部電極3および4をもって構成される部品本体5を備えている。部品本体5は、相対向する第1および第2の主面6および7と第1および第2の主面6および7間を連結する第1および第2の端面8および9ならびに第1および第2の側面10および11(図1では図示されない。図3参照。)とを有する直方体状をなしている。

【0024】

第1および第2の内部電極3および4は、互いの間にセラミック層2を介在させて静電容量を形成するように、セラミック層2の積層方向に関して交互に配置される。第1の内部電極3は、その端縁の一部が部品本体5の第1の端面8上に露出し、第2の内部電極4は、その端縁の一部が部品本体5の第2の端面9上に露出する。

【0025】

部品本体5の第1および第2の端面8および9上には、それぞれ、第1および第2の外部電極12および13が形成される。外部電極12および13は、それぞれ、端面8および9上にめっきを直接施すことによって形成されたものであり、この実施形態では、たとえば銅からなる第1めっき膜14と、その上に形成される、たとえばニッケルからなる第2めっき膜15と、その上に形成される、たとえば錫または金からなる第3のめっき膜16とを備えている。

10

【0026】

外部電極12および13は、また、部品本体5の端面8および9の各々上に位置する主要部分17と第1および第2の主面6および7の各一部上に回り込む主面回り込み部分18とを有している。

【0027】

図2は、図1の部分Aを拡大して示したものである。

【0028】

図1および図2を参照して、外部電極12および13の主面回り込み部分18と部品本体5との間には、主面ダミー電極19が形成される。

20

【0029】

また、部品本体5の端面8および9の各近傍において、セラミック層2間の特定の界面に沿って、静電容量形成に実質的に寄与しない内部ダミー電極20が形成される。内部ダミー電極20は、その端縁の一部が第1または第2の端面8または9上に露出しかつ第1または第2の外部電極12または13の主要部分17に接するように形成されている。

【0030】

この実施形態では、内部ダミー電極20としては、内部電極3または4が形成されたセラミック層2間の界面に沿って形成されるもののほか、図2において参照符号「20(a)」で示したもののよう、内部電極3または4が形成されたセラミック層2間の界面とは異なる界面に沿って形成されるもの、すなわち、積層セラミックコンデンサにおいて保護層として形成される外層部にある界面に沿って形成されるものがある。なお、図示しないが、内部ダミー電極は、上記外層部ではなく、外層部に挟まれた、いわゆる内層部における、内部電極3または4が形成されたセラミック層2間の界面以外の界面に沿って形成されてもよい。

30

【0031】

主面ダミー電極19および内部ダミー電極20は、ガラスフリットを含む。また、主面ダミー電極19および内部ダミー電極20は、導電成分として、Cu、Ni、PdもしくはAg、またはこれらの少なくとも1種を含む合金を含むことが好ましい。

【0032】

主面ダミー電極19および内部ダミー電極20は、好ましくは、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉末およびガラスフリットを分散させたペーストを焼き付けることによって形成される。

40

【0033】

この場合、主面ダミー電極19は、最も外側のセラミック層2となるべきセラミックグリーンシート上に、内部電極3および4の場合と同様の方法により、上述のペーストを印刷しておくことによって形成することができる。これに代えて、焼成後の部品本体5の主面6および7上に、上述のペーストを印刷し、これを焼き付けることによって、主面ダミー電極19を形成するようにしてもよい。

【0034】

内部ダミー電極20については、セラミック層2となるべきセラミックグリーンシート

50

上に、内部電極3および4の場合と同様の方法により、前述のペーストを印刷しておくことによって、形成することができる。

【0035】

外部電極12および13は、めっきによって形成されるが、めっきとして、電解めっきが適用されても、無電解めっきが適用されてもよい。

【0036】

電解めっきが適用される場合、容器中に、めっき液、部品本体5および導電メディアを入れて、攪拌しながら通電することにより、外部電極12および13を構成する第1めっき膜14、第2めっき膜15および第3めっき膜16が順次形成される。このとき、電解めっきの原理上、導電体の上には、めっき膜が析出しない。したがって、部品本体5の端面8および9では、当初は、内部電極3および4ならびに内部ダミー電極20の露出部分にしか、めっき膜が析出しない。しかし、通電を続けると、めっき成長が生じ、隣り合うめっき析出物同士が架橋し、連続的なめっき膜となる。この場合、内部電極3または4と内部ダミー電極20との間隔あるいは内部ダミー電極20相互の間隔が短い方が、めっき析出物同士の架橋が容易に生じる。

【0037】

他方、無電解めっきが適用される場合、還元剤の作用により金属イオンを金属として析出させることによって、第1めっき膜14、第2めっき膜16および第3めっき膜16が順次形成される。無電解めっきにおいて、めっき膜の析出は、触媒の存在する部分に起こる。したがって、部品本体5の端面8および9上ならびに主面6および7の各一部上に形成された主面ダミー電極19上にPdなどの触媒を付与する触媒付与工程が実施される。あるいは、内部電極3および4、主面ダミー電極19ならびに内部ダミー電極20自体に触媒機能を有する金属を含有させておくと、触媒付与工程を別途実施することが不要となる。後者の場合、部品本体5の端面8および9上においては、内部電極3または4および内部ダミー電極20の露出部分にしか、めっき膜が析出しないが、前述した電解めっきの場合と同様、めっき成長のため、隣り合うめっき析出物同士が架橋し、連続しためっき膜となる。

【0038】

なお、外部電極12および13における第1めっき膜14、第2めっき膜15および第3めっき膜16は、すべて、電解めっきおよび無電解めっきのいずれか一方のみによって形成されるのではなく、第1ないし第3のめっき膜14ないし16のいずれかについては、他のものとは異なるめっき方法が適用されてもよい。

【0039】

以上説明した積層セラミック電子部品1によれば、めっきによって形成された外部電極12および13の各々の主面回り込み部分18と部品本体5との間に、主面ダミー電極19が形成されるので、主面ダミー電極19に含まれるガラスフリットにより、外部電極12および13の端縁部分と部品本体5との隙間が充填され、この隙間を通しての水分の浸入が防止される。また、内部ダミー電極20においても、ガラスフリットが含まれているので、部品本体5の端面8および9と外部電極12および13との間の界面でのシール性を向上させることができ、水分浸入防止の効果がより高められる。この後者の効果をより高めるため、内部ダミー電極20だけでなく、内部電極3および4にも、内部電極自体の機能を損なわない程度の量であるならば、ガラスフリットを含有させてもよい。

【0040】

なお、内部ダミー電極20は、その端縁の一部が部品本体5の第1および第2の側面10および11（図3参照）上に露出するように形成されてもよい。この場合、外部電極12および13は、部品本体5の第1および第2の側面10および11の各一部上に回り込む側面回り込み部分21（図3参照）をさらに有することになり、内部ダミー電極20は、この側面回り込み部分21に接する状態となる。この変形例によれば、部品本体5の側面10および11に沿う水分の浸入も防止することができる。

【0041】

上述の変形例に関連して、内部電極 3 および 4 についても、その端縁の一部を側面 1 0 および 1 1 に露出させるとともに、内部電極 3 および 4 にガラスフリットを含有させておく変形例も可能である。

【 0 0 4 2 】

図 3 は、この発明の他の実施形態による積層セラミック電子部品 1 a を断面で示す平面図である。図 3 に示した積層セラミック電子部品 1 a は、図 1 に示した積層セラミック電子部品 1 の場合と同様、積層セラミックコンデンサを構成するものである。図 3 において、図 1 に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【 0 0 4 3 】

図 3 に示した積層セラミック電子部品 1 a においては、外部電極 1 2 および 1 3 は、部品本体 5 の第 1 および第 2 の側面 1 0 および 1 1 の各一部上に回り込む側面回り込み部分 2 1 をさらに有している。そして、この側面回り込み部分 2 1 と部品本体 5 との間に、側面ダミー電極 2 2 が形成される。

【 0 0 4 4 】

側面ダミー電極 2 2 は、ガラスフリットを含むとともに、導電成分として、好ましくは、Cu、Ni、Pd もしくは Ag、またはこれらの少なくとも 1 種を含む合金を含む。

【 0 0 4 5 】

側面ダミー電極 2 2 は、バインダおよび有機溶剤を含む有機ビヒクル中に導電性金属粉末およびガラスフリットを分散させたペーストを、焼成後の部品本体 5 の側面 1 0 および 1 1 上の所定の位置に付与し、焼き付けることによって形成される。

【 0 0 4 6 】

以上の各実施形態の説明では、主面ダミー電極 1 9 が必須であり、内部ダミー電極 2 0 および側面ダミー電極 2 2 は必要に応じて形成されるものとの位置付けであったが、内部ダミー電極 2 0 のみが形成される実施形態、側面ダミー電極 2 2 のみが形成される実施形態、内部ダミー電極 2 0 および側面ダミー電極 2 2 のみが形成される実施形態も可能である。

【 0 0 4 7 】

以上、この発明の実施形態として説明した積層セラミック電子部品 1 および 1 a は、積層セラミックコンデンサを構成するものであったが、この発明は、その他の積層セラミック電子部品、たとえば、積層チップサーミスタ、積層チップインダクタ、積層型圧電素子などにも適用することができる。

【 0 0 4 8 】

次に、この発明による効果を確認するために実施した実験例について説明する。この実験例では、簡単に言えば、主面ダミー電極にガラスフリットを含む場合と含まない場合とについて耐湿性の比較を行なった。

【 0 0 4 9 】

試料となる積層セラミック電子部品は、積層セラミックコンデンサを構成するものであり、その部品本体の寸法を、長さ 2 . 0 mm、幅 1 . 2 5 mm および高さ 1 . 2 5 mm とした。セラミック層を、チタン酸バリウム系誘電体セラミックから構成し、内部電極の主成分をニッケルとした。セラミック層の厚みを 1 . 9 μm とし、内部電極の厚みを 0 . 6 μm とし、内部電極が形成されない外層部の各厚みを 0 . 3 mm とした。

【 0 0 5 0 】

主面ダミー電極および内部ダミー電極を、内部電極の印刷工程と同時に形成した。内部ダミー電極については、部品本体の端面だけでなく、側面の各一部上にも露出するようにし、外部電極を、部品本体の端面だけでなく、主面および側面の各一部にまで回り込むようにした。

【 0 0 5 1 】

上述の主面ダミー電極を形成するため、以下の表 1 に示すような組成の実施例 1 ~ 3 および比較例 1 ~ 3 の各々に係るペーストを用いた。

10

20

30

40

50

【 0 0 5 2 】

【 表 1 】

| | |
|--------------------------------|------------------|
| 実施例 1 | 比較例 1 |
| ・金属粉末 : Ni 粉末 | ・金属粉末 : Ni 粉末 |
| ・有機バインダ : アクリル樹脂 | ・有機バインダ : アクリル樹脂 |
| ・有機溶剤 : テルピネオール | ・有機溶剤 : テルピネオール |
| ・ガラス : B-Si-Ba -O系ガラス | ・ガラス : なし |
| 実施例 2 | 比較例 2 |
| ・金属粉末 : Cu/Ni 粉末 | ・金属粉末 : Cu/Ni 粉末 |
| ・有機バインダ : アクリル樹脂 | ・有機バインダ : アクリル樹脂 |
| ・有機溶剤 : テルピネオール | ・有機溶剤 : テルピネオール |
| ・ガラス : B-Si-Ba-Al -Cu-O系ガラス | ・ガラス : なし |
| 実施例 3 | 比較例 3 |
| ・金属粉末 : Ag 粉末 | ・金属粉末 : Ag 粉末 |
| ・有機バインダ : アクリル樹脂 | ・有機バインダ : アクリル樹脂 |
| ・有機溶剤 : テルピネオール | ・有機溶剤 : テルピネオール |
| ・ガラス : B-Ba-Al -O系ガラス | ・ガラス : なし |

10

20

【 0 0 5 3 】

表 1 に示すように、実施例 1 ~ 3 の各々と比較例 1 ~ 3 の各々とは、ガラスフリットを含有するかないかの点でのみ異なっている。

【 0 0 5 4 】

この実験例では、ガラスフリットを含有させるのは、実施例 1 ~ 3 に係るペーストを用いて形成した主面ダミー電極のみであり、内部ダミー電極については、ガラスフリットを含有しないもの、すなわち比較例 1 ~ 3 の各々に係るペーストを用いた。

30

【 0 0 5 5 】

外部電極の形成には、電解めっきを適用し、回転数 10 rpm の水平回転バレルを用いた。また、導電性メディアとして、直径 1.8 mm のものを用いた。

【 0 0 5 6 】

電解めっきによって、まず、第 1 めっき膜を Cu ストライクめっき膜と Cu 厚付けめっき膜との 2 層から形成し、合計厚みを約 10 μm とした。Cu ストライクめっきにおいては、14 g / リットルのピロリン酸銅、120 g / リットルのピロリン酸および 10 g / リットルのシュウ酸カリウムを含むめっき液を、温度 25 および pH 8.5 の条件で用い、0.11 A / dm^2 の電流密度で 60 分間、めっき処理を実施した。Cu 厚付けめっきにおいては、上村工業社製の「ピロブライトプロセス」として市販されているめっき液を、温度 55 および pH 8.8 の条件で用い、0.30 A / dm^2 の電流密度で 60 分間、めっき処理を実施した。

40

【 0 0 5 7 】

次に、上記第 1 めっき膜上に、厚み約 4 μm の Ni めっき膜からなる第 2 めっき膜を形成した。この Ni めっきにおいては、ワット浴 (弱酸性単純 Ni 浴) をめっき液とし、これを温度 60 および pH 4.2 の条件で用い、0.20 A / dm^2 の電流密度で 60 分間、めっき処理を実施した。

50

【 0 0 5 8 】

次に、上記第2めっき膜上に厚み約4 μ mのSnめっき膜からなる第3めっき膜を形成した。Snめっきにおいては、ディップソール社製の「Sn-235」として市販されているめっき液を、温度33 $^{\circ}$ CおよびpH5.0の条件で用い、0.10A/dm²の電流密度で60分間、めっき処理を実施した。

【 0 0 5 9 】

以上のようにして得られた実施例1~3および比較例1~3の各々に係る積層セラミックコンデンサについて、温度125 $^{\circ}$ C、湿度95%RH、印加電圧6.3Vおよび72時間の条件で、高温高湿試験としてのプレッシャー・クッカー・テスト(PCT)を実施し、絶縁抵抗が1M Ω 以下となったものを不良としてカウントし、不良率を求めた。

10

【 0 0 6 0 】

その結果、実施例1~3に係るペーストを主面ダミー電極で用いた各試料では、いずれも、不良率が0%であったのに対し、比較例1に係るペーストを主面ダミー電極で用いた試料では、不良率が94%、比較例2および3に係るペーストを主面ダミー電極で用いた各試料では、不良率が100%であった。このことから、実施例1~3に係るペーストを用いて主面ダミー電極を形成すれば、優れた耐湿性を示すことがわかる。

【 図面の簡単な説明 】

【 0 0 6 1 】

【 図1 】 この発明の一実施形態による積層セラミック電子部品1を断面で示す正面図である。

20

【 図2 】 図1の部分Aの拡大図である。

【 図3 】 この発明の他の実施形態による積層セラミック電子部品1aを断面で示す平面図である。

【 符号の説明 】

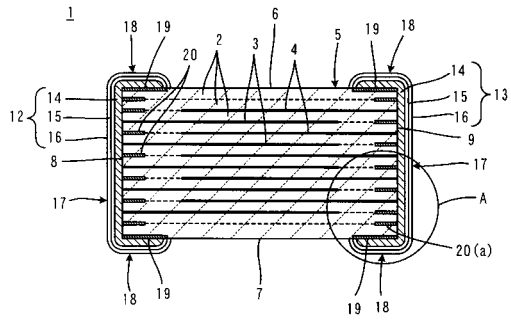
【 0 0 6 2 】

- 1, 1a 積層セラミック電子部品
- 2 セラミック層
- 3, 4 内部電極
- 5 部品本体
- 6, 7 主面
- 8, 9 端面
- 10, 11 側面
- 12, 13 外部電極
- 14, 15, 16 めっき膜
- 17 主要部分
- 18 主面回り込み部分
- 19 主面ダミー電極
- 20 内部ダミー電極
- 21 側面回り込み部分
- 22 側面ダミー電極

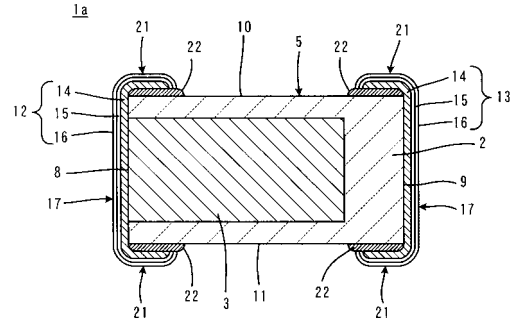
30

40

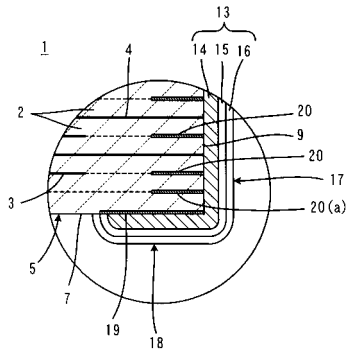
【図1】



【図3】



【図2】



フロントページの続き

(51)Int.Cl. F I
H 0 1 G 4/30 3 0 1 F
H 0 1 G 1/01

(72)発明者 太田 裕
京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

審査官 酒井 朋広

(56)参考文献 特開2006-147901(JP,A)
特開2004-146401(JP,A)
特開2005-243944(JP,A)
特開2002-093655(JP,A)
特開平08-111341(JP,A)
特開平04-023308(JP,A)
特開2000-077260(JP,A)
特開2000-114004(JP,A)
特開2006-237078(JP,A)
特開2007-036003(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 G 4 / 1 2
H 0 1 G 4 / 0 0 8
H 0 1 G 4 / 3 0